

Relatório: Trabalho de Lógica Digital

Raissa Cavalcanti

Objetivo do trabalho: Implementar uma Unidade Lógica Aritmética.

Especificações: Duas entradas (E1 e E2) e uma entrada para Código de Operação, sendo:

Operação	Código
OR	000
NAND	001
NOR	010
AND	011
ADD	100
SUB	101

Lógica do Trabalho: Para Operadores Lógicos, suas respectivas portas com capacidades de 8 bits. Para Operadores Aritméticos, criação de Circuitos Combinacionais. Todos conectados a um Multiplexador com Seletor de 3 bits.

Operadores Lógicos: As operações: OR, NAND, NOR e AND foram adicionadas diretamente ao Circuito da ULA, por meio das suas respectivas portas.

Operadores Aritméticos:

Somador: Criação de um Somador completo de 1 bit (somador_1bit) e, a partir dele, um somador de 8 bits (somador_8bits).

Subtrator: Criação de um Subtrator completo (subtrator) e, a partir dele, um subtrator de 8 bits (subtrator_8bits).

Multiplexador: Criação de um Multiplexador 8:1, para abranger todas as 6 possíveis entradas, ignorando duas entradas (I6 e I7) que não serão usadas.

Implementação da ULA: Associando cada entrada a sua respectiva operação

