

EUV光刻机控制系统总体架构

EUV（极紫外）光刻机是高度复杂的光机电系统，其控制系统规模宏大、精度极高。据估计，光刻机控制系统（硬件+软件+算法）约占整机成本的三分之一¹。典型的EUV光刻机由多个高精度子系统构成，包括光源/照明系统、掩模（光罩）台、投影光学系统、晶圆台、真空与温控系统以及多种对位/测量模块等²³。控制系统需要对这些子系统进行统一的调度与控制，其总体结构通常呈分层式设计：从顶层主控到底层传感执行层逐级划分，各层之间通过总线和协议相连⁴⁵。

控制系统主要组成层次：最底层为**传感与执行层**，包括各种传感器（如激光干涉仪、光学编码器、温度传感器、CCD摄像头等）和执行器（如线性电机、光阑执行机构、真空阀等），负责物理量采集和动作输出⁴⁶。其上为**I/O接口层**，将底层传感器/执行器信号转换并传输给控制器。再上层是**硬件控制/测量层**，完成基本的实时控制回路和测量计算（通常在FPGA/ASIC中实现高速逻辑运算），例如晶圆台位置伺服控制回路和光束强度调节等⁷⁸。再上层为**子系统控制层**，对应每个功能子系统的控制单元（如光源控制模块、对位控制模块、扫描控制模块等），通常采用DSP、FPGA、嵌入式CPU（PowerPC、ARM等）并运行实时操作系统，实现子系统功能和部分闭环控制⁸⁶。最高层是**主控制层**，由工作站或主控PC组成（运行Windows或Unix/Linux等），负责全局协调、工艺控制和人机界面交互⁹⁵。控制系统的分层结构示意图如图所示：

图为ASML双工件台光刻机的系统截面示意：左图为浸没式DUV系统（NXT:1960Bi），右图为EUV系统（NXE:3100）。图中标注了光源（illumination）、掩模（mask）、投影光学、晶圆台等主要组件²³。控制系统的各层次模块则对应该图中的硬件功能块，其中主控制层（工作站）与下层控制板卡相连，底层传感器与运动执行机构集成在子系统中。

子系统之间的协调与通信架构

各子系统之间通过分层总线和协议进行通信与同步。一般架构为：主控层PC通过以太网/TCP协议与主控板卡通信，**主控板卡**通过VME总线或类似背板总线与**分系统控制板**相连，分系统控制板再通过现场总线（Fieldbus）与各执行层的I/O控制器通信¹⁰。例如，一项双工件台扫描机通信方案中，上位机（Windows下基于MFC）通过TCP/IP与嵌入式工控机（运行VxWorks）交换数据，工控机作为通信枢纽，其下行通过VME总线与运动控制卡、同步控制卡、信号采集板卡等连接¹¹。整个网络结构中常见的通信协议包括以太网、CAN总线、RS-485等，用于不同级别的数据交换和指令分发¹²¹¹。

同步控制方面，为了实现晶圆台与掩模台的精准同步扫描和剂量控制，系统设置了专门的同步触发机制。在硬件层面通常采用主从式同步总线架构：一个主同步控制板（MSB）通过同步总线对多个从同步控制板（SSB）发出触发信号，各从板接收信号后按预定要求同时执行动作¹³。该同步总线可以是短程的高速线路，也可通过光纤链路实现更远距离的同步¹³¹⁴。由于整个光刻流程对时序的严格要求，很多重要操作在硬件层面完成触发，以减少软件延迟并保证亚毫秒级同步精度⁷¹³。

控制系统通信架构示意图：如上图所示，控制系统各层级通过标准总线连接。主控制层（上位机和主控板卡）通过VME总线与分系统控制层（总线控制板）通信，分系统控制层再通过现场总线与各执行层的I/O控制器相连¹⁰。每个执行层可对应一个子系统的传感/执行硬件架构（如光源控制IO、晶圆台IO等），通过现场总线实现与上层的命令反馈和数据通信。

控制技术

- **高精度运动控制**：晶圆台、掩模台和其他机械平台采用高速闭环伺服控制。通常使用线性电机、磁浮支撑等无摩擦驱动，通过高频采样位置（激光干涉仪、线性编码器）并在FPGA或DSP上实现伺服算法⁸⁷。为抑制结构振动、提高带宽，还会用并行控制、多通道反馈等技术。在嵌入式硬件中，FPGA和DSP承担实时控制运算和逻辑任务⁸，从而保证亚微米级甚至皮米级的位置精度。
- **同步扫描控制**：光刻扫描方式要求晶圆与掩模的运动严格同步，即使二者具有不同面积比率。除上文提到的同步总线硬件触发外，控制软件也会配合同步算法确保实时误差最小化。总的同步机制可以视为一种专用的实时总线通信方案¹³。
- **实时通信协议**：不同层次采用不同总线：芯片和模块级可用I2C/SPI、UART等，板卡间常用VME总线或其它并行背板；系统级采用以太网（部分使用实时以太网）、CAN总线或RS-485等网络进行数据交换¹²。为了满足严格的实时性，有时还使用光纤通信协议（如HSSL）进行主控板与远端从板之间的高速互联¹³¹⁴。
- **硬实时保障**：对于要求极高的实时任务（响应时间远低于1毫秒），优先采用硬件实现，如将关键控制逻辑移植到FPGA、ASIC等硬件电路上，而非仅靠软件调度来完成⁷。这种硬件加速可以显著减少延迟抖动，满足光刻节拍和同步要求。

控制软件与硬件平台

- **软件平台**：主控软件一般运行在工业计算机或工作站上，可能采用Windows或Linux等操作系统。在工业侧常见专用框架（如MFC）用于开发人机界面和监控功能¹¹。各子系统控制器运行实时操作系统，如VxWorks、RT-Linux（Xenomai、RTX64）或其它嵌入式RTOS，以确保控制周期的确定性¹⁵¹¹。
- **处理器架构**：控制系统采用多种CPU架构协同工作：高层控制可使用SPARC或x86架构（运行Solaris/Linux/Windows）处理数据、运行高层算法或图形界面¹⁶；低层实时控制常用PowerPC、ARM等嵌入式CPU（加载VxWorks或Linux）执行运动控制与数据采集¹⁵¹¹；此外，FPGA用于实现总线协议和关键逻辑，DSP用于高带宽信号处理和运动算法⁸。
- **辅助硬件**：控制系统还包含PLC和ASIC芯片等。PLC可用于系统安全和通用I/O控制，与主控系统隔离以增强可靠性¹⁷。专用ASIC芯片（如CCD图像传感器、CMOS、AD/DA转换器等）用于高性能信号采集和处理¹⁷。上位机与各硬件模块间还需数据库或中间件支持数据交换与参数配置¹⁸。

测量、校准与反馈集成

光刻机对测量和校准功能高度依赖。控制系统通常包括专门的**对位（Alignment）**模块和**测量校准**

（Measurement & Calibration）模块⁶。在曝光前，子系统会使用对位传感器（如双轴干涉仪、编码器、摄像机系统等）测量晶圆与掩模的位置、倾斜度和畸变，并通过反馈调整晶圆台高度、镜筒透镜位置或光阑光强等参数⁶。例如，在软件结构中就设有对位和校准专用功能块，实时处理测量数据并执行校正操作⁶。整个控制闭环依赖高速反馈——光刻过程中，干涉仪等传感器以千至万赫兹速率提供位置信息，控制器实时计算前馈与反馈补偿，使系统维持纳米级稳定精度。同时，光刻机还进行周期性校准：通过已知结构的标准样片或内置标尺测量，修正系统几何和光学误差，保证批次间和时间上的一致性。

参考文献： 上述内容综合了光刻机控制系统相关公开资料，包括科研论文和专利等¹⁴⁵²¹³³⁷¹⁹⁶¹⁰¹¹。各参考来源提供了对EUV光刻机控制架构和实现技术的详细描述，进一步阅读可深入了解各子系统的控制细节。

1 4 5 6 7 8 9 12 13 14 15 16 17 18 19 arxiv.org

<https://arxiv.org/pdf/2402.15693>

2 Thermal Control Systems in Projection Lithography Tools: A Comprehensive Review - PMC

<https://pmc.ncbi.nlm.nih.gov/articles/PMC12388758/>

3 Control of Wafer Scanners: Methods and Developments

https://fab.cba.mit.edu/classes/865.24/topics/mechanical_design/mechanical_design/precision-frontier/Control_of_Wafer_Scanners_Methods_and_Developments.pdf

10 CN106324999B - 一种用于光刻设备的控制架构 - Google Patents

<https://patents.google.com/patent/CN106324999B/zh>

11 CN104158876A - 基于Vxworks操作系统的双工件台光刻机控制系统通信装置 - Google Patents

<https://patents.google.com/patent/CN104158876A/zh>