

TEMA 3

COMPONENTES, ESTRUCTURA Y FUNCIONAMIENTO DE LA UNIDAD CENTRAL DE PROCESO

INDICE:

1.	INTRODUCCIÓN	1
2.	COMPONENTES Y ESTRUCTURA	1
2.1.	Unidad de control	1
2.2.	Unidad aritmético-lógica	2
2.3.	Otros componentes.....	3
3.	FUNCIONAMIENTO.....	4
3.1.	Ejecución de una instrucción	4
3.2.	Paralelismo	4
3.3.	Repertorio de instrucciones	5
3.4.	Sincronización con el sistema de entrada y salida.....	6
4.	CONCLUSIÓN	7
5.	BIBLIOGRAFÍA	7
6.	NORMATIVA.....	7

Realizado por Cayetano Borja Carrillo

Tiempo de escritura: 1 hora y 40 minutos

1. INTRODUCCIÓN

La unidad central de proceso o CPU (*Central Processing Unit*), es el circuito integrado más complejo de un sistema informático. Su función es la de ejecutar las instrucciones que recibe de otros dispositivos, como la memoria RAM o los periféricos.

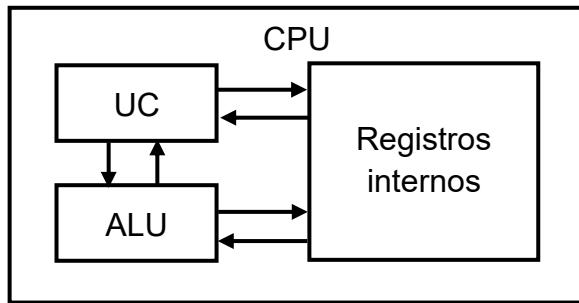
La estructura de una CPU y, por tanto, sus componentes y funcionamiento, están definidos en la arquitectura en la que se basa. Existen varias arquitecturas de computadoras, siendo la más extendida y la usada en la mayoría de los ordenadores que usamos a diario (PC, portátil, tableta, videoconsola, teléfono móvil, etc.) la arquitectura Von Neumann.

En este tema se desarrollan los principales conceptos de una CPU basada en dicha arquitectura. Se trata de un tema de gran importancia dentro del campo de estudio del hardware, ya que es uno de los elementos fundamentales de un sistema informático.

2. COMPONENTES Y ESTRUCTURA

De acuerdo con la arquitectura Von Neumann, los componentes mínimos que debe tener una CPU son una unidad de control o UC, una unidad aritmético-lógica o ALU (*Arithmetic-Logic Unit*) y registros internos.

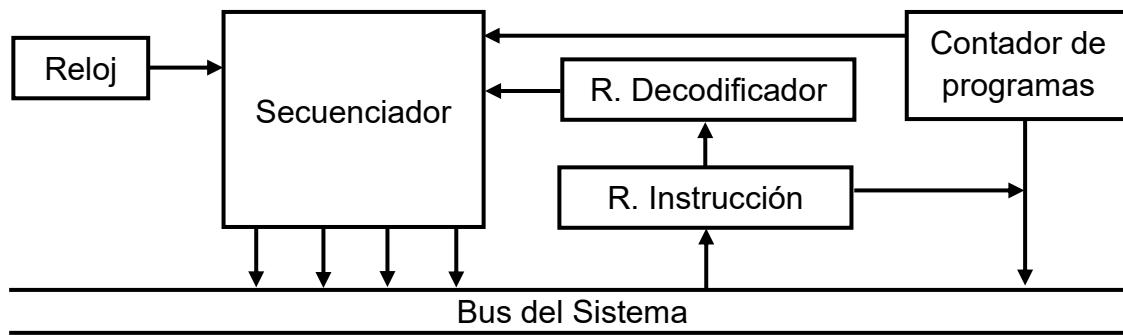
La estructura de una CPU es la siguiente:



2.1. Unidad de control

La unidad de control o UC se encarga de dirigir y coordinar la mayoría de las operaciones que se ejecutan. Su función es la de interpretar instrucciones, controlar el flujo de datos y garantizar que las operaciones se ejecuten en el orden correcto.

La estructura de una UC es la siguiente:



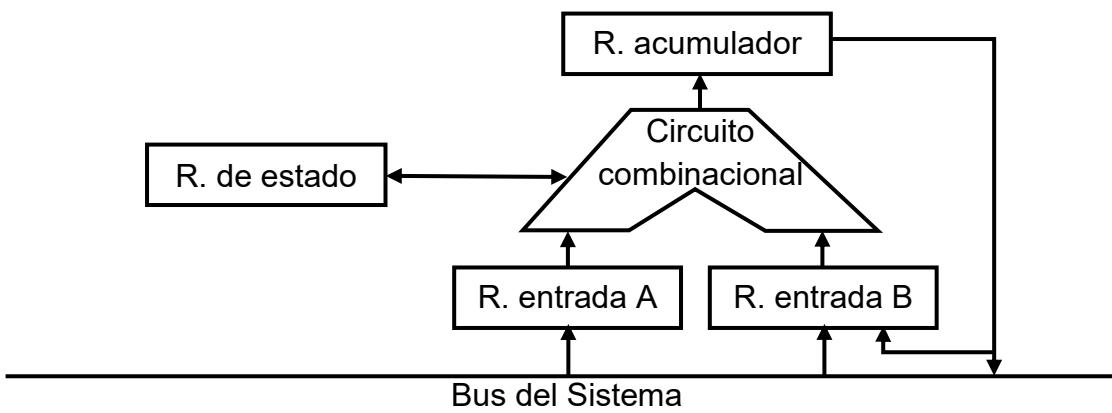
La función de cada elemento es la siguiente:

- **Registro de instrucción**: Almacena la instrucción que se va a ejecutar.
- **Contador de programas**: Contiene la dirección donde se encuentra la siguiente instrucción a ejecutar.
- **Registro decodificador**: Decodifica e interpreta el tipo de instrucción.
- **Secuenciador**: Genera microórdenes que permiten la ejecución de la instrucción.
- **Reloj**: Genera impulsos eléctricos a intervalos constantes que indican el paso de una etapa a otra durante la ejecución de una instrucción. La frecuencia de estos intervalos se mide en hertzios (Hz).

2.2. Unidad aritmético-lógica

La unidad aritmético-lógica o ALU es un dispositivo encargado de ejecutar las instrucciones aritméticas (suma, restas, etc.) y lógicas (AND, OR, NOT, XOR, etc.) que recibe de la UC. Para realizar la operación, la ALU necesita la orden indicada por la instrucción, la dirección donde están ubicados los datos u operandos y la dirección donde se almacenará el resultado.

La estructura de una ALU es la siguiente:



La función de cada elemento es la siguiente:

- Registro entrada A: Almacena el primer operando.
- Registro entrada B: Almacena el segundo operando.
- Registro de estado: Almacena condiciones que se quedaron pendientes en la última operación, como el acarreo.
- Registro acumulador: Almacena los resultados de las operaciones que se están llevando a cabo.
- Círculo operacional: Realiza la operación con los datos que hay en los registros.

2.3. Otros componentes

Además de la UC y la ALU, las CPU actuales incluyen otros componentes adicionales que mejoran el rendimiento. Estos componentes son los siguientes:

Unidad coma flotante

La unidad coma flotante o FPU (*Floating Point Unit*) es un dispositivo especializado en ejecutar operaciones aritméticas en coma flotante, es decir, con números reales.

Una ALU por si sola también es capaz de realizar estos cálculos, pero el coste computacional es muy alto, ya que tiene que emular la función mediante microcódigos, por lo que la FPU libera a la ALU de realizar este trabajo.

Al principio, las FPU eran coprocesadores separados de las CPU, pero a finales de los años 80, los fabricantes comenzaron a incorporar las FPU en el interior de las CPU. La primera CPU en tener una FPU integrada fue el Intel 80486DX.

Memoria caché

La caché es un conjunto de memorias (niveles) de gran velocidad, pero de poca capacidad debido a su alto coste, que hace de intermediaria entre la RAM y la CPU. Su función es la de almacenar temporalmente los datos que se prevé que van a ser consultados pronto o con más frecuencia. Los niveles de la caché pueden ser:

- Caché L1: Es la más pequeña y rápida de todas. Se compone de 2 memorias, una para almacenar exclusivamente datos y otra para instrucciones.
- Caché L2: De mayor capacidad que la L1, pero más lenta.
- Caché L3: Es más grande y lenta que las anteriores, pero aun así es muy veloz. Normalmente es compartida por todos los núcleos.
- Caché L4: Aunque no es habitual que un sistema incorpore esta memoria, algunos microprocesadores como el Intel i7-5775C la incluye para servir de apoyo a las gráficas integradas o iGPU.

Es importante tener en cuenta que no todos las CPU incorporan en su interior los mismos niveles de caché. Por ejemplo, algunos microprocesadores antiguos como el 80486 y el primer Pentium solo tienen una caché L1 integrada en el chip, aunque pueden utilizar de forma opcional una caché L2 ubicada en la placa base. En la actualidad, lo común es que incluyan los 3 primeros niveles (L1, L2 y L3).

3. FUNCIONAMIENTO

La función de una CPU es la de ejecutar instrucciones programadas en lenguaje de bajo nivel, realizando operaciones aritméticas y lógicas simples y accesos a memoria. En este punto se va a explicar cómo es el proceso de ejecución de una instrucción, así como las distintas características que influyen en el funcionamiento de una CPU.

3.1. Ejecución de una instrucción

La ejecución de una instrucción se produce en un ciclo de instrucción, que es el periodo por el que pasa una instrucción durante su ejecución. Este ciclo se compone de una serie de etapas, siendo las más básicas las siguientes:

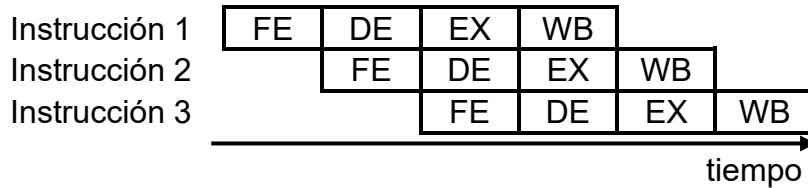
- Fetch (Lectura): La instrucción llega a la CPU desde la memoria RAM o desde un periférico de entrada, según el tipo de instrucción, y se almacena en el registro instrucción de la UC.
- Decode (Decodificación): La instrucción llega al registro instrucción de la UC, donde se descodifica y se interpreta su tipo (aritmética, lógica, de E/S, de control, de transferencia de datos, etc.). De forma simultánea, el contador de programas se actualiza con la dirección de la siguiente instrucción a ejecutar.
- Execute (Ejecución): La instrucción llega al secuenciador, que genera microórdenes que permiten su ejecución. Si la instrucción es de tipo lógico o aritmético, se hace uso de la ALU.
- WriteBack (Guardado): El resultado obtenido viaja del secuenciador a la memoria RAM o al periférico de salida, según la instrucción.

3.2. Paralelismo

El paralelismo es la capacidad de una CPU de ejecutar varios flujos de instrucciones simultáneamente. Algunas formas de lograr el paralelismo son:

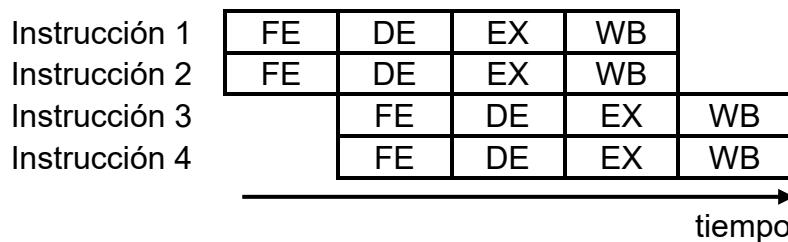
Paralelismo por segmentación (*pipeline*)

La ejecución de una instrucción en etapas permite que se ejecuten varias instrucciones a la vez, cada una en una etapa distinta. Por ejemplo, mientras una instrucción se encuentra en la etapa “*Fetch*”, otra puede estar en la etapa “*Decode*”. La siguiente ilustración muestra la ejecución simultánea de 3 instrucciones:



Microarquitectura superescalar

Una CPU con microarquitectura superescalar es aquella que incluye varias unidades de ejecución en su interior (varias ALU, FPU y registros internos). Esto permite que se ejecuten varias instrucciones a la vez en la misma etapa. La siguiente ilustración muestra la ejecución de 6 instrucciones en una CPU con 2 unidades de ejecución:



Multinúcleo

Un microprocesador multinúcleo o *multi-core* es aquel que incluye 2 o más unidades de CPU completas e independientes en un mismo encapsulado. Para que todos los núcleos puedan ser aprovechados, tanto el sistema operativo como los programas en ejecución deben de estar diseñados para ser capaces de ramificar el flujo de ejecución en múltiples flujos independientes. Hoy en día, es habitual que los microprocesadores incluyan núcleos de rendimiento y núcleos de bajo consumo, para que se activen unos u otros según las necesidades requeridas.

Hyperthreading

Hyperthreading es una tecnología que permite a un microprocesador simular una CPU virtual por cada CPU real. El sistema operativo trata a las CPU virtuales como si fueran reales y les manda trabajo. Con esto se consigue que los núcleos reales se mantengan más tiempo activos, aumentando considerablemente el rendimiento.

3.3. Repertorio de instrucciones

No todos las CPU entienden y pueden ejecutar las mismas instrucciones, sino que solo comprenden las que están definidas en su repertorio de instrucciones o ISA (*Instruction Set Architecture*).

Existen diferentes arquitecturas de ISA, siendo la RISC (*Reduced Instruction Set Computer*) y la CISC (*Complex Instruction Set Computer*) las más utilizadas.

RISC

Una CPU con arquitectura RISC se caracteriza por tener una ISA reducida de instrucciones simples. El uso de instrucciones sencillas reduce los accesos a la memoria RAM y facilita el paralelismo por segmentación, ya que todas sus instrucciones tienen el mismo tamaño y son más uniformes.

Las CPU RISC consumen poca energía y generan poco calor. Esto los hace ideales para ser usados en dispositivos móviles como teléfonos móviles, tabletas, relojes inteligentes y portátiles ligeros.

Algunos ejemplos de ISA que utilizan el modelo RISC son AR Cv2, ARMv7, ARMv8, MIPS, PowerPC y SPARC.

CISC

Una CPU con arquitectura CISC se caracteriza por tener un amplio repertorio de instrucciones complejas que realizan mucho trabajo en pocos ciclos de reloj. CISC tiene problemas para ejecutar instrucciones en paralelo, por esta razón, los microprocesadores modernos implementan un sistema que convierte una instrucción compleja CISC en varias microinstrucciones de tipo RISC.

Al usar instrucciones potentes, las CPU CISC consumen bastante energía y generan mucho calor, por lo que es necesario acoplarle un sistema de refrigeración para evitar un sobrecalentamiento. Este tipo de arquitectura se utiliza principalmente en ordenadores personales, portátiles y servidores.

Algunos ejemplos de ISA que utilizan el modelo CISC son Z80, 8080 y x86.

Aunque tradicionalmente CISC ha sido la arquitectura más potente, es importante mencionar que RISC ha experimentado una impresionante evolución en los últimos años y ya hay microprocesadores RISC, como el Apple M2, que han alcanzado un rendimiento similar a los microprocesadores CISC de última generación, pero manteniendo sus ventanas de consumo y generación de calor.

3.4. Sincronización con el sistema de entrada y salida

La CPU tiene que estar permanentemente sincronizada con el sistema de entrada y salida para poder enviar o recibir información de los periféricos. Existen varias técnicas de sincronización como las siguientes:

- Sondeo o Polling: La CPU se encarga de sondear todos los periféricos cada cierto tiempo para comprobar si alguno tiene una petición. Este método es ineficiente, ya que se consume tiempo constantemente en realizar todas las instrucciones de sondeo. Los periféricos con interfaz USB 2.0 y versiones anteriores utilizan esta técnica de sincronización.

- Interrupciones: La CPU recibe una señal llamada IRQ (*Interrupt Request*) indicando que debe interrumpir el flujo de ejecución normal para pasar a ejecutar las peticiones del periférico. De esta forma, no se pierde el tiempo sondeando constantemente a los periféricos. Los periféricos con interfaz PS/2 o USB 3.0 y versiones posteriores usan este método.

4. CONCLUSIÓN

La CPU es el componente más importante de un ordenador, ya que se encarga de ejecutar las instrucciones de los programas y procesar los datos. Se podría decir que es el cerebro de un sistema informático.

Se compone de 2 partes principales: la UC que coordina el funcionamiento de la CPU con el resto de los dispositivos y la ALU que realiza las operaciones matemáticas, aunque también es posible incorporarle otros elementos adicionales que sirvan de apoyo y mejoren el rendimiento general del sistema.

Independientemente de los elementos que contenga, existen varios tipos de CPU clasificados según su paralelismo y arquitectura del repertorio de instrucciones. Cabe mencionar que una CPU por sí sola carece de utilidad, y es que debe de ser capaz de comunicarse con el exterior de forma sincronizada para poder recibir y enviar información.

En el transcurso del tiempo, las CPU se han ido volviendo más complejas y potentes, pero su estructura básica ha permanecido inalterada, ya que todas se basan en la misma arquitectura y están diseñadas bajo los mismos principios teóricos.

5. BIBLIOGRAFÍA

- Mano, M. M. (1994). *Arquitectura de computadoras* (3^a ed.). Pearson Educación.
- López Ureña, L. A. et al. (1997). *Fundamentos de Informática* (1^a ed.). Ra-ma.
- Prieto Espinosa, A. et al. (2006). *Introducción a la informática* (4^a ed.). McGraw-Hill.
- Brookshear, J. G. (2012). *Introducción a la computación* (11^a ed.). Pearson Educación.

6. NORMATIVA

Para el desarrollo de este tema, se ha tenido en cuenta la siguiente normativa, donde se especifican los contenidos, competencias y criterios de evaluación de los Ciclos Formativos y Bachillerato en Andalucía:

Tema 3

- Orden 7 de julio de 2009 (SMR). La parte correspondiente al módulo “Montaje y Mantenimiento de Equipos”.
- Orden 19 de julio de 2010 (ASIR). La parte correspondiente al módulo “Fundamentos del Hardware”.
- Orden 16 de junio de 2011 (DAW/DAM). La parte correspondiente al módulo “Sistemas Informáticos”.
- Instrucción 13/2022 (Bachillerato). La parte correspondiente a la asignatura “Tecnologías de la Información y Comunicación”