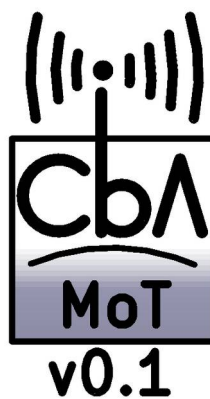




Carrera: Ingeniería Electrónica

Proyecto:

CbA-MoT



Módulo inalámbrico para monitoreo de sensores remotos

Plan de Proyecto

ID 1883

Autor
Sebastián Allende
[cballende/TDSTec.git](https://github.com/cballende/TDSTec.git)

Fecha: 10/1/2023

Versión 4.0



Ficha del documento

Fecha	Versión	Descripción	Autor/a
11/6/2022	1.0	Versión inicial	Sebastián Allende cballende/TDSTec.git
3/4/2023	4.0	Versión presentada	Sebastián Allende cballende/TDSTec.git

Indice

Descripción.....	4
Destinatario.....	4
Modelo.....	4
Factibilidad.....	5
Diagrama.....	7

Descripción:

CbaMot es un sistema de monitoreo inalámbricos de sensores remotos, forma parte de una cadena inalámbrica de avance de datos, hacia un nodo recolector o punto de acceso, un gateway se encarga de enviar los datos a un servidor remoto mediante Internet.

Destinatario

El mercado objetivo es la modernización de maquinas y mantenimiento preventivo en empresas cooperativas de Sierras de los Padres, forma parte de la introducción de la industria 4.0 para las mencionadas empresas.

Grado de avance del proyecto.

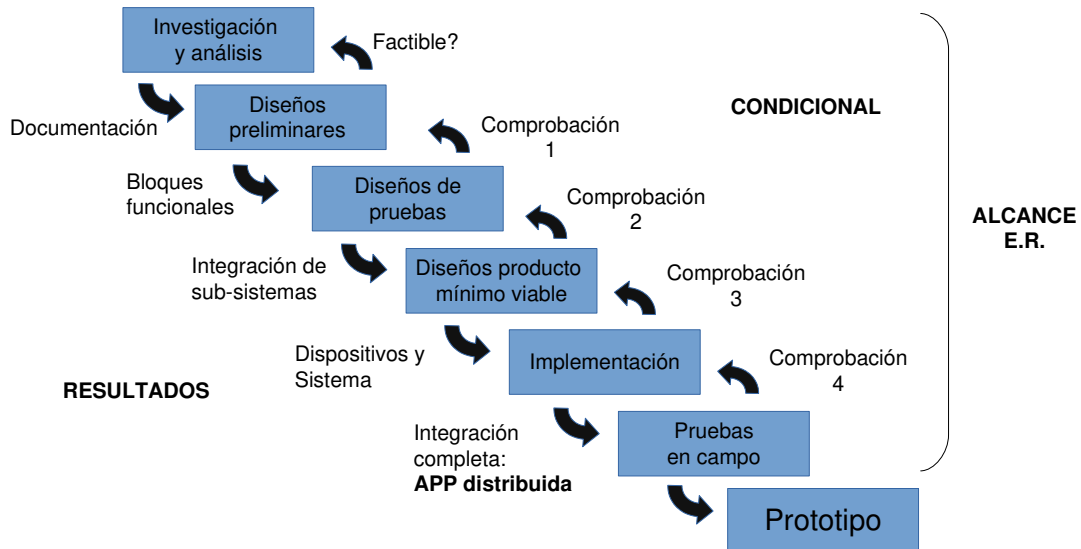
- Fin de diseño dispositivos para pruebas.
- Fin de verificación funcional de aplicación distribuida.
- Listando de insumos y componentes restantes por proveedores para el ensamble de equipos.
- Ensamble de equipo generador para pruebas de banco de estrés de fuentes de alimentación de dispositivos.

Modelo de desarrollo.

La disposición natural del proceso de desarrollo fue mediante el método en cascada, una constante en el diseño en electrónica.

Las E.R. definen el alcance del proyecto hasta el entregable que presenta las características mínimas funcionales que hace al dispositivo factible de pruebas en campo.

A partir de ese hito, con las pruebas y la información recopilada se volcaran a la siguiente etapa que es diseñar el prototipo que cumpla con las condiciones de manufactura en escala y su logística.



Factibilidad

Se estableció reunión con Director de cátedra TF y consulta sobre el posible Director de proyecto.

Documento **1er hito** presentación [solicitud proyecto final](#) .

Comprobación 1

Se establecieron lotes de pruebas para los sistemas aislados por bloques funcionales, los sistemas no interactúan entre si.

Documento **2do hito** presentación hito a director de cátedra [proyecto](#) .

Comprobación 2

El sistema tiene desarrolladas las interfaces entre los bloques funcionales, se prueban las cadenas de avance de datos y las funciones asociadas a control del sistema.

Se establece **3ro hito** de presentación **solución sistema** al cliente.

[mimia_elec-a](#)

[soluciones monitoreo](#)

Comprobación 3

El sistema tiene desarrollado los dispositivos MoTe, los puntos de acceso, la API RESTful y sistema administración remota, se aplican pruebas de rendimiento, estrés.

Se establece **4to hito** presentación de sistema ante el cliente.

Comprobación 4

El sistema requiere pruebas de rendimiento y estrés en campo. Se requiere verificar que las condiciones ambientales no degraden el sistema. Se analizan los problemas de instalación y mantenimiento no previstos.

5to hito pruebas en campo.

Análisis F.O.D.A.

Fortalezas:

- Tiempo de desarrollo invertido.
- Inversión inicial efectuada.
- Cursos de emprendedores.
- Conocimiento de la industria.
- Conocimiento de competidores.
- Aplicación de gestión integrada en las cooperativas.

Oportunidades

- Se cuenta relativo prestigio en los clientes.
- Los competidores tienen foco en otro mercado.
- Existe la posibilidad de crédito contra servicios del cliente.

Debilidades

- Se registran menores avances del proyecto dentro de los periodos académicos.
- Los requerimientos de mayor inversión son cada vez más probables.
- No hay capital para formular una nueva solución.

Amenazas

- La tecnología ofrece nuevos sustitutos.
- El tipo de cambio con ingresos en pesos no permiten compra de insumos importados.
- Ingreso de nuevos competidores.

Asignación de recursos totales:

Monetarios: 700 u\$s.

Tiempo: 6 meses hasta entrega de prueba en campo.

Asignación de tareas:

Todas la tareas son asignadas a Sebastián Allende.

Excepción de desarrollo de la interface Ux de P.M.V. (No E.R.)

Diagramas de Gantt

La asignación de carga horaria es de 8 hs 5 días a la semana.
Fecha de finalización estimada Diciembre 2023 - Marzo 2024.

Diagrama reducido.

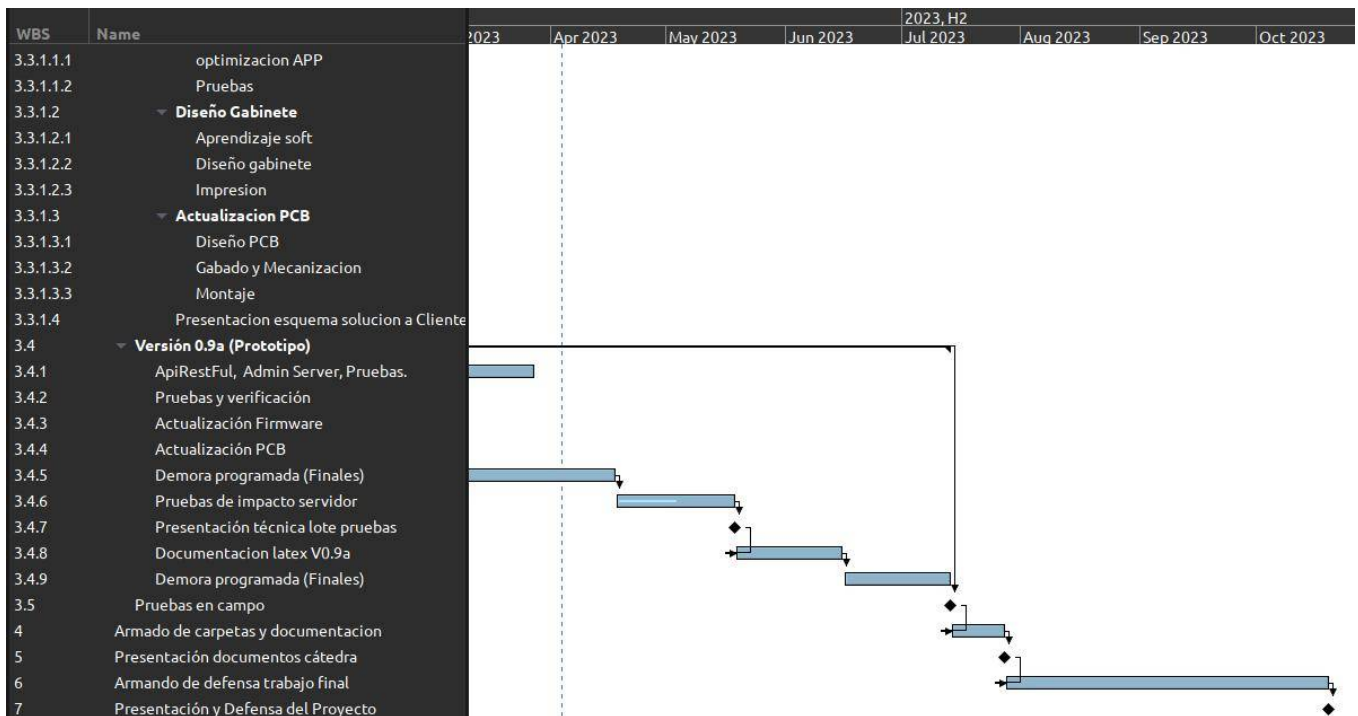
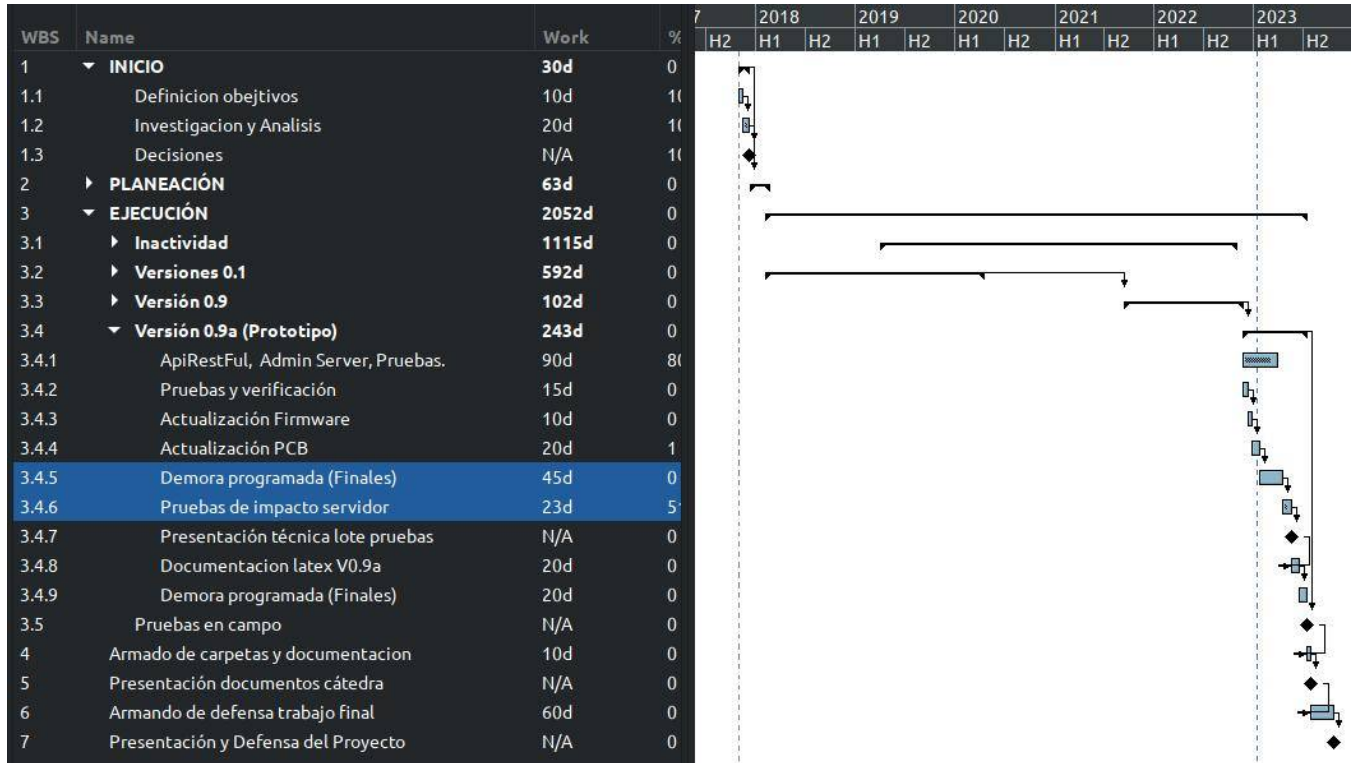


Diagrama extendido

WBS	Name	Work	% Complete
1	▼ INICIO	30d	0
1.1	Definicion obeitivos	10d	100
1.2	Investigacion y Analisis	20d	100
1.3	Decisiones	N/A	100
2	▼ PLANEACIÓN	63d	0
2.1	▼ Alcance	22d	0
2.1.1	Esquemas de Diseño	2d	100
2.1.2	Investigacion y Elección	3d	100
2.1.3	Bocetos Eléctricos	3d	79
2.1.4	Bocetos de Redes	4d	100
2.1.5	Bocetos de Aplicaciones	10d	100
2.2	Planeamiento de tareas	1d	80
2.3	Estimacion de Costos	10d	50
2.4	Obtener Fondos	30d	50
3	▼ EJECUCIÓN	2112d	0
3.1	▼ Inactividad	1115d	0
3.1.1	INCUBADORA EMPR.	365d	78
3.1.2	Vacaciones 19-20	60d	100
3.1.3	Cursada Materias 2020	190d	100
3.1.4	Vacaciones 20-21	60d	100
3.1.5	Cursadas Materias 2021	190d	100
3.1.6	Vacaciones 21-22	60d	100
3.1.7	Cursadas Materias 2022	190d	40

WBS	Name	Work	% Complete
3.2	▼ Versiones 0.1	592d	0
3.2.1	Compra de equipos e insumos	20d	98
3.2.2	▼ Programacion de Firmware	155d	0
3.2.2.1	▼ Firmware monitor	33d	0
3.2.2.1.	▼ Aplicacion Gral	30d	0
3.2.2.1.	Imple y Prueb unitarias	30d	70
3.2.2.1.	Pruebas Gral	3d	0
3.2.2.2	▼ Firmware PA	35d	0
3.2.2.2.	▼ Aplicacion Gral	31d	0
3.2.2.2.	App	1d	90
3.2.2.2.	Pueba unitarias	30d	30
3.2.2.2.	Prueba Gral	4d	0
3.2.2.3	▼ Firmware Repetidor	11d	0
3.2.2.3.	▼ Aplicacion Gral	8d	0
3.2.2.3.	App	1d	90
3.2.2.3.	Prueba unitaria	7d	90
3.2.2.3.	Prueba Gral	3d	0
3.2.2.4	▼ Firmware PANCO	38d	0
3.2.2.4.	▼ Aplicacion Gral	31d	0
3.2.2.4.	App	1d	95
3.2.2.4.	Pruebas unitarias	30d	10
3.2.2.4.	Prueba Gral	7d	0
3.2.2.5	▼ Firmware GateWay	38d	0
3.2.2.5.	▼ Aplicacion Gral	31d	0
3.2.2.5.	App	1d	90
3.2.2.5.	Prueba Unitaria	30d	10
3.2.2.5.	Prueba Gral	7d	0

WBS	Name	Work	% Complete
3.2.3	▼ Diseño y Armado de PCB	71d	0
3.2.3.1	▼ Diseño y diagramado	52d	0
3.2.3.1.	Diseño Monitor	4d	100
3.2.3.1.	Diseño PA	12d	100
3.2.3.1.	Diseño Repetidor	6d	100
3.2.3.1.	Diseño PANCO	15d	100
3.2.3.1.	Diseño GateWay	15d	100
3.2.3.2	Impresion PCB	1d	100
3.2.3.3	Grabado y Mecanizacion	1d	100
3.2.3.4	Montaje de Componentes	7d	90
3.2.3.5	Pruebas de Dispositivo	10d	50
3.2.4	Pruebas Cadena Avance	30d	43
3.2.5	Version MIMIA OPT	90d	77
3.2.6	Version MIMIA MEMS	90d	85
3.2.7	Version CIAA MOTE	86d	33
3.2.8	Version MIMIA STICK	30d	42
3.2.9	Version MIMIA XSocket	20d	38
3.3	▼ Versión 0.9	102d	0
3.3.1	▼ CbaMot Monitor	102d	0
3.3.1.1	▼ Actualizacion Firmware	13d	0
3.3.1.1.	optimizacion APP	10d	0
3.3.1.1.	Pruebas	3d	0
3.3.1.2	▼ Diseño Gabinete	9d	0
3.3.1.2.	Aprendizaje soft	5d	100
3.3.1.2.	Diseño gabinete	3d	79
3.3.1.2.	Impresion	1d	95

3.3.1.3	▼ Actualización PCB	80d	0
3.3.1.3.	Diseño PCB	4d	90
3.3.1.3.	Gabado y Mecanización	16d	90
3.3.1.3.	Montaje	60d	10
3.3.1.4	Presentación esquema solución a Cliente	N/A	10
3.4	▼ Versión 0.9a (Prototipo)	243d	0
3.4.1	ApiRestFul, Admin Server, Pruebas.	90d	80
3.4.2	Pruebas y verificación	15d	0
3.4.3	Actualización Firmware	10d	0
3.4.4	Actualización PCB	20d	1
3.4.5	Demora programada (Finales)	45d	0
3.4.6	Pruebas de impacto servidor	23d	5
3.4.7	Presentación técnica lote pruebas	N/A	0
3.4.8	Documentación latex V0.9a	20d	0
3.4.9	Demora programada (Finales)	20d	0
3.5	Pruebas en campo	N/A	0
4	Armado de carpetas y documentación	10d	0
5	Presentación documentos cátedra	N/A	0
6	Armando de defensa trabajo final	60d	0
7	Presentación y Defensa del Proyecto	N/A	0