

Trabajo Sistema Mínimo

Andrés Solano Leiva

2018319280

Profe: José Alberto Díaz García

Utilizando el documento “Interfaz de Memoria”, y la hoja de datos del microprocesador 8088, responda las siguientes preguntas:

a. ¿Cuáles son los tipos de memorias semiconductoras a que se refiere **y para que se utiliza cada una de ellas?**

Hay cuatro tipos de memorias semiconductoras, las que se mencionan son:

ROM: es de solo lectura

EEPROM: memoria que es de solo lectura, borrrable y que se programa con electricidad; se le llama memoria flash.

SRAM: es una memoria estática de acceso aleatorio.

DRAM: es una memoria dinámica de acceso aleatorio.

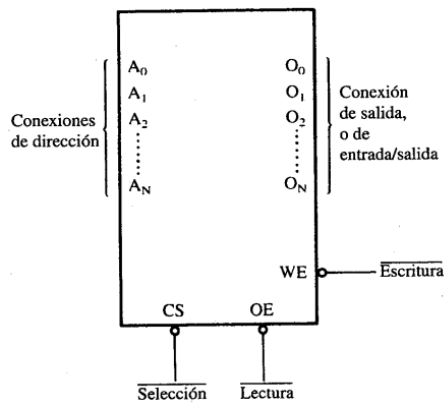
b. ¿Cuáles y para que se utilizan cada uno de los cuatro grupos de conexiones de las memorias? (justifique sus respuestas, con ejemplos).

Los cuatro grupos son:

Conexiones de Dirección: todos los dispositivos de memoria tienen entradas de dirección que seleccionan una localidad de memoria, se etiquetan de A0 (la menos significativa) hasta la An. El número de terminales de dirección que contiene un dispositivo de memoria está determinado por el número de localidades de memoria que se encuentren en él.

Los más comunes tienen entre 1K (1024) hasta 64M (67 108 864) localidades de memoria. Un dispositivo con 1K de memoria posee 10 terminales de memoria (A0 hasta A9) y se requiere un número binario de 10 bits para seleccionar cualquiera de las 1024 localidades del dispositivo.

Conexiones de Datos: todos los dispositivos de memoria tienen un conjunto de salidas, o entradas/salidas de datos. La siguiente figura tiene un conjunto de entradas/salidas comunes, donde se muestra las conexiones de dirección, datos y control.



En este dispositivo existen 8 conexiones de E/S, lo que significa que almacena un dato de 8 bits en cada una de sus localidades de memoria (memoria de datos de 1byte).

Conexiones de Selección: cada dispositivo de memoria tiene una entrada (alguna vez más de una) que selecciona o habilita al dispositivo. Se le conoce como entrada de selección de dispositivo (CS), habilitación de dispositivo (CE), o solo selección (S). La RAM tiene normalmente una entrada S, y la ROM una CE. En el caso CE, CS, o S está activa (un 0 lógico) el dispositivo de memoria realiza una operación de lectura o escritura, si está inactiva (un 1 lógico) el dispositivo no puede realizar una lectura o escritura.

Conexiones de Control: todos los dispositivos de memoria tienen alguna forma de entrada o salida de control. Una ROM contiene generalmente sólo una entrada de control, y la RAM tiene una o dos. La entrada de control que se encuentra con mayor frecuencia en una ROM es la conexión de habilitación de salida OE, o compuerta G, la cual permite el flujo de datos desde las terminales de salida de la ROM.

c. Con quince conexiones de direcciones, ¿Cuántas posiciones de memoria se pueden acceder?

$$2^{15} = 32768$$

Se puede acceder 64 k de localidades de memoria.

d. Refiérase a las características de las memorias de solo lectura. (También se les llama principalmente de lectura).

La ROM (memoria de sólo lectura) almacena, en forma permanente, programas y datos que son residentes en el sistema y que no deben cambiar cuando la alimentación es desconectada. Está permanente mente programada de forma que sus datos están siempre presentes, aun si la alimentación es desconectada. También se le suele conocer como memoria no volátil.

Un dispositivo que llamamos ROM es comprado en masa por el fabricante y programado durante su elaboración en la fábrica.

La EPROM (memoria de sólo lectura, borrable y programable eléctricamente), un tipo de ROM, es utilizada comúnmente cuando el software debe ser cambiado con frecuencia, o cuando la demanda es demasiado pequeña para que la ROM resulte más económica. Una EPROM es programada en el campo con un dispositivo llamado programador de EPROM, La EPROM es de tipo borrable si se expone a luz ultravioleta de alta intensidad por 20 minutos.

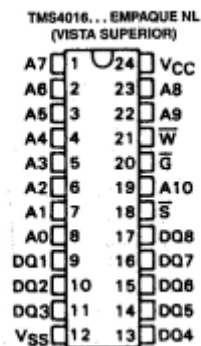
La PROM (memoria programable de sólo lectura) también es programada en el campo quemando pequeños fusibles de níquel-cromo o de óxido de silicio; pero una vez programada, no se puede borrar.

e. Refiérase a las características de las memorias de lectura y escritura. (También se les llama principalmente de escritura y lectura).

Estos dispositivos mantienen los datos mientras les sea aplicado la tensión de alimentación DC.

La SRAM, que almacena datos temporalmente, es utilizada cuando el tamaño de la memoria de lectura/escritura es relativamente pequeño. Actualmente, una memoria es pequeña si tiene menos de 1 MB.

La figura siguiente muestra la SRAM 4016, que es una memoria de lectura/escritura de 2 K x 8. Tiene 11 entradas de dirección, y ocho conexiones de entrada/salida de datos. Este dispositivo es representativo de todas las SRAM, excepto por el número de conexiones de dirección y datos.



Memoria RAM dinámica (DRAM)

La RAM estática de mayor tamaño es de 128 K x 8. En cambio, la RAM dinámica está disponible en tamaños mucho mayores: hasta 64 Mx 1. En todos los demás aspectos, una DRAM es básicamente igual a una SRAM, excepto porque retiene los datos por sólo 2 o 4 ms en un capacitor integrado. Después de 2 o 4 ms, el contenido de la DRAM debe ser completamente reescrito (refrescado) porque los capacitores, los cuales almacenan un 0 o 1 lógicos, pierden sus respectivas cargas.

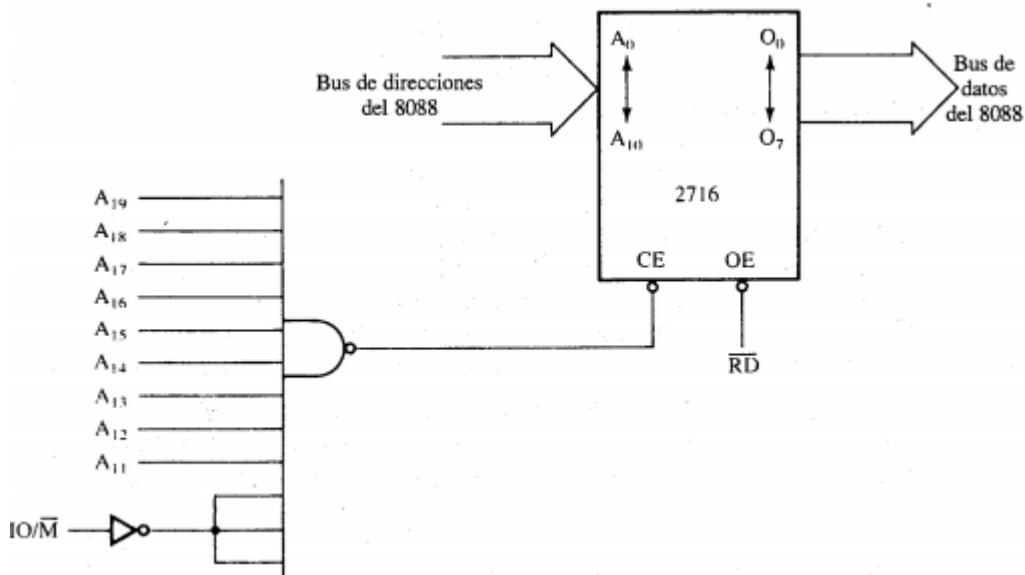
f. ¿Por qué es necesario decodificar el bus de direcciones?

La decodificación hace que la memoria funcione en una sección única del mapa de memoria, si esto no se hace solo un dispositivo de memoria podría conectarse al microprocesador.

g. ¿Qué es un mapa de memoria?

Un mapa de memoria (del inglés memory map) es una estructura de datos (tablas en el caso del documentp) que indica cómo está distribuida la memoria. Esta tiene la información sobre el tamaño total de memoria y las relaciones que existen entre direcciones lógicas y físicas.

h. ¿Cuáles son las entradas del decodificador de memoria, Explique?



Las entradas en este decodificador serían de A11 hasta A19.

Para el decodificador de 3 a 8 se tienen las siguientes entradas:

Entradas						Salidas							
Habilitación			Selección										
G2A	G2B	G1	C	B	A	0	1	2	3	4	5	6	7
1	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
X	X	0	X	X	X	1	1	1	1	1	1	1	1
0	0	1	0	0	0	0	1	1	1	1	1	1	1
0	0	1	0	0	1	1	0	1	1	1	1	1	1
0	0	1	0	1	0	1	1	0	1	1	1	1	1
0	0	1	0	1	1	1	1	1	0	1	1	1	1
0	0	1	1	0	0	1	1	1	1	0	1	1	1
0	0	1	1	0	1	1	1	1	1	1	0	1	1
0	0	1	1	1	0	1	1	1	1	1	1	0	1
0	0	1	1	1	1	1	1	1	1	1	1	1	0

i. Las cantidades hexadecimales como por ejemplo EF800H se refieren a direcciones de memoria, la "H" significa que la cantidad está codificada en hexadecimal. ¿Cómo se relacionan las conexiones de direcciones con esa cantidad?

Se tiene el siguiente ejemplo de tener 400H, esto representa una sección de 1KB del sistema de memoria. Si esta dirección es decodificada para que un dispositivo de memoria inicie en la dirección 10000H. Se relacionan en que se necesita un decodificador para que la cantidad tenga sentido.

j. ¿A qué terminal de la memoria se conectan las salidas del decodificador?, Porqué ¿Cuál es el objetivo?

Las salidas del decodificador de compuerta NAND se conecta a la terminal de entrada CE que habilita la EPROM.

En el deco de 3 a 8 las salidas están conectadas a 8 dispositivos de memoria EPROM 2764 diferentes. Su objetivo es seleccionar los 8 bloques de memoria de 8KB para una capacidad de memoria de 64KB.

k. En los circuitos integrados que son decodificadores existen otras señales de control como por ejemplo las entradas G2A, ... etc. ¿Para que sirven?, ¿Qué señales eléctricas deben conectarse a esos terminales?

G2A, G2B y G1 deben estar activas y se les conoce como entradas de habilitación. Para que estén activas G2A y G2B deben estar en estado bajo y G1 en alto. Una vez que se habilita, las otras entradas de dirección (C, B, A; señales eléctricas) seleccionan cuál de las terminales de salida asume el estado bajo.

1. Utilizando las hojas de datos del procesador 8088 de Intel, ¿Cuántas son las conexiones para direcciones?, ¿Por qué hay conexiones con el nombre ADn donde la "n" corresponde a un número? ¿Qué indica la señal ALE, la del pin 25?

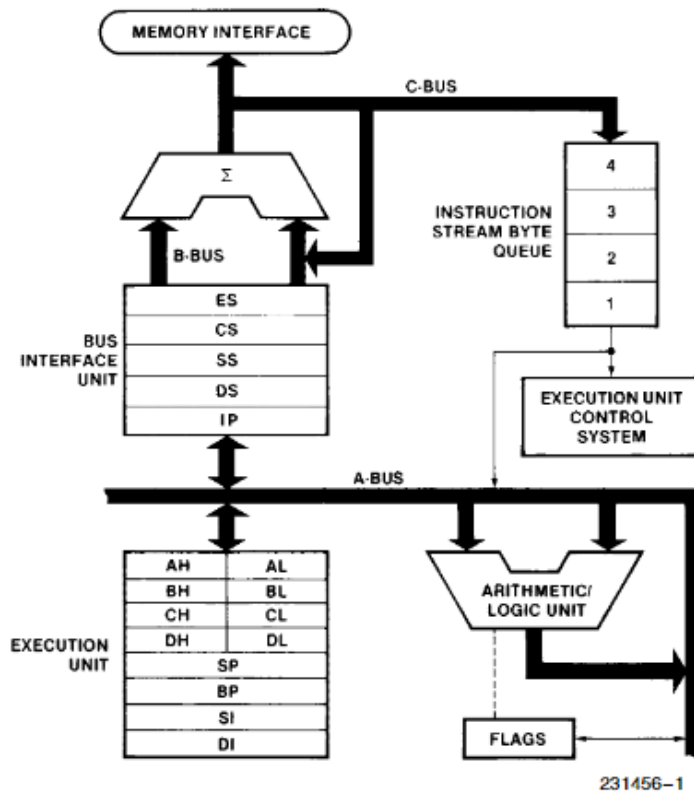


Figure 1. 8088 CPU Functional Block Diagram

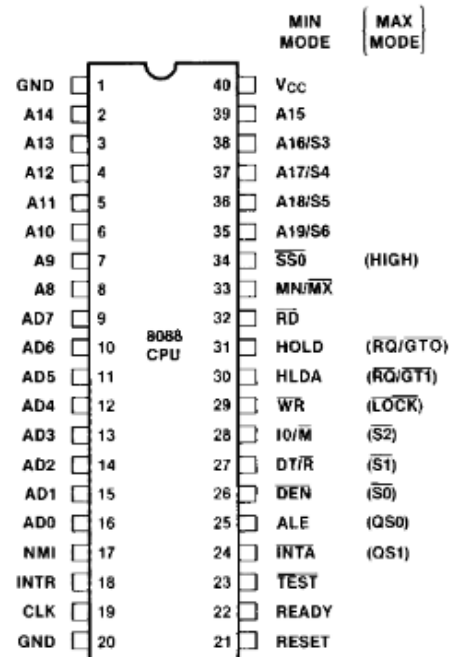


Figure 2. 8088 Pin Configuration

De la A15 a la A8 son las conexiones para las direcciones. Las conexiones con ADn son para el bus de datos de las direcciones, estas líneas están activas en alto y flotan a 3 estados apagado durante el reconocimiento de interrupción y el "reconocimiento de espera" del bus local.

La señal del pin 25 indica el address latch enable, y esto lo da el procesador para poder bloquear la dirección en un bloque de dirección

m. ¿Cuál es el espacio de memoria que puede direccionar este microprocesador?, ¿De qué tamaño es el bus de datos?

Su arquitectura permite direccionar 1M byte de memoria. Su bus de datos es de 8 bit.

n. ¿Cuál es la función de la señal del procesador IO/M, explique?

LÍNEA DE ESTADO: es un modo máximo invertido S2. Se utiliza para distinguir un acceso a memoria de un acceso de E/S. IO/M pasa a ser válido en el T4 precedente al ciclo bus y permanece válido hasta el T4 final del ciclo (I/OeHIGH, MeLOW).

o. Otras señales del microprocesador 8088 que se utilizan en los bancos de memoria son: RD, WR, DT/R, DEN y MN/MX. ¿Cuál es la función de cada una de ellas?

RD(LECTURA): la luz estroboscópica de lectura indica que el procesador está realizando un ciclo de lectura de memoria o de E/S, según el estado de E/S/MPin o S2. Esta señal se utiliza para leer dispositivos que residen en el bus local 8088. Está activo en bajo durante T2, T3 y Tw de cualquier ciclo de lectura.

WR: indica que el procesador está realizando una memoria de escritura o un ciclo de E/S de escritura, según el estado de la señal de E/S/M. WR está activo para T2, T3 y Tw de cualquier ciclo de escritura. Está activo en bajo y flota a 3 estados apagado en el bus local "reconocimiento de espera".

DT/R: transmisión/recepción de datos se necesita en un sistema mínimo que desee utilizar un transceptor de bus de datos. Se utiliza para controlar la dirección del flujo de datos a través del transceptor.

DEN: habilitación de datos se proporciona como una habilitación de salida para el transceptor de bus de datos en un sistema mínimo que utiliza el transceptor. DEN está activo en BAJO durante cada acceso a memoria y E/S, y para ciclos INTA.

MN/MX: mínimo/máximo indica en qué modo operará el procesador. Los dos modos se describen en las siguientes secciones