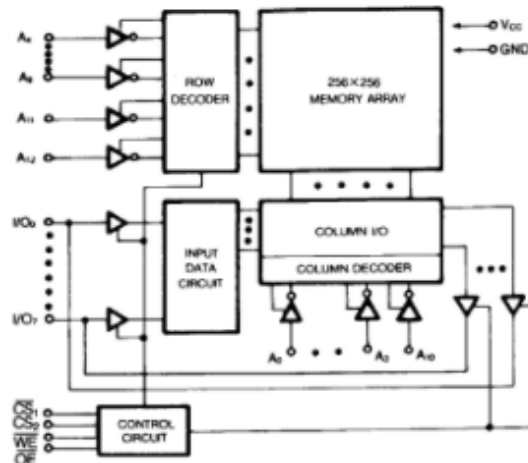


Tarea 2

- Utilizando la memoria RAM HY 6264 construya un banco de memoria de 16KX8 bits

PIN NAMES

A ₀ -A ₁₂	ADDRESS INPUT
I/O ₀ -I/O ₇	DATA INPUT/OUTPUT
\overline{CS}_1	CHIP SELECT ONE
\overline{CS}_2	CHIP SELECT TWO
\overline{WE}	WRITE ENABLE
\overline{OE}	OUTPUT ENABLE
V _{CC}	POWER
GND	GROUND



[HY6264](#)

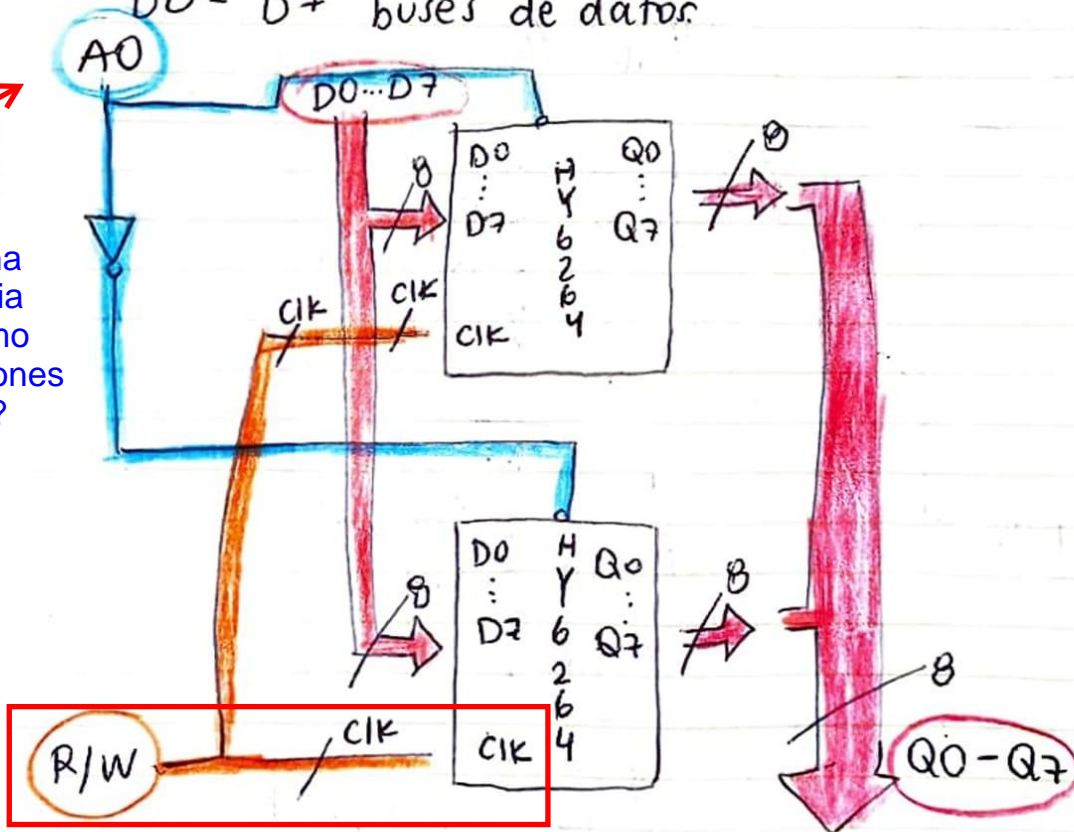
$$\text{RAM} = (\text{Numeros de bits necesarios}) / (\text{Numeros de bits por CI}) = (16K \times 8) / (8K \times 8) \\ = 2 \text{ circuitos}$$

$2^n = 2 \rightarrow n = 1$ bus de direcciones A0
 8 buses de datos D0 - D7

⑥ Utilizando memoria RAM HY 6262 con memoria 16Kx8bits

$$\text{RAM} = \frac{\text{N}^\circ \text{ bits necesitados}}{\text{N}^\circ \text{ bits por CI}} = \frac{16K \times 8}{8K \times 8} = 2 \text{ circuitos RAM}$$

$2^n = 2$ y $n = 1$ por lo que solo hay 1 entrada
 A0. Como hay 8 bits entonces hay
 D0 - D7 buses de datos.



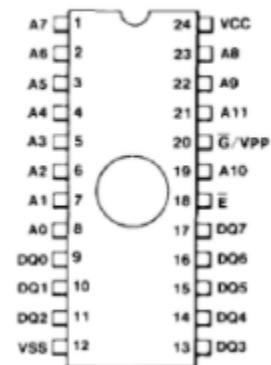
El CLK es un tipo de "sincronizador" entre los dispositivos del sistema.
 Es diferente a la señal de R/W procedente del sistema de control

Utilizando la memoria EPROM 2732 construya un banco de memoria de 16K X8 bits

Pin Names

A0-A11	Address Inputs
\overline{E}	Chip Enable (Power Down) Input
\overline{G}/VPP	Output Enable / +25 V Program Input
DQ0-DQ7	Data Output / Programming Inputs
VCC	+5 V Supply
VSS	Ground

Connection Diagram 24-Pin DIP



[EPROM 2732](#)

EPROM = (Numeros de bits necesitados) / (Numeros de bits por CI) = (16K x 8) / (4K x 8)
= 4 circuitos

$2^n = 4 \rightarrow n = 2$ buses de direcciones A0 y A1

8 buses de datos D0 - D7

