

Tarea: Sistema Mínimo

Estudiante: Diego Armando Ramirez Mata

Curso: Diseño de Sistemas Digitales GR2

Carné: 2018179431

Profesor: José Alberto Diaz García

Cuestionario:

- a) En el texto se refieren a cinco de los dispositivos mas comunes se memoria. **Memoria ROM** (memoria de solo lectura) almacena en forma permanente programas y datos guardados en el sistema que no deben cambiar cuando se desconecta de fuente de energía, a este si tipo de memoria de le conoce también como memoria no volátil. **Memoria RAM** (memoria de acceso aleatorio) también es conocida como memoria de lectura/escritura. Este tipo de memoria retienen los datos mientras se aplique energía CD, a esto se le llama memoria volátil. **Memoria EEPROM** (ROM programable borrable por electricidad) su uso es común en el almacenamiento en las tarjetas de video y almacenar el BIOS del sistema. Y las dos últimas se derivan de la memoria RAM, **memoria SRAM** (memoria estática de acceso aleatorio) y **memoria DRAM** (memoria dinámica de acceso aleatorio).

- b) **Conexiones de dirección:** Todos los dispositivos de memoria tienen entradas de dirección que seleccionan una posición dentro del dispositivo de memoria. Por ejemplo, un dispositivo de memoria con 10 terminales de dirección en sus terminales, la cantidad de terminales de dirección que contiene un dispositivo de memoria esta determinando por el número de posiciones de memoria que contiene.

Conexiones de datos: Todos los dispositivos de memoria tienen un conjunto de salidas o entradas/salidas de datos. En la actualidad muchos de los dispositivos tienen terminales bidireccionales comunes de E/S. Las conexiones de datos son los puntos en los que se introducen los datos para su almacenamiento o los deseados para su lectura. En un dispositivo con ocho conexiones de E/S implica que el dispositivo guarda un dato de ocho bits en cada una de sus localidades de memoria.

Conexiones de selección: Cada dispositivo de memoria tiene una entrada (algunas veces más de una) que selecciona o habilita el dispositivo de memoria. Por lo general, a este tipo de entrada se le conoce como selección de chip (CS), habilitación de chip (CE) o simplemente como entrada de selección (S). La memoria RAM normalmente tiene al menos una entrada CS o S, mientras que la ROM posee mínimo una CE.

Conexiones de control: Todos los dispositivos de memoria cuentan con algún tipo de entrada o entradas de control. Por lo general, una ROM tiene sólo una entrada de control, mientras que una RAM tiene una o dos entradas de control. La entrada de control que se encuentra en una ROM con mayor frecuencia es la conexión de habilitación de salida (OE), o compuerta (G). En la RAM pueden estar presentes la entrada R/W y selecciona una operación de lectura o de escritura, pero si hay dos entradas de control están nombradas como WE (o W), y OE (o G). WE (habilitación de escritura) debe estar activa para la escritura de la memoria, y cuando OE esta activa realiza una lectura de la memoria.

- c) Con 15 conexiones de dirección es posible acceder a 32K (32768) posiciones internas de memoria aplicando la regla de 2^n .
- d) La memoria de sólo lectura (ROM) almacena en forma permanente programas y datos que están residentes para el sistema y no deben cambiar cuando se desconecta la fuente de energía. La ROM se programa de manera permanente de forma que los datos siempre estén presentes, aún y cuando se desconecte la fuente de energía. A este tipo de memoria se le conoce comúnmente como memoria no volátil, debido a que su contenido no cambia incluso si se desconecta la energía.
- e) Los dispositivos de memoria RAM mantienen los datos mientras se aplique una energía CD. Se les llama memoria volátil porque no retienen los datos sin energía. La memoria RAM puede ser estática (SRAM) o dinámica (DRAM).
- f) Es necesario decodificar el bus de direcciones para realizar la conexión de un dispositivo de memoria con el microprocesador. La decodificación de la dirección que este envía hace que la memoria funcione en una sola dirección o partición del mapa de memoria. Con la falta de un decodificador de direcciones solo sería posible conectarse un dispositivo a un microprocesador, lo cual no es nada practico. El decodificador corrige esta discordancia mediante la decodificación de las terminales de dirección que no se conectan al componente de memoria.
- g) El mapa de memoria funciona como un diagrama hecho de bloques para el entendimiento del sistema con el microprocesador, a que direcciones van las memorias/datos así como su lógica.
- h) Depende de la memoria a la que se vaya a conectar. En el caso del texto el microprocesador 8088 comparado con la EPROM 2716, la EPROM tiene 11 conexiones de dirección mientras que el microprocesador posee 20 conexiones de dirección. Esto significa que el microprocesador envía una dirección de memoria de 20 bits cada vez que lee o escribe datos. Como la EPROM sólo tiene 11 terminales de dirección, hay una discordancia que debe corregirse. Si sólo se conectan 11 terminales de dirección del 8088 a la memoria, el 8088 sólo verá 2 Kbytes de memoria en vez del 1 Mbyte que “espera” que contenga la memoria.
- i) La H al final del digito representa que se trata de un numero hexadecimal, si este número se convierte a decimal representa una sección del sistema de memoria. Algunos dispositivos de memoria se decodifican para comenzar y terminar en un punto especifico de dirección de memoria, este rango determina el tamaño de sección de memoria. Por ejemplo, si la última posición de memoria termina en EF800H pero comienza en DFE00 tendrá una capacidad de 64KB.
- j) Las salidas del decodificador se conectan a las entradas CE de las EPROMs. Esto permite habilitar sólo el EPROM seleccionado y enviar sus datos al microprocesador por medio del bus de datos, siempre que RD se vuelva un 0 lógico.

entradas de selección
entradas de habilitación

- k) Para que cualquiera de las salidas del decodificador se vaya al nivel bajo, deben estar activas las tres entradas de habilitación (G2A, G2B y G1). Para que se activen, las entradas G2A y G2B deben estar en nivel bajo (0 lógico) y G1 debe estar en nivel alto (1 lógico). Una vez que se habilita el decodificador, las entradas de dirección (C, B y A) seleccionan la terminal de salida que se va al nivel bajo.
- l) Casi siempre las entradas de dirección son etiquetadas desde A0 hasta An, en donde el subíndice n puede ser cualquier valor. Por ejemplo, un dispositivo de memoria con 10 terminales de dirección tiene sus terminales de dirección etiquetadas desde A0 hasta A9. El número de terminales de dirección que tiene un dispositivo de memoria se determina sobre la base del número de posiciones de memoria que contiene. El pin 25 de la señal ALE es la terminal que habilita el cierre de dirección que da el bus tanto de direcciones como de datos del microprocesador y contiene la información relacionada con una dirección, dicha dirección puede ser de memoria o de un número de puerto E/S.
- m) El microprocesador 8088 tienen un bus de datos de 8 bits, lo que lo hace ideal como controlador simple para conectar los dispositivos comunes de memoria de 8 bits. En modo mínimo, la memoria ve al 8088 como un dispositivo con 20 conexiones de dirección (A19-A0), ocho conexiones de bus de datos (AD7-AD0) y las señales de control IO/M, RD y WR.
- n) Para controlar el sistema de memoria del 8088 es necesario la utilización de las señales RD, WR e IO/M. La señal generada por IO/M junto a las otras señales se desarrolla en el bus del 8088 y contiene una dirección de memoria o la dirección de un puerto de E/S. La configuración del modo mínimo es igual que el sistema en modo máximo para la interfaz de memoria. La diferencia radica es que en el modo máximo la señal IO/M se combina con RD para generar la señal MRDC, y la señal IO/M se combina con WR para generar la señal MWTC.
- o) **RD:** Si la señal de lectura es un cero lógico el bus de datos va a recibir datos provenientes de la memoria o de los dispositivos de E/S conectados al sistema. Esta terminal flota hacia su estado de alta impedancia durante una señal de reconocimiento del pedido de obtención del bus (HOLD).
- WR:** Indica que el microprocesador envía datos a una memoria o un dispositivo E/S. Cuando el WR es un cero lógico el bus de datos almacena datos válidos para memoria o la E/S. Esta terminal flota hacia una alta impedancia durante una señal de reconocimiento del pedido de obtención del bus (HOLD).
- DT/R:** La señal recibe/transmite datos muestra que el bus de datos del microprocesador transmite (DT/R = 1) o recibe (DT/R = 0) datos. Esta señal se utiliza para habilitar los búferes externos del bus de datos
- DEN:** La señal habilita bus de datos activa los búferes externos del bus de datos.
- MN/MX:** La terminal de modo mínimo/máximo selecciona la operación en uno de esos dos modos para el microprocesador. Si se selecciona el modo mínimo, la terminal MN/MX debe estar conectada directamente a +5.0 V.