

UNIVERSIDAD MAYOR DE SAN SIMÓN
FACULTAD DE CIENCIAS Y TECNOLOGÍA
DEPARTAMENTO DE ELÉCTRICA-ELECTRÓNICA

LABORATORIO DE ELECTRÓNICA ANALÓGICA I
INFORME No. 3

**AMPLIFICACIÓN DE SEÑAL
CON TRANSISTORES BJT Y FET**

Estudiante:

Caballero Burgoa, Carlos Eduardo.

Carrera:

Ing. Electromecánica.

Docente:

Ing. Alberto Arispe Santander.

Grupo: 1B.

Fecha de entrega: 3 de Diciembre del 2024.

Índice general

1.	Respuesta en frecuencia	2
1.1.	BJT	2
1.1.1.	Calculo de los capacitores del amplificador	2
1.1.2.	Simulación de computadora	2

1. Respuesta en frecuencia

La ganancia de voltaje y la fase de amplificadores acoplados capacitivamente se ven afectados cuando la frecuencia de señal se encuentra por debajo de un valor crítico. En bajas frecuencias, la reactancia de los capacitores de acoplamiento se vuelve significativa, lo que reduce la ganancia de voltaje e incrementa el desfaseamiento [2].

1.1. BJT

1.1.1. Cálculo de los capacitores del amplificador

Para hallar los valores de cada capacitor del amplificador anterior sección se calculan los siguientes valores:

1. Frecuencia de corte para cada capacitor del amplificador:

$$\begin{aligned}f_{c2} &= 1[\text{kHz}] \\f_{c1} &= 0.2 f_{c2} = 200[\text{Hz}] \\f_{c3} &= 0.2 f_{c1} = 40[\text{Hz}]\end{aligned}$$

2. Circuito RC de entrada:

$$C_1 = \frac{1}{2\pi R_{\text{ent}(\text{total})} f_{c1}} = \frac{1}{2\pi(92.049[\Omega])(200[\text{Hz}])} = 1.80019[\mu\text{F}]$$

3. Circuito RC de salida:

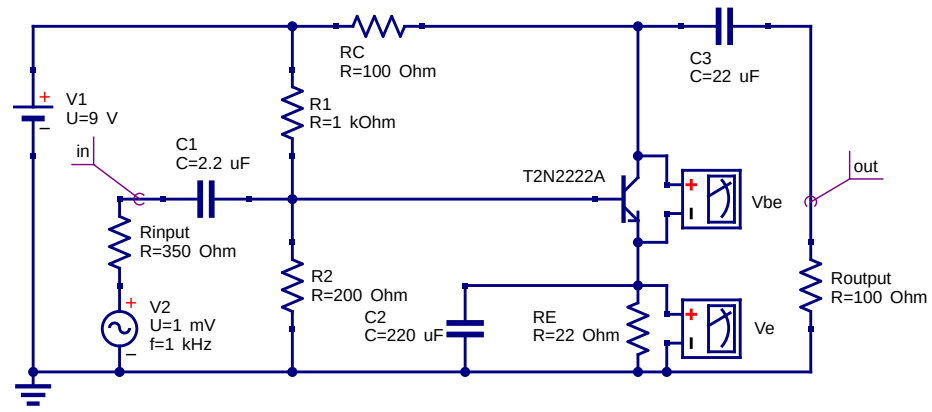
$$C_3 = \frac{1}{2\pi(R_C + R_L) f_{c3}} = \frac{1}{2\pi(100[\Omega] + 100[\Omega])(40[\text{Hz}])} = 19.8944[\mu\text{F}]$$

4. Circuito RC de puenteo:

$$\begin{aligned}R_{\text{umbral}} &= R_1 || R_2 || R_s \\&= \frac{1}{\frac{1}{1000} + \frac{1}{200} + \frac{1}{350}} \\&= 112.90[\Omega] \\R_{\text{ent}(\text{emisor})} &= r'_e + \frac{R_{\text{umbral}}}{\beta_{\text{ca}}} \\&= 0.6808[\Omega] + \frac{112.90[\Omega]}{302} \\&= 1.0547[\Omega] \\C_2 &= \frac{1}{2\pi(R_{\text{ent}(\text{emisor})} || R_E) f_{c2}} \\&= \frac{1}{2\pi\left(\frac{(1.0547)(22)}{1.0547+22}\right)(1000[\text{Hz}])} \\&= 158.141[\mu\text{F}]\end{aligned}$$

1.1.2. Simulación de computadora

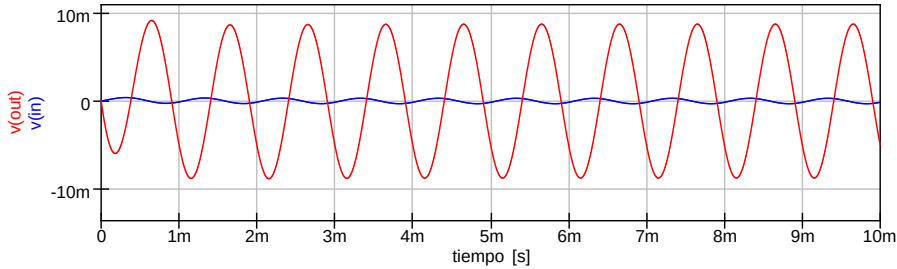
Se utilizó el software *Quite Universal Circuit Simulator*. versión 23.3.1 para simular el circuito amplificador, este puede verse en la **figura 1**.



dc simulation
DC1

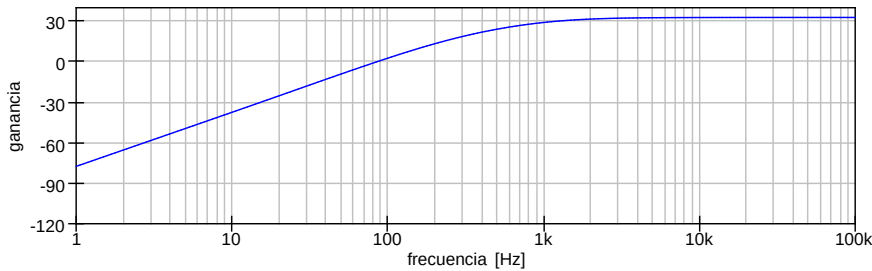
number	v(vbe)	v(ve)
1	4.74	0.77

transient simulation
TR1
Type=lin
Start=0
Stop=10 ms



ac simulation
AC1
Type=log
Start=1 Hz
Stop=100 kHz
Points=200

Nutmeg
NutmegEq1
Simulation=AC1
G=dB(v(out)/v(in))



Nutmeg
NutmegEq2
Simulation=AC1
Ph=phase(v(out)/v(in))

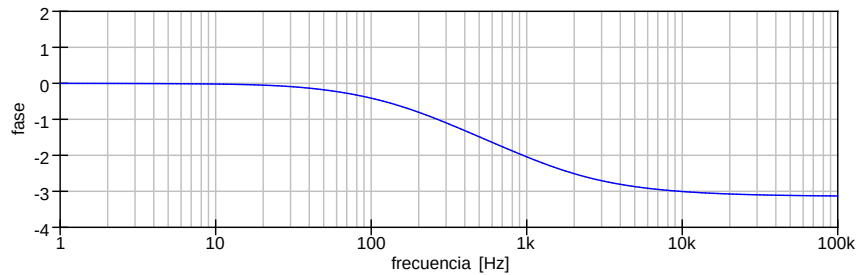


Figura 1: Simulación del amplificador.

Bibliografía

- [1] Robert L. Boylestad, Louis Nashelsky (2009).
Electrónica: Teoría de circuitos y dispositivos electrónicos. 10ma edición.
Pearson Educación
- [2] Thomas L. Floyd (2008).
Dispositivos electrónicos. 8va edición.
Pearson Education
- [3] C.J. Savant Jr, Martin S. Roden, Gordon Carpenter. (1992).
Diseño electrónico. Circuitos y sistemas. 2da edición.
Addison-Wesley
- [4] **2N2222A Small Signal Switching Transistor.**
Extraído el 3 de Noviembre del 2024, de:
<https://web.mit.edu/6.101/www/reference/2N2222A.pdf>
- [5] **2N3819 N-Channel RF Amplifier.**
Extraído el 11 de Noviembre del 2024, de:
<https://www.alldatasheet.com/datasheet-pdf/view/171937/FAIRCHILD/2N3819.html>
- [6] **Measuring JFET Idss and Vgs(off).**
Extraído el 28 de Noviembre del 2024, de:
<https://therepaircafe.wordpress.com/2020/04/10/measuring-jfet-idss-and-vgsoff/>