

计算能力与成本均衡—CK804



指令系统

第二代指令系统CSKY_V2 ISA;

32/16变长指令(59 16b + 164 32b);

16个32位的GPR;

体系架构

32位RSIC处理器;

单发射按序;

3级流水线;

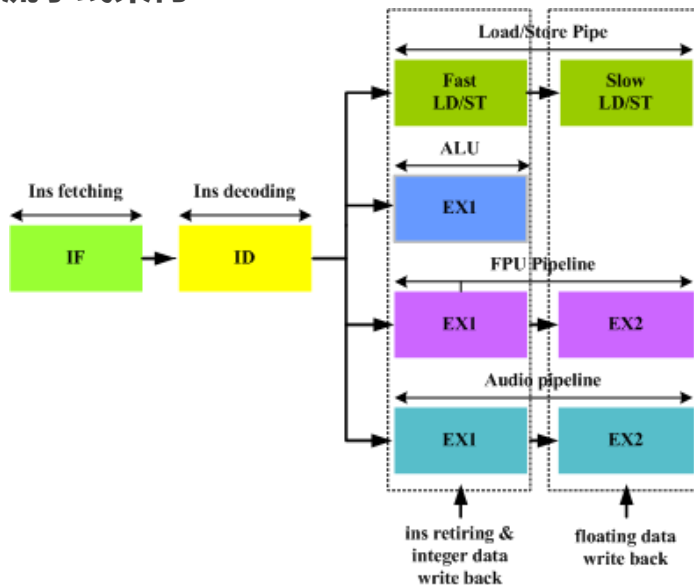
可选的单精度浮点单元;

可选的DSP加速引擎;

可选的可信执行引擎;

可选的冯诺依曼Cache;

流水线架构



CK804的系统结构

技术特征

基于硬件投机压栈的中断响应优化技术，响应延时为13个周期；

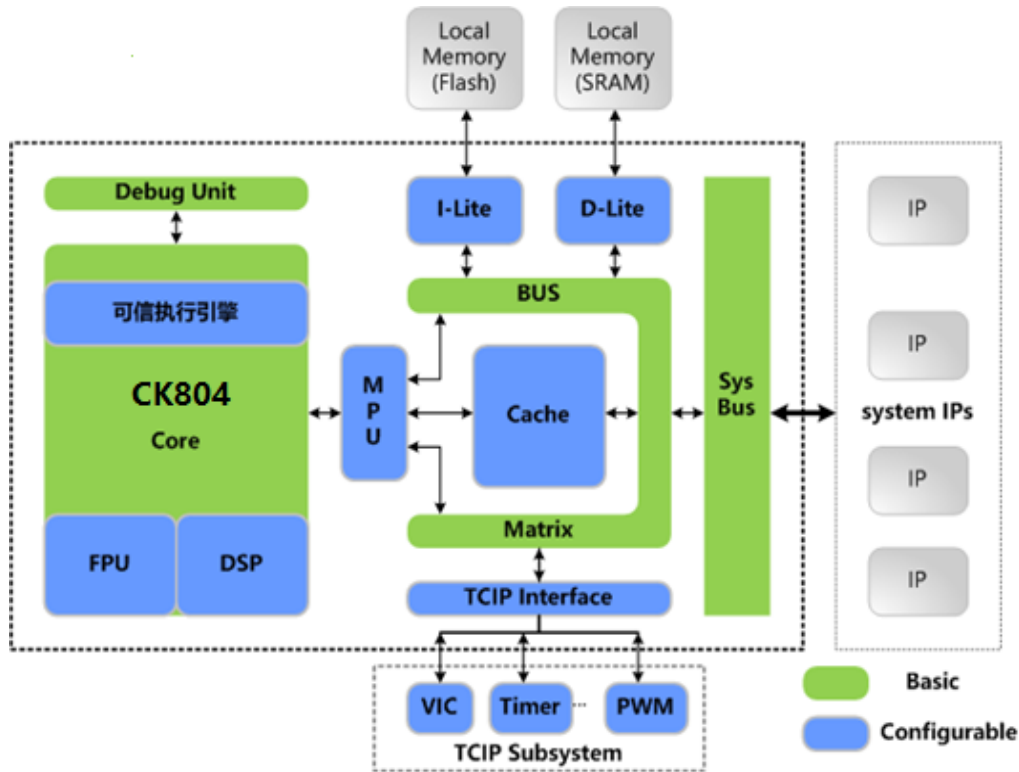
硬件堆栈保护；

硬件除法加速；

3总线结构，指令总线+数据总线+系统总线；

总线接口时序flop out/non flop out可配；

紧耦合IP，包括Timer/VIC/WIC等；



微体系结构-核内部分

指令访问

连续的指令预取，1-2条指令/周期；

静态分支预测，准确率>75%；

4个表项的指令缓冲器；

指令执行

4条执行流水线，分别是ALU+分支/内存访问/浮点/DSP；

优化的指令执行延时，大多数指令为1个周期，部分DSP和浮点指令2个周期；

可配的乘法器；

硬件除法加速；

内存访问

优化的内存访问流水线，ID级发起请求，快速ld/st EX1返回，慢速ld/st EX2返回；

背靠背的连续的数据访问

微体系架构-总线接口

指令总线

AHB_Lite协议, 32位宽;

支持Flop out/non flop out两种配置;

支持8种处理器时钟/系统时钟比 (仅flop-out的配置) : 1:1/2:1/3:1/4:1/5:1/6:1/7:1/8:1;

数据总线

AHB_Lite协议, 32位宽;

支持Flop out/non flop out两种配置;

支持8种处理器时钟/系统时钟比 (仅flop-out的配置) : 1:1/2:1/3:1/4:1/5:1/6:1/7:1/8:1;

系统总线

AHB_Lite/AHB协议, 32位宽;

支持Flop out/non flop out两种配置;

支持8种处理器时钟/系统时钟比 (仅flop-out的配置) : 1:1/2:1/3:1/4:1/5:1/6:1/7:1/8:1;

微体系架构-其它组件

紧耦合IP

计时器;

矢量中断控制器: 支持32个中断源, 支持电平/脉冲中断, 支持中断嵌套;

唤醒中断控制器;

Cache

冯诺依曼Cache, 可软件定义为仅缓存指令/缓存指令和数据;

2KB/4KB/8KB/16KB大小可配, 16个字节缓存行, 4路组相连;

Cache预取技术, 优化冯诺依曼架构Cache的结构冲突;

支持写回/写直模式, 支持写分配模式;

内存保护单元

1-8个表项可配

中断响应优化

硬件投机压栈技术：

一旦检测到中断，即启动处理器现场的投机压栈；

中断响应延时=13个时钟周期；

矢量中断控制器：

支持中断嵌套响应，允许高优先级中断抢占低优先级；

设置抢占阈值寄存器，保证低优先级中断不会被挂死；

硬件堆栈保护

设置堆栈寄存器，硬件实时监测堆栈操作

2线JTAG调试

支持的调试类型：

- 软断点

- 4/8个内存断点可配

- 单步执行/多步执行

- 查看寄存器/内存等

内存断点可以以异常或者调试形式触发

支持异步调试模式

可选的浮点单元

完全兼容ANSI/IEEE Std 754浮点标准（系统软件支持下）；

仅支持单精度浮点运算；

16个独立的单精度浮点寄存器；

支持硬件浮点除法与开方；

单发射结构，浮点指令按序发射/按序执行/按序回写；

三条独立的浮点流水线，分别是浮点ALU/浮点乘法/浮点除法开方；

优化的执行延时技术，除浮点除法开方指令外，均可在1-2个时钟周期执行完毕；

可选的DSP单元

支持音频/电机等应用加速

共享GPR作为运算现场

支持半字/**字**的单指令多数据运算 (SIMD)

丰富的操作及指令 (总计77条指令)

支持小数运算、饱和操作、舍入操作等;

支持64位除法以及除法取余数;

CK804 VS ARM Cortex M4

	CK804(含DSP+FPU)	ARM Cortex M4
指令集	16位/32位混合	16位/32位混合
流水线	3级	3级
通用寄存器	16	16
DSP	SIMD(半字/字)	SIMD(半字)
FPU	单精度	单精度
总线	指令总线 +数据总线 +系统总线	指令总线 +数据总线 +系统总线
紧耦合IPs	计时器 +矢量中断控制器 +唤醒中断控制器	计时器 +矢量中断控制器
中断响应性能	13个周期	14个周期
可信执行技术	有	无
Cache支持	有 (2K~16K)	无
硬件堆栈保护	有	无

	CK804(含DSP+FPU)	ARM Cortex M4
指令集	16位/32位混合	16位/32位混合
流水线	3	3
单位性能 (DMIPS/MHz)	1.67	1.5
频率 (MHz, WC)	150	100
门数	50K (optional浮点, 20K)	65K (optional浮点, 25K)
面积 (mm ²)	0.06	0.12
动态功耗 (uw/MHz)	22	33

注意1：频率、面积和功耗数据的评估工艺为：CK804 SMIC55LL(HD&HVT)，ARM TSMC90LP

注意2：均为最小配置，不含MGU/HAD/TCIP，包含3条总线

注意3：功耗的测试程序为dhrystone