

## 실험 2. 불 대수식의 단순화

디지털 시스템 설계 Lab2 보고서

20230251 정채현

### 1. 개요

이번 과제는 2-Bit Magnitude Comparator 를 만드는 것이 목표이다. 단순화하지 않고 논리게이트를 설계한 이후, K-map 알고리즘을 이용해서 다시 설계해서 단순화의 효과를 확인할 것이다.

### 2. 이론적 배경

#### 1) 불 대수식의 단순화

bool 대수식은 Karnaugh map 으로 단순화시킬 수 있다.

#### 2) 2-Bit Magnitude Comparator

2-Bit Magnitude Comparator 란 서로 다른 두 개의 2-Bit 수(A, B)가 입력으로 주어졌을 때, 둘의 대소 관계를 판별하여 알맞은 출력을 1 로, 나머지 출력은 0 으로 설정하여 출력해 주는 회로를 의미한다. 그림 1 과 같이 입력이 주어지고 입력 A1 과 B1 이 더 높은 자릿수라 가정할 경우, 출력 “A>B”는 0, 출력 “A=B”는 1, 출력 “A<B”는 0 이 된다.

### 3. 실험 준비

2-Bit Magnitude Comparator 의 truth table 은 다음과 같다.

$A > B$					$A = B$					$A < B$				
$\beta_1 \beta_0 \backslash A_1 A_0$	00	01	11	10	$\beta_1 \beta_0 \backslash A_1 A_0$	00	01	11	10	$\beta_1 \beta_0 \backslash A_1 A_0$	00	01	11	10
00	0	1	1	1	00	1	0	0	0	00	0	0	0	0
01	0	0	1	1	01	0	1	0	0	01	1	0	0	0
11	0	0	0	0	11	0	0	1	0	11	1	1	0	1
10	0	0	1	0	10	0	0	0	1	10	1	1	0	0

K-map 을 사용해  $A > B$ ,  $A < B$ ,  $A = B$  에 대해서 단순화를 진행한 결과는 다음과 같다.

$B_1 B_0 \backslash A_1 A_0$	00	01	11	10	i) $A > B$
00	0	1	1	1	
01	0	0	1	1	$B_1' A_1 + B_1' B_0' A_0' + B_0' A_1 A_0$
11	0	0	0	0	
10	0	0	1	0	EPI

$B_1 B_0 \backslash A_1 A_0$	00	01	11	10	ii) $A < B$
00	0	0	0	0	
01	1	0	0	0	$B_1 A_1' + B_1 B_0 A_0 + B_0 A_1' A_0'$
11	1	1	0	1	
10	1	1	0	0	EPI

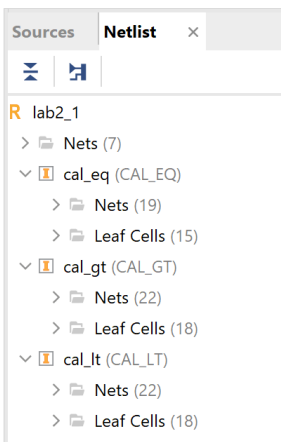
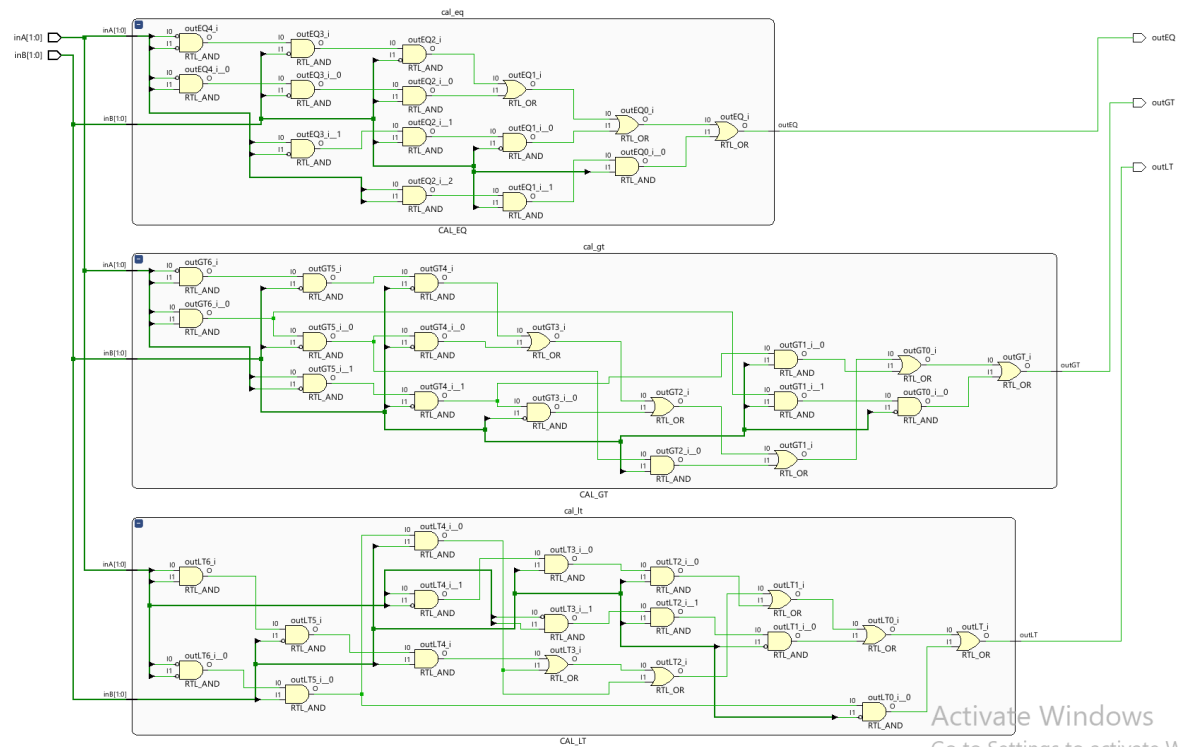
$B_1 B_0 \backslash A_1 A_0$	00	01	11	10	iii) $A = B$
00	1	0	0	0	
01	0	1	0	0	$B_1 B_0 A_1 A_0 + B_1 B_0' A_1 A_0' + B_1' B_0 A_1' A_0 + B_1' B_0' A_1' A_0'$
11	0	0	1	0	
10	0	0	0	1	

이제 이 식을 이용해서 Verilog 코드를 작성한 후 Schematic 기능으로 회로도를 생성한다.

코드는 편의상 assign 키워드를 이용해 작성하였다.

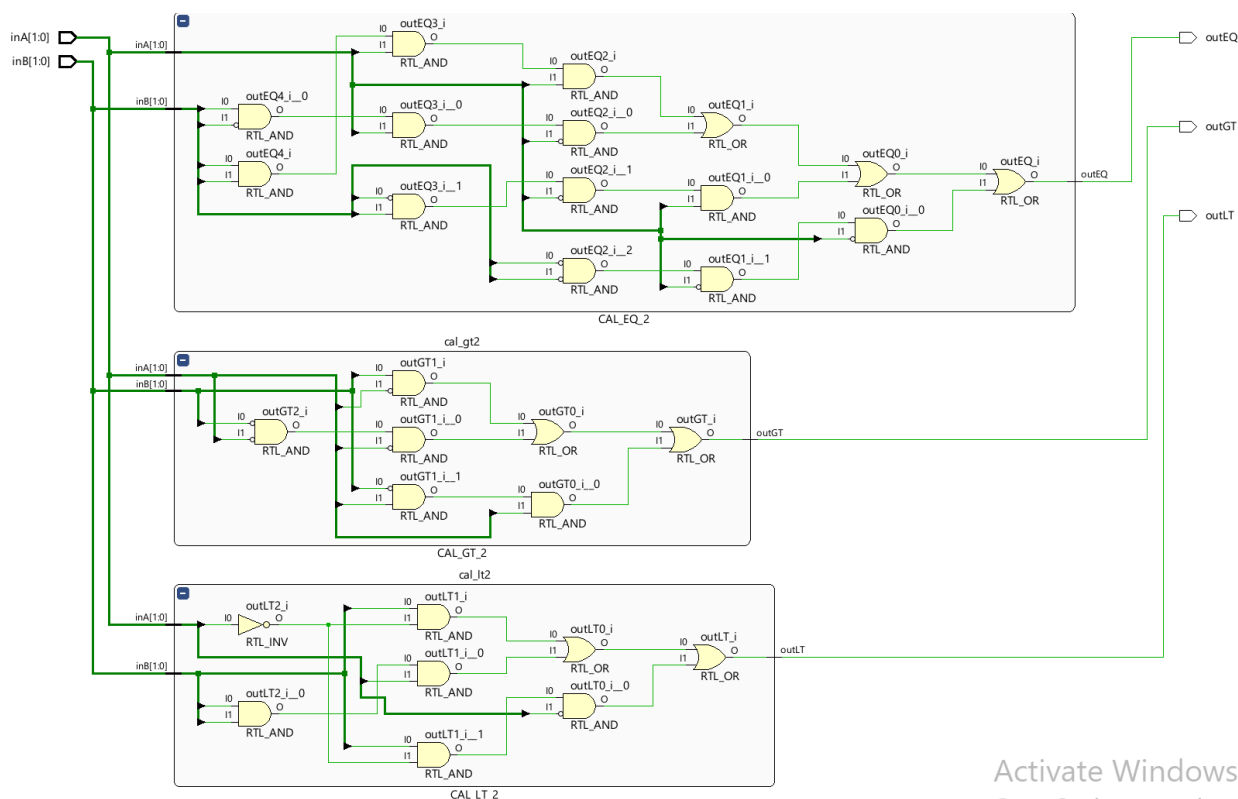
## 4. 실험 결과

### 1) 단순화 이전 - lab2\_1.v



cal\_eq 는 와이어 19 개, 논리 게이트 15 개로 나타났,  
cal\_gt 와 cal\_lt 는 와이어 22 개, 논리 게이트 18 개이다.

## 2) 단순화 이후 - lab2\_2.v



Activate Windows  
Go to Settings to activate Windows.

### Sources Netlist



#### R lab2\_2

- > Nets (7)
- ✓ I cal\_eq2 (CAL\_EQ\_2)
  - > Nets (19)
  - > Leaf Cells (15)
- ✓ I cal\_gt2 (CAL\_GT\_2)
  - > Nets (11)
  - > Leaf Cells (7)
- ✓ I cal\_lt2 (CAL\_LT\_2)
  - > Nets (12)
  - > Leaf Cells (8)

cal\_eq2 는 와이어 19 개, 논리 게이트 15 개로 똑같이 나타났다,  
cal\_gt2 와 cal\_lt2 는 와이어 11 개, 논리 게이트 7 개로 줄어들었다.  
이로써 불 대수식을 단순화시키면 논리회로가 보다 간단해진다는 것을  
알 수 있다. 그러나 cal\_eq 처럼 sop 각각의 minterm 이 모두 EPI 인  
경우는 차이가 나지 않는 것을 알 수 있다.