

RT1064 核心板使用说明



目录

序	言 	1	
1.	核心板外形尺寸	2	
2.	开发环境软硬件要求		
	2.1. 集成开发环境(IDE)	3	
	2.1.1. MDK (Keil)	3	
	2.1.2. IAR	4	
	2.2. 调试器	4	
	2.2.1. DAP 调试器	4	
	2.2.2. J-Link 调试器	6	
3.	核心板功能模块介绍	7	
4. 与下载器的连接方式			
	4.1. 与 ARM 下载器连接方式	9	
	4.2. 与逐飞科技 DAP-Link 下载器连接方式	9	
5.	核心板的供电	10	
	5.1. 使用下载器供电	10	
	5.2. 使用电源排针接口为核心板供电	10	
6.	启动模式的选择	11	
	6.1. 从片内 QSPI Flash 启动:	11	
	6.2. 串行下载模式	11	
7.	摄像头接口 (CSI) 使用说明	12	
8.	SD 卡座使用说明	13	



9.	跳线的	设置	.14		
	9.1.	SD 卡相关跳线	.14		
	9.	.1.1. 电平调整信号跳线 J1	.14		
	9.	.1.2. SD 卡供电复位跳线 J3	.15		
	9.2.	下载接口的串口跳线	.15		
	9.	.2.1. TX 跳线 J2	.16		
	9.	.2.2. RX 跳线 J4	.16		
	9.3.	下载接口 3.3V 电源跳线 J5	.16		
10.	CR 引服	脚与 CORE 指示灯18			
11.	芯片解	锁19			
12. 其他注意事项					
	12.1.	CSI 及 SD 卡接口	.20		
	12.2.	关于上电时序	.20		
	12.3.	烧写 Fuse	.21		
13.	常见问	题	.22		
	13.1.	供电相关问题			
	13.2.	接口相关问题	.23		
	13.3.	开源库及例程相关问题	.23		
文档	当版本		.25		



序言

RT1064 为 NXP 公司推出的跨界式微控制器,属于 RT1060 系列,Cortex M7 内核。拥有 600Mhz 运行主频,4MB Flash,1MB SRAM,32KB I-Cache,32KB D-Cache。是现阶段运算性能最为强劲的微控制器之一。

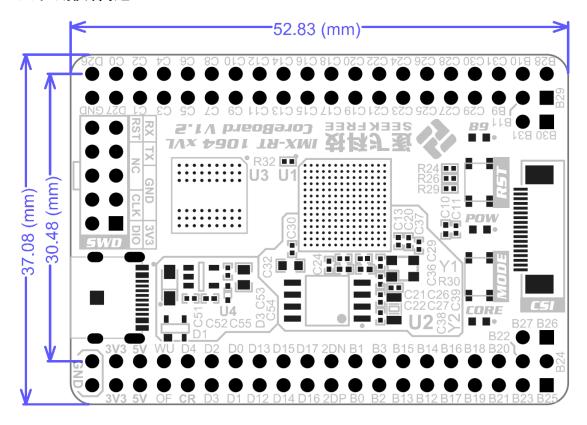
因该款 MCU 功能较传统单片机而言更为复杂, 为方便您使用我们的核心板, 避免在使用过程中遇到问题, 请您仔细阅读本使用说明。重点部分已使用加粗字体标出, 请着重阅读。



1. 核心板外形尺寸

核心板外形尺寸: 长: 52.83mm。宽: 37.08mm (误差 0.2mm)

上下双排针间距: 30.48mm (1200mil)



注: V1.3 版本核心板与 V1.2 版本核心板的长宽尺寸以及 IO 接口位置相同。此处仅使用 V1.2 版本的核心板代表不同版本的核心板来指示尺寸信息



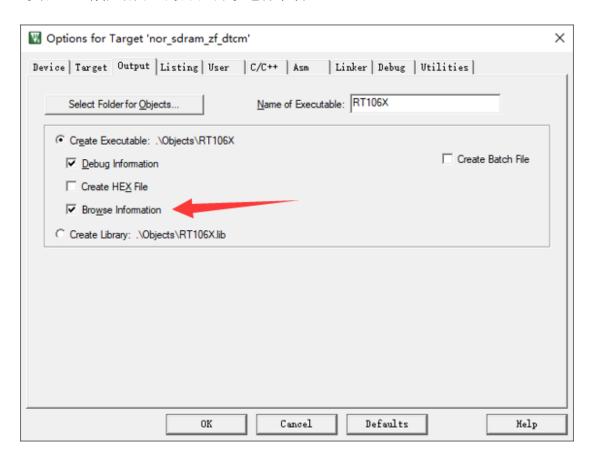
2. 开发环境软硬件要求

2.1. 集成开发环境 (IDE)

2.1.1. MDK (Keil)

为避免低版本 IDE 打开高版本工程出现异常,请使用 MDK 5.24 或更高的版本打开我们的库例程或进行二次开发。并且在使用之前,先安装芯片对应的 DFP PACK。

由于编译器问题,默认工程配置下完整编译整个工程需要的时间较久,可以在工程配置(魔法棒图标) , output 选项卡下,取消 Browse Information 选项。这样编译速度将会大幅度提升,但编译后的工程不可以使用 go to definition 等功能。请根据自己的开发需求进行取舍。





2.1.2. IAR

由于 IAR 工程无法向下兼容, 所以**务必保证您所使用的 IAR 版本为 8.32.4 或 更高。**以免无法打开我们提供的资料例程。

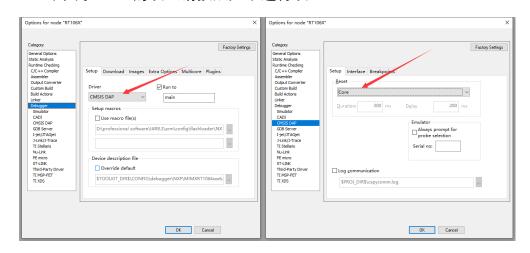
2.2. 调试器

2.2.1. DAP 调试器

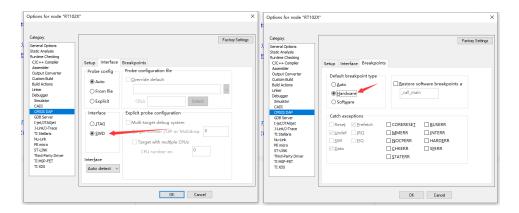
由于 DAP 下载器版本众多,推荐您使用本公司的 DAP 下载器,以避免为 RT1064 核心板下载程序时出现问题。若您使用的 DAP 下载器并非本公司产品,在使用过程中遇到无法下载的问题,我们有权拒绝为您提供技术支持。

若您使用我们逐飞科技的 DAP 下载器对核心板进行开发,推荐您使用 5.26 及以上版本的 MDK,或 8.32.4 以上版本的 IAR。由于支持 WinUSB 通讯模式,可以使用 DAP V2 模式进行下载,从而实现更高的下载速度。

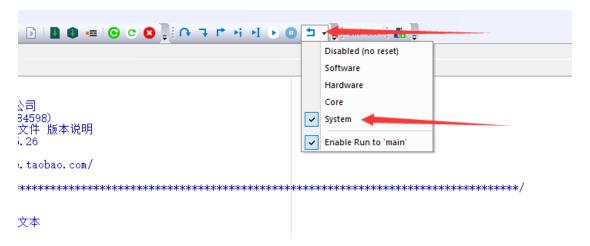




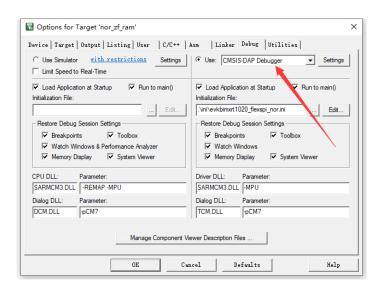




进入 IAR 调试界面之后,点击黑色的小三角将在线调试界面的复位切换为 system 方式。

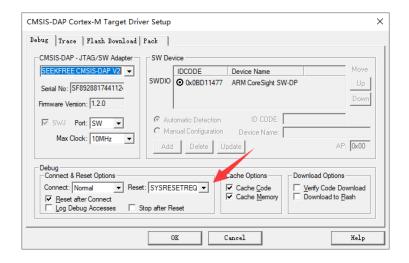


在 MDK 下关于 DAP 设置请按照如下进行设置



确保复位方式为 **SYSRESETREQ**,否则可能会导致无法下载或下载后锁住单 片机等问题。



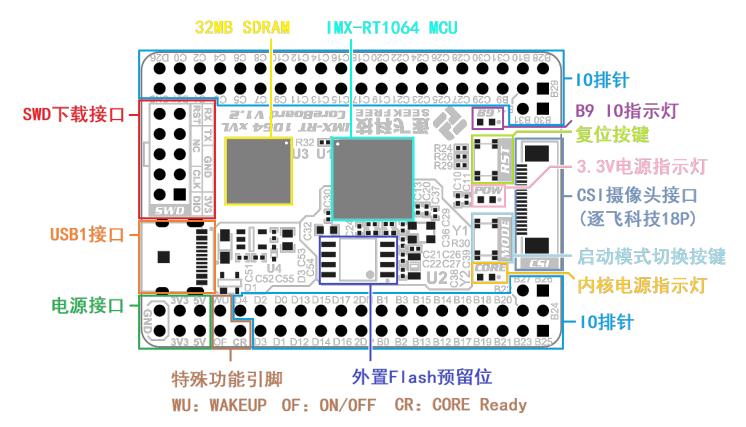


2.2.2.J-Link 调试器

由于 J-Link OB 及 J-Link V8 不支持 Cortex-M7 内核的调试,所以若开发 IMX-RT 系列微控制器,需要使用硬件版本至少为 V9 的 J-Link。同时为了避免 下载时出现问题,PC 上的 J-Link 驱动版本至少为 V6.40。



3. 核心板功能模块介绍



注: CR脚并非MCU自带引脚,该引脚将在MCU内核启动后变为高电平,用户可以使用该引脚使能外设供电,从而避免上电时序出错从而无法启动MCU。

- SWD 下载接口: 2.54 间距 双排 10P SWD 下载接口。引脚定义详见丝印字体。与本店 DAP 下载器、J-link 转接板 SWD 接口引脚兼容。可直接使用 10P 软排线进行连接。
- USB1 接口: 该 USB 接口直接与 MCU 的 USB1 组引脚相连接,物理接口为 Type-C 样式。可以直接使用 Type-C 数据线通过该接口为核心板供电/传输 数据 (需要程序支持)。
- **电源接口:**可以使用外部电源通过这个接口向核心板供电,也可以在使用下载器/USB接口供电时作为电源输出引脚使用。



- 特殊功能引脚:该组引脚内包含 WAKEUP、ON/OFF、Core Ready 三个引脚,WAKEUP 与 ON/OFF 引脚为 MCU 自带引脚,功能详见芯片手册。Core Ready 引脚为核心板引出方便控制外设上电时序的控制引脚。该引脚将在 MCU 内核启动后变为高电平。用户可以使用该引脚使能其他外设供电,从而避免上电时序错误导致内核无法启动。(详见第 10 章)
- **B9 IO 指示灯:** 该 LED 直接由 MCU 的 B9(GPIO_AD_B0_09)引脚控制。可通过程序控制该 LED 亮灭。
- 复位按键:该按键直接连接至MCU的POR_B引脚,按下该按键则复位MCU。
- 3.3V 电源指示灯: 该 LED 为 3.3V 电源指示灯。
- CSI 摄像头接口:可以直接通过 FFC 排线连接 DVP 并口摄像头。从而实现采集图像等功能。
- 启动模式切换按键:可以通过该按键切换 BOOT 模式,从而实现进入串行下载模式等功能。切换为串行下载模式的方式为: 1.按住 MODE 按键-2.按一下 RST 按键-3.松开 MODE 按键。此时单片机已经进入串行下载模式。
- 内核电源指示灯: 该 LED 指示 MCU 内核的 1.2V 电压是否正常产生, 若该 LED 亮起, 代表 MCU 内核已被正常供电。若 3.3V 电源指示灯亮起, 但内核 电源指示灯没有亮起, 则代表可能由于上电时序的问题, 导致内核启动失败。
- IO 排针:将 MCU 的 IO 引出,方便与其他主板或杜邦线连接。



4. 与下载器的连接方式

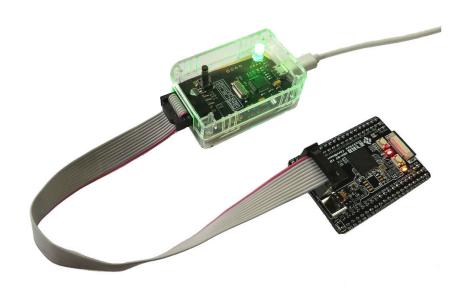
4.1. 与 ARM 下载器连接方式

10P 软排线连接到下载器 SWD 接口, 且出线方向为向下。



4.2. 与逐飞科技 DAP-Link 下载器连接方式

请注意下载器端排线的出线方向为向下。





5. 核心板的供电

5.1. 使用下载器供电

为方便调试、核心板可以直接使用 J-link 或 DAP 下载器进行 3.3V 供电。

使用下载器直接为核心板供电时,可能会由于上电时序导致核心板无法正常工作或下载程序。表现为 Core 内核指示灯不会亮起,请重新拔插下载器接口或下载器 USB 端直至 Core 内核指示灯亮起。

务必注意,可以从 10P SWD 下载接口供电的原因仅为方便调试使用,为了保证核心板可以正常稳定的工作,请尽量使用 5V 并从电源排针接口或 USB-Type-C 接口供电。

5.2. 使用电源排针接口为核心板供电

若您需要从核心板的排针为核心板供电,可以使用 5V 或 3.3V 中任意一种进行供电(不允许两种电源同时输入)。由于核心板板载了 3.3V LDO, 因此我们更加推荐使用 5V 的电源输入引脚或 USB-Type-C 接口为核心板供电,以避免供电不稳定的情况。

请注意, 当核心板正常工作时, 大约有 100mA 的电流, 若此时 CSI 接口接有摄像头,或 3.3V 引脚对外输出超过 100mA 时, 板载 LDO 将会发热, 此发热为正常现象, 若 3.3V 仍正常输出,则无需担心。但为避免烫伤,请勿在 LDO 大负载工作的情况下触摸 LDO 芯片。



6. 启动模式的选择

6.1. 从片内 QSPI Flash 启动:

核心板默认的启动模式为从芯片内部 QSPI Flash 启动,无需进行任何操作, 核心板上电后会自动从片内 QSPI Flash 读取程序并运行。

6.2. 串行下载模式

MCU 支持串行下载模式,在该模式下可以使用 USB 或 UART 进行 ISP 下载。 若由于程序问题导致 MCU 锁住,在 Internal boot 模式下无法下载,也可以通过进入串行下载模式,在此模式下再使用 J-Link 或 DAP 下载器进行下载。

进入串行下载模式的方法为: **1.按住 MODE 按键-2.按一下 RST 按键-3.松开 MODE 按键。**此时即可进入串行下载模式。

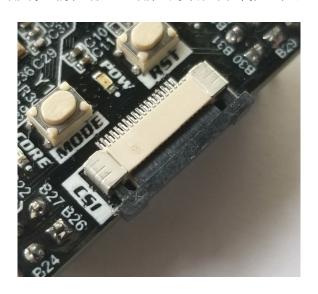
请注意,串行下载模式的操作,仅本次上电有效,当核心板被断电后,如需进入串行下载模式,需要重新进行按键操作。



7. 摄像头接口(CSI)使用说明

核心板上引出了可以直接连接逐飞科技摄像头的 CSI 接口, 物理接口为 0.5mm 间距下接 FFC 排线座。可以直接连接逐飞科技 18P FFC 排线接口的摄像 头。请注意排线座的抽拉部分易损, 在操作锁紧卡扣时, 请务必谨慎小心, 避免 用力过猛损坏接口, 造成不必要的损失。

在连接 FFC 排线之前,将 FFC 排座的锁扣向外拨出,如下图所示。



然后将 FFC 排线的接触部分向下,插入 FFC 排线座,并推回 FFC 排座锁紧扣,将 FFC 排线固定。如下图所示。





8. SD 卡座使用说明

核心板上集成了电压可变的 SD 卡信号供电电路,可以支持 1.8V 电平的高速 SD 卡 (SD 3.0 协议),从而实现最高 SDR104 等级的通讯速度。较只能用 3.3V 电平通讯的 SD 卡通讯速度快了近 4 倍。

属性	最大总线带宽[MB/s]	最大时钟频率[MHz]	工作电压[V]
cap-sd-highspeed	25	50	3.3
sd-uhs-sdr12	12.5	25	1.8
sd-uhs-sdr25	25	50	1.8
sd-uhs-sdr50	50	100	1.8
sd-uhs-sdr104	104	208	1.8
sd-uhs-ddr50	50	50	1.8

如果需要使用核心板上的 SD 卡座,请务必仔细阅读"跳线设置-SD 卡相关跳线"章节,以避免在使用过程中出现异常,或无法发挥核心板在读写 SD 卡上的速度优势。

核心板上的 SD 卡座为不自弹式,插入卡时,只需要稍用力插到底。取出卡时,直接向外拔出即可,无需重复按压。



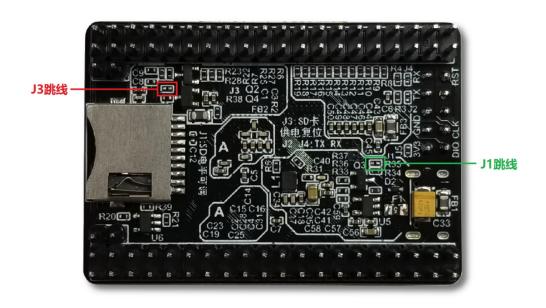
9. 跳线的设置

核心板上的跳线封装与 0402 电阻封装相同,编号均为] 开头。具体功能请仔细阅读本章节,从而避免因跳线设置不当造成问题。

注: V1.3 版本核心板与 V1.2 版本的核心板在跳线设置上没有区别。在本章节中,仅使用 V1.2 版本核心板的图片代表两种不同版本的核心板。

9.1. SD 卡相关跳线

J1 J3 跳线在主板上的位置如下图所示:



9.1.1. 电平调整信号跳线 J1

核心板默认状态并未焊接"SD 卡信号电平调整信号"跳线, 所以在默认状态下, 只能通过 3.3V 电平的信号与 SD 卡进行通讯。如果需要与 SD 卡进行 UHS 等级的高速通讯,需要将 J1 跳线位焊接 1 个 OR 电阻或直接将 J1 的两个焊盘短接。这样在检测到 SD 卡可以用 1.8V 电平通讯时,MCU 会控制 SD 卡信号供电电源



自动切换为 1.8V。

(出厂并未焊接该跳线的原因是: 若 GPIO_B1_14(C30)引脚被复用为其他功能,可能导致 SD0 组引脚电平被异常切换为 1.8V)。

若需要使用板载 SD 卡座,请勿将 GPIO_B1_14 (C30) 引脚复用为其他功能。 若需要使用 SD0 组 IO (D12-D17) 作为其他功能,请不要焊接 J1 跳线,以免输出电平异常。

9.1.2.SD 卡供电复位跳线 J3

核心板出厂时并未焊接"SD卡供电复位"跳线,所以在默认的情况下,初始化 SD卡时不会给 SD卡重新上电。若此时复位 MCU (例如在调试模式下),重新执行初始化程序,但没有重新上电的过程会导致 SD卡无法运行在最高速度上,最终导致传输速度不理想。为避免这种情况的出现,建议将 J3 处跳线焊接 OR 电阻或直接将两个焊盘短接起来。

请注意, 将 J3 短接后, SD 卡供电将受 AD_B1_07(B23) 引脚控制, 当 AD_B1_07(B23) 引脚为高电平时, SD 卡供电断开, 低电平时, SD 卡 3.3V 供电。

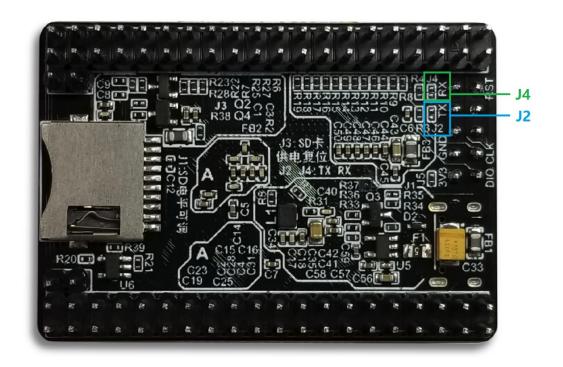
为了防止 SD 卡电源不稳定造成损坏,请在使用板载 SD 卡座的时候,不要将 AD_B1_07 (B23) 引脚复用为其他功能。

9.2. 下载接口的串口跳线

下载接口内包含有一组串口引脚与 MCU 的 UART1 相连, 若需要使用下载接口内的串口引脚与其他设备进行通讯, 请按照下文两章节内容焊接跳线。

J2 J4 跳线的位置如下图所示:





9.2.1.TX 跳线 J2

下载接口内的 TX 引脚通过 J2 跳线与 MCU 的 GPIO_AD_B0_12 (B12) 引脚相连。若想通过下载接口上的 TX 引脚接收 MCU UART1 发送出的数据,需要在 J2 跳线位上焊接 OR 电阻或短接 J2 的两个焊盘。

9.2.2.RX 跳线 J4

下载接口内的 RX 引脚通过 J4 跳线与 MCU 的 GPIO_AD_B0_13 (B13) 引脚相连。若想通过下载接口上的 RX 引脚向 MCU UART1 发送数据,需要在 J2 跳线位上焊接 0R 电阻或短接 J2 的两个焊盘。

9.3. 下载接口 3.3V 电源跳线 J5

SWD 下载接口 3.3V 电源跳线默认已焊接, 若不希望下载器向核心板供电,



可以将此跳线取下。例如: 若使用下载器下载程序的时候, 经常出现内核不启动的情况, 可以将此跳线取下, 然后采用先插 USB 口供电, 再插下载软排线进行下载的方式, 可以有效避免内核不启动的问题。



10. CR 引脚与 CORE 指示灯

CR 引脚为内核状态指示引脚,此引脚电平由片内 DCDC 输出决定,当芯片内部 DCDC 正常工作后,产生的 1.2V 电源经由板载 LMV321 运放放大,输出 3.3V电平,用于控制其他外部模块供电。

例如:将 CR 引脚连接至为摄像头/屏幕/运放模块供电的供电芯片使能端,这样即可以确保内核启动后,外部模块再开始供电,避免上电时序错误导致内核无法启动。

CR 引脚采用 LMV321 运放输出,而由于运放的输出电流仅为 **40mA 左右**,若 CR 引脚短路到 GND,或负载电流过大,则可能导致运放发热并造成最终永久损坏。所以采用这个引脚控制外置电源使能时,请注意使能信号的电流大小,避免损坏核心板上的运放。

CORE 指示灯为内核电压指示灯, 当内核 1.2V 电压正常产生后, 该指示灯亮起。若指示灯熄灭,则代表内核未正确启动。



11. 芯片解锁

在使用的时候,单片机可能会由于错误的程序而导致被锁住,此时如果使用正常 Internal boot 模式将无法下载程序,需要切换为串行下载模式,此时单片机将不会运行 Flash 中的代码,所以此时再将没有问题的代码下载到 Flash内,即可完成解锁。

具体步骤:

- 1. 先将下载器连接到核心板下载接口,并确保核心板内核正常启动。
- 2. 进入串行下载模式: 请参考 6.2 进入串行下载模式章节。
- 3. 打开我们提供的 LED 闪烁例程,编译并下载到单片机 Flash 内。

(这里是使用下载器下载,和串口没有关系)

(在串行下载模式时不要下载您自己的程序, 因为如果是程序问题导致单片机锁住, 那么即使成功的下载了自己的程序, 依旧会再次锁住单片机。)

4. 按一下复位键, 若观察到 B9 LED 灯(蓝色)闪烁, 则证明已解锁成功。



12. 其他注意事项

12.1. CSI 及 SD 卡接口

由于智能车比赛规则的要求,请勿在正式比赛中使用核心板上的 CSI 接口以及 SD 卡接口,相关 IO 已使用 2.54mm 间距的排针引出,请自行在主板上设计摄像头接口用于比赛时与摄像头连接。

12.2. 关于上电时序

为了确保 RT1064 核心板可以正常运行,请您仔细阅读本章节,避免因任何设计错误导致核心板无法正常工作。

核心板在整个上电过程中,分为两个阶段: **1、内核启动阶段; 2、BOOT 配置阶段。**若 1 阶段出现上电时序错误,则核心板上的 CORE 灯为熄灭状态,此时 RT1064 内核未正确启动。若 2 阶段将 BOOT_CFG 相关引脚拉高,则可能造成 RT1064 进入错误的 BOOT 模式,此时 CORE 灯为点亮状态,但程序将无法正常 从 Flash 运行。

如果您使用的是 V1.3 版本核心板,由于核心板内部做了延时电路,则可以直接使用核心板 CR 引脚控制外设供电。从上电到 CR 引脚输出高电平,延时时间为 220ms (±20ms),

如果您使用的是 V1.2 版本核心板,CR 引脚在内核正常启动后立即输出高电平,但由于此时单片机并未完成 BOOT 配置,若此时其他外设已上电,则 BOOT_CFG 相关引脚电平不确定可能会造成单片机进入其他 BOOT 模式,从而导致单片机不能正常运行 Flash 里的程序。(简单来说,就是这个时候,C4-C15



引脚(GPIO_BO_04-GPIO_BO_15)必须为低电平。)为了避免这种情况,请在绘制 PCB 前确定哪些外设使用到了 C4-C15 引脚,若使用了这些里任意一个引脚,则该外设必须由 CR 引脚控制的基础上再延时至少 5ms 再上电(例如使用外置 RC 延时电路),从而避免影响到 BOOT_CFG 相关引脚。

如果您不需要 BOOT_CFG 引脚来控制启动方式, 也可以参考"12.3. 烧写 FUSE"章节的内容, 通过烧写 FUSE 来固定 RT1064 的启动方式。

12.3. 烧写 Fuse

为了方便大多数的用户使用 RT1064 核心板, 我们特意编写了烧写 fuse 的例程(可在库例程中查找 15-Burn Fuse Demo), 通过烧写 fuse 之后单片机不再使用 BOOT_CFG 相关引脚来配置启动参数, 而是使用 fuse 相关的设置来配置启动参数, 从而彻底解放 BOOT_CFG 相关引脚的使用限制。在使用 CR 来控制外设上电时不需要再做任何的延时。需要特别注意: 烧写 fuse 是不可恢复操作, 烧写过之后就没有办法在使用 BOOT_CFG 相关引脚来配置启动参数, 烧写一次之后,就可以放心的使用 BOOT_CFG 相关引脚,完全不用担心使用这些引脚有什么不良影响了。

但是会有很多童鞋问,我也不知道我会不会用到 BOOT_CFG 引脚来切换参数 呀,该怎么办呢?首先要明白 BOOT_CFG 可以配置啥,其实最主要的是可以配置单片机从 SD 卡、片内 FLASH、EMMC 这些设备启动程序,一般大多数用户都是一直用片内 FLASH 启动。所以只要你确定你没有其他两个的需求,你完全就可以放心的烧写 fuse。



13. 常见问题

13.1. 供电相关问题

核心板有没有上电时序,应该怎么处理?

RT1064 核心板需要注意上电时序, IO 不能先于内核上电, 否则会导致内核无法启动。可以通过使用 CR 引脚来控制外围设备供电电路使能。因为当 CR 引脚变为高电平时, 内核一定启动成功了, 所以此时外部器件再上电不会有任何问题。

什么是 IO 不能先于内核上电?

简单一些来说,就是核心板的 GND 与其他外设的 GND 连通,且核心板的电源没有正常供给的时候,任何一个 IO 都不可以为高电平。

我插上了下载器,但是内核供电指示灯没有亮?

因为下载接口上带有 3.3V 供电引脚, 所以在插入 10P 软排线的过程中, 可能下载相关 IO 引脚先于电源上电, 导致内核无法正常启动。所以在插入下载排线的过程中, 请尽量让 3.3V 供电引脚及 GND 引脚先插入。这样即可保证内核正常启动。(简单点说就是多插几次, 插头稍微歪向 3.3V 引脚插)

另外可以使用 USB 为核心板供电, 若即使使用 USB 供电, 且 CR 引脚悬空, 内核指示灯依旧不亮, 请联系逐飞技术客服。

我插上了下载器,但是 3.3V 电源指示灯不亮。

如果您使用的下载器可以输出 3.3V 电源, 那么请使用万用表测量核心板 3.3V 与 GND 之间的电阻。若电阻小于 10K,则可能核心板已经损坏,请联系逐飞科技售后进行咨询。



为什么板子上 U4 芯片 (3.3V LDO) 发热

由于 LDO 体积限制, 当输入电压为 5V 且电流超过 100mA 时, 会明显感觉 LDO 温度上升。而 RT1064 芯片工作电流大概在 100mA 左右, 所以该 3.3V 稳压 芯片会明显发热。此现象为正常现象。若 3.3V 仍可以正常输出,则无需担心。

13.2. 接口相关问题

为什么使用下载接口上的 TX RX 不能与 MCU 通讯?

下载接口上的 TX RX 通过 J2 J4 两个跳线连接至 MCU 的 UART1。若没有焊接 J2 J4 跳线,则下载接口上的 TX RX 与 MCU 是断开的状态,所以无法收发数据。(请参考第7章节)

为什么 SD 卡的通讯速度跑不上去?

如果您使用的是UHS-I级别速度的储存卡,请参考第6章SD卡座使用说明, 并按照第7.1章节内SD卡相关跳线来进行设置。

如果您使用的储存卡并不是 UHS-I 级别的, 那么通讯速度将不会达到 198M。 请参考 SD 卡速度-等级对照表来确认最高速度。

13.3. 开源库及例程相关问题

为什么使用 IAR 打开开源库或例程的时候报错,且编译也会报错?

请使用 IAR 8.32.4 及以上版本打开开源库或例程,若版本低于 8.32.4,则打开工程的时候会产生不兼容的错误,导致工程异常。解决办法为:卸载当前已安装的 IAR。并删除打开过的工程。重新安装高版本 IAR,重新解压代码工程。再次打开工程并编译。





文档版本

版本号	日期	内容变更
V1.0	2019-07-05	初始版本
V1.1	2019-07-31	增加芯片解锁章节、开发环境章节。
V1.2	2019-09-10	增加开源库及例程相关问题。
V1.3	2019-09-16	完善细节,增加图片。
V1.4	2019-09-17	增加图片,核心板尺寸,完善细节。
V1.5	2019-10-08	增加关于 DAP 下载器设置细节。
V1.6	2019-11-21	增加 MDK 下 DAP 复位方式设置。
		增加 J1 J3 J2 J4 跳线位置图片。
V1.7	2019-11-25	增加关于烧写 fuse 例程的说明。
V1.8	2020-05-30	增加 V1.3 版本核心板上电时序部分的说明。
V1.9	2020-07-23	增加芯片解锁和串行下载操作过程的细节说明