ノリタケ伊勢電子株式会社

Specification of Vacuum Fluorescent Display

NORITAKE ITRON CORP.

			DS13815	
品番 Item No.		Rev.	Spec. No.	Date(M-D-Y)
MN28016A		0	P-R	May-29-02
IVINZOUTUA		1	P-R1	May-31-02
		2	P-R2	Aug10-02
納入規格 Quality Specification	TT-93-3336D	3	T-R	Aug30-02
信頼性試験規格 Reliability Test Conditions	TT-03-3065A	4	T-R1	Aug29-03
		5	T-R2	Sep15-03
		6	T-R3	Jul22-05
		7	T-R4	Nov23-05

絶対最大定格 Absolute Maximum Ratings

-T D	1	1 101-5 1	15	192 2.1
項目	記号	端子	定格	単位
Parameter ·	Symbol	Terminal	Ratings	Unit
フィラメント電圧 Filament Voltage 1)	Ef	F1 and F2	7.6	Vac
ロジック電源電圧 Logic Supply Voltage 2)	V _{DD1}	V _{DD1}	-0.3~6.5	V
ディスプレイ電源電圧 Display Supply Voltage 2)	V _{DD2}	V _{DD2}	−0.3~60	V
入力電圧 Input Voltage 2)	V _{IN}	SI, CLK, LAT, BK	V _{SS} −0.3~V _{DD1} +0.3	V
保存温度 Storage Temperature	Ts		−50~+85	ိုင

Notes

- 1) 交流50Hzまたは60Hzの実効値。Effective value of AC 50 or 60Hz. 2) 電圧はV_{SS}=0Vを基準とした値。Voltages based V_{SS}=0V

推奨動作条件 Recommended Operating Conditions

推奖到作来什 Recommended Operating Condition	ns				
項目	記号	最小	標準	最大	単位
Parameter	Symbol	MIN	TYP	MAX	Unit
フィラメント電圧 Filament Voltage 1)	Ef	5.7	6.3	6,9	Vac
ロジック電源電圧 Logic Supply Voltage 3)	V_{DD1}	4.5	5.0	5.5	V
ディスプレイ電源電圧 Display Supply Voltage 3) 4)	V_{DD2}	46.0	55.0	58.0	V
フィラメントバイアス電圧 Filament Bias Voltage 2)	Ek	_	5.0	_	٧
動作温度 Operating Temperature	То	-40		+85	ိင

- 1) 交流50Hzまたは60Hzの実効値。Effective value of AC 50 or 60Hz.
- 2) フィラメントセンタータップに印加。 With respect to filament center-tap (F.C.T.).

3)電源シーケンス Power Supply Sequence V_{DD2} を印加中は V_{DD1} をフローティングまたは4.5V以下にしないでください。

 V_{DD1} should be applied and higher than 4.5V when applying V_{DD2}

電源投入時には V_{DD1} と V_{DD2} は同時、または V_{DD1} を投入後に V_{DD2} を投入して下さい。

電源遮断時にはVDD1とVDD2は同時、またはVDD2を遮断後にVDD1を遮断して下さい。

 V_{DD1} and V_{DD2} should be on at the same time, or V_{DD2} should be on after V_{DD1} is on. V_{DD1} and V_{DD2} should be off at the same time, or V_{DD1} should be off after V_{DD2} is off.

4) 電流制限抵抗 R_D =22 Ω を挿入してください。 R_D =22 Ω to be connected in serial



SHEET 1/8

ご注意 Caution

半導体製品ですので静電気のお取り扱いには十分ご注意お願いします。

Precautions should be taken to minimize the possibility of static charges occurring during handling and assembly of the VFDs.

この仕様書の内容はお断りなく変更することがありますのでご了承下さい。

This specification is subject to change without notice.

電気的光学的特性 Electrical and Optical Characteristics

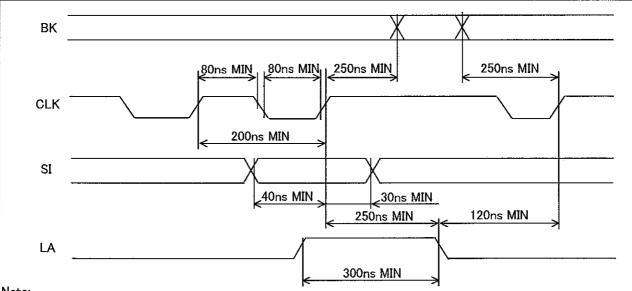
指定がない場合テスト条件は、標準推奨動作条件、全点灯、f_{CLK} =2MHz, V_{SS} =0V とする。

At typical operating condition, all segments turned on, f_{CLK} =1MHz, V_{SS} =0V unless otherwise noted.

項目	記号	テスト条件	最小	標準	最大	単位				
Parameter	Symbol	Test Condition	MIN	TYP	MAX	Unit				
フィラメント電流 Filament Current 1)	If	V _{DD1} =V _{DD2} =Open	135	150	165	mAac				
ロジック電源電流 Logic Supply Current	I _{DD1}	f _{CLK} =2MHz		2.0	4.0	mA				
ディスプレイ電源電流 Display Supply Current)	I _{DD2G}		_	15.0	30.0	mA				
Hレベル入力電圧 H-Level Input Voltage	V _{IH}		$V_{DD1} \times 0.8$		V _{DD1}	V				
Lレベル入力電圧 L-Level Input Voltage	V _{IL}		V _{ss}		V _{ss} +0.7	V				
Hレベル入力電流 H-Level Input Current	I_{IH}	V _{IH} =V _{DD1}	_	_	5.0	μΑ				
Lレベル入力電流 L-Level Input Current	I _{IL}	V _{IL} =V _{SS}	-400	-250	-35	μΑ				
輝度 Luminance	L	Ta=20°C tp/TR=1/70	350	(500)	_	cd/m²				
発光色 Color of illumination	Greei	Green								

Note 1) 交流50Hzまたは60Hzの実効値。Effective value of AC 50 or 60Hz.

AC特性 AC Characteristics



Note:

- 1) 誤動作防止のため、下記点にご注意願います。Refer to the following notice to avoid data error.
 - ・データ書き込み時以外はCLKをHにしておいてください。Keep CLK H-level in principle.
 - ・データ書込み中はBKを変化させないでください。Do not change BK H→L or L→H while data writing.
 - ・CLKがLの状態でBKを変化させないでいください。Do not change BK H→L or L→H while CLK is L
 - ・LATがHかつBKがLの状態で、CLKをL→Hにしないようにしてください。 Do not change CLK L→H while LAT is H and BK is L.
- 2) BKに関してはタイミングチャートを参照ください。 Refer to Timing Chart for the relation to BK.

シフトレジスタ割り当て Shift Register Assignment

上段 Upper Row	レジスタ Register No.
下段 Lower Row	割り当て Assignment

D01	DO2	DO3	D04	DO5	DO6	D07	DO8	DO9	DO10	DO11	DO12	DO13	D014	DO15	DO16	DO17	DO18
NC	G95	G94	G93	G92	G91	G90	G89	G88	G87	G86	G85	G84	G83	G82	G81	G80	G79
DO19	DO20	DO21	DO22	DO23	DO24	DO25	DO26	DO27	DO28	DO29	DO30	DO31	DO32	DO33	DO34	DO35	DO36
G78	G77	G76	G75	G74	G73	G72	G71	G70	G69	G68	G67	G66	G65	G64	G63	G62	G61
DO37	DO38	DO39	DO40	DO41	DO42	DO43	DO44	DO45	DO46	DO47	DO48	DO49	DO50	DO51	DO52	DO53	DO54
G60	G59	G58	G57	G56	G55	G54	G53	G52	G51	G50	G49	G48	G47	G46	G45	G44	G43
DO55	DO56	DO57	DO58	DO59	DO60	DO61	DO62	DO63	DO64	DO65	DO66	DO67	DO68	DO69	DO70	DO71	DO72
G42	G41	G40	G39	G38	G37	G36	G35	G34	G33	G32	G31	G30	G29	G28	G27	G26	G25
DO73	DO74	DO75	DO76	D077	DO78	DO79	DO80	DO81	DO82	DO83	DO84	DO85	D086	DO87	DO88	DO89	DO90
G24	G23	G22	G21	G20	G19	G18	G17	G16	G15	G14	G13	G12	G11	G10	G9	G8	G7
DO91	DO92	DO93	DO94	DO95	DO96	DO97	DO98	DO99	DO100	DO101	DO102	DO103	DO104	DO105	DO106	DO107	DO108
G6	G5	G4	G3	G2	G1	16d	16c	16e	16b	16 f	16a	15d	15c	15e	15b	15f	15a
DO109	DO110	DO111	DO112	DO113	DO114	DO115	DO116	DO117	DO118	DO119	DO120	DO121	DO122	DO123	DO124	DO125	DO126
14d	14c	14e	14b	14f	14a	13d	13c	13e	13b	13f	13a	12d	12c	12e	12b	12 f	12a
DO127	DO128	DO129	DO130	DO131	DO132	DO133	DO134	DO135	DO136	DO137	DO138	DO139	DO140	DO141	DO142	DO143	DO144
11d	11c	11e	11b	11f	11a	10d	10c	10e	10b	10f	10a	9d	9c	9e	9ь	9f	9a
DO145	DO146	DO147	DO148	DO149	DO150	DO151	DO152	DO153	DO154	DO155	DO156	DO157	DO158	DO159	DO160	DO161	DO162
8d	8c	8e	8Ъ	8f	8a	7d	7c	7e	7b	7f	7a	6d	6c	бе	6b	6f	6a
DO163	DO164	DO165	DO166	DO167	DO168	DO169	DO170	DO171	DO172	DO173	DO174	DO175	DO176	DO177	DO178	DO179	DO180
5d	5с	5е	5b	5f	5a	4d	4c	4e	4b	4f	4a	3d	3с	3е	3b	3f	3a
DO181	DO182	DO183	DO184	DO185	DO186	DO187	DO188	DO189	DO190	DO191	DO192						
2d	2c	2е	2b	2f	2a	1d	1c	1e	1b	1f	1a						
1		IN											OUT				
l er		DO1	DO3	DO3	DO4	DO5			DO100	DO100	DO100	DO101	DO102		90		

IN						OUT
SI → DO1	DO2	DO3	DO4	DO5	***	DO188 DO189 DO190 DO191 DO192

グリッドスキャンおよびアノードデータ Grid Scan and Anode Data Protocol

スキャンタイミング	選択グリッド		グリッド出力 Grid Output										アノードデータ
Grid Scan Timing	Grid Select	G1	G2	G3	G4	G5		G91	G92	G93	G94	G95	Anode Data Protocol
T94	G94 and G95	L	L	L	L	L		L	L	L	Н	Н	Note 2
T1	G1 and G2	Н	Н	L	L	L		L	L	Ļ	L	L	Note 1
T2	G2 and G3	L.	Н	Ĥ	L	L		L	L	L	L	L	Note 2
Т3	G3 and G4	L	L	Н	Н	L		L	L	L	L	L	Note 1
T4	G4 and G5	L	L	L	Н	Н		L	L	L	L	L	Note 2
:	:												
T91	G91 and G92	L	L	L	L	L		Н	Н	L	L	L	Note 1
T92	G92 and G93	L	L	L	L	L		L	Н	Н	L	L	Note 2
T93	G93 and G94	L	L	L	L	.L.		L	L	Н	Н	L	Note 1
T94	G94 and G95	L	Ļ	L	L	L		L	L	L	Н	Н	Note 2
T1	G1 and G2	Н	Н	L	L	L		L	L	L	L	L	Note 1

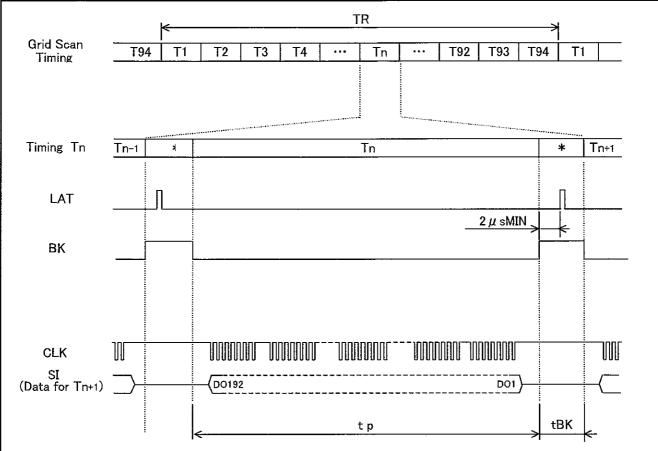
Notes

は、オフ。

- 1) 選択しているグリッド内の1a~16a、1b~16b、1c~16cのドットデータを入力。このとき1d~16d、1e~16e、1f~16fのドットデータ は、オフ。
- Set data for 1a to 16a, b1 to 16b and 1c to 16c for the selecting grids. Anode 1d~16d、1e~16 and 1f~16f should be OFF.

 2) 選択しているグリッド内の1d~16d、1e~16e、1f~16fのドットデータを入力。このとき1a~16a、1b~16b、1c~16cのドットデータ
- Set data for 1d~16d、1e~16 and 1f~16f for the selecting grids. Anode 1a to 16a, b1 to 16b and 1c to 16c should be OFF 3) L=Low Lレベル、H=High Hレベル

タイミングチャート Timing Chart



Notes

- 1) 桁間輝度差防止のため、一回のTR内ではtpとtBKが一定になるようにしてください。 The tp and tBK should be settled in one period of TR.
- 2) ちらつき防止のため、グリッドスキャン周波数 (1/TR) が120Hz以上になるようにしていただくことを推奨します。 120Hz or higher frequency of refresh rate (1/TR) is recommended to avoid display flickering.
- 3) グリッドスキャンが停止しないようにしてください。 停止した場合はVFDが恒久破壊する危険性があります。 Avoid stopping Grid Scan. It may cause permanent damage to VFD.
- 4) 輝度調整をする場合はBKのみで行うようにしてください。 Use BK for brightness control.
- *) 桁間ブランキングを入れて下さい。Inter-digit blanking to avoid ghost illumination in the next grid

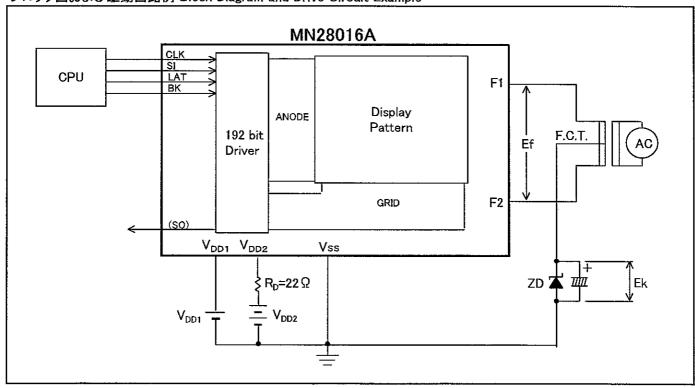
機能表 Function Table

機能 Function	Snmbol	内容 Description
シフトレジスタクロック	OL K	↑:データシフト Data shift
Shift Register Clock	CLK	1:ナータンプト Data Snift
シリアルデータ入力	SI	H : ON
Serial Data Input	31	L:OFF
ラッチコントロール	LAT	H:スルー Data through
Data Latch Control	LAI	L:ラッチ Data latch
ドライバ出力ブランキング	BK	L:出力オン Output on,
Driver Output Blanking	DK	H : 出力オフ Output off
グランド Ground	Vss	グランド Ground OV
ロジック電源 Logic Supply Voltage	V_{DD1}	5VDC
ディスプレイ電源 Display Supply Voltage	V_{DD2}	55VDC RD=22 Ω
フィラメント電圧 Filament Voltage	F1, F2	フィラメント電圧入力 Filament voltage input
シリアルデータ出力 Serial Data Output	SO	グリッドスキャン停止観測用。For grid scan watching only.
ノーコネクションピン No Connection Pin	NC	ノーコネクション No Connection
ノーピン No Pin	NP	NP部にはピンはありません。There is no pin.

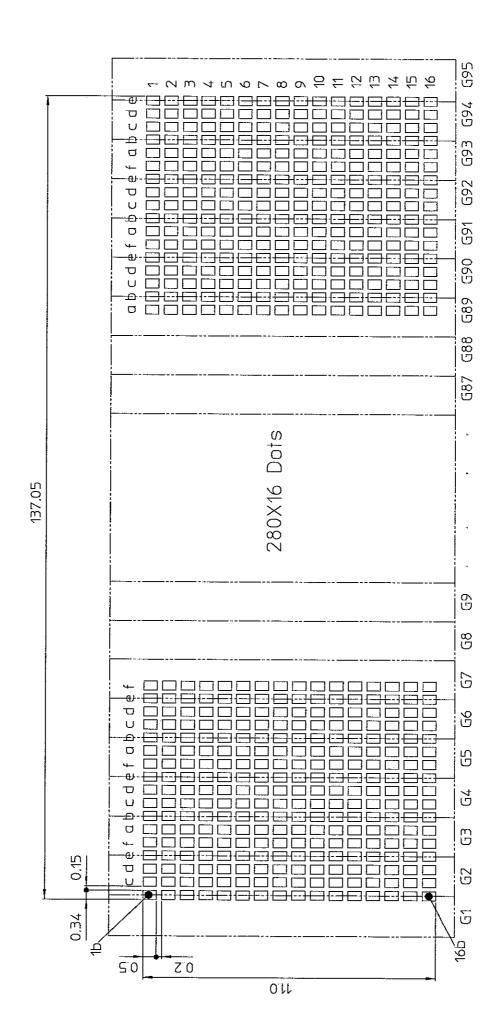
ピンコネクション Pin Assignment

Pin No.	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Assignment	F1	F1	F1	NP	NP	V_{DD2}	Vss	Vss	CLK	BK	LAT	so	V _{DD1}	SI	F2	F2
Pin No.	17															
Assignment	F2															

ブロック図および駆動回路例 Block Diagram and Drive Circuit Example



Specification of V.F.D. MN28016A : Pattern



*a Included extra frit glass.

*b Within 3mm from edge of the glass substrate.

*c This size does not include the thickness of a lid.

*d This lid is settled in the range of 6mm radius from the center of a hole.

LEAD DETAIL