

JPEG Compressor (Project Proposal)

張博閔(107061234), 羅宇辰(107061105), 吳書磊(107061252)

Objective:

原始的bmp圖片將所有的pixel都存在下來，會比較消耗儲存空間，而我們可以透過jpeg壓縮之演算法來達到減少儲存空間的效果。此演算法會先將我們所熟知的R、G、B三個色域轉換成Y、Cr、Cb三個不同的域，其中Y表示亮度，對視覺上來說會比較重要。而Cr、Cb所代表之色度對人體肉眼來說某種程度上是可以捨去一些的，因此就可以做採樣以達到減少儲存空間的目的。再透過離散餘弦轉換、量化可以達到保留低頻特徵，去除高頻特徵的目的，對視覺上來說不太會有差別。最後再做霍夫曼編碼，做完這一整套的流程，整體可以達到大約70%~90%的壓縮率，減少儲存空間。

Functionality:

在電路中我們希望可以完成以下幾種功能：

1. Chroma subsampling: 色度抽樣，根據Y、Cr、Cb的比例進行4:1:1或是4:2:0之抽樣，並且可以選擇要使用哪種抽樣模式。
2. 2D Discrete Cosine Transform[1]: 二維離散餘弦轉換，我們會將二維的算法拆成一維來進行，而一維離散餘弦轉換的方法，我們在網路上找到一個比較快速的演算法來引用。因此這部份我們使用別人已經設計好的架構來實作verilog的部分。
3. Entropy coding: 熵編碼。這裡包括DPCM(Different Pulse Code Modulation)，RLC(Run-Length Coding)，霍夫曼編碼(Huffman Coding)，來完成JPEG壓縮的編碼。

以上所有的功能都是JPEG壓縮演算法裡的基礎功能，而我們在電路中將這些功能進行整合，達到最佳化之系統表現。

Specification:

Throughput : 10M pixel/s

Area : 300000 μm^2

Timing : 3ns

Power : 0.2mW

Implementation:

1. 首先針對所提出的目標設計各個階段的演算法，並且在演算法設計時盡量考慮適合硬體的做法。並利用python來模擬電路之功能，做出驗證用之答案。
2. 接著針對所要完成的圖片壓縮進行系統的流程設計，在以合理的 I/O 數目的限制下來設計電路運作的模型。
3. 依據所設計的電路完成 RTL coding、nc-verilog 的模擬，並且比較 nc-verilog 的結果與電腦模擬程式的結果做比較。
4. 針對已完成的電路進行合成，比較電路表現與 spec。針對合成結果探討 critical path，並在可能的條件下針對 RTL code 進行簡單的調整，使電路能夠跑得更快。
5. 針對已合成的電路進行 Place and Routing，若無法完成，則放鬆 spec 或是簡單的調整電路。

Verification:

利用先前所撰寫好的python code算出來的圖片壓縮之編碼，與RTL code算出來之答案進行比較。並檢視圖片壓縮率之多寡。

Reference :

- [1] W. Chen, CH Smith, and S. Fralic, "A fast computational algorithm for the discrete cosine transform," IEEE Trans. Commun., vol. COM-25, pp. 1004-1009, Sept 1977.