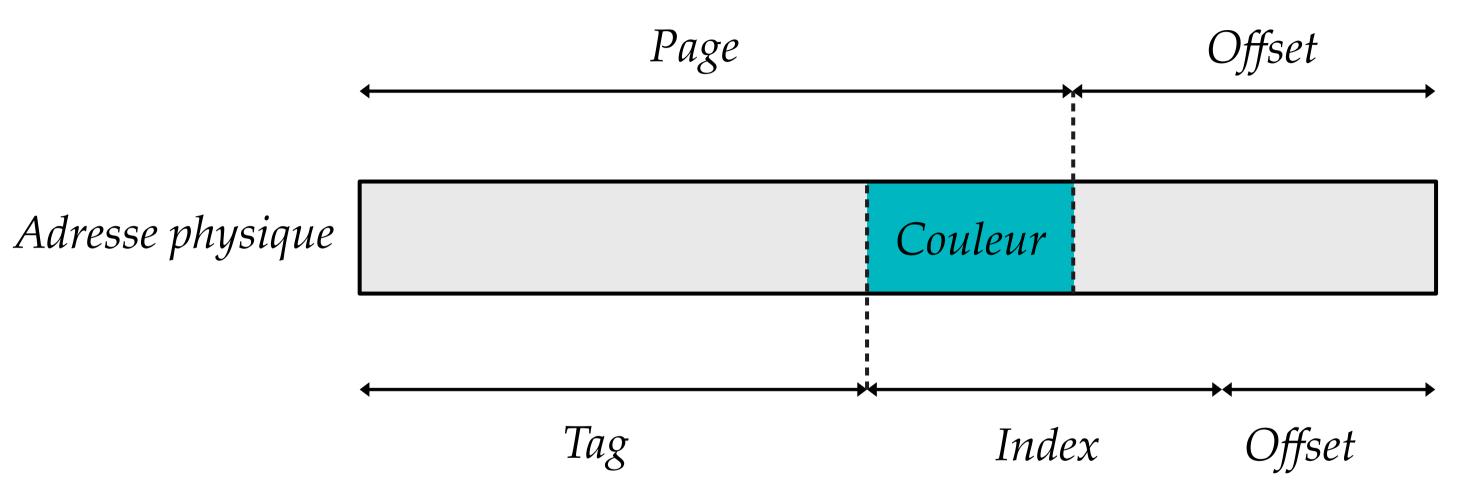
Interprétation de la MMU



Interprétation du contrôleur de cache