CPU\_PC\_IF

# 作用：

实现单周期CPU中的第一级取指阶段和pc寄存器

# 参数说明



主要包括两个某块，取指级模块实例pipeif和pc寄存器模块实例pcreg。

1. 取值级模块pipe\_if

1）接口定义：

module pipe\_if(

input clk,

input [31:0] pc, //当前pc值

//ram\_ena, ram\_wena, ram\_indata供修改指令寄存器时使用

input ram\_ena,

input ram\_wena,

input [31:0] ram\_indata,

output [31:0] ram\_outdata, //通过pc值的修改从指令存储器中取出当前指令

output [31:0] npc //下一个pc值

);

2）内部逻辑

取指令级别主要包含两个模块，指令存储器实例iram和加法实例模块pcplus4，其中加法模块和ram模块调用以前编写好的相应模块。因为在这里我们不需要用到进位，所以去除加法模块中的进位输出，如下所示。

module top\_cla\_32(

input [31:0] a, b, //input A and B

input c\_in, //the carry num

// output c\_out, // the carry num of result

output [31:0] s //result

);

wire g, p;

cla\_32 cla0(a, b, c\_in, g, p, s);

//assign c\_out = g | p & c\_in;

endmodule

1. Pc寄存器模块dffe

Pc寄存器模块调用原先编写的带异步复位和使能触发的D触发器dffe模块。

# 测试流程

1. 生成imem的数据

用CDataGen生成指令寄存器中的初始值

1. 编写测试代码，通过pc值的修改，依次读出指令寄存器中的数据，波形如下图所示。

