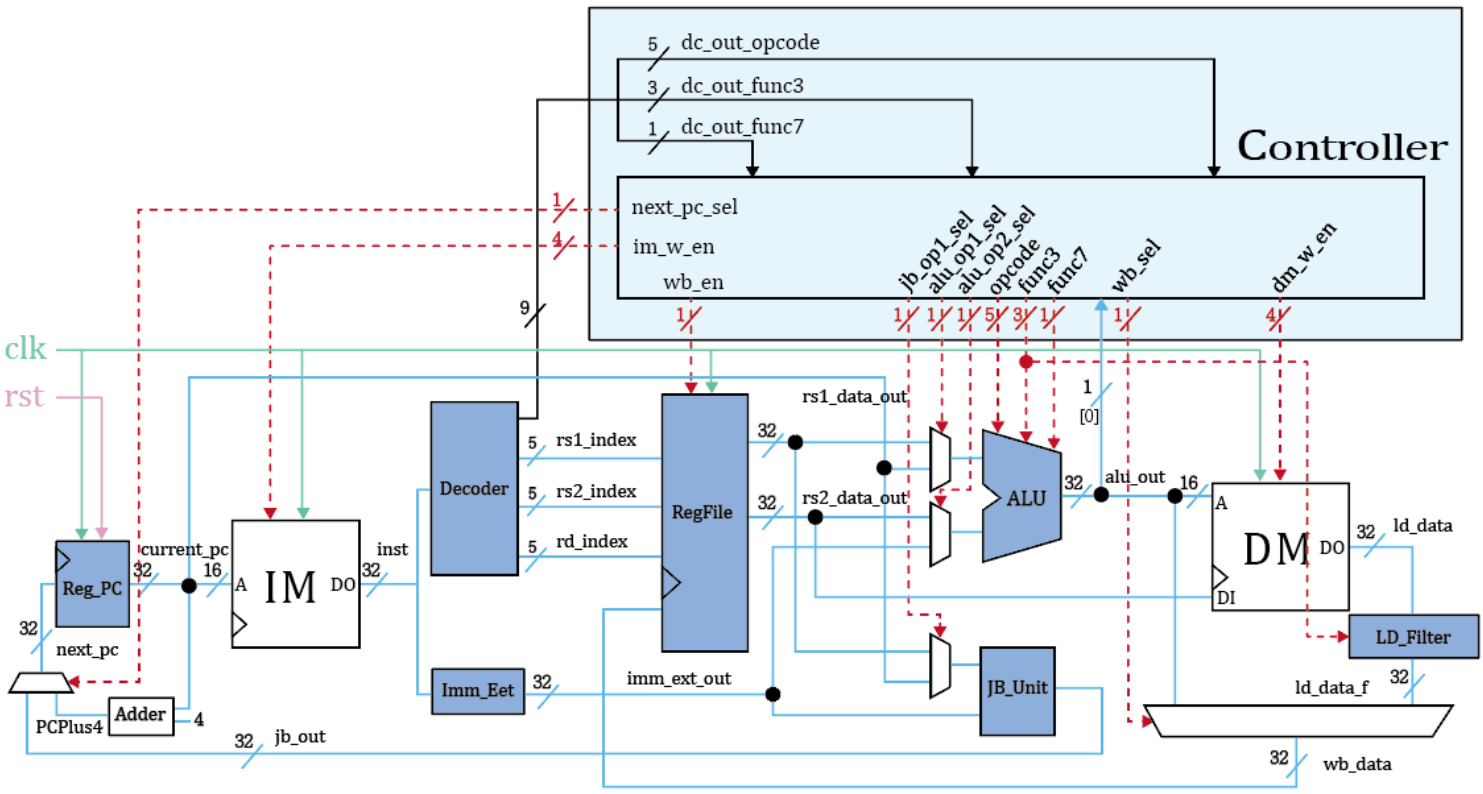
# 2022 計算機組織

# Computer Organization

# Lab 7 Report

| | |
|---|---|
| 系級 | 建築研究所 碩二 |
| 學號 | N76101012 |
| 姓名 | 謝慈芯 |

## 1. Architecture Diagram




## 2. Introduce each module (function / corner case / and so on...)

**Reg_PC :** 控制 current_pc，當 rst 時，current_pc 為 0，其餘將 next_pc 賦值給 current_pc。

**SRAM :** 控制 instruction 的讀跟寫，一方面將 mem[address]讀到 read_data 內，另一方面當 clk 正緣觸發時將 write_data 寫入 mem[address]內，寫入訊號由 controller 輸出的 w_en 控制 (sb/sh/sw)，當 w_en 為 0 則不寫入。 再在 top.v 內將 SRAM 分為 im 與 dm，im 將 current_pc(address)從 mem 中讀指令出來，dm 做 load/store 指令。

**Adder :** 將 current_pc(address)加 4 傳入 mux。

**Decoder :** 將 SRAM im 讀取出來的 instruction，分別輸出 opcode、func3、func7、rs1_index、rs2_index、rd_index。

**Imm_Ext :** 將 SRAM im 讀取出來的 instruction 內包含的 imm 部分篩選出來，並擴展至 32 bits。

**RegFile :** 控制 register 的存 data 和取 data，一方面將 registers[rs1_index]與 registers[rs2_index]讀到 rs1_data_out 與 rs2_data_out 內，另一方面當 clk 正緣觸發時將 Mux 篩選出來的 wb_data 寫入 registers [rd_index]內，寫入訊號由 controller 輸出的 wb_en 控制 (sb/sh/sw)，當 w_en 為 0 則不寫入。

**JB_Unit :** 控制跳轉指令(branch/jal/jalr)，將 Mux 的 output 與 imm_ext_out 相加再 and (~32'd)。

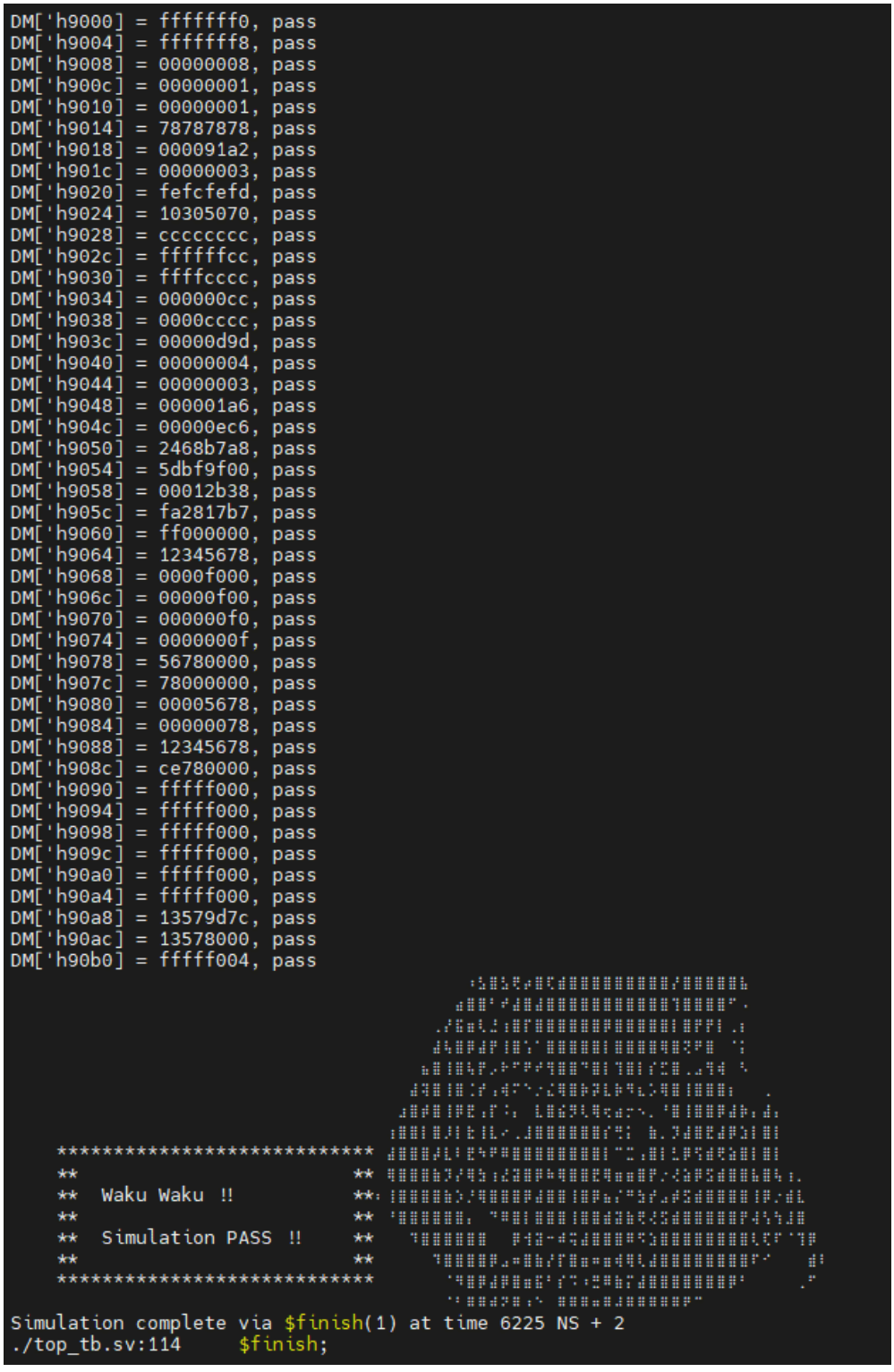
**ALU :** 運算單元做指令的運算，將 Mux output 的 operand1 與 operand2 以 opcode、func3、func7 來分類指令再作相對應的運算。

**LD_Filter :** 作為 load 指令的篩選器，以 func3 來分別做 lb /lh/lw/lbu/lhu。

**Controller :** 控制 Mux 的選擇訊號輸出、ALU 與 LD_Filter 的指令分類，以及 SRAM im/dm 與 RegFile 的寫入訊號。

**Mux :** 控制所有 multiplexer 的輸出(alu_operand1、alu_operand2、jb_operand1、wb_data、next_pc)。

## 3. Screenshot the successful result of prog0



**4.** Screenshot the successful result of prog1