

1. [10 Puan] Başarım

Tablo 1'de, K0 ve K1 işlemcilerinin özelliklerini listelenmiştir. Soruda verilen bilgilere göre şıkları cevaplayın.

TABLO 1: K0 ve K1 İşlemci Özellikleri

Buyruk	K0	K1
Saat Vuruş Sıklığı	2 GHz	1 GHz
Toplama Buyruğu Başına Çevrim	3	4
Bölme Buyruğu Başına Çevrim	3	6
Bellek Buyruğu Başına Çevrim	X	15
Dallanma Buyruğu Başına Çevrim	8	7

[5 Puan] a-) ~~X=19~~ için; 400 toplama, 700 çarpma, 100 dallanma ve 650 bellek buyruğundan oluşan Ka-Fa programının K0 ve K1 işlemcilerinde yürütülmesi kaç nanosaniye sürer? Hangi işlemci diğerinden kaç kat hızlıdır?

[5 Puan] b-) K0 ve K1 işlemcisinde çalışan programların ortalama %5 toplama, %60 çarpma, %20 dallanma ve %15 bellek buyruklarından olduğu biliniyor. Buna göre aynı programları yürüten bu işlemcilerden K0 işlemcisinin başarımı K1 ile aynı olabilir mi, olabiliyorsa K1 ile aynı olması için K0'ın bellek buyrukları başına çevrim sayısı (X) kaç olmalıdır?

~~X = 75,7~~

Olamaz

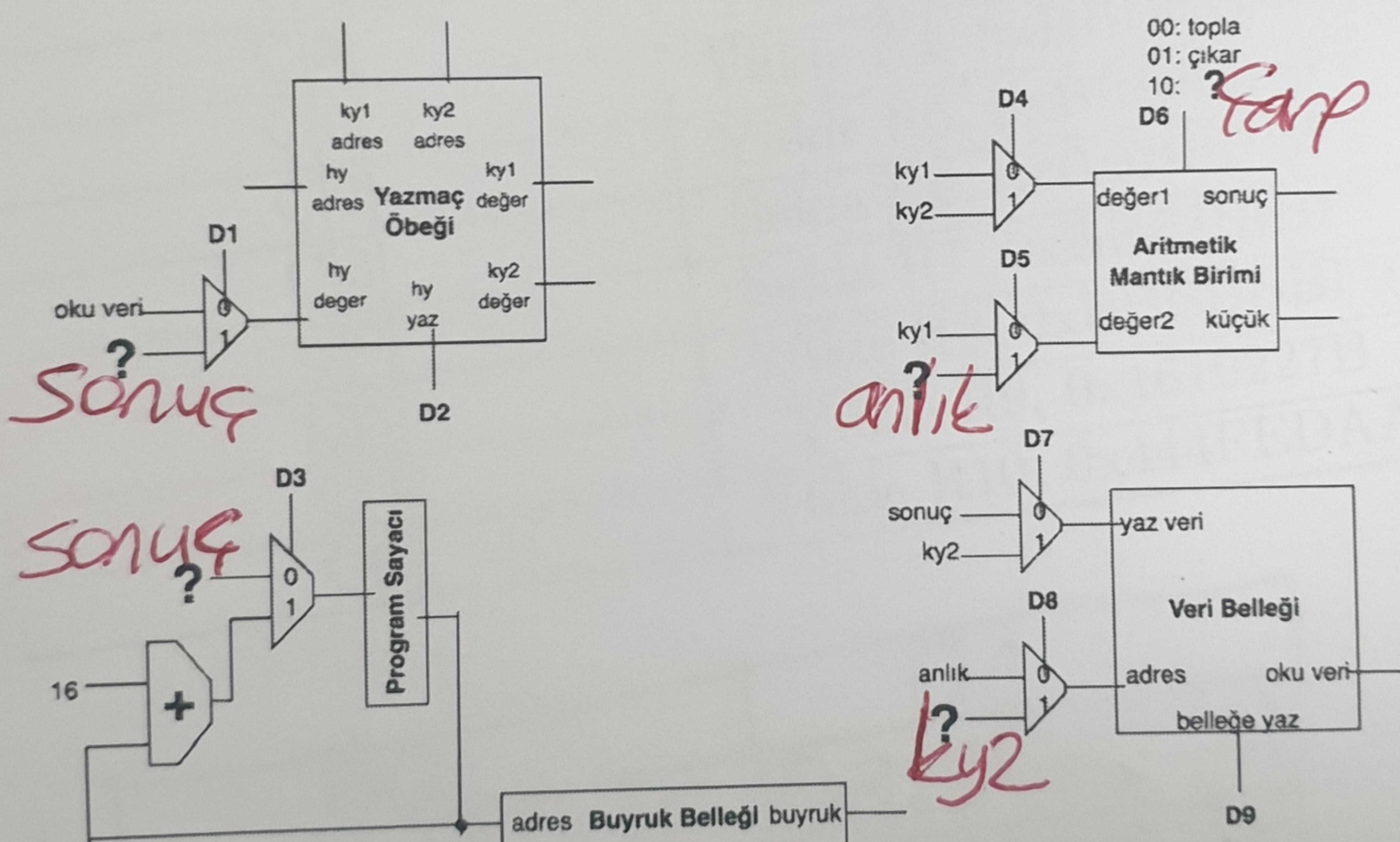
2. [20 Puan] İşlemci Tasarımı

Tablo 2'de *Final* buyruk kümelerindeki buyruklar, Şekil 1'de bu buyruk kümelerine uygun işlemci çizimi ve Tablo 3'te ise buyruklara işlemci çiziminde karşılık gelen denetim sinyalleri kısmen gösterilmiştir. (*hy*: hedef yazmacı, *ky*: kaynak yazmacı) (Anlık değerlerin genişletildiği biliniyor.)

[20 Puan] a-) Tablo 2, Tablo 3 ve Şekil 1'deki soru işaretleri (?) ile belirtilen tüm boşlukları doldurun. (Toplam doldurmanız gereken 20 soru işaretini olduğuna dikkat edin.)(Cevapları soru işaretlerinin olduğu yerlere yazın, kablo çizmeyin, sadece isimler)

[Bonus] [3 Puan] b-) Bu işlemcideki buyruk genişliklerinin 64 bit olduğu biliniyorsa kaç bit veya bayt adresleme kullanılmaktadır? ~~64-bit 1025 word~~

Buyruk	Açıklama
topla	$hy = ky_2 + ky_1$
katla hy, ky_1	$hy = ky_1 * ky_1$
çıkla ky_1, ky_2	$Bellek[ky_2] = ky_2 - ky_1$
kutla $ky_1, anlik$	ky1 < anlık ise; program_sayacı = ky1 * anlık değilse; program_sayacı = program_sayacı + 16
bos.geç	program_sayacı = program_sayacı + 16
? $hy, anlik$?



Sekil 1: *Final İşlemci Çizimi*

TABLO 3: *Final İşlemcisi Denetim Tablosu*

		TABLO 3: Final İşlemleri Deneysel Sonuçları								
		D1	D2	D3	D4	D5	D6	D7	D8	D9
Buyruk										
topla		1	1	?1	1	0	00	X	X	0
katla		1	1	1	0	0	10	X	X	0
çıkla		X	0	1	1	0	01	X	X	1
kutla		0	0	!küçük	0	1	10	0	1	0
bos.geç		X	0	1	X	X	XX	X	0	0
tıkla		0	1	1	?	?	?	X	0	0

3. [20 Puan] Önbellek Tutarlılığı

4 adet çekirdek bulunan, her çekirdeğin doğrudan eşlemeli 256 bayt kendi önbellesi olduğu, veri öbeklerinin 64 bayt olduğu, bayt adresleme ve MESI protokolünün kullanıldığı bir sistemde; başlangıçta önbellekler Tablo 4'teki durumdayken Tablo 5'teki buyruklar ilgili çekirdeklerde çalıştırılıyor. Önbelleklerin durumunu adım adım tabloları çizerek gösterin. (Her buyruk bitiminde) (M: Modified, E: Exclusive, S: Shared, I: Invalid)

TABLO 4: Önbelleklerin Başlangıç Durumu Tablosu

Önbellek 0		Önbellek 1	
Etiket	MESI Durumu	Etiket	MESI Durumu
0x444FED	E	0x123123	S
0x1230AB	S	0x111111	I
0xBBB BBBB	S	0xBBB BBBB	S
0x77DE88	I	0x77DE88	M
Önbellek 2		Önbellek 3	
Etiket	MESI Durumu	Etiket	MESI Durumu
0x161022	M	0x161022	I
0xBBB BBBB	S	0xBBB BBBB	S
0x217217	E	0x123123	S
0x1230AB	S	0x1230AB	S

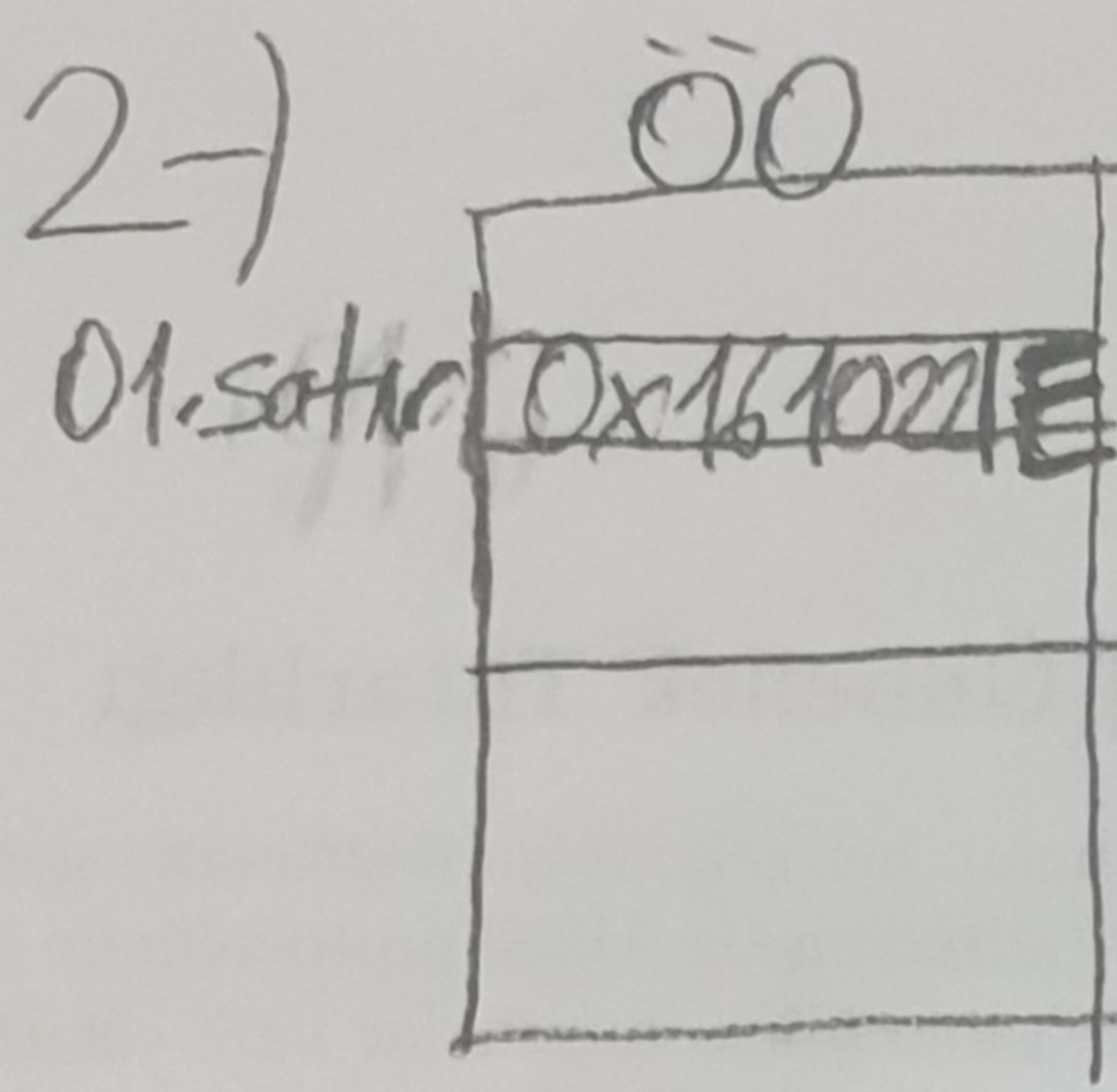
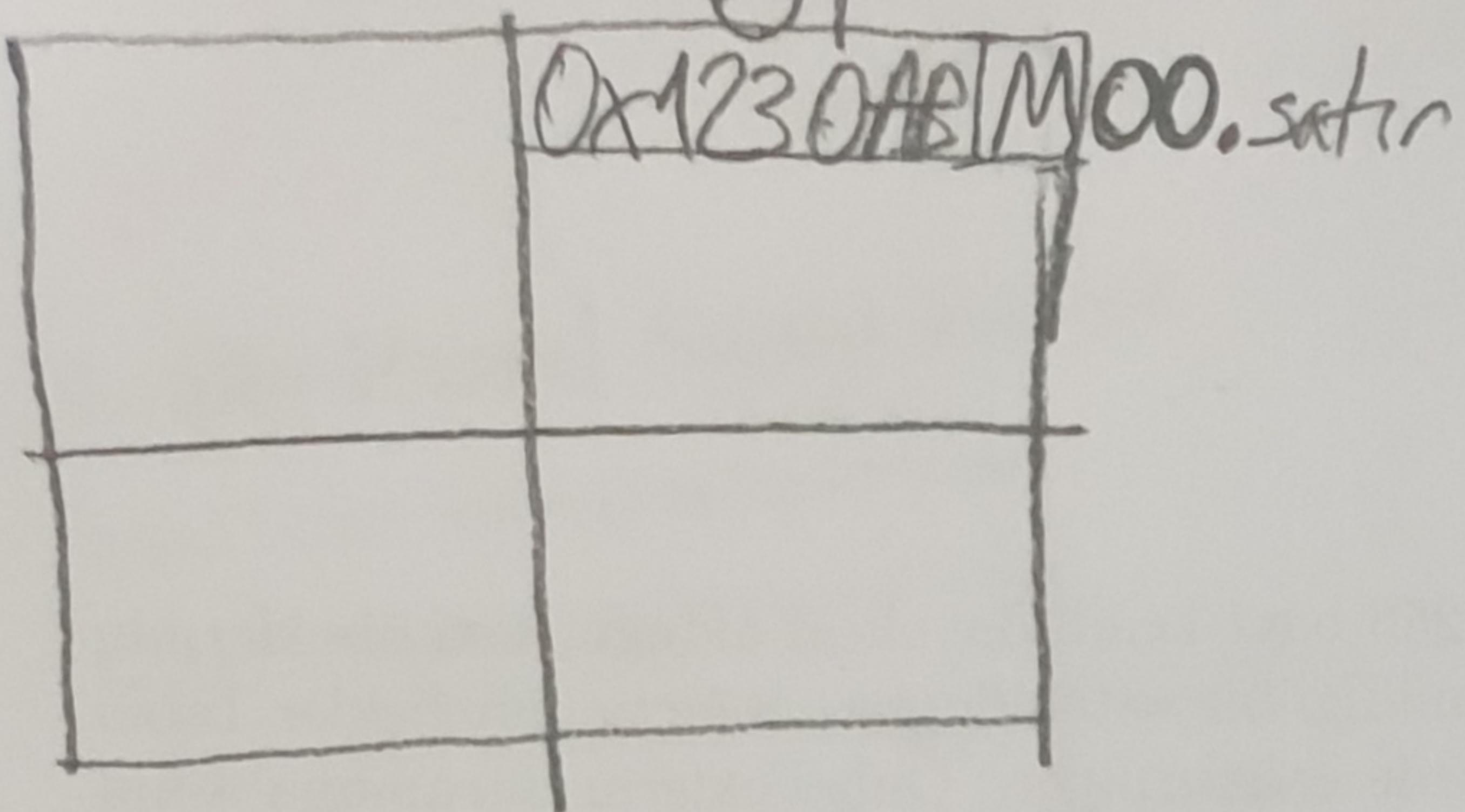
TABLO 5: Sırasıyla Çalıştırılan Buyruklar

Çalıştırılan Çekirdek	Buyruk
Ç[1]	Sakla R1, 0x1230AB07
Ç[0]	Yükle R2, 0x1610227B
Ç[3]	Yükle R3, 0x444FEDAA
Ç[0]	Yükle R4, 0xBBB BBBBFF
Ç[2]	Yükle R5, 0xBBB BBBBF8
Ç[3]	Sakla R6, 0xBBB BBBBF7
Ç[0]	Sakla R7, 0xBBB BBBBF7
Ç[3]	Yükle R8, 0xBBB BBBBF0
Ç[3]	Yükle R9, 0x1610227B
Ç[0]	Yükle R10, 0x444FEDAA

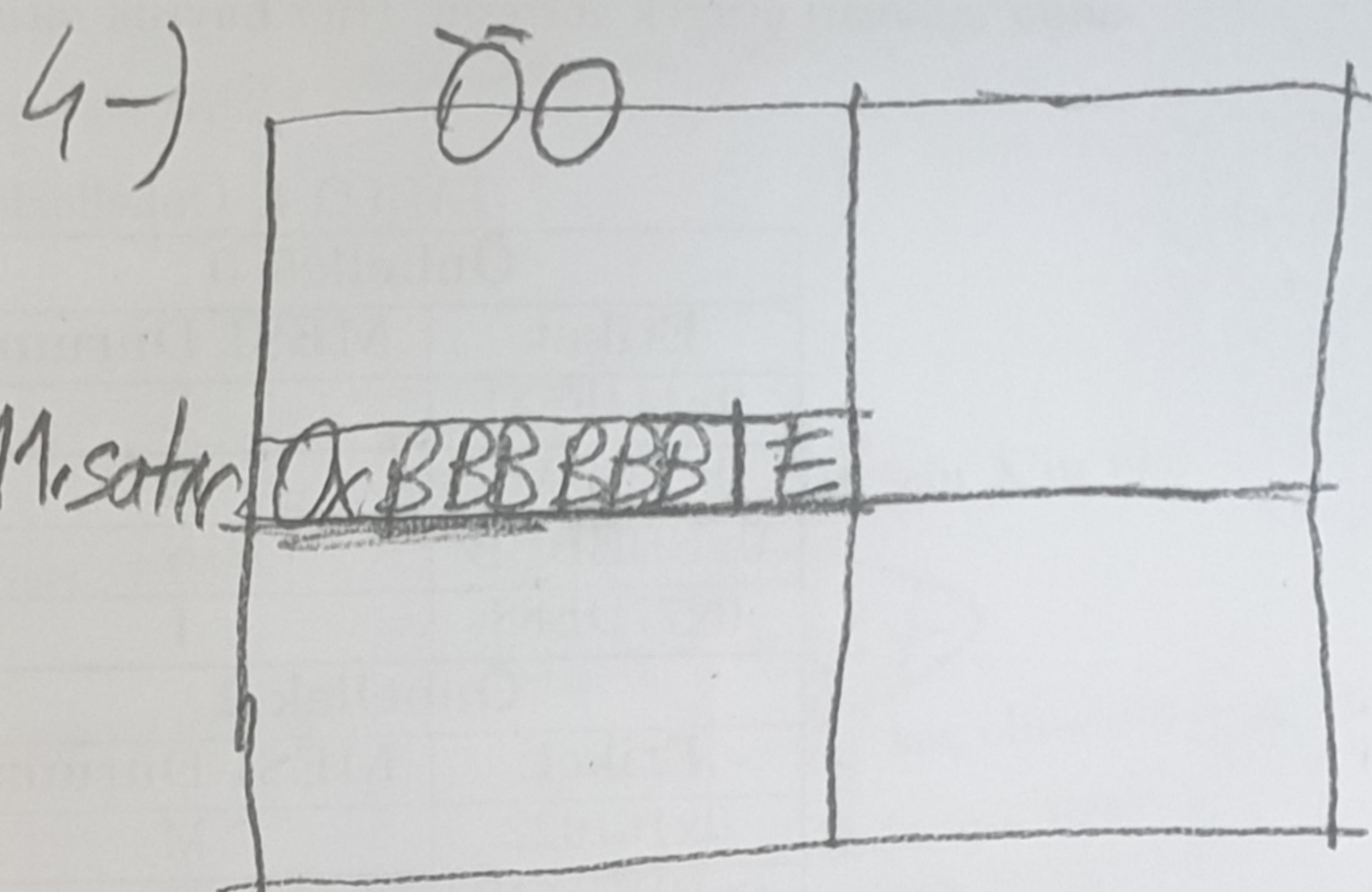
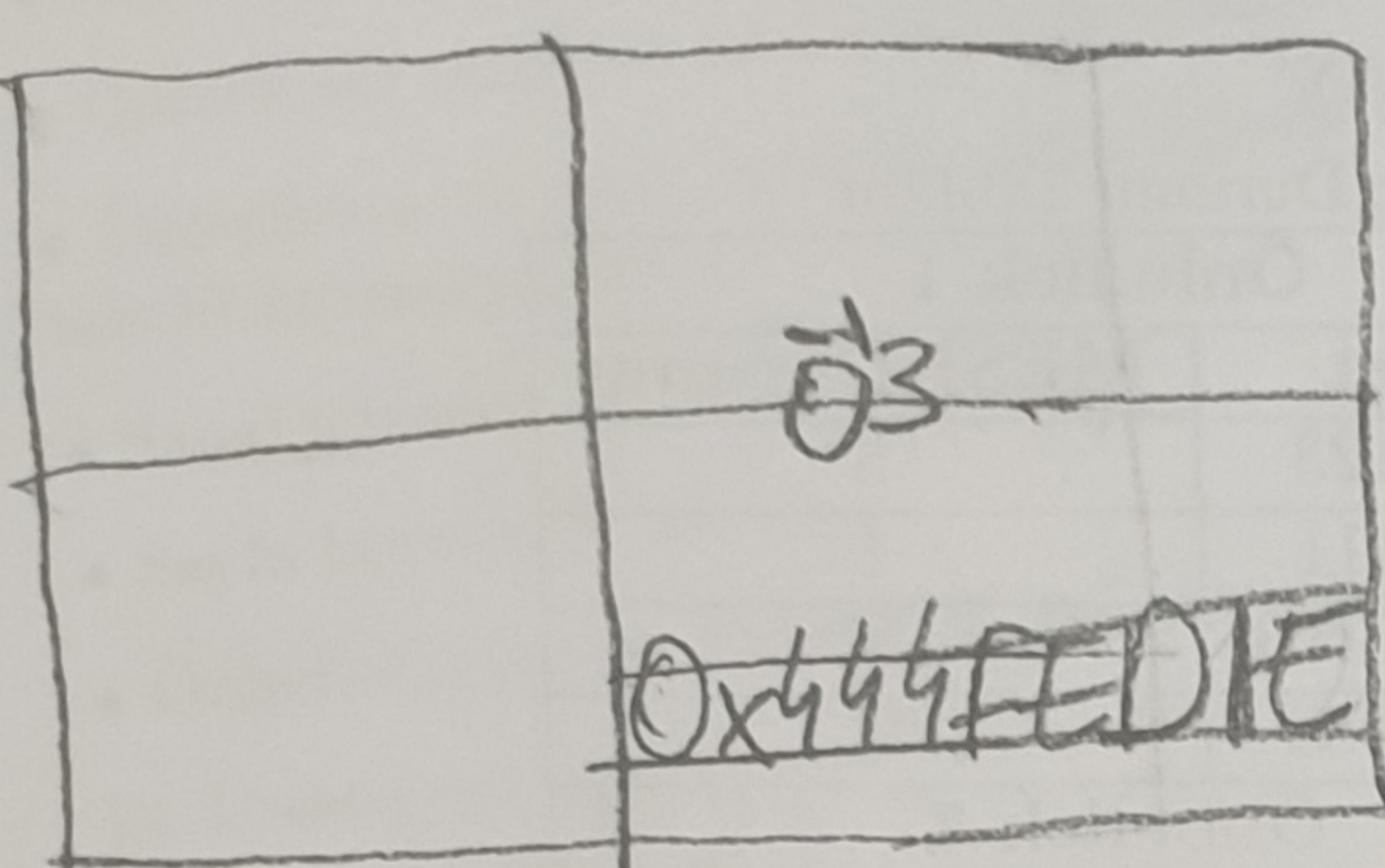
Sen hafız

00	01
0x444FED E	0x1230AB M
0x161022 S	0x111111 I
0x444FED S	0xBBB BBBB S
0xBBB BBBB S	0x77DE88 M
02	03
0x161022 M	0x161022 I
0xBBB BBBB S	0x161022 S
0x217217 E	0x444FED S
0xBBB BBBB I	0xBBB BBBB S

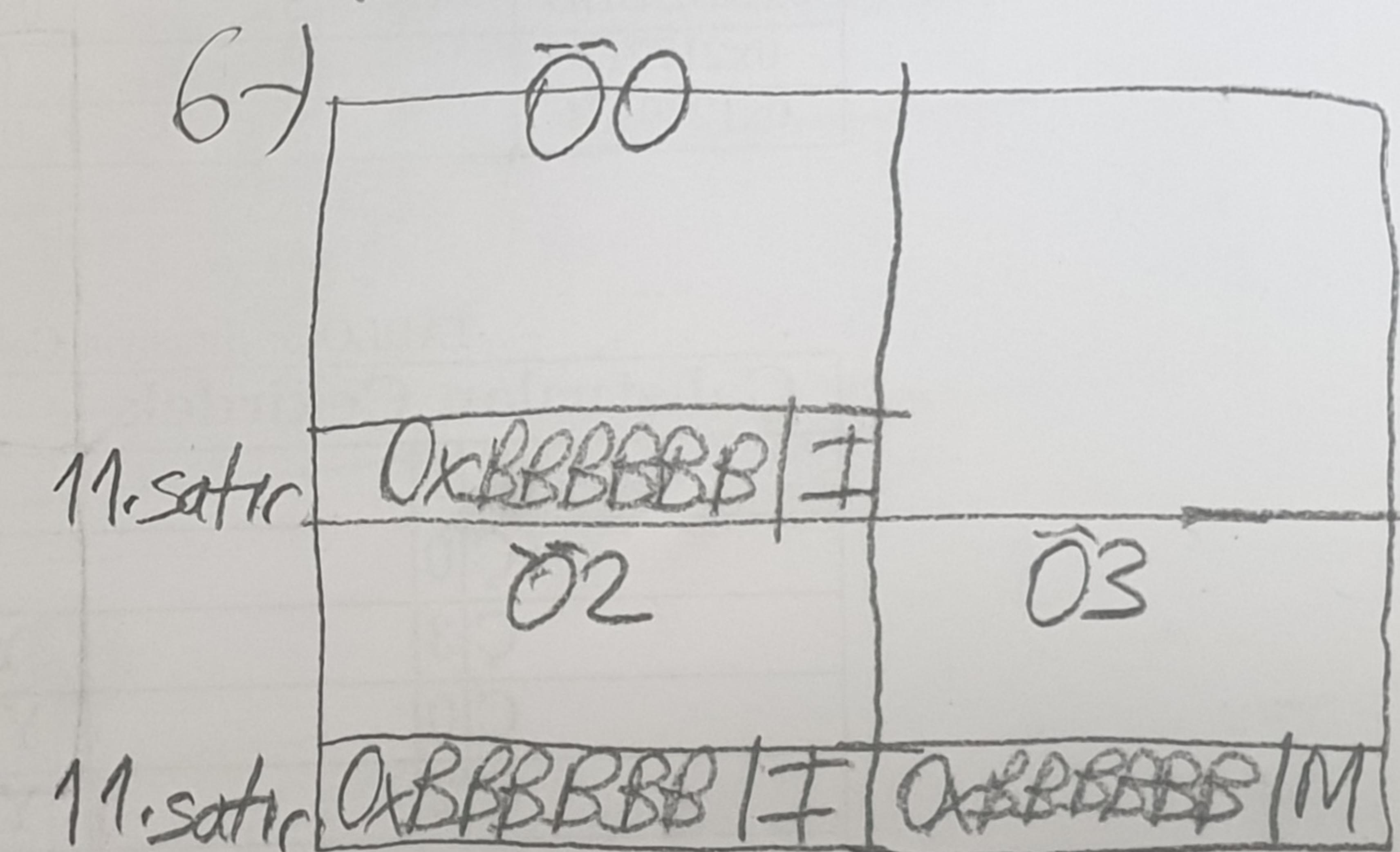
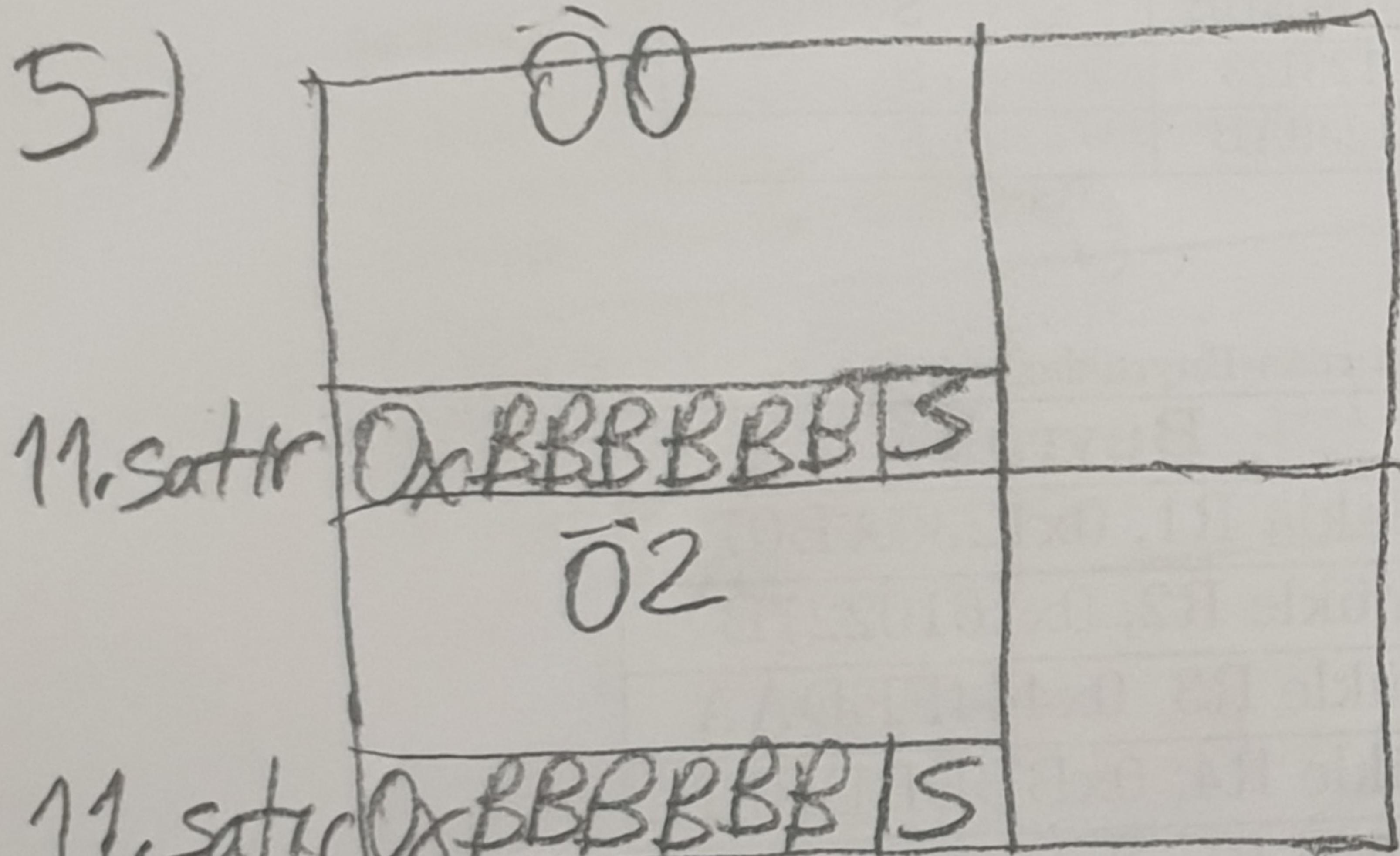
1-)



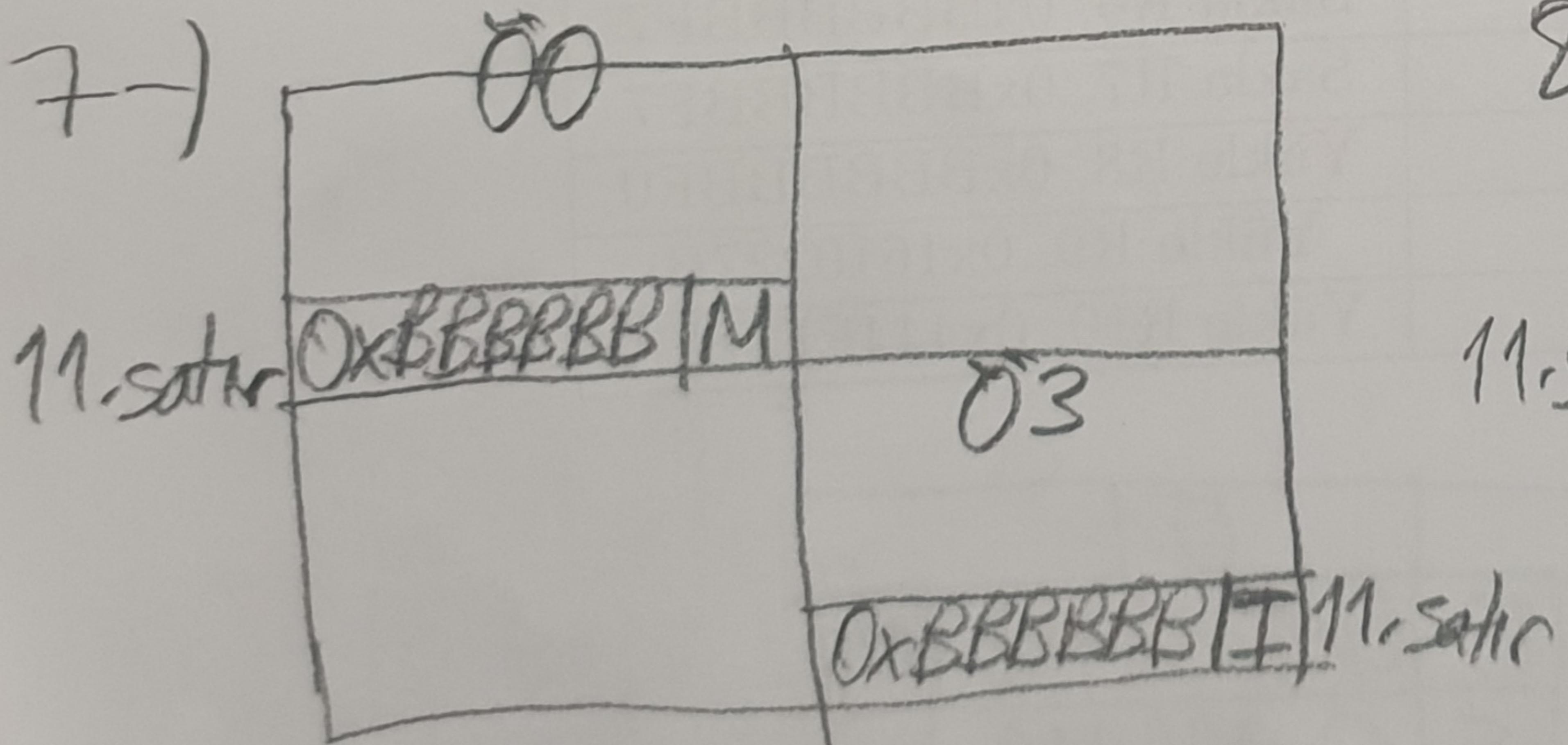
3-)



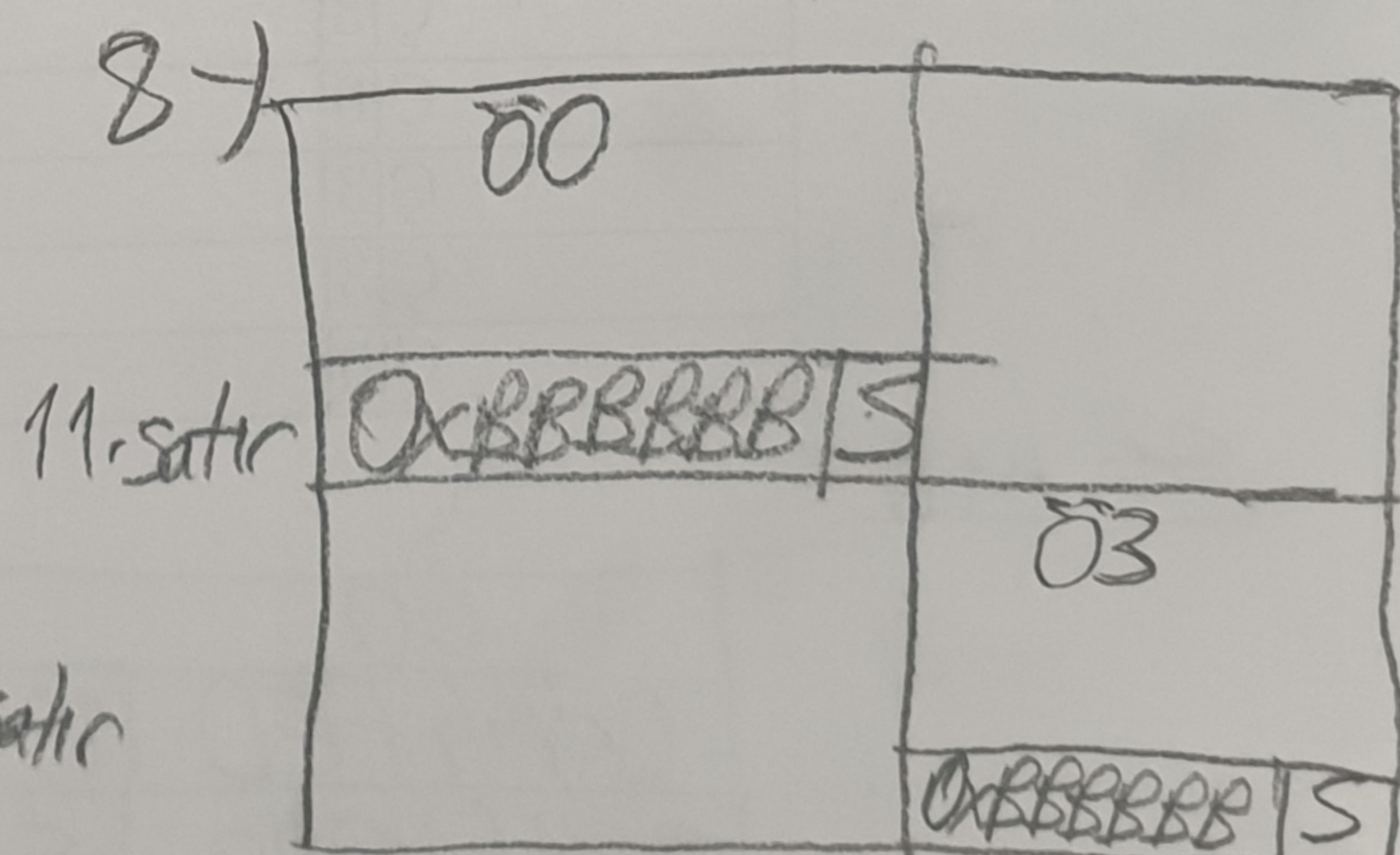
5-)



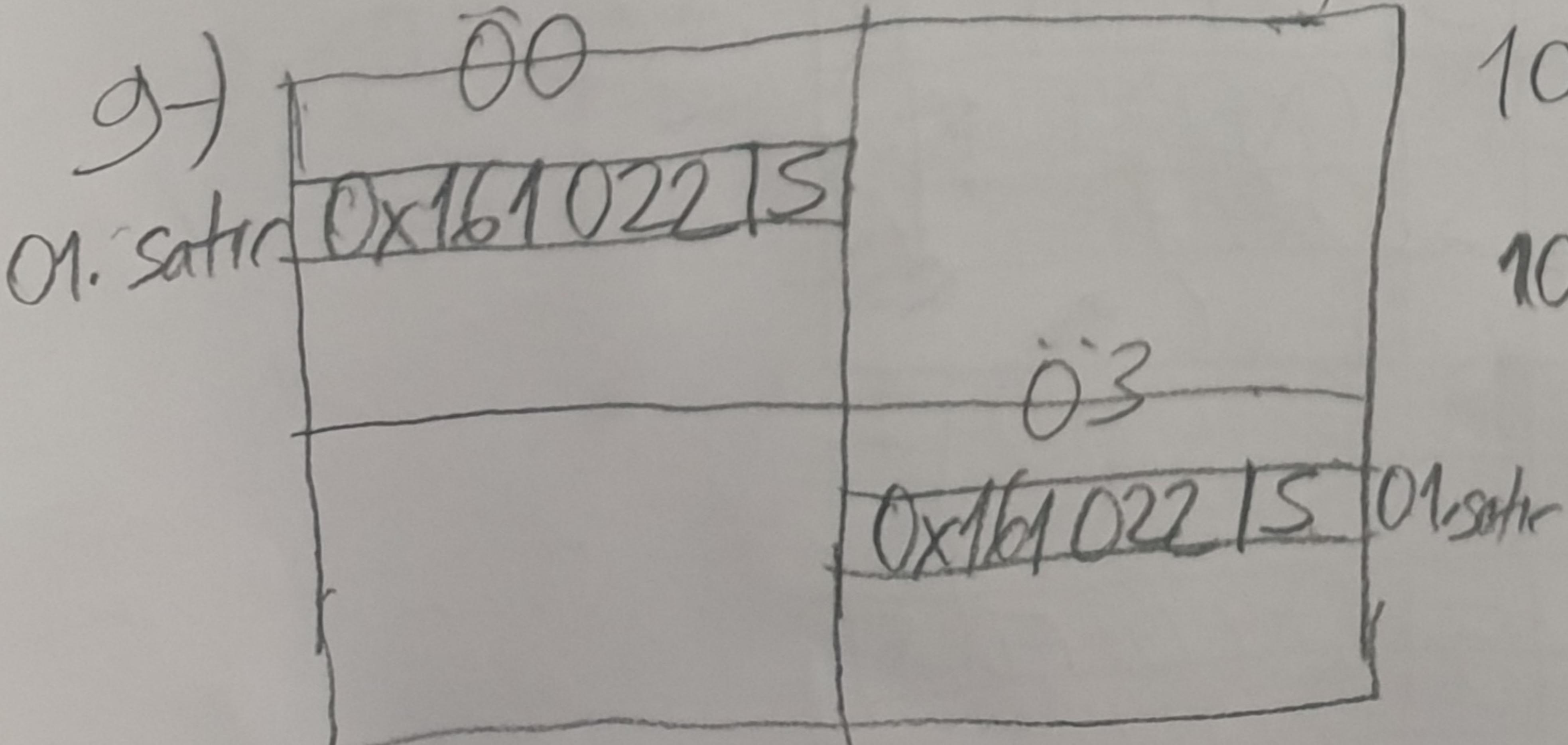
7-)



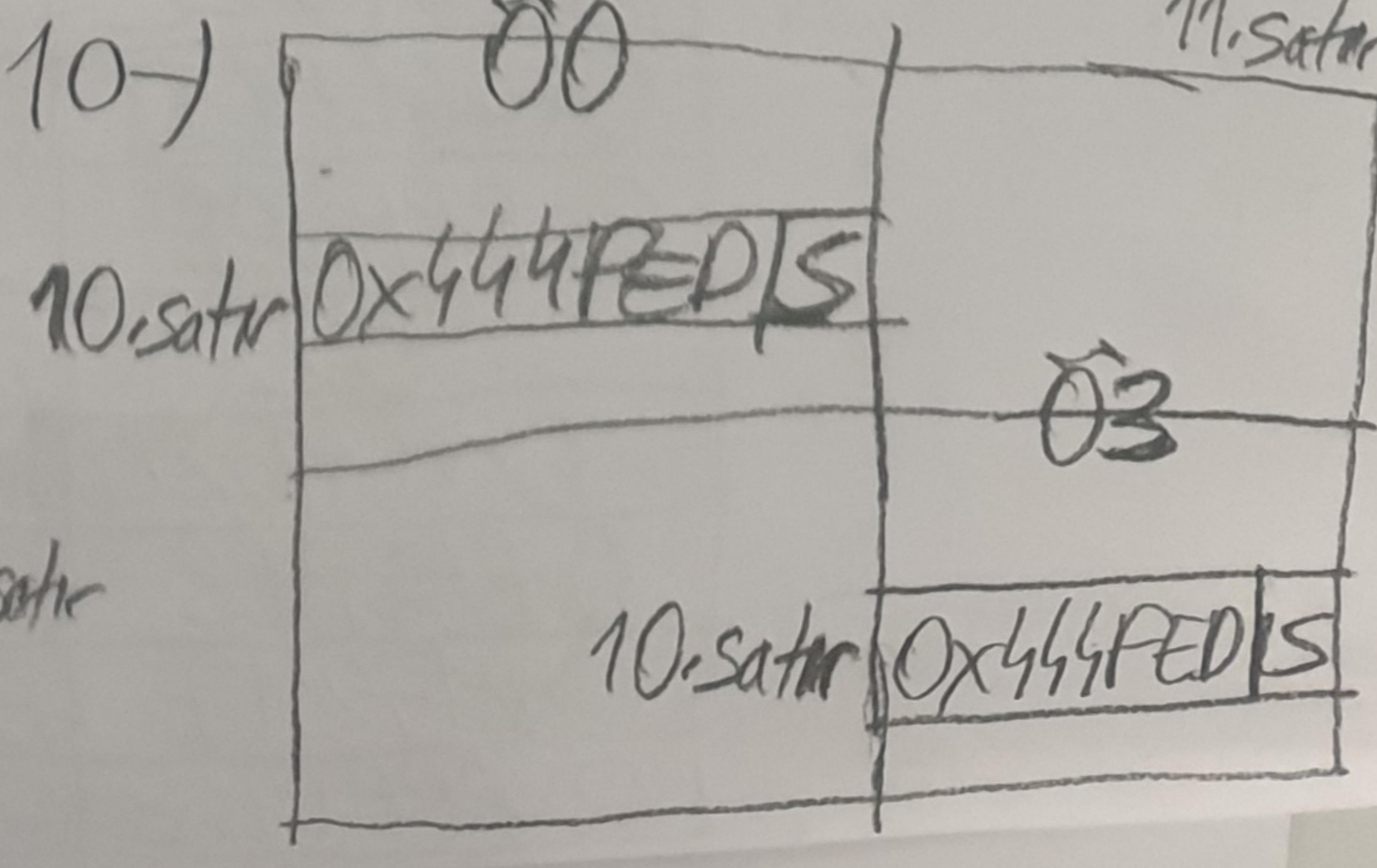
8-)



9-)



10-)



4. [20 Puan] Sanal Bellek

Sanal bellek kullanılan bir sistemde;

- Bayt adresleme kullanılmaktadır.
- Dört yolu kümeli ilişkili bir önbellek kullanılmaktadır ve başlangıçta boştur.
- Dört elemanlı tam ilişkili bir etkin sayfalar önbelleği (ESÖ) kullanılmaktadır ve başlangıçta boştur.
- Önbellekte etiketler 10 bit boyutundadır.
- Önbellekte ve etkin sayfalar önbelleğinde (ESÖ) En Uzun Zamandır Kullanılmayayı Çıkar (EUZK) protokolü kullanılmaktadır.
- Sanal adresler 21 bittir.
- Sayfa boyutu X KB'dır.
- Önbellekteki veri öbekleri Y bayt genişliğindedir.

[3 Puan] a-) Etkin sayfalar önbelleği (ESÖ) ve önbelleğe aynı anda erişim gerçekleştirmek için X'in kaç olması gereklidir? **(2)**

[4 Puan] b-) Bulduğunuz X değerine göre fiziksel adresler en az kaç bit olmalıdır? **(11 bit)**

[4 Puan] c-) Bulduğunuz X değerine göre önbellekteki tüm etiketler 240 bit yer kaplıyorsa Y kaç olmalıdır? **(256)**

[9 Puan] d-) Bulduğunuz X değerine göre, sistemde önbellek bulunmasaydı, aşağıdaki C kodu için ESÖ'de bulma oranını bulun. (Dizilerin her elemanı 4 bayttır. A dizisinin başlangıç adresi 0xCEDA1200, B dizisinin başlangıç adresi 0xED675900)

```
int k = 0;
for (int i = 0 ; i < 100 ; i++)
    for (int j = 0 ; j < 5 ; j++)
        k += A[i * 1024] - B[j % 5];
```

$$\frac{899}{1000}$$

5. [20 Puan] Sırasız Yürütüm

Toplama (add) ve çarpma (mul) buyruklarını sırasız yürüten bir işlemci için Şekil 2'de yazmaç yeniden adlandırma tablosu ve Şekil 3'te toplama ve çarpma birimlerinin bekleme alanları verilmiştir. Toplama 2 çevrimde, çarpma 4 çevrimde yürütülmektedir.

Aşağıda gösterilen kod parçasını yürütüüğünüzde;

[7 Puan] a-) Oluşacak sırasız yürütüm boru hattı diyagramını çizin. (Toplama işlemlerinde T1, T2; çarpma işlemlerinde Ç1, Ç2, Ç3, Ç4 ifadelerini kullanabilirsiniz. Buyruk beklemek zorundaysa T1 ve Ç1'de beklediğini, toplama buyruklarının T2'de, çarpma buyruklarının Ç4'te bittiğini varsayıbilirsınız.)

[13 Puan] c-) Yazmaç yeniden adlandırma, toplama birimi bekleme alanı ve çarpma birimi bekleme alanları tablolarını adım adım çizerek gösterin. (Her buyruk bitiminde) (Bekleme alanlara baştan başlanarak doldurulur. Bekleme alanında yer kalmadığında o buyruk için boş çevrimler geçtiğini varsayımlısınız.)

```

ADD R3 <- R1 R1
MUL R2 <- R0 R0
MUL R2 <- R3 R2
ADD R1 <- R0 R1
ADD R1 <- R0 R1
MUL R2 <- R3 R2
ADD R1 <- R0 R2

```

YAT			
Yazmaç	Geçerli	Etiket	Değer
R0	1	0	1
R1	1	0	1
R2	1	0	1
R3	1	0	1

Son hali

→ 1
→ 5
→ 24
→ 2

Şekil 2: Yazmaç Yeniden Adlandırma Tablosu

	TBBA	KY1	
Numara	Geçerli	Etiket	Değer
A	0	0	0
B	0	0	0

	CBBA	KY1	
Numara	Geçerli	Etiket	Değer
X	0	0	0
Y	0	0	0

Şekil 3: Toplama ve Çarpma Birimleri Bekleme Alanları

6. [12 Puan] Boşluk Doldurma

Şıklarda verilen boşlukları doldurun.

[5 Puan] a-) Bilgisayarın beş ana bileşeni Veriyolu denetim bellek girişi ... kesme

[2 Puan] b-) Giriş-çıkış aygıtlarından bilgi almak için çokça kullanılan iki yöntem vardır. Bunlar ... yoklama ve ...

[1 Puan] c-) Giriş-çıkış aygıtlarına yol atama önceliği Parketçe ZMCW yönteminde donanımda sabittir.

[2 Puan] d-) Bellekten hassas verileri çalmaya yönelik güncel iki saldırı çeşidi spectre ve meltdown ve ...

[Bonus] [2 Puan] e-) Giriş-çıkış aygıtlarına yol ataması sırasında dikkat edilen iki faktör adalete ve ...

Öncelik

1.	T1	T2	$\rightarrow A$	X							
2.	Q1	Q2	Q3	Q4							
3.	Q1	Q1	Q1	Q2	Q3	Q4					
4.	T1	T2	$\rightarrow A$								
5.	T1	T2	$\rightarrow B$								
6.	Q1	Q1	Q1	Q2	Q3	Q4	X				
7.	T1	T1	T1	T1	T1	T2					

1.			
XAT			
R0	1	-	1
R1	1	-	1
R2	0	X	1
R3	1	A	2

FIBBA	101		
A	11 - 101 = 11	11	→ Bora Hilyo
B			

ERRA	K71	K72
X	1 - 1	1 - 1
X		

		XAT	
R0	1	-	1
R1	1	A	2
R2	0	T	-
R3	1	-	2

	A	1	-	1	1
	B	1	-	1	1
Rosa Hilly					

GBBA	GYM	KYU	
X	1 - 1	1 - 1	1 + 2 Boat / 1 lug
X	1 - 2	1 X 1	

3.

~~YAT~~

R0	1	-	1
R1	1	-	3
R2	1	Y	2
R3	1	-	2

FBBA	KY1	KY2
A	1 - 1	0 X -
B	1 - 1	

GBBA	KY1	KY2
X	1 - 2	1 Y 2
Y	1 - 2	1 X 1

2. Bölgeliyor

4.

~~YAT~~

R0	1	-	1
R1	1	A	2
R2	0	Y	-
R3	1	-	2

FBBA	KY1	KY2
A	1 - 1	1 - 1 - 1
B	1 - 1	1 A 2

2. Bölgeliyor

GBBA	KY1	KY2
X	1 - 1	1 - 1 - 1
Y	1 - 2	1 X 1

2. Bölgeliyor

5.

~~YAT~~

R0	1	-	1
R1	0	A	3
R2	0	Y	-
R3	1	-	2

FBBA	KY1	KY2
A	1 - 1	0 X -
B	1 - 1	1 A 2

2. Bölgeliyor

GBBA	KY1	KY2
X	1 - 2	0 Y -
Y	1 - 2	1 - 1

6.

XAT

R0	1	-	1
R1	0	A	-
R2	1	X	5
R3	1	-	2

TBBAT	LX1	KX2
A	1 - 1	1 X 5
B		

TGBBA	LX1	KX2
X	1 - 2	1 X 2
Y		

Boschilyo

7.

XAT

R0	1	-	1
R1	1	A	5
R2	1	-	5
R3	1	-	2

TBBAT	LX1	KX2
A	1 - 1	1 X 5
B		

TGBBA	LX1	KX2
X		
Y		

Boschilyo