

BİLGİSAYAR MİMARİSİ DÖNEM SONU SINAVI

SORU 1:

Görüntü bellek alanı 1M*sözcük olan bir bilgisayar sisteminde, ana bellek 128K*sözcük, cep

bellek ise 2K*sözcük boyutundadır. Cep bellek yönetiminde 32 sözcük boyutunda bloklar kullanılmaktadır. Görüntü bellek yönetimi ise, sayfalı dönüşüm yöntemine göre çalışmakta ve 512 sözcük uzunluğunda sayfalar kullanmaktadır. Sıfır numaralı adresten başlayan sayfa tablosunun bazı satırlarının içerikleri yanda gösterilmiştir.

Adres	İçerik
78	17
79	C6
7A	20
7B	42

Bu sistemin görüntü bellek alanında **\$0F200-\$0F6D7** adresleri arasında bir program parçası bulunmaktadır.

- a) Yukarıda tanıtılan sistemde görüntü adres fiziksel adres dönüşümünün nasıl yapıldığını, bu işem yapılırken adreslerin hangi alt alanlara ayrıldığını açıklayınız.
- **b)** Yukarıda sözü edilen program parçasının sayfaları fiziksel bellekte hangi adreslere yerleşmiştir? Başlangıç ve bitiş adreslerini (hem görüntü adres hem fiziksel adres) yazınız.
- c) Cep bellek yönetiminde doğrudan dönüşüm yöntemi kullanılırsa cep belleğe erişimde fiziksel adres hangi alt alanlara ayrılır? Yukarıdaki program parçasının ilk sayfası cep belleğin hangi bölgesine yerleşir?
- **d)** Yukarıdaki program parçası 4 defa yürütülen bir döngü oluduğuna göre cep belleğin vuru oranı ne kadardır? (Cep bellek başlangıçta boştur.)
- e) c ve d şıklarını set-assosiyatif cep bellek yöntemi için yeniden yanıtlavınız.

SORU 2:

68000 mikroişlemcisinin komut emulasyonu yeteneğinden yararlanarak iki bellek gözünün içeriğini toplayabilen aşağıdaki komutlar oluşturulacaktır.

ADD.L adres1,adres2 $M[adres1] + M[adres2] \rightarrow M[adres2]$ 32 bitlik toplama ADD.D adres1,adres2 $M[adres1] + M[adres2] \rightarrow M[adres2]$ 64 bitlik toplama

- **a)** Komutların içindeki adres alanları 32 bit olacak şekilde yukarıdaki komutların makine dilindeki karşılıklarını oluşturunuz.
- **b)** Komutları gerçeklemek için gerekli olan program parçasını yazınız.

SORU 3:

a) Bir sayısal sistemin belleğinde 2 adet dizi (**A** ve **B**) bulunmaktadır. Bu diziler üzerinde aşağıdaki işlemi yapan bir işhattı (pipeline) oluşturunuz.

$$A[i] * A[i+1] + B[i] i=1,2,3,...,n$$

Ave B dizisi farklı belleklerde olduklarından paralel olarak okunabilirler. Ancak aynı dizinin farklı elemanları paralel olarak okunamaz (Sadece sırayla okunabilir).

- **b)** i=3 işi tamamlanıncaya kadar işhattının katmanlarında yapılan işleri zaman-uzay diyagramında gösteriniz.
- c) Çarpma devresinin işlem süresi 100 ns, toplama devresinin 20 ns ve saklayıcıların gecikmesi 5 ns ise, bu iş hattına uygulanabilecek en hızlı saat işaretinin periyot süresi ne kadardır?
- d) İş hattı olmadan bir işlemi yapmak ne kadar sürer? n=99 için hızlanma oranı ne kadardır?