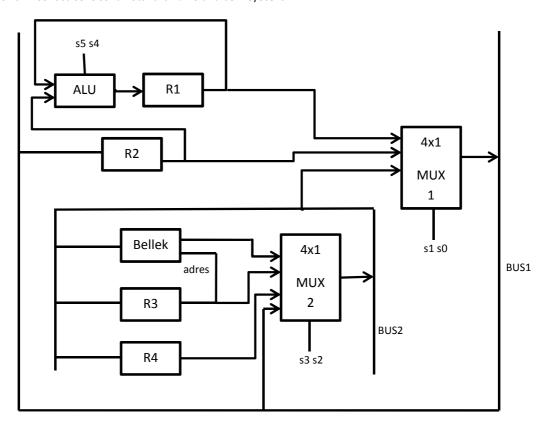
BLG 222 - Kısa sınav 1

Açıklamalar:

- 1. Sınav 50 dakikadır..
- 2. Bu sınavın sonucu sene sonu notunuzun %10'unu belirleyecektir.



Bu şekilde gösterilen her register'a ait yükle (LD), temizle (CLR) ve artır (INC) denetim girişleri ve belleğe ait oku (R) ve yaz (W) denetim girişleri bulunmaktadır. Çizimi karıştırmamak için gösterilmemiştir. Ayrıca 1 ve 2 numaralı veri seçicilerin 2 bitlik seçici girişleri ve ALU için 2 bit işlem seçici bulunmaktadır. Bu veri seçiciler ile ortak veri yollarına kimin yazacağı şu şekildedir:

s1 s0	BUS1'e yazacak birim		
00	R1		
01	R2		
10	BUS2		
11	-		

s3s2	BUS2'e yazacak birim		
00	Bellek		
01	R3		
10	R4		
11	BUS1		

ALU işlemleri ise şöyledir:

s5 s4	ALU işlemi
00	R1←R2
01	R1 ← R1+R2
10	R1←R1-R2
11	R1←R1 VE R2

Yukarıda verilen mimaride aşağıdaki işlemlerin gerçekleştirilesi için gerekli RTL adımlarını (mümkün olduğunca hızlı ve paralel çalışacak şekilde) ve her adımda gerekli denetim sinyallerinin değerlerini yazınız. Her işlem için en az kaç saat döngüsü gerektiğini belirtiniz. İşlemde kullanılan register içerisindeki başlangıç değerlerinin korunması gerekmektedir.

İşlem	RTL	Denetim sinyalleri	Gerekli saat döngüsü (en az)
	R2←R3	LD(R2)=1, s3s2=01, s1s0=10	
/	R1←R2, R2←R4	LD(R1)=1, LD(R2)=1, s5s4=00, s3s2=10, s1s0=10	
R3 ← R3 + R4	R1←R1+R2	LD(R1)=1, s5s4=01	4
	R3←R1	LD(R3)=1, s1s0=00, s3s2=11	
	R1←R2, R2←R1	LD(R1)=1, LD(R2)=1, s5s4=00, s1s0=00	
	R1←R1-R2	LD(R1)=1, s5s4=10	
R4 ← R2 - R1	R4←R1	LD(R4)=1, s5s4=10, s3s2=11	3
	R3←R2	LD(R3)=1, s1s0=01, s3s2=11	
	R2←M[R3]	LD(R2)=1, Oku=1, s3s2=00, s1s0=10	
$R3 \leftarrow R1 + M[R2]$	R1←R1+R2	LD(R1)=1, S5s4=01	
	R3←R1	LD(R3)=1, s1s0=00, s3s2=11	4
	R4←R1, R1←R1+R2	LD(R4)=1, s1s0=00, s3s2=11, s5s4=10	
	R3←R1	LD(R3)=1, s1s0=00, s3s2=11	
(R2←R4	LD(R2)=1, s3s2=10, s1s0=10	
R3 ← R1 + M[R2+R1]	R1←R2, R2←M[R3]	LD(R1)=1, LD(R2)=1, s5s4=00, Oku=1, s3s2=00, s1s0=10	6
	R1←R1+R2	3130 10	
	R3←R1	LD(R3)=1, s1s0=00, s3s2=11	
	R2←R4	LD(R2)=1, s3s2=10, s1s0=10	
	R1←R1-R2	LD(R1)=1, s5s4=10	
$R2 \leftarrow M[M[R1-R4]]$	R3←R1	LD(R3)=1, s1s0=00, s3s2=11	
	R3←M[R3]	LD(R3)=1, Oku=1, s3s2=00	6
	R3←M[R3]	LD(R3)=1, Oku=1, s3s2=00	
	R2←R3	LD(R2)=1, s3s2=01, s1s0=10	
M[R3+2]←M[R3]+M[R3+1]	R2←M[R3],R3←R3+1	LD(R2)=1, Oku=1, s3s2=00, s1s0=10, INC(R3)=1	
	R2←M[R3], R1←R2	LD(R2)=1, Oku=1, s3s2=00, s1s0=10, LD(R1)=1, s5s4=00	
	R1←R1+R2,R3←R3+1	LD(R1)=1, s5s4=01, INC(R3)=1	4
	M[R3]←R1	Yaz=1, s1s0=00, s3s2=11	-
	R2←M[R3],R3←R3+1	LD(R2)=1, Oku=1, s3s2=00, s1s0=10, INC(R3)=1	
	R3←M[R3], R1←R2	LD(R3)=1, Oku=1, s3s2=00, LD(R1)=1, s5s4=00	
M[R3+2]← M[R3]+M[M[R3+1]]	R2←M[R3]	LD(R2)=1, Oku=1, s3s2=00, s1s0=10	_
	R1←R1+R2,R3←R3+1	LD(R1)=1, s5s4=01, INC(R3)=1	5
	M[R3]←R1	Yaz=1, s1s0=00, s3s2=11	