



BİLGİSAYAR MİMARİSİ 2. YILIÇI SINAVI

SORU 1 Çözümü ile ilgili bilgiler:

a) (25 Puan)

- 4K*8'lik yaz/oku bellekler ikiyeşerli paralel bağlanarak kullanılacaktır (8K*8 veya 4K*16 elde edilecek). Belleklerden biri D15-D8, diğeri D7-D0 veri yollarına bağlanacak.
- Tüm bellek tümdevrelerinin adres yollarına 68000'den gelen A12-A1 adres hatları bağlanacak. 68000'de A0 yoktur!
- AS ile canlandırılan bir adres kod çözücü (blok diyagram) olacak. Kod çözücüde \$A00000 ve \$B00000 adresleri geldiğinde etkin olan iki çıkış olacak.
- \$A00000'dan başlayan 8K*8'lik alan. Hem sistem hem de kullanıcı erişebilir. **Asenkron** erişim. Sadece **komutlar** yer alacaktır. Bu alandaki belleklerin seçme (CS) girişlerinin etkin olması için kod çözücünün \$A00000 çıkışı etkin olmalı ve 68000 FC çıkışları komut olduğunu göstermeli. Ayrıca D15-D8 hatlarına bağlı olan belleğin CS girişi UDS ile, D7-D0 hatlarına bağlı olan belleğin CS girişi ise LDS ile canlanmalı. CS girişlerini seçen birkaç kapılık bir sayısal devre tasarlanacak.
- \$A00000'dan başlayan 8K*8'lik alan. Hem sistem hem de kullanıcı erişebilir. **Asenkron** erişim. Sadece **veriler** yer alacaktır. Benzer şey bu bellekler için de yapılacaktır. Tek fark FC çıkışlarının veri gösterdiği durumda belleklere CS gönderilmesi olacaktır.
- Asenkron çalışan belleklere CS geldikten sonra bir gecikme ile 68000'e DATAACK gönderilecek.
- \$B00000'dan başlayan 8K*8'lik alan. Sadece **sistem** erişebilir. Komut ve veri yer alabilir. **Senkron** erişim. Kod çözücünün \$B00000 çıkışı etkin olduğunda senkron erişime geçmek için 68000'nin VPA girişi etkin yapılmalıdır. Bu durumda 68000'nin VMA, E çıkışları etkin olduğunda ve FC çıkışları sistem erişimi olduğunu gösterdiğinde belleklerin CS girişleri etkin yapılacaktır. Burada da D15-D8 hatlarına bağlı olan belleğin CS girişi UDS ile, D7-D0 hatlarına bağlı olan belleğin CS girişi ise LDS ile canlanmalı.
- Senkron erişimde 68000'e DATAACK gönderilmeyecektir.
- *Asenkron erişimde çıkabilecek problemin önlemi alınacaktır.* Bir arıza sonucu DATAACK işaretinin üretilmemesi nedeniyle sonsuz beklemeyi önlemek için bir gecikme (sayıcı/zamanlayıcı) devresi ile AS'nin etkin olduğu süre kontrol edilir, bu süre çok uzarsa 68000'in BERR girişi etkin yapılır.
- \$B00000'dan başlayan bellek alanlarına kullanıcının erişmeye çalışması işletim sistemine bildirilecektir. Sadece sisteme ait adres alanına kullanıcı konumunda erişim yapılırsa 68000'in BERR girişi etkin yapılır.
- **Not:** Belleklerin saat işareti girişleri yoktur.

b) (10 Puan)

- Bu sistemde üç farklı bellek alanı için farklı sürelerde bellek tüm devreleri kullanılabilir.
- Asenkron erişimde çift yönlü el sıkışma kullanılmaktadır ve erişimin tamamlandığı DATAACK ile 68000'e bildirilmektedir. Bu nedenle kullandığımız belleklerin hızlarına göre farklı gecikme elemanları kullanırız. Belleğin CS girişine işaret geldikten uygun bir süre sonra 68000'e DATAACK gidecektir. Burada kullanılan bellekler çok yavaş olsa bile gecikme elemanlarının sürelerini uzatarak ve sonsuz beklemeyi önlemek için BERR'e bağladığımız zamanlayıcıyı ayarlayarak sistemi çalıştırabiliriz.
- Senkron erişimde çift yönlü el sıkışma yoktur. 68000'nin VMA ve E çıkışı etkin olunca erişim başlar. E işareti sıfıra inerken erişim sona erer. DATAACK olmadığı için belleğin erişim süresi 68000'nin E işareti ile uyumlu olmalıdır. E'den daha yavaş bir bellek senkron erişimde kullanılamaz.