

Sayısal Elektronik Devreleri

III. Ödev

1. $Y=[A(B+C)+D](E+F)$ ve $Z=(G+H)(Y+I)$ fonksiyonlarını

- Domino loji i ile gerçekleyiniz.
- Devrede kullanılan eviricilerin V_{IH} de erleri 2V, giri kapasiteleri 50fF ve giri lerindeki kaçak akımların miktarı 50pA'dır.

Devredeki tüm NMOS'ların boyutu $\left(\frac{W}{L}\right)_n = 5$ 'tir.

NMOS a ın eviriciyi sürerken yarataca ı gecikmenin en kötü durumda

$$T_{PHL} \leq \frac{T_{CLK}}{8} \text{ olması istenmektedir.}$$

Bu ko ullar altında devreye uygulanabilecek saat i aretinin frekans aralı ını bulunuz.

Yol Gösterme: T_{PHL} de erini bulurken CLK i aretinin ba lı oldu u NMOS'u hesaplarınıza dahil etmeyi unutmayınız.

Proses parametreleri: $\mu_n C_{OX}=180\mu A/V^2$, $V_{TN}=0.6V$, $V_{DD}=3.3V$

$$2. Y_1 = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C}$$

$$Y_2 = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}C$$

$$Y_3 = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C}$$

Fonksiyonlarını sözde NMOS, NOR tabanlı PLA dizisiyle gerçekleyiniz.