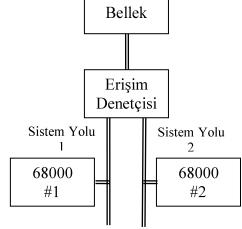


BİLGİSAYAR MİMARİSİ DÖNEM SONU SINAVI

SORU 1:

İki adet 68000 mikroişlemcisinin bulunduğu bir sisteme her iki işlemcinin de erişebileceği ortak bir yaz-oku bellek (RAM) yandaki şekilde gösterildiği gibi yerleştirilecektir. Mikroişlemciler ile erişim denetçisi arasındaki sistem yollarında; adres hatları, veri yolu ve asenkron bellek erişiminde kullanılan denetim hatları yer almaktadır. Ortak belleğe erişimde BR, BG, BGACK gibi hatlar KULLANILMAMAKTADIR.

- **a)** Bu sistemde bir işlemci, ortak belleğe erişim isteğini erişim denetçisine nasıl bildirir?
- b) Bir işlemci ortak belleğe eriştiğini nasıl algılar?
- c) Ortak belleğe erişim isteğinde bulunan, fakat o anda ortak belleğe diğer işlemci eriştiği için bu isteği karşılanamayan işlemci hangi durumda bulunur? Bu isteği ne zaman ve ne şekilde karşılanır?



- d) 68000 tabanlı sistemlerde karşılıklı dışlama işlemlerini gerçeklemek için kullanılan **TAS** komutunun özelliği nedir? Bu özellik yukarıdaki sistemde nasıl sağlanır? 68000 mikroişlemcisinin bellek erişimi işaretlerini dikkate alarak açıklayınız.
- e) TAS komutunu kullanmadan yukarıdaki sistemde karşılıklı dışlama gerçeklenmeye çalışılırsa ne gibi problemler oluşabilir? Bellek erişiminde kullanılan denetim işaretlerini göz önüne alarak açıklayınız.

SORU 2:

- a) Papatya zinciri kesme devresinin bir halkasının yapısını çizerek çalışmasını açıklayınız.
- b) Dört halkadan oluşan bir papatya zincirini 68000 mikroişlemcisinin 3 numaralı kesme düzeyine, vektörlü çalışmaya uygun olarak bağlayınız.
- c) Bir papatya zinirindeki halka sayısını sınırlayan etkenler nelerdir, açıklayınız.
- d) İç içe öncelikli kesme kavramını açıklayınız.
 - i) MC68000'de iç içe kesme düzeni nasıl sağlanmaktadır?
 - ii) Papatya zinciri ile iç içe kesmelere olanak sağlayan devre kurulabilir mi, açıklayınız.

SORU 3:

4M*8 ana bellek alanı ve 4G*8 mantıksal bellek alanı olan segmanlı sayfalı bir bellek yönetim sistemi verilsin. Bu sistemde sayfa boyu (ana bellek blok boyu) 1K*8, maksimum segman sayısı da 256 olsun.

- a) Segman tablosunun boyu ve tablodaki her elemanda bellek yönetimi bağlamında bulunması gereken alt alanlar ve boyları nelerdir?
- **b)** Her segmana ilişkin sayfa tablosunun maksimum boyu ve bu tablodaki her elemanda bulunması gereken alt alanlar ve boyları nelerdir?
- c) Her segmanın ortalama 1024 sayfası olmuş olsa ve bütün segman sayfa tabloları ana bellekte bulunmuş olsa, bu tabloların ana bellekte kapladıkları alan ne kadar olurdu? Bellek yönetiminde kırıntılanma nedir? Kaç türü vardır? Bu sorudaki türü hangisidir?
- d) 256 satırlık bir TLB ile bellek erişimi hızlandırılmak isteniyor. Bu TLB'nin her satırını oluşturan alt alanlar nelerdir? TLB'de yer değiştirme algoritması kullanmaya neden gerek vardır?
- e) Aranan her sayfanın ana bellekte olduğu varsayımı altında TLB vuru oranı 0,9 ise ortalama bellek erişim süresini hesaplayın. Bu hesapta, TLB erişim süresinin 15nS ve 32 bitlik ana bellek verisine erişim süresinin 150nS olarak verildiği varsayılacaktır.