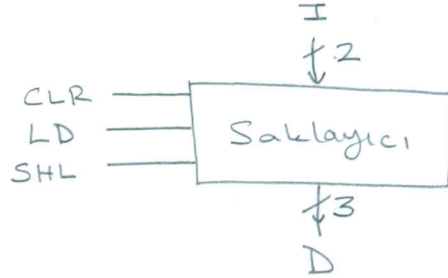
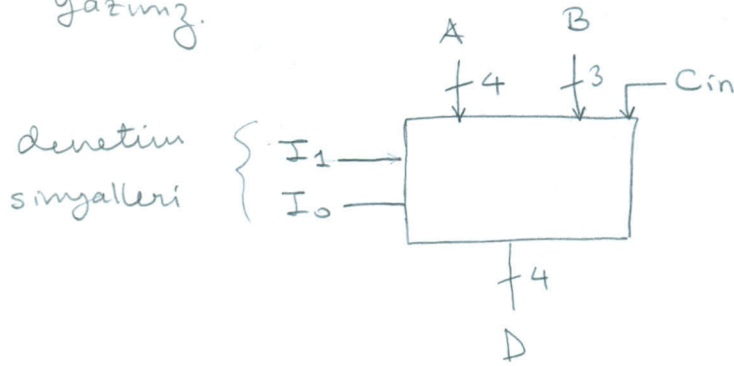


- ① Aşağıdaki işlemlere sahip 3-bitlik bir saklayıcıyı J-K flip flopları kullanarak tasarlayınız.



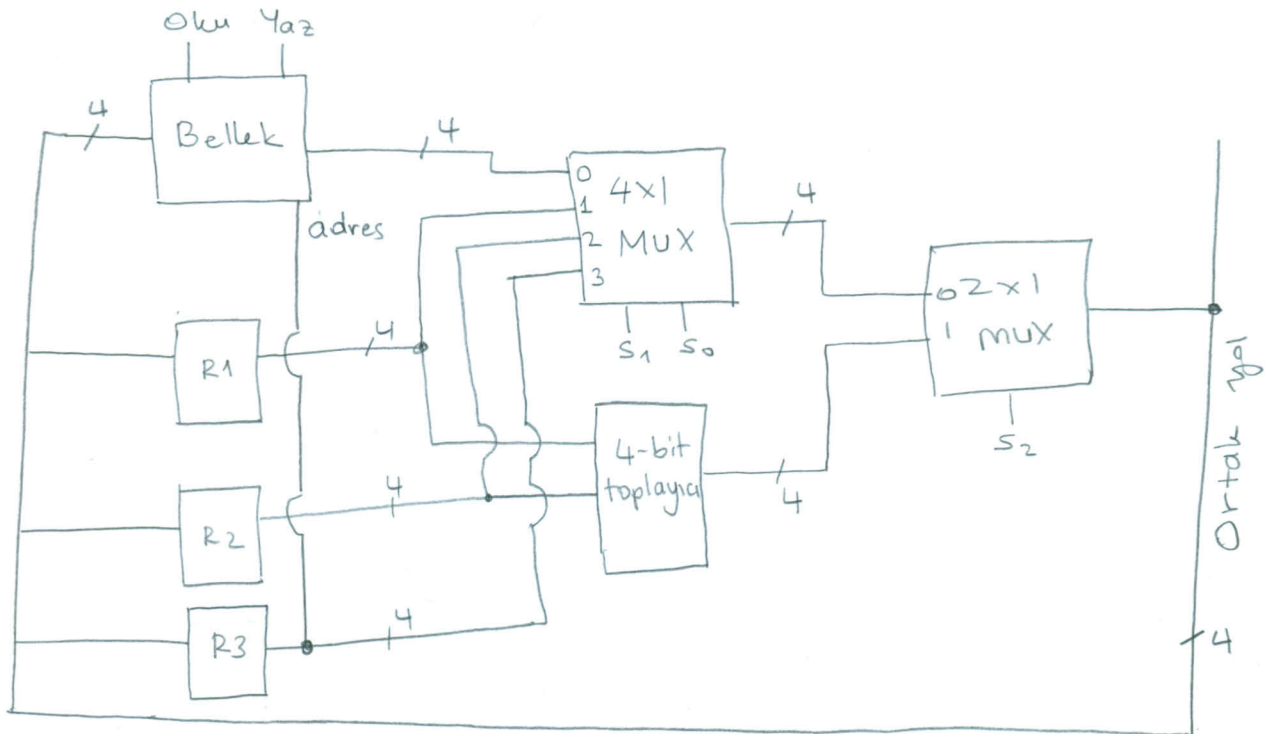
CLR	LD	SHL	D ⁺
1	X	X	0
0	1	X	I
0	0	1	2*I
0	0	0	D

- ② Tam toplayıcılar ve veri seçiciler kullanarak aşağıdaki işlemlere sahip bir devre tasarlayınız. Cin girişinin ifadesini yazınız.



I ₁	I ₀	D
0	0	A+B
0	1	A-2B
1	1	A+2
1	0	2A

③



Somuda verilen yapıda, belleğin $R3$ ve $R3+1$ adresli gözlerindeki değerleri toplayıp $R3+2$ bellek gözüne yazmak için gerekli adımları sadelayu aktarım dili kullanarak yazınız. Her adımda denetim sinyallerinin (Oku/yaz/ $s_2/s_1/s_0$ /LD(R1)/LD(R2)/LD(R3)/INC(R1)/INC(R2)/INC(R3)) değerlerini yazınız.