

Sayısal Elektronik Devreleri

II. Ödev

1. Tablo 1’de gösterilen fonksiyon için
 - a. Lojik fonksiyonun ifadesini bulunuz.
 - b. X_1, X_2, X_3 sırasına göre kanonik forma getirerek anahtarlı lojik mimarisiyle çiziniz.
 - c. Devre üzerinde gerekli sadele tirmeleri yapınız.
 - d. CMOS transmisyon kapılarıyla devreyi gerçekleyerek varsa kullanılması gereksiz transistorları belirtiniz.
 - e. Sadele tirilmi devredeki her bir transmisyon kapısından $R_{eq}=10K$ ’lık direnç geldi ini varsayarak $1pF$ ’lık yük kapasitesi için giri ler $X_1=1, X_2=1, X_3=0$ iken
 - i. Giri ler $X_1=1, X_2=0, X_3=1$ olarak de i ti inde
 - ii. Giri ler $X_1=0, X_2=1, X_3=0$ olarak de i ti indeçıkı taki dü me süresinin ne olaca ını hesaplayınız.

Tablo 1: Lojik fonksiyonun giri -çıkı tablosu

X_1	X_2	X_3	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

2. $Y = \overline{A(BC+D)} + EF$ lojik fonksiyonunu
 - a. Sözde NMOS kapıyla gerçekleyiniz
 - b. $\left(\frac{W}{L}\right)_n = 8$ ve $\left(\frac{W}{L}\right)_p = 1$ için
 - i. Giri ler $A,B,C,D,E,F=1,1,1,1,0,1$ iken

- ii. Girişler A,B,C,D,E,F=0,0,1,0,1,1 iken çıkış geriliminin değerini hesaplayınız.
- c. Aynı lojik fonksiyonu b) ıkkındaki verilmiş olan transistor boyutlarıyla gerçekleyen CMOS statik kapı devresini çizerek yükselme ve düşme gecikmelerini, sözde NMOS kapının yükselme ve düşme gecikmeleriyle en kötü durum için karşılaştırınız.

Proses parametreleri: $\mu_n C_{OX}=180\mu A/V^2$, $\mu_p C_{OX}=60\mu A/V^2$, $V_{TN}=-V_{TP}=0.6V$, $V_{DD}=3.3V$