**LOJİK KAPILAR VE İKİLİ DEVRELER**

**NAND KAPISI:** Lojik AND işleminin tersini yapan bir lojik elemandır. Giriş çıkış ilişkisi şeklinde yazılabilir.

A

Y

B

NAND elemanının doğruluk tablosu aşağıdaki gibidir.

|  |  |
| --- | --- |
| **A B** | **Y** |
| 0 0 | 1 |
| 1 0 | 1 |
| 0 1 | 1 |
| 1 1 | 0 |

**DENEY 6.2**

LED

A 1k

Y 33k

B

Bu deneyde A ve B girişlerine +5V ve 0V verdik ve Y çıkışındaki volt değerini ölçerek yukarıda NAND için yazılan doğruluk tablosunu doğruladık.

NAND gibi lojik operatörlerden yüksek akım geçirildiğinde harcanan güç sonucu ısınma ve elemanın yanması söz konusudur. Bu yüzden bu elemanlar düşük akım ile çalışırlar ve devrede de 33k lık direnç NAND üzerinden akacak olan akımın düşük kalmasını sağlamak için kullanılmıştır. Fakat LED ‘in çalışma akımı genelde 10-20mA arasındadır ve NAND çıkış akımı ile çalışamaz. Bu yüzden devrede, NPN transistörün bağıntısı gereği çıkış akımını yükselterek LED ‘in çalışmasını sağlamak amacıyla kullanılmıştır.

**DENEY 6.5**

Q’

Q

**SR Flip- Flop**

S

R

Şekildeki Flip-Flop devresinde S ve R girişlerine lojik 1 ve 0 lar uygulanarak Q ve Q’ çıkışları gözlemlenerek aşağıdaki tablo elde edildi.

|  |  |  |  |
| --- | --- | --- | --- |
| **S** | **R** | **Q’** | **Q** |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | Q | Q’ |

🡨 Yasak Durum

Bu devrede amaç S girişinden verilen lojik 1 değerini Q çıkışında kaydetme ve R den verilen lojik 1 değeri ile Q çıkışını sıfırla işlemi için kullanabilmektir.Böylece verilen bir değeri saklama ve silme gibi temel bir işlem gerçekleştirilmiştir. Bu deneyle günümüzde kullanılan belleklerin (RAM) temel çalışma prensibi anlaşılmıştır.

Doğruluk tablosu oluşturulurken S=0 ve R=0 girişlerinde Q=1 ve Q’=1 çıkışları gözlenmiştir. Bu durum anlam olarak mantıklı bir şey ifade etmediği için “**Yasak Durum**” olarak adlandırılır.

**DENEY 6.6**

II

Şekildeki devre Vin girişine herhangi bir işaret uygulanmazken NPN transistorün base ve emetör gerilimleri 0 olduğu için transistör kesimdedir. Vin girişinden kare dalganın uygulanması ile transistör iletime geçerek kolektördeki gerilim aşağıdaki gibi gözlenmiştir.

V

5V

t

Devrenin çalıştığı ilk anda VR gerilimi 0 dır. Bu durumda NAND2 çıkışı lojik 1 olur. NAND1 ‘in girişine 1 ve 0 girdiğinden NAND1 çıkışı 1 olur. Bu anda VR hala 0 dır. Bu durumda kondansatör kendini 5V ‘a çıkarmaya çalışır ve VR değeri yükselir. Bu arada VR eşik seviyesini aştığında Vout 0 olur ve NAND1 ‘e kare dalganın da ulaşmasıyla 1 ve 0 girer ve NAND1 çıkışı lojik 0 üretir. Kapasite yükü direnç üzerinden boşalmaya başlar. Bu boşalma direnç elemanın yüksek direnç değerine sahip olması durumunda uzun, küçük direnç değerine olması durumunda kısa sürer. VR  eşik değerinin altına indiğinde NAND2 girdileri 0 0 olacağı için Vout yine 1 olur ve NAND1 ‘e de 1 değerini gönderiri. Bu durumda NAND1 ‘den 0 değeri çıkar ve kondansatör teoride üzerinde bulunan yaklaşık 2.5V değeri bu durumda -2.5V yaparak ters yönde bir akım oluşturur ve 5V luk farkı tekrar yakalamaya çalışır.

Yapılan bu deney sırasında gözlenen VR grafiği teoride hesaplanan değerlerden farkılık göstermekle birlikte aşağıdaki gibidir.

4.4V

2,5V

V

t

0.8V