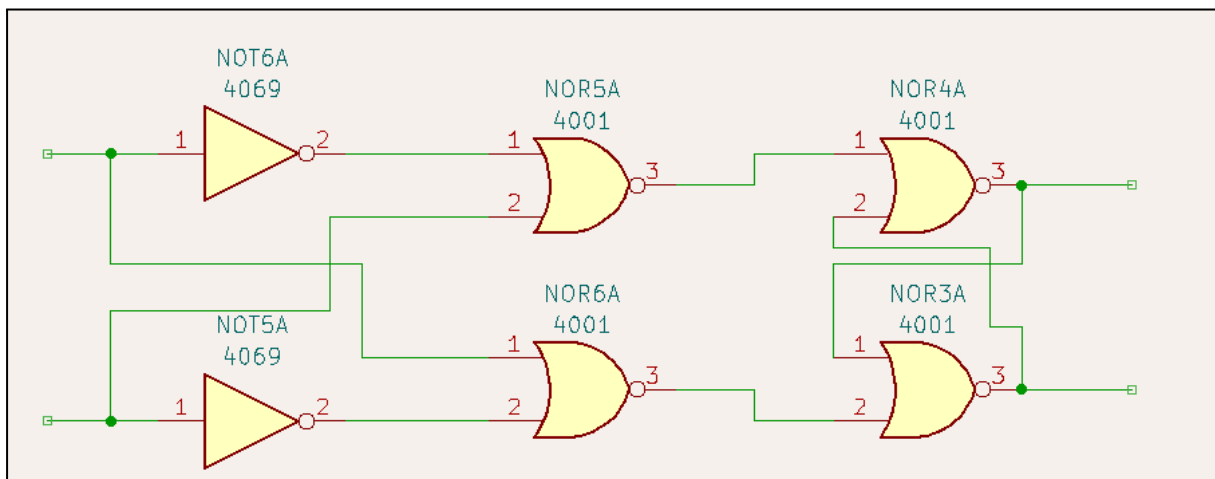


14000 JK flip-flopů (latchů)

V jednom ze svých předchozích textů jsem rozebral, kolik je flip-flopů a kolik latchů. Prvně si to shrneme.

SR latch

Základním klopným obvodem je SR (RS) latch. SR latch (set-reset klopný obvod řízený úrovní) je možné zapojit dvěma způsoby, buď pomocí NAND nebo pomocí NOR hradel. Tento klopný obvod nepracuje s hodinami a při vstupu [1,1] je v zakázaném stavu (nastaví 0 na oba výstupy, které mají být ve vzájemné negaci). Náhodná online literatura uvádí, že zakázaný stav řešíme zavedením hodin do obvodu a zkonstruováním JK flipflopů. Jak si záhy ukážeme, tento přístup má své zásadní nedostatky. Uvedu zde, že jednou z možností, jak se zbavit zakázaných stavů, je předřadit před RS latch hradla, která obvod do zakázaného stavu nepustí, viz obrázek. Takovýto obvod má všechny ostatní neduhy RS latche kromě zakázaného stavu.



Klopný obvod typu D

Obvodem, který pracuje s jedním vstupem a hodinami je klopný obvod typu D. Existují 4 klopné obvody typu D: D latch (klopný obvod typu D řízený úrovní), klopný obvod (flip-flop) typu D řízený vzestupnou hranou (positive edge), klopný obvod (flip-flop) typu D řízený sestupnou hranou (negative edge) a klopný obvod (flip-flop) typu D řízený oběma hranami (dual edge). D latch může změnit hodnotu na výstupu během jednoho hodinového cyklu libovolně mnohokrát (pokud je hodinový vstup aktivní), zatímco flip-flopy mění hodnotu pouze v diskrétních okamžicích dle svého typu.

Klopný obvod typu T

Smyslem T flip-flopu/latche je “toglovat” (toggle). Toglování je neustálé přepínání ze stavu 0 do stavu 1 a zpět. Je-li vstup T aktivní, výstup togluje z nuly na jedničku a zpět. Klopný obvod T je nutné vždy definovat dvěma parametry: 1) jaká je frekvence/perioda toglování; a 2) kdy po aktivaci vstupu T poprvé klopný obvod zatogluje. Pokud bychom se hlouběji zamysleli nad 1), nutně nás musí napadnout, že existují tři myslitelné periody odvoditelné z hodinového vstupu:

- a) perioda se blíží limitně nule (astabilní zapojení) - flip-flop/latch togluje jak nejrychleji mu to umožní hardware, ze kterého je sestaven;
- b) perioda toglování je rovna periodě hodinového vstupu,
- c) perioda toglování je dvojnásobkem periody hodinového vstupu.

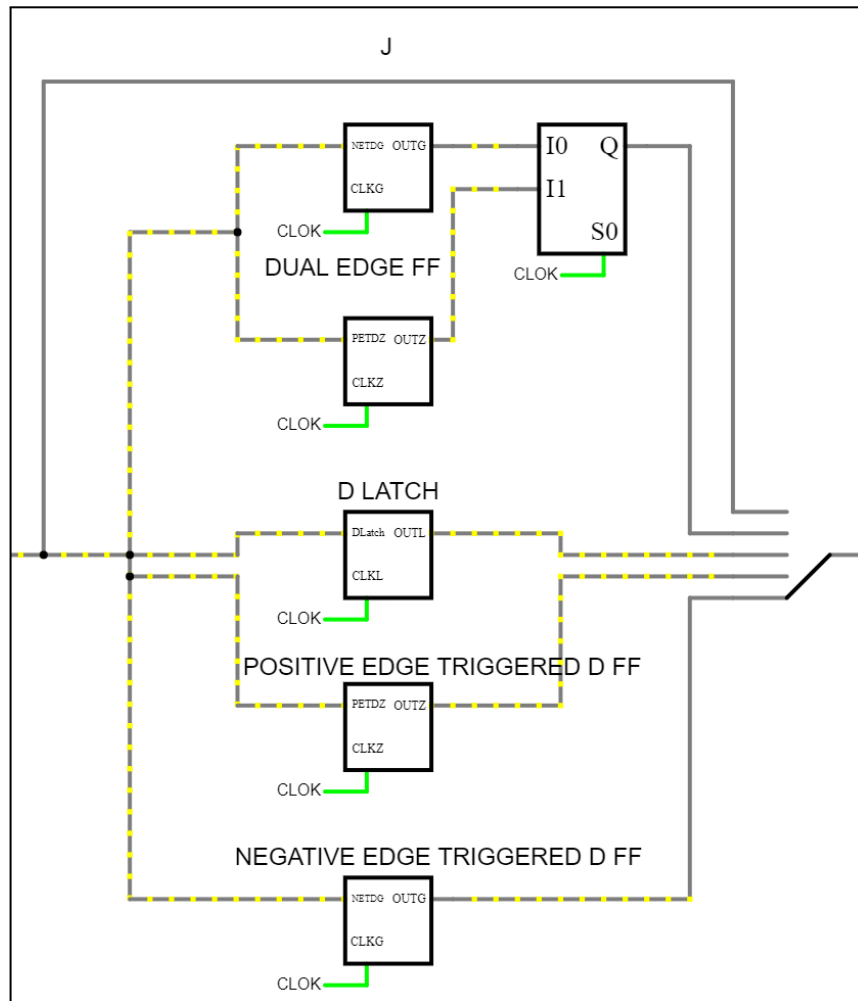
Důležité je také načasování ve vztahu k hodinám. Pro případ a) je načasování ve vztahu k hodinám irelevantní. V případě b) může obvod toglovat shodně s hodinami nebo v negovaném vztahu. Případ c) je složitější, může dojít ke čtyřem vzájemným “pozicím” hodin a toglujícího výstupu. To je 7 možností.

Existuje také 5 typů T flip-flopů v závislosti na tom, který předřazený obvod D použijeme (žádný, latch, rising edge, falling edge, dual edge), jinými slovy při které příležitosti poprvé zatoglujeme. Kombinatoricky máme tedy $7 \times 5 = 35$ různých T klopných obvodů.

Klopný obvod typu JK

V komentářích k předchozím textům jsem vyslovil domněnku, že existuje 192 JK flip-flopů, později 256. Ukážeme si, jak je rozlišovat a jak je stavět. Je jich nejméně 14000.

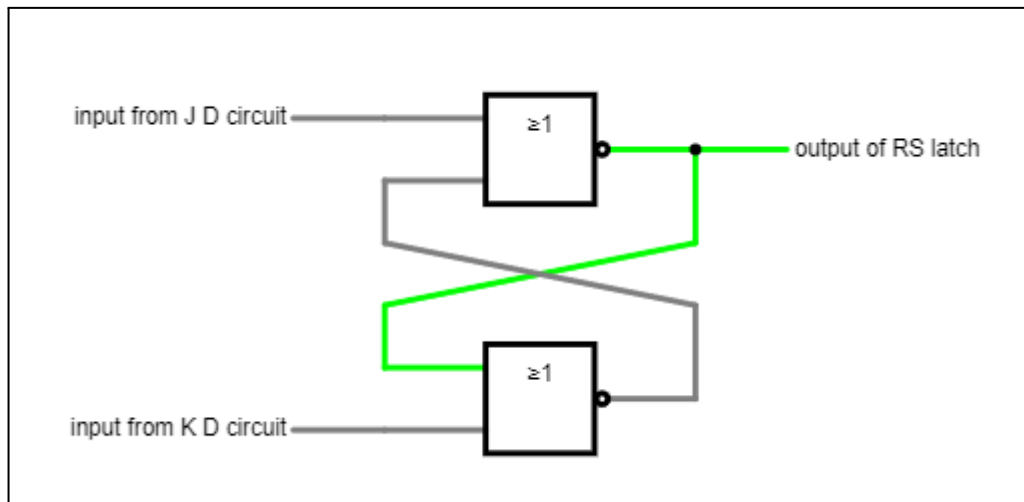
Základem konstrukce JK klopného obvodu jsou 2 D klopné obvody na J/K vstupech. Každý z těchto 2 klopných obvodů se může chovat jedním ze 4 způsobů, které jsme si popsali u klopného obvodu typu D. Je také možné přímé zapojení. To je 5 možností.



Legenda:

- J - přímé zapojení
- Dual Edge D Flip Flop (ze 3 částí)
- D latch
- PETD - Positive Edge Triggered D Flip Flop (klopný obvod (flip-flop) typu D řízený vzestupnou hranou)
- NETD - Negative Edge Triggered D Flip Flop (klopný obvod (flip-flop) typu D řízený sestupnou hranou)

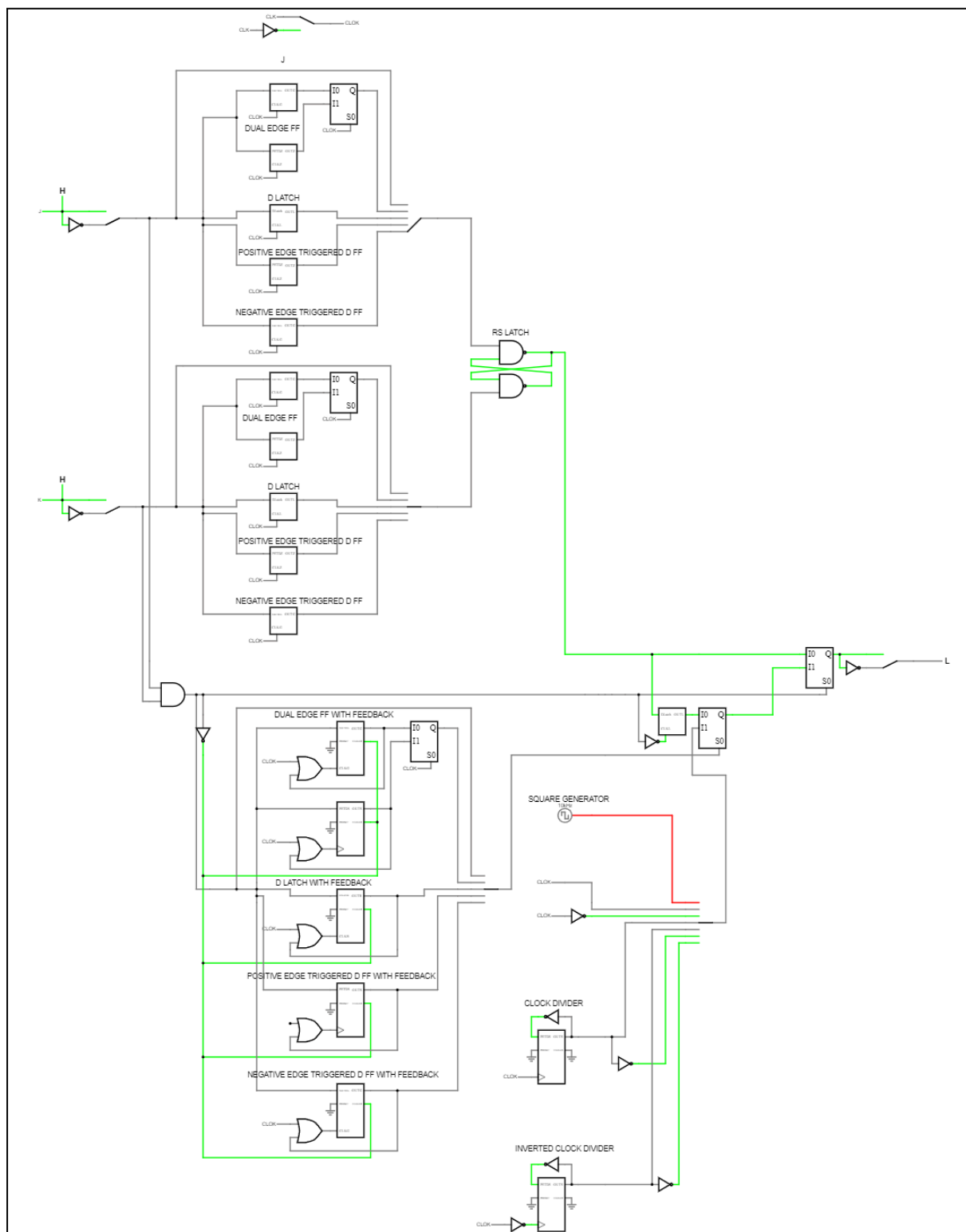
Výstupy z těchto Dček zapojíme do RS latche a realizujeme tím paměť obvodu.



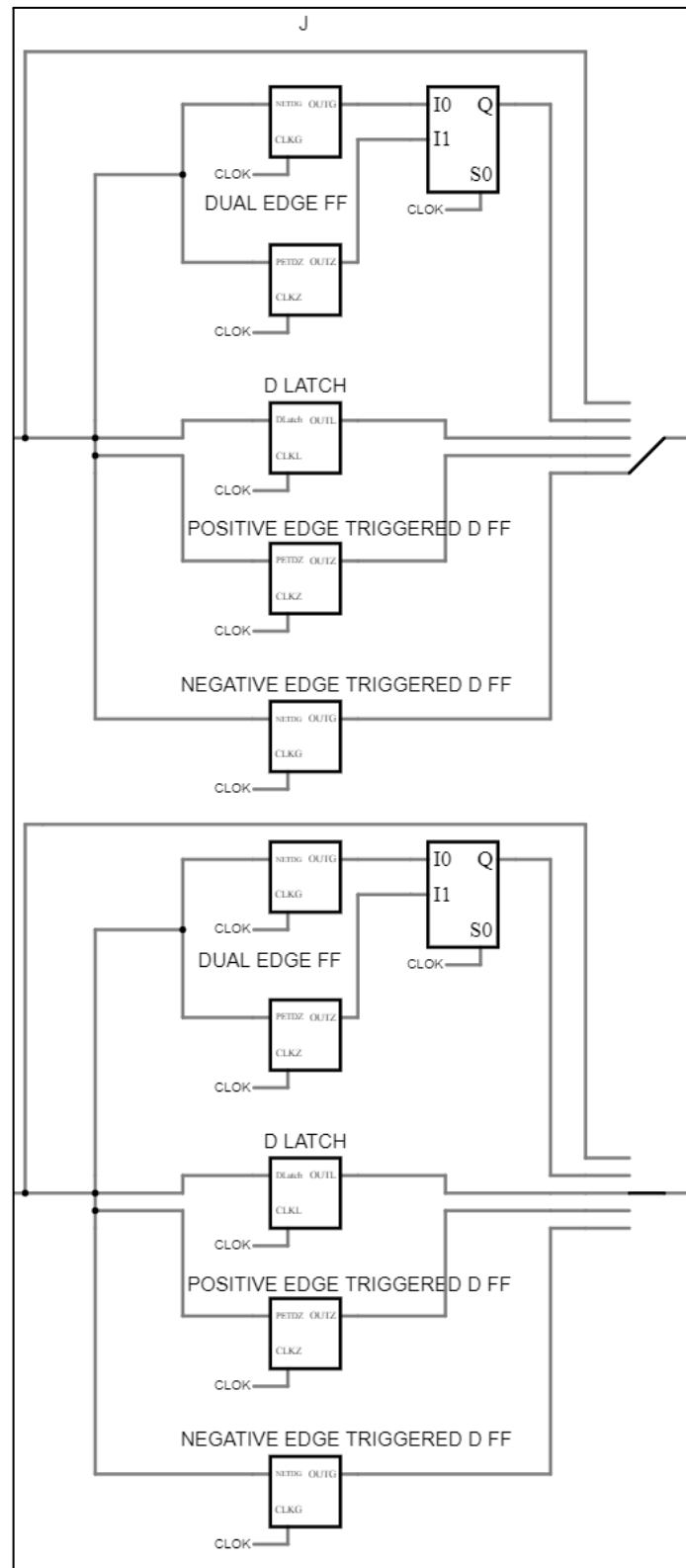
Výstup tohoto obvodu však není výstupem klopného obvodu JK, protože dosavadní hardware neřeší stav toglování ($J=K=1$). Toglování je funkcionalita shodná s klopným obvodem typu T, kterou aktivujeme v případě, že je $J=K=1$ a kterou přes multiplexer na výstupu RS latche nastavíme na výstup. Tím jsme získali 35tinásobek všech možných zapojení až po RS latch (těch je $5 \times 5 = 25$). $35 \times 25 = 875$. Pokud bychom zohlednili 4 možné negace, dostáváme se na číslo $875 \times 16 = 14000$, viz níže.

Konstrukce nejméně 256 JK Flip-Flopů/Latchů

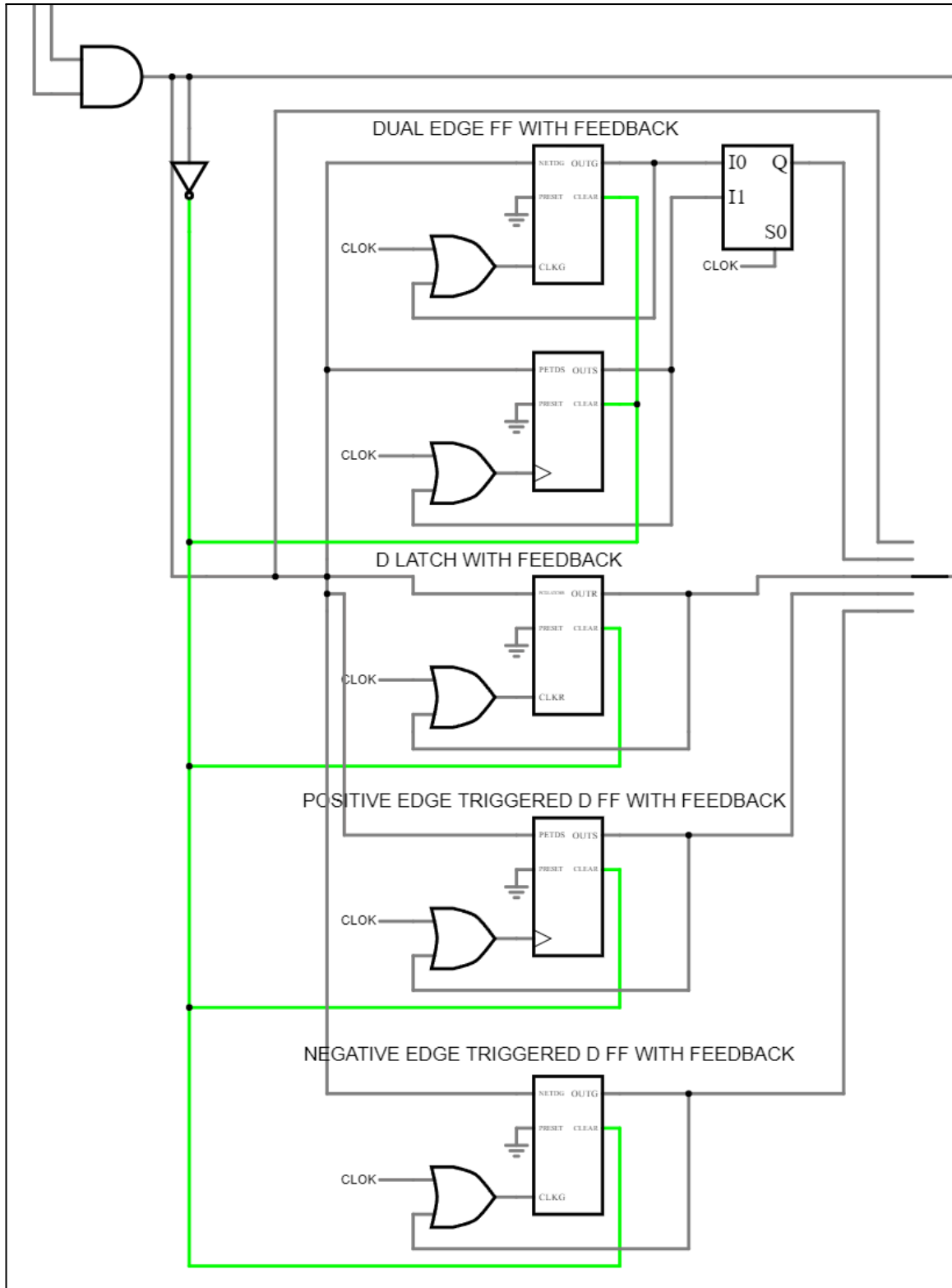
Konstrukci si ukážeme nejprve v hrubém náhledu. Horní část ukazuje D flip-flopy a latche na vstupech J a K. V pravé horní části je RS latch a výstupní multiplexer. V levé spodní části vidíme D flip-flopy a latch, které rozhodují, kdy obvod poprvé zatogluje. V pravé spodní části pak vidíme obvody, které togglují.



V následující části schémata vidíme první dva bloky spojené muxem. Tyto dva bloky jsou Positive Edge Triggered D Flip Flop a Negative Edge Triggered D Flip Flop, dohromady Dual Edge D Flip Flop. Pod nimi je D latch, PETD a NETD. Celé schéma se opakuje dvakrát, jednou pro každý vstup (J nebo K). Výstup lze zapojit bez dalšího do RS latche z toho důvodu, že zakázaný stav 1,1 je za takové situace závěrečným multiplexerem ignorován a ke stavu vyžadujícímu paměť je nutné projít přes právě jeden vstup high.

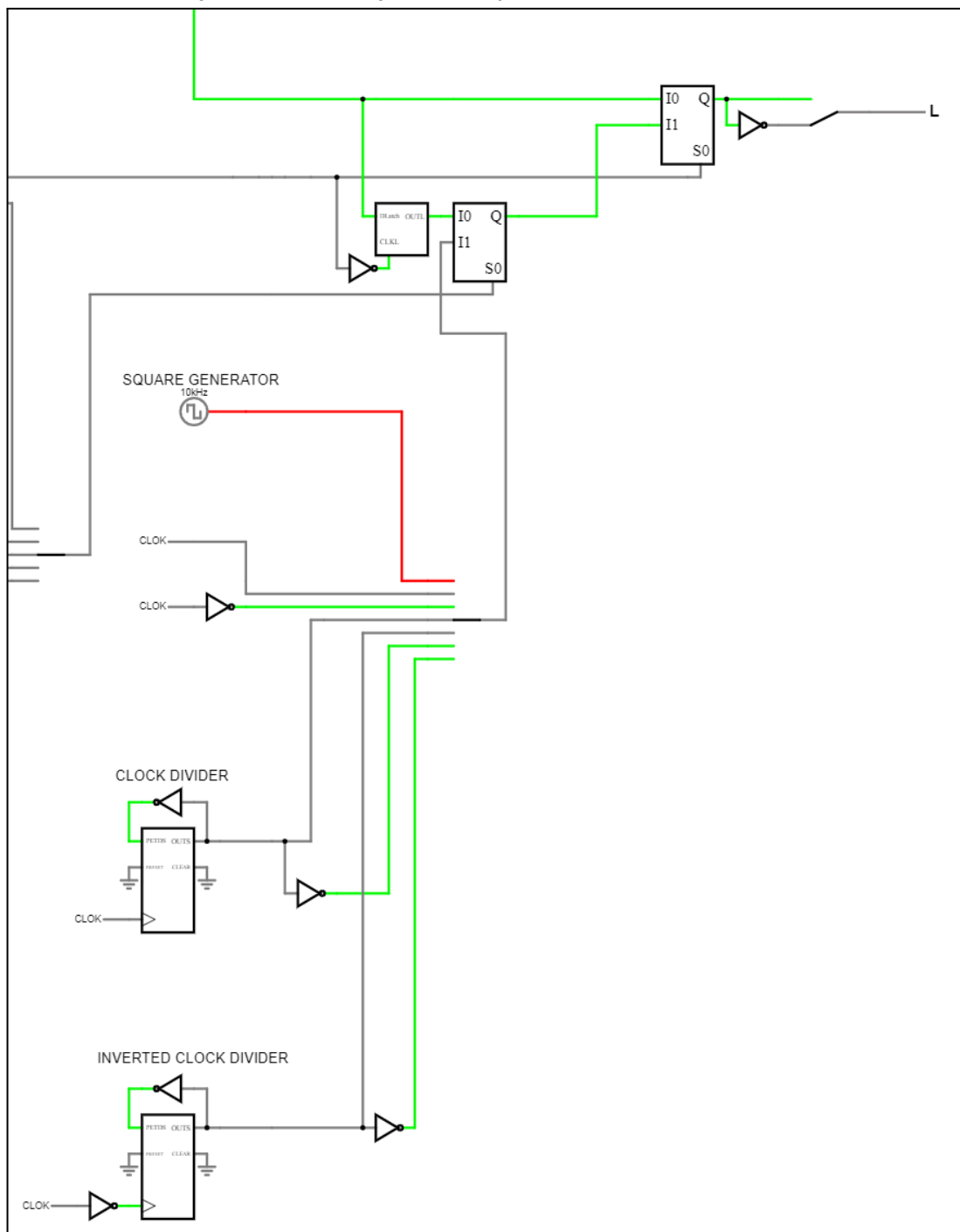


Princip obvodu, který rozhoduje, kdy toglovací část “poprvé zatogluje”, je postavený na tom, že pokud hradlem OR napojíme zpětnou vazbu z výstupu do vstupu, obvod je aktivován “jednou pro vždy”, dokud mu na CLEAR pin nepřivedeme high - negaci informace o tom, zda jsme ve stavu J=K=1. Jinak řečeno nejsme-li ve stavu toglování, rozhodovací klopné obvody D jsou resetovány.



Toglovací obvody žijí svým vlastním životem a my si z nich jen odebíráme jejich stav. Generátor obdélníku reprezentuje stav, kdy toglováme s periodou limitně se blížící nule, druhá část obvodu kopíruje, nebo neguje hodiny a 3 a 4 část je dvojnásobek hodin na sestupné a vzestupné hraně a s posunem.

Do finálního multiplexeru (řízeného $J=K=1$) jsme zapojili výstup z RS latche a výstup z multiplexeru řízeného stavem podobvodu "první zatoglování" s výběrem toglování nebo signálu, který byl naposledy na výstupu z RS latche. Tento postup způsobí, že neaktivní "první zatoglování" zachová poslední stav na RS latchi a tento stav začne měnit až poté, co dojde k prvnímu zatoglování. Tato část může být s troškou fantazie ještě více rozpracována, protože jednotlivá toglovací nastavení mohou být závislá v různých časech na různých vstupech, nechávám jiné zpracování jako možný námět k budoucí práci.



Je důležité si uvědomit, že hodiny i oba vstupy můžeme negovat, stejně tak můžeme negovat výstup. Kombinatoricky tím získáme $2 \times 2 \times 2 \times 2 = 16$ možností zapojení obvodu. Existuje tedy nejméně $16 \times 875 = 14000$ různých JK klopných obvodů!

Při výběru jednoho ze zmíněných nejméně 14000 možných obvodů může dojít ke zjednodušení konstrukce.

Na závěr bych chtěl před JK flip-flopem varovat, změna každého z parametrů tohoto obvodu může významně ovlivnit obvod, který je kolem tohoto flip-flopu vytvořen. Celý obvod jako data pro falstad naleznete v souboru [14000 JK flipflopů na stránkách autora] (<https://ceneksvoboda.eu/14000JKFlipFlop.txt>).

© 2024 Čeněk Svoboda
<https://ceneksvoboda.eu>