

**T.C.
MİLLÎ EĞİTİM BAKANLIĞI**

BİLİŞİM TEKNOLOJİLERİ

**FLİP-FLOP
523EO0026**

Ankara, 2011

- Bu modül, mesleki ve teknik eğitim okul/kurumlarında uygulanan Çerçeve Öğretim Programlarında yer alan yeterlikleri kazandırmaya yönelik olarak öğrencilere rehberlik etmek amacıyla hazırlanmış bireysel öğrenme materyalidir.
- Millî Eğitim Bakanlığınca ücretsiz olarak verilmiştir.
- PARA İLE SATILMAZ.

İÇİNDEKİLER

AÇIKLAMALAR	ii
GİRİŞ	1
ÖĞRENME FAALİYETİ-1	3
1.1. Osilatör.....	3
1.1.1. Osilatör Çeşitleri	4
1.2. Multivibratörler	13
1.2.1. Multivibratör Çeşitleri	13
1.3. Entegre Zamanlama Devreleri	18
1.3.1. Monostable (Tek kararlı) Çalışma	20
1.3.2. Astable (Kararsız) Çalışma.....	22
UYGULAMA FAALİYETİ	27
ÖLÇME VE DEĞERLENDİRME	37
ÖĞRENME FAALİYETİ-2	41
2. FLIP- FLOPLAR.....	41
2.1. Flip Flop Özellikleri.....	42
2.2. Flip-Flopların Tetiklenmesi ve Tetikleme Çeşitleri	43
2.3. Flip-Flop Çeşitleri	46
2.3.1. RS Flip-Flop	46
2.3.2. JK Flip-Flop.....	51
2.3.3. T(Toggle) Flip Flop	52
2.3.4. D Flip Flop.....	54
2.3.5. Preset/Clear Girişli Flip Floplar.....	55
2.4. Flip-Floplar ile Devre Tasarımı	58
2.4.1. Flip-Floplar ile Devre Tasarımı Aşamaları.....	59
2.4.2. Flip-Floplar ile Tasarım Örnekleri.....	70
UYGULAMA FAALİYETİ	76
ÖLÇME VE DEĞERLENDİRME	78
MODÜL DEĞERLENDİRME	80
CEVAP ANAHTARLARI.....	84
ÖNERİLEN KAYNAKLAR.....	85
KAYNAKÇA	86

AÇIKLAMALAR

KOD	523EO0026
ALAN	Bilişim Teknolojileri
DAL/MESLEK	Bilgisayar Teknik Servisi
MODÜLÜN ADI	Flip-Flop
MODÜLÜN TANIMI	Bilgisayar kartları üzerinde kullanılan tümleşik devrelerin çalışma mantığını, bu tip elemanların montaj ve demontaj işlemlerini, dijital elektroniğin önemli bir parçasını oluşturan Flip-Flop devrelerinin yapısını, özelliklerini, çalışmasını, kullanımını ve bu entegrelerle yapılacak lojik devre tasarımını anlatan öğrenme materyalidir.
SÜRE	40/32
ÖN KOŞUL	
YETERLİK	Flip - floplar ile çalışma yapmak
MODÜLÜN AMACI	<p>Genel Amaç</p> <p>Bu modül ile gerekli ortam sağlandığında, bilgisayar kartları üzerinde kullanılan tümleşik devrelerin çalışma mantığını bilerek gerektiğinde bu tip elemanların montaj ve demontaj işlemlerini gerçekleştirebileceksiniz. Ayrıca bilgisayar ile kontrol edilen bir takım devreler yapılması gerektiğinde bu tip devre uygulamalarını gerçekleştirebilecek bilgi ve beceriye sahip olabileceksiniz.</p> <p>Amaçlar</p> <ol style="list-style-type: none">555 entegresini kullanarak ihtiyaç duyduğunuz osilatör devresini kurabilecek ve de istediğiniz saat sinyalinin ihtiyaç duyulan devrelerde kullanabileceksiniz.Flip-Flop elemanları ile istediğiniz tip mantık devresini oluşturabileceksiniz.
EĞİTİM ÖĞRETİM ORTAMLARI VE DONANIMLARI	Atölye ortamı, lojik entegre katalogları, elektronik devre elemanları katalogları, lojik entegreler (flip-flop entegreleri), uygulamalarda gerekli elektronik devre elemanları (direnç, kondansatör, LED vb.), bredbord, güç kaynağı, bağlantı araç gereçleri (krokodil, banana jak vb.), voltmetre, osilaskop, el takım aletleri ve lehimleme malzemeleri gereklidir.
ÖLÇME VE DEĞERLENDİRME	<p>Her öğrenim faaliyeti sonrasında o faaliyetle ilgili ölçme ve değerlendirme soruları ile kendi kendinizi değerlendireceksiniz.</p> <p>Her modül sonunda, kazandığınız bilgi ve becerileri belirlemek amacıyla, öğretmeniniz tarafından hazırlanacak ölçme aracıyla değerlendirileceksiniz.</p>

GİRİŞ

Sevgili Öğrenci,

Bu modül sonunda edineceğiniz bilgi ve beceriler ile dijital elektroniğin temel elemanları olan flip-flopları, flip floplarla devre tasarımının nasıl yapıldığını osilatör devreleri ve çeşitleri ile multivibratör devrelerini öğreneceksiniz.

Dijital elektronik, birçok uygulama sahası ile elektronik endüstrisinin vazgeçilmez unsurlarından biri olmuştur. Kolay anlaşılabilir ve öğrenilebilir olması, devre tasarımının kolay ve esnek olması, farklı tasarım ve dizaynlarla aynı işlemleri yapabilen birçok devre tasarlanabilmesi dijital elektroniği cazip kılan özelliklerdir.

Flip-floplar lojik devre tasarımında lojik kapılar gibi sıkça kullanılan elemanlardandır. Flip-floplarla devre tasarımını öğrendiğinizde, karşınıza çıkabilecek birçok probleme çare olabilecek çözümler ürettiğinizi göreceksiniz. Örneğin hırsız alarm devresi, otomatik çalışan devreler, sayıcılar gibi birçok devreyi flip-floplarla tasarlayabilirsiniz. Lojik kapılar ve flip-floplar legonun birer parçaları gibidir. Değişik şekillerde birleştirerek çok değişik ve kullanışlı devreler gerçekleştirebilirsiniz.

Dijital elektronik her zaman, değişen dünyanın parlayan yıldızı olacak ve dijital konularını bilenler, aranan kişiler olmaya devam edecektir.

ÖĞRENME FAALİYETİ-1

AMAÇ

Uygun ortam sağlandığında, 555 entegresini kullanarak ihtiyaç duyduğunuz osilatör devresini kurabilecek ve de istediğiniz saat sinyalini ihtiyaç duyulan devrelerde kullanabileceksiniz.

ARAŞTIRMA

Bu faaliyet öncesinde yapmanız gereken araştırmalar şunlardır.

- Elektronikte osilatörlere niçin ihtiyaç duyulur?
- Osilatörlerden elde ettiğimiz sinyali nasıl izleyebiliriz?
- 555 entegresinin iç yapısını ve katalog bilgilerini araştırınız.

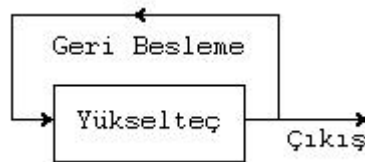
Araştırma işlemleri için İnternet ortamında araştırma yapmanız, elektronik malzeme satımı yapılan mağazaları gezmeniz ve değişik elektronik malzeme üreten şirketlerin kataloglarını incelemeniz gerekmektedir. Ayrıca elektronik kart tamirâtı ile uğraşan kişilerden ön bilgi edininiz.

1. OSİLATÖRLER

1.1. Osilatör

Osilatör ayarlandığı frekansta ya da sabit bir frekansta sürekli çıkış veren devrelere denir. Türkçe karşılığı “salıngaç” olup isteyen bu şekilde de kullanılmaktadır. Bir osilatör her hangi bir şekilde giriş sinyali uygulanmadan periyodik AC çıkış üreten bir entegre devredir. Pek çok türü vardır. Bu türler yapılarına göre ve ürettikleri çıkış dalga şekillerine göre isimlendirilir. Burada kullanılan osilatör kelimesi, genellikle sinüs dalgasını ifade eden bir sinyal jeneratörüdür. Aslında bir osilatör, kendi giriş sinyalini kendi temin eden bir yükselteç devresidir.

Genel olarak osilatörler, sinüzoidal osilatörler ve sinüzoidal olmayan osilatörler olmak üzere 2 sınıfa ayrılır. Sinüzoidal osilatörler, çıkışında sinüzoidal sinyal, sinüzoidal olmayan osilatörler ise kare, dikdörtgen, üçgen ve testere dişi gibi sinyaller üretir. Kare dalga üreten osilatör devrelerine aynı zamanda "multivibrator" adı verilir.



Şekil 1.1: Temel Osilatör Blok Diyagramı

Bir osilatör devresinin meydana getirdiği sinyallerin veya osilasyonların (salınım) devam edebilmesi için “Yükseltme, Geri Besleme ve Frekans Tespit Edici”ye ihtiyaç vardır. Bir osilatör devresinde çıkışın bir miktarı şekil 1.1’ de görüldüğü gibi girişe geri beslenmesi gerekir. Devre kayıplarının önüne geçebilmek için girişe geri beslenmesi gerekir. Devre kayıplarının önüne geçebilmek ve osilasyonların devamlılığı için kullanılması gereken geri besleme pozitif geri besleme olmalıdır. Bir osilatörün önceden belirlenecek bir frekansta osilasyon yapabilmesi için bir frekans tespit ediciye ihtiyaç vardır. Bu frekans tespit edici devre, filtre devresi olup istenen sinyalleri geçip, istenmeyenleri bastırır. Osilatör çıkışındaki sinyalin, genlik ve frekansının sabit tutulabilmesi için, osilatör devresindeki yükseltecin, çıkış yükü ve pozitif geri besleme için yeterli kazancı sağlaması gerekir. Genellikle güç kazancının büyük olması, giriş ve çıkış empedansının birbirine kolayca uydurulabileceği tertip olarak emiteri ortak bağlantı olarak kullanılır.

Geri besleme, bir sistemde yüksek seviye noktasından alçak seviye noktasına enerji transferidir. Geri besleme girişi artırıcı yönde ise pozitif, azaltıcı yönde ise negatif geri beslemedir. Bir osilatörün ihtiyacı, pozitif geri beslemedir. Bir osilatördeki geri besleme, frekans tespit edici devredeki zayıflamayı dengeler.

1.1.1. Osilatör Çeşitleri

Osilatörler;

1-RC osilatörler,

2-LC osilatörler,

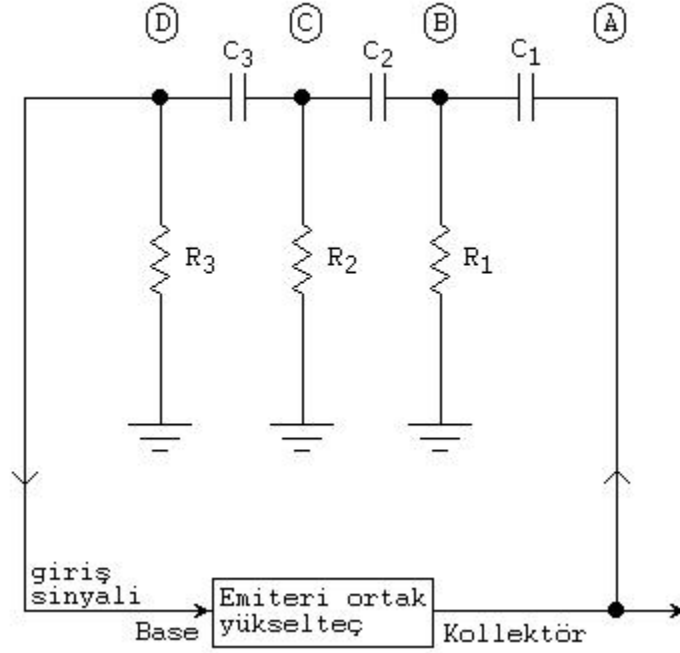
3-Kristal osilatörler olmak üzere üç ana başlık altında incelenebilir.

1.1.1.1. RC Osilatör

Çıkışında sinüzoidal sinyal üreten osilatörler, alçak frekanslardan (birkaç hertz), yüksek frekanslara (109 Hz) kadar sinyal üretir. Alçak frekans osilatör tiplerinde frekans tespit edici devre için direnç ve kondansatörler kullanılıyor ise bu tip osilatörlere "RC OSİLATÖRLER" adı verilir. RC osilatörler, 20 Hz - 20KHz arasındaki ses frekans sahasında geniş uygulama alanına sahiptir.

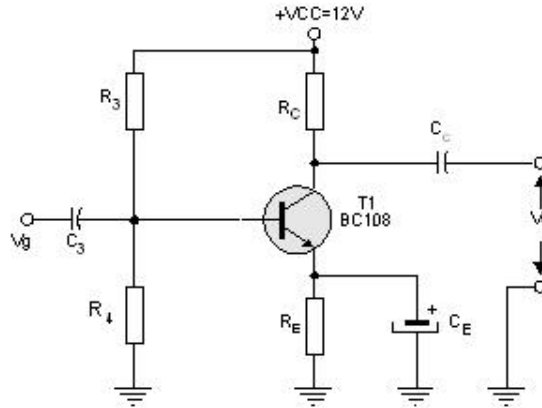
Şekil 1.2’deki blok diyagramda RC osilatörün blok diyagramı gösterilmiştir. Blok diyagramda RC devresi hem pozitif geri beslemeyi, hem de frekans tespit edici devreyi sağlar.

Blok diyagramdaki yükselteç devresi, emiteri ortak yükselteç devresi olduğu için A noktasındaki kolektör sinyali ile beyz (base) üzerindeki sinyal 180° faz farklıdır. Sinyal, C1 üzerinden R1 üzerine (B noktası) uygulandığında bir faz kaydırma meydana gelir. (Yaklaşık 60°) Faz kayma meydana geldiği için genlikte de bir miktar azalma olur. B noktasındaki sinyal C2 üzerinden R2’ye uygulanır. Böylece, yaklaşık 120° ‘lik bir faz kayma meydana gelir ve genlikte de azalma olur. C noktasındaki sinyal C3 üzerinden R3 ‘e uygulanırken (D noktası) 180° faz kaydırmaya maruz kalır. 3 adet RC devresinin her biri 60° faz kaydırıp toplam 180° ‘lik faz kaydırmaya neden olmuştur. D noktasındaki sinyal, transistörün beyzine uygulanan pozitif geri besleme sinyalidir.



Şekil 1.2: RC osilatörün blok diyagramı

Şekil 1.3'te ortak emiterli bir yükselteç devresi görülmektedir. Bu yükselteç devresini geliştirerek bir osilatör devresine dönüştürebiliriz. Ortak emiterli yükselteç devresinde; yükselteç girişine uygulanan işaret ile çıkışından alınan işaret arasında 180° faz farkı olduğunu biliyoruz.

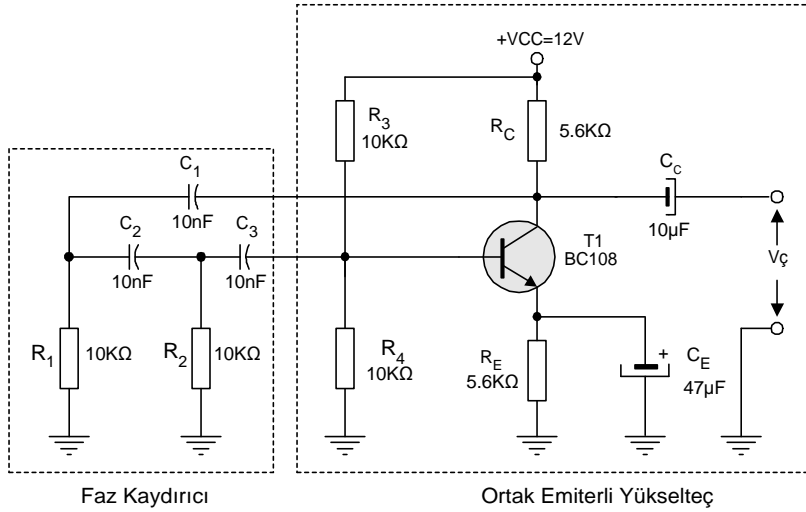


Şekil 1.3: Ortak emiterli yükselteç devresi

Ortak emiterli yükselteç devresini bir osilatör haline dönüştürmek için yükselteç çıkışından alınacak işaretin bir kısmı, pozitif geri besleme ile yükselteç girişine uygulanmalıdır. Bu osilasyonun sürekliliği için gereklidir. Osilasyonun başlaması RC devreleri ile gerçekleştirilir. Osilasyon işlemi için bir kondansatörün şarj ve deşarj süresinden faydalanılır.

Yükselteç çıkış gerilimini; girişe geri besleyerek osilasyon elde edebilmek için, çıkış işaretini 180° faz kaydırmak gerekmektedir. RC faz kaydırmalı osilatör devresinin temel prensibi bu koşula dayanmaktadır. Şekil 1.4'te RC faz kaydırmalı osilatör devresi verilmiştir. Devre dikkatlice incelendiğinde çıkış işaretinin bir kısmı RC geri besleme elemanları ile girişe geri beslenmiştir.

Her bir RC hücresi; çıkış işaretinin bir kısmını 60° faz kaydırmaktadır. Çıkış ile giriş arasında 3 adet faz kaydırma devresi kullanılmıştır. Dolayısıyla çıkış işaretinin fazı 180° kaydırılarak girişe pozitif geri besleme yapılmıştır.



Şekil 1.4: RC faz kaydırmalı osilatör devresi

Her bir RC devresinin 60° faz kaydırması istenirse $R_1=R_2=R_g$ ve $C_1=C_2=C_3$ olarak seçilmelidir. R_g , ortak emiterli yükseltecin giriş empedansıdır.

Giriş empedansının R_1 ve R_2 'ye eşit olması gerekmektedir. Bu koşullar sağlandığı zaman, çıkış işaretinin frekansı aşağıdaki formül yardımı ile bulunur.

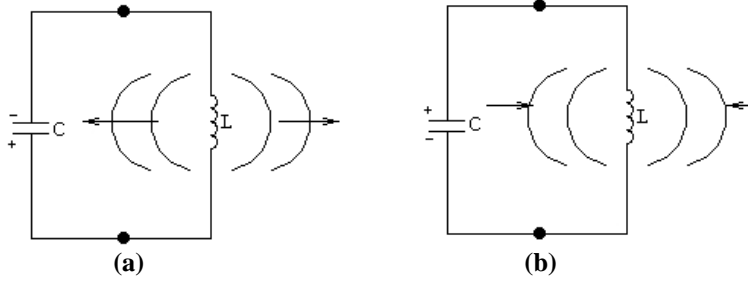
$$f = \frac{1}{2\pi C \sqrt{6R_1^2 + 4R_1R_C}}$$

Osilasyonların genliği, geri besleme oranına ve yükseltecin kazancına bağlıdır. Geri besleme oranı seri RC devrelerinin toplam empedansına bağlıdır. Bu empedans arttıkça geri besleme oranı düşecek ve çıkış işaretinin (osilasyonun) genliği azalacaktır.

1.1.1.2. LC Osilatör

RC osilatörlerle elde edilemeyen yüksek frekanslı osilasyonlar LC osilatörlerle elde edilir. Bilindiği gibi RC osilatörler 1 MHz'e kadar olan sinyalleri üretebiliyordu. LC osilatörlerle MHz seviyesinde yüksek frekanslı sinüzoidal sinyaller elde edilir. Paralel bobin ve kondansatörden oluşan devreye TANK DEVRESİ adı verilir. Şimdi tank devresinden osilasyonun nasıl oluştuğunu açıklayalım.

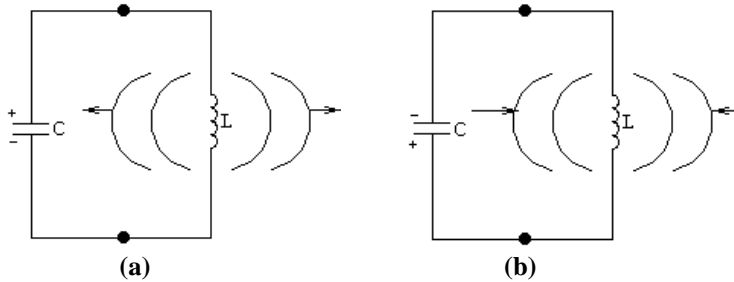
Bir kondansatörü, DC bir bataryaya, kutupları şekil 1.5 a'da görüldüğü gibi bağlayalım. Kondansatör şarj olacaktır. Bataryayı kaldırıp şarjlı kondansatörü şekil 1.5 b'de görüldüğü gibi bağlarsak devrede kondansatör kaynak görevini alır. Kondansatör, bobin üzerinden deşarj oldukça, bobinden akan akım, bobin etrafında bir manyetik alan oluşmasına neden olur. Bu olay, şekilde görüldüğü gibi bobinin şişme olayıdır. Çünkü kondansatör üzerindeki potansiyeli, bobine manyetik alan oluşturarak aktarmıştır. Şu anda kondansatör tam olarak deşarj olmuştur.



Şekil 1.5: LC osilatörün çalışması

Kondansatör tam olarak deşarj olduktan sonra bobin şekil 1.5 b'deki gibi üzerindeki manyetik alan azalmaya başlar. Kondansatöre bu sefer L bobini kaynak görevi gösterir ve manyetik alan tamamen bitinceye kadar akım devamlı akacak, kondansatör ters yönde şarj olacaktır. Devrede, elemanları birbirine irtibatlamada kullanılan iletken tellerin az da olsa bir direnci olduğundan, şu andaki kondansatörün üzerindeki şarj miktarı, bir öncekine göre daha az miktardadır.

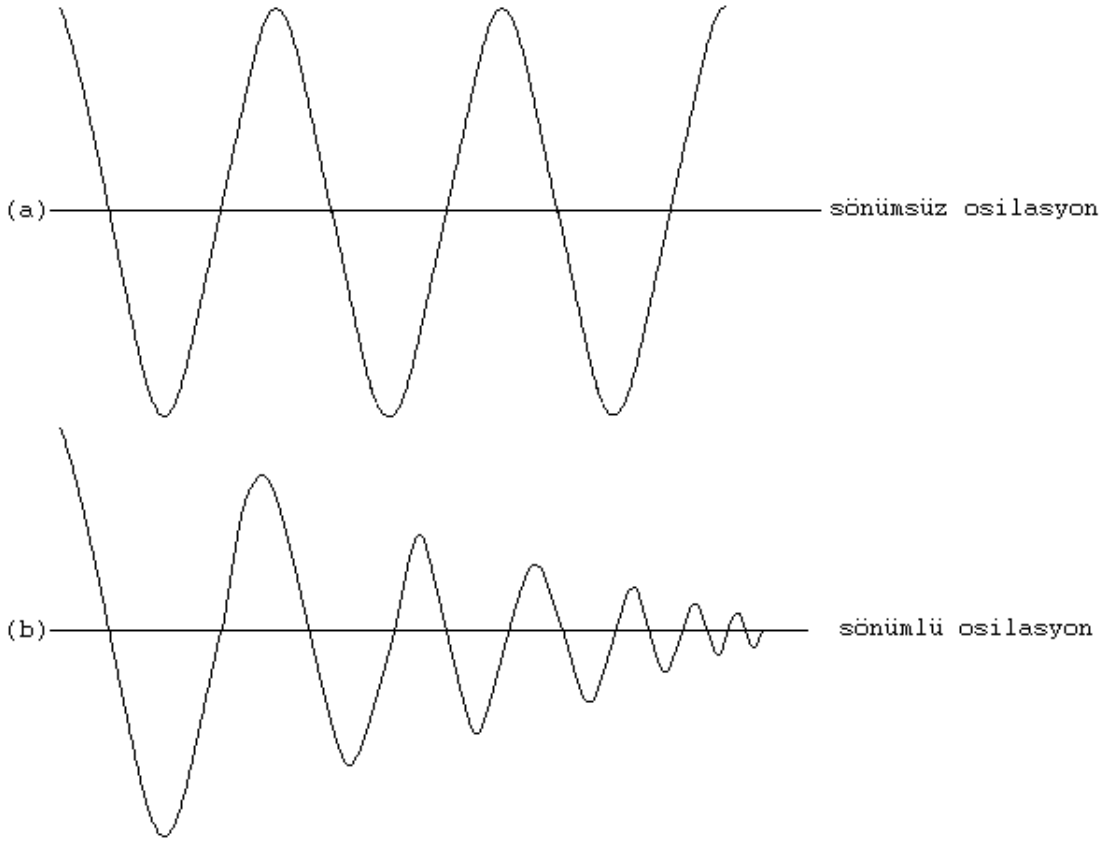
Şimdi kondansatör, tekrar bobin şekil 1.6'a daki gibi üzerinden deşarj olacaktır. Deşarj akımının yönü bir önceki akım yönüne göre terstir. Bu deşarj akımı bobinin etrafında tekrar bir manyetik alanın oluşmasına yani bobinin şişmesine neden olacaktır.



Şekil 1.6: LC osilatörün çalışması

Bu kez şişen bobin üzerindeki manyetik alan azalmaya başlayacak ve kondansatörün şarj olmasına neden olacaktır. Kondansatör şarj olduğu zaman, plakalarının kutupları, DC bataryaya şarj edildiği andaki kutuplarının aynısıdır.

Kondansatörün, bobin üzerinden şarj ve deşarj olayı L ve C' nin değeriyle orantılı olarak 1.7 (a)'da görüldüğü gibi devam eder. Tank devresi üzerinden bir sinüzoidal sinyal alınır. Fakat, böyle sönümsüz bir sinüzoidal dalga, devrede direncin bulunmadığı, iletken tellerin direncinin sıfır olduğu ideal bir ortamda elde edilir.

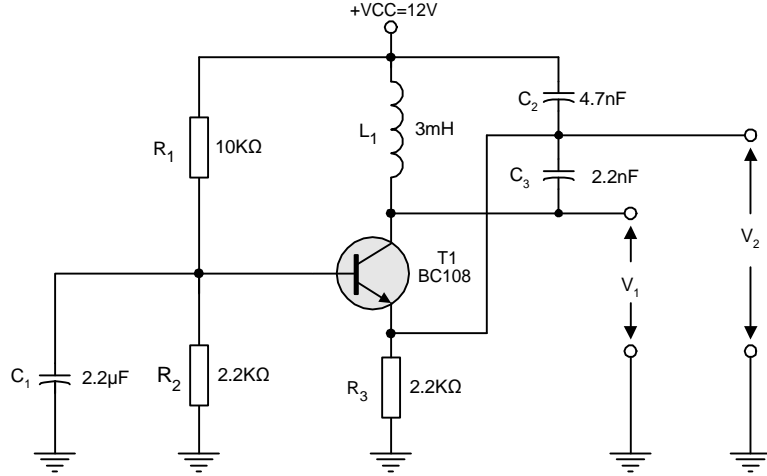


Şekil 1.7: LC osilatörde sönümün tesiri

Gerçek uygulamalarda her rezonans devresi bir miktar direnç içerir. Bobinin sarıldığı emaye telin ve devrede elemanları irtibatlamakta kullanılan iletken tellerin dahi bir direnci vardır. Varolan böyle dâhili dirençler, tank devresinden elde edilen sinüzoidal sinyalin sönmesine, giderek sıfıra gitmesine neden olur. Bu olaya SÖNÜM (Damping) adı verilir.

Osiatörlerde, bu sönümün önüne pozitif geri besleme ile geçilir. Bir tank devresi, osilasyonları meydana getirmek için kullanıldığı zaman, osilatörün ürettiği sinüzoidal sinyalin frekansı, tank devresinin rezonans frekansı olup $f = 1 / (2\pi\sqrt{L.C})$ formülü ile bulunabilir.

Aşağıdaki kolpits tipi bir LC osilatörün şeması ayrıntılı olarak verilmiştir. Bu osilatörler bir çok uygulamada yaygın olarak kullanılmaktadır. Bu osilatörlerin rezonans devresi (tank devresi) L ve C elemanlarından oluşmaktadır.



Şekil 1.8: Kolpits tipi LC osilatör devresi

Devrenin çalışmasını kısaca anlatalım; Osilatör devresinde Q1 transistörü ortak beyzli bir yükselteç olarak çalışır. L, C2 ve C3 rezonans devresi yük empedansıdır. Osilatör devresinin empedansı ve amplifikasyonu rezonans frekansında yüksektir.

Yükselteç çıkış işaretinin bir kısmı, emitere geri beslendiğinde, devre osilasyon yapmaya başlar. Geri beslemenin miktarı (oranı), C2 ve C3 kondansatörlerinin arasındaki oranla belirlenir. Geri besleme küçükse, emiter gerilimi gibi kolektör akımı da sinüzoidal formda olacaktır.

Ayrıca LC osilatörler ;

- Colpits osilatör ,
- Hartley osilatör,
- Kollektör akortlu osilatör
- Tikler osilatör olmak üzere değişik çeşitleri de vardır.

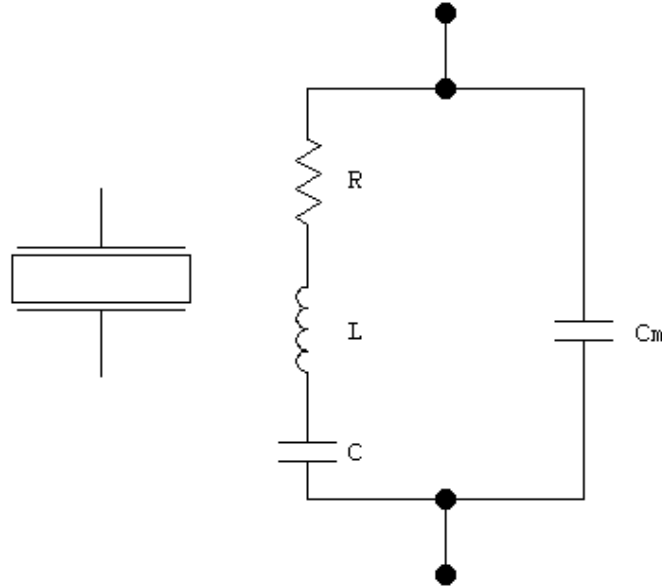
1.1.1.3. Kristal Osilatör

Osilatörlerde frekans kararlılığı çok önemlidir. Bir osilatörün sabit frekansta kalabilme özelliğine "Frekans Kararlılığı" denir. RC ve LC osilatörle de frekans kararlılığı iyi değildir. Bir osilatör, bir alıcı ya da verici sabit bir frekansta çalışacaksa yani çalıştığı frekansta az da olsa bir değişiklik olmayacaksa verici devrelerinde, tahsis edilen frekansta yayın yapabilmesi için frekans kararlılığı en iyi olan kristal kontrollü osilatörler kullanılması en iyi yöntemdir. RC veya LC osilatörlerde, L, C ve R değerlerindeki değişkenlikler, transistörlü yükseltecin statik çalışma noktasındaki değişiklikler, sıcaklık ve nem gibi çevresel değişimlere bağlı olarak frekans kararlılığı değişir.

Kristal osilatörün ana parçası olan piezoelektrik kristal çoğunlukla kuvars madeninden yapılır. Bunun yanında Rochelle tuzu ve turmalin de doğal kristal elemanlardır. Kuvars, çeşitli büyüklüklerde kesilerek, yontularak çeşitli frekanslar için üretilir. Genellikle kristal mikrofonlarda Rochelle tuzu kullanılırken osilatörlerde frekans kararlılığı nedeniyle kuvars kullanılır. Osilatör için üretilmiş bir kuvars yuvarlak vitamin haplarına ya da küçük dikdörtgen prizmaya benzer.

Bir kuvars kristaline basınç uygularsak iki kenarı arasında bir gerilim oluşturur. Kuvars benzeri maddelerle yapılmış çakmaklar buna bir örnektir. Tersi biçimde bir kuvars kristaline DC gerilim uygularsak bu kez de burkular. DC gerilimin yönü değiştirilirse bu defa diğer yönde burkular. AC bir gerilim uygularsak, uygulanan AC gerilimin frekansında her iki yöne burkular yani titreşir. Uygulanan AC gerilimin frekansı, kristalin bir kesim özelliği olan rezonans frekansında ise o zaman en büyük titreşim elde edilir.

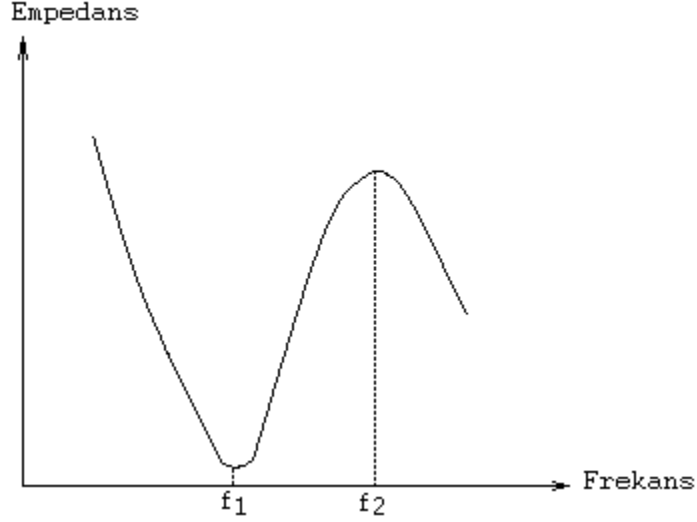
Kristallerde etki iki türdür. Mekanik titreşimlerin elektrikli salınımlar; elektrikli salınımların mekanik titreşimler üretmesine "Piezoelektrik Etki" adı verilir. Bir kristale, rezonans frekansından veya buna yakın bir frekansta AC bir sinyal uygulandığında, kristal mekanik salınımlar yapmaya başlar. Mekanik titreşimlerin büyüklüğü, uygulanan gerilimin büyüklüğü ile doğru orantılıdır.



Şekil 1.9: Kristal sembolü ve eş değer devresi

Kristalin sembolü ve eş değer devresi şekil 1.9'da gösterilmiştir. Eş değer devredeki her bir eleman, kristalin mekanik bir özelliğinin karşılığıdır. Cm, kristalin mekanik montajından kaynaklanan kristalin elektrotları arasında varolan kapasitesi gösterir. Eş değer devredeki C, kristalin mekanik yumuşaklığına (esneklik, elastisite) eş değerdir. Eş değer devredeki L, titreşim yapan kristalin kütlesini, R ise kristal yapısının iç sürtünmesinin elektrikselsel eş değerini gösterir. R ile gösterilen kristal kayıpları çok küçük olduğundan, kristallerin Q kalite faktörü 20.000 gibi çok büyük bir değerdedir. LC tank devrelerinde elde edilemeyen yüksek kalite faktörü kristal kontrollü osilatörlerde elde edilir. Bu da kristalli osilatörlerin yüksek kararlılığını ve kesinliğini gösterir.

Bir kristalin, bir seri ve bir de paralel eş değeri devresi olduğu için iki rezonans frekansı vardır (Seri, paralel). Seri rezonans devresi R, L ve C 'den, paralel rezonans ise L ve Cm 'den oluşur.



Şekil 1.10: Kristal empedansının frekans ile değişmesi

Kristalin eş değeri devresi seri ve paralel olmak üzere iki rezonans devresinden oluştuğuna göre şekil 1.10' da görüldüğü gibi iki rezonans frekansı vardır. Seri rezonans devresinde empedans R 'ye eşit olduğundan küçüktür, f1 değerindeki frekansta empedans çok küçüktür. L ve Cm, paralel rezonans devresini oluşturduğundan, f2 rezonans frekansı değerinde empedans yüksektir. Bir kristal, devre uygulamasına bağlı olarak gerek seri gerekse de paralel rezonans frekansında çalışabilir.

Şekil 1.9'un sol tarafı bir seri rezonans devresidir. Bu seri kısım kristalin hiçbir bağlantı ucu olmayan halini temsil eder. Sağ taraftaki Cm ise kristalin bağlantı elektrotları ve elektronik devreye bağlayan bağlantı telleri arasındaki kapasiteyi temsil eder. Piezoelektrik kristallerin Q değerleri çok yüksek olur, tipik bir değer olarak 5000 diyebiliriz.

L ve C kristalin rezonans frekansıdır ve kesim şekli ve büyüklüğü ile belirlenir. R direnci ise kristalin mekanik salınımlarına yaptığı direnmedir. R direnci ihmal edilirse seri kısmın rezonans frekansı;

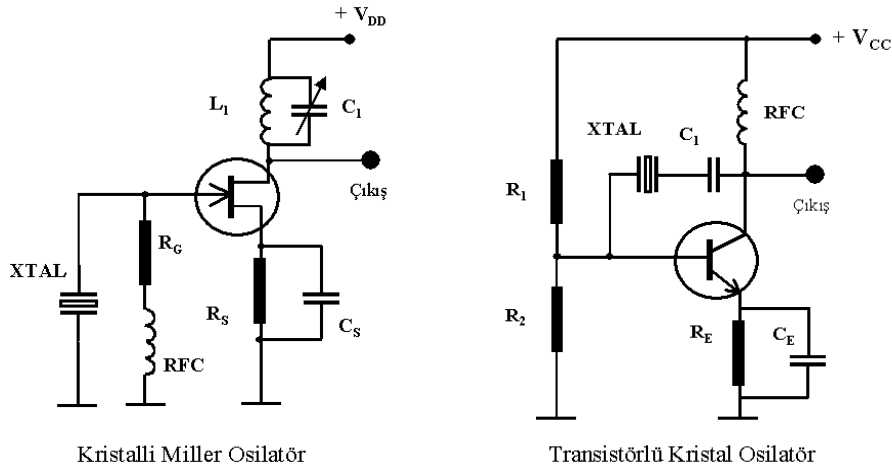
$$f_s = \frac{1}{2\pi\sqrt{LC}}$$

Sağ tarafta seri rezonans devresine paralel bir Cm kondansatörü vardır. Bu kondansatörün değeri seri rezonans kısmındaki kondansatörden çok büyüktür. Bir örnek verecek olursak, tipik bir kristalde C=0,025pf Cm=3,5pf gibi. Bu durumda kristalin paralel devre olarak rezonans frekansı;

$$f_p = \frac{\sqrt{\frac{1}{L}\left(\frac{1}{C} + \frac{1}{C_j}\right)}}{2\pi}$$

Paralel rezonansta oluşan frekans, seri rezonansta oluşan frekanstan biraz daha yüksektir. Tipik olarak seri rezonans frekansı paralel rezonans frekansının 0,9 kat daha düşüğüdür. Kristali paralel rezonansta çalıştırmanın bir avantajı vardır. C_j kondansatörü kristalin bağlantıları ile ilgili olduğu için kristale dışarıdan ayarlı bir kondansatör takarak (trimer kondansatör) frekansı çok az aşağı ya da yukarı çekmek mümkündür. Bu değişim çok fazla olmamak koşulu ile ince ayar için çokça kullanılır.

Kristal bir kütleyle sahiptir. Bu nedenle ısındığı ya da soğuduğu zaman hacmi dolayısıyla frekansı değişir. Bu değişim az olmasına rağmen hassas devrelerde istenmez. Isıya bağlı frekans kaymasını önlemek için kristaller sabit ısıda çalıştırılır. Sabit ısı, içinde kristal ve termostatlı ısıtıcı bulunan küçük fırınlarla sağlanır. Aşağıda çeşitli kristal osilatör devreleri görülmektedir.



Şekil 1.11: Kristalli osilatör kullanarak yapılmış osilatör devreleri

Kristalli miller osilatör devresinde kristal paralel rezonans devresi olarak çalıştırılır. Bu durumda kristal çok yüksek empedans gösterecektir. FET transistörün akçe tarafındaki L C kristal frekansına yakın bir değere ayarlanır.

Transistörlü kristal osilatör devresinde ise kristal seri rezonans devresi olarak çalışır. Dikkat edilirse kristal devrede geri besleme elemanı olarak kullanılmaktadır. Kristal rezonans frekansında minimum empedans gösterecek ve maksimum geri besleme yapacaktır. Devrenin diğer malzemelerden olabilecek kararsız durumları osilatörün çalışma frekansını etkilemeyecektir. C_1 kondansatörü büyük değeri örneğin 10nF gibi seçilir. RFC ise büyük değeri çok turlu bir bobin olup osilatörün frekansına yüksek empedans göstererek besleme kaynağından kısa devre olmasını engeller.

1.2. Multivibratörler

Sayısal devrelerde tetikleme sinyali olarak kullanılan kare, dikdörtgen sinyali üreten devrelere multivibratör (osilatör) adı verilir. Flip flop devrelerimizde gerekli olan kare dalga sinyalini yani tetikleme sinyalini bu devreler sağlar. Ayrıca flip-flopların temelini oluşturmaktadır. Bir devreye bağlı bir LED'in, durmadan peşi sıra yanması ve sönmesi flip-flop olarak adlandırılır. LED'in yanma hali flip, sönme hali flop olarak isimlendirilir. Aslında incelediğimizde göreceğiniz gibi bir flip-flop bir kare dalga üretici çeşididir.

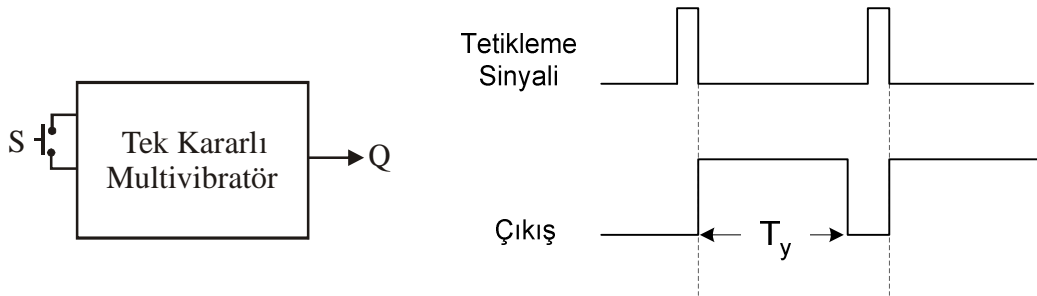
Multivibratörler 3'e ayrılır.

- Tek kararlı (Monostable) multivibratörler,
- Serbest çalışan (Astable) multivibratörler,
- Çift kararlı (Bistable) multivibratörler.

1.2.1. Multivibratör Çeşitleri

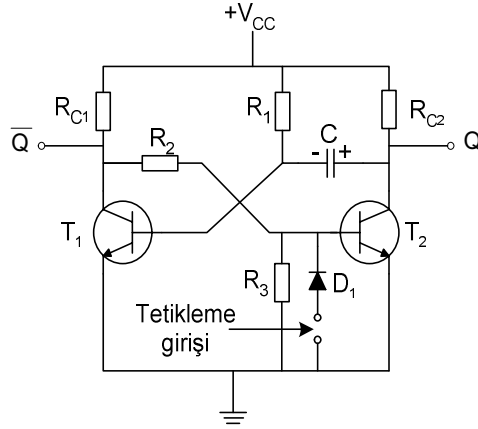
1.2.1.1. Monostable (Tek Kararlı) Multivibratörler

Monostable multivibratörler girişlerine uygulanan işarete bağlı olarak sadece tek bir darbe şeklinde çıkış işareti verir. Bu devreler one-shot olarak adlandırılır. Çıkış işaretinin süresi, dışarıdan bağlanacak olan zamanlama (direnc ve kondansatör) elemanlarının değerlerine bağlıdır. Şekil 1.12'de bir monostable multivibratörün giriş (tetikleme) ve çıkış işaret gerilimleri gösterilmiştir. Tetikleme sinyalinin süresi çıkış darbesinden bağımsız olarak büyük veya küçük olabilir. Çıkış darbesinin süresi, giriş darbesinden geniş olabilir.



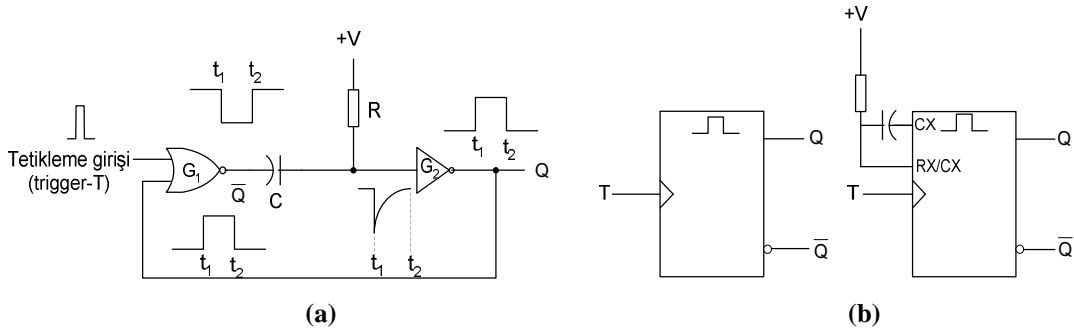
Şekil 1.12: Monostable multivibratör blok diyagramı ve giriş ve çıkış grafiği

Aşağıda şekil 1.13'te transistörlü monostable multivibratör devresini göstermektedir. Başlangıçta R1 direnci üzerinden beyz polarması alan T1 transistörü iletimde, T2 transistörü kesimdedir. Bu sırada C kondansatörü şekildeki gibi şarj olacaktır. Tetikleme girişinden pozitif bir tetikleme sinyali verildiği anda T2 transistörü iletime geçecek, C kondansatörü R1 ve T2 transistörü üzerinden deşarj olacak ve beyz polarması alamayan T1 transistörü kesime gidecektir. Bu durum kondansatör deşarj olana kadar devam edecektir. Kondansatör deşarj olduğunda T1 transistörü tekrar iletime geçecek ve T2 transistörü kesime gidecektir. Bir sonraki tetikleme sinyaline kadar bu durum korunacaktır.



Şekil 1.13: Transistörlü monostable multivibratör

Çeşitli lojik kapılardan elde edilmiş monostable multivibratörler de vardır. Şekil 1.14-a VEYA-DEĞİL (NOR) ve DEĞİL (NOT) kapısından oluşmuş bir monostable multivibratör devresini ve 1.14-b ise lojik sembolünü göstermektedir.

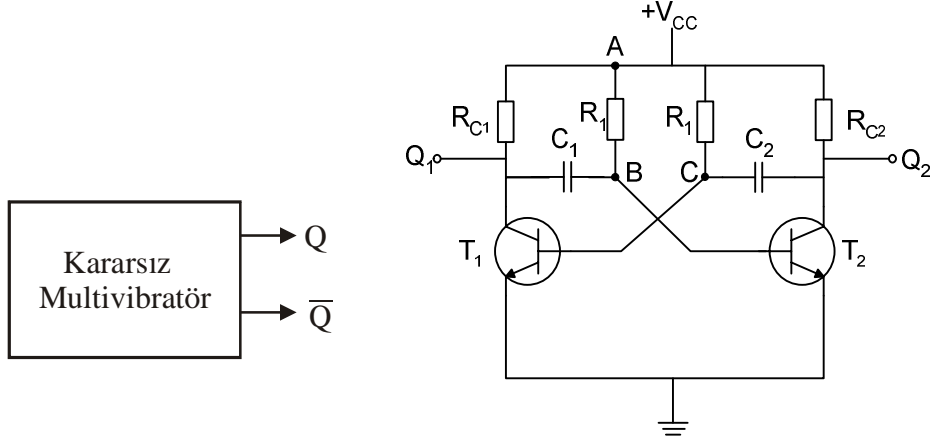


Şekil 1.14 Basit bir monostable multivibratör
(a) Lojik diyagramı (one-shot); (b) Blok diyagramı

Şekil 1.14'teki devrenin tetikleme girişine uygulanan tetikleme sinyalinin yüksek lojik seviyesi (lojik-1) G1 kapısının çıkışını alçak seviyeye (lojik-0), G2 kapısının çıkışını yüksek seviyeye (lojik-1) çekecektir. Bu durumda C kondansatörü R direnci üzerinden şarj olmaya başlayacak ve G2 girişindeki gerilim artacaktır. C kondansatörü şarj olunca G2 girişindeki gerilim yüksek seviyeye (lojik-1) çekilecek ve G2 kapı çıkışı alçak seviyeye (lojik-0) çekilecektir. G1 kapısının her iki girişi de alçak seviyeye (lojik-0) çekildiğinden çıkış yüksek (lojik-1) olacaktır. Çıkışta oluşan darbenin süresi RC elemanı tarafından belirlenmektedir.

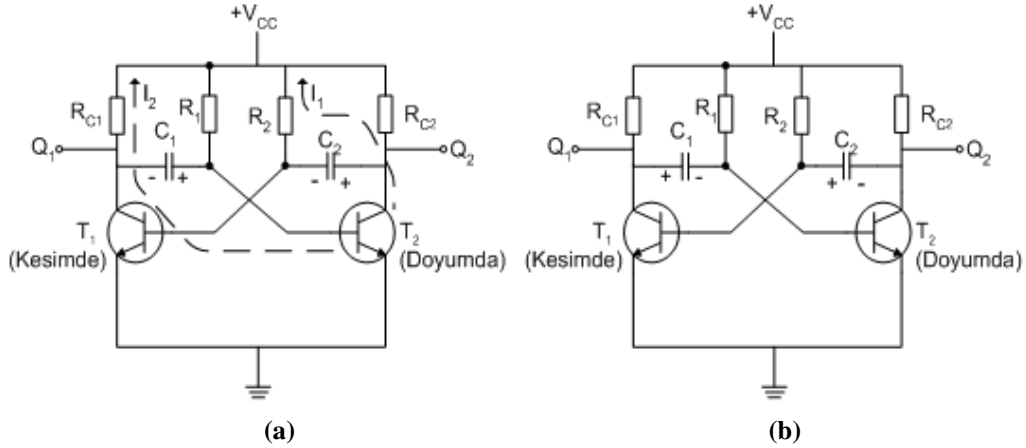
1.2.1.2. Serbest Çalışan (Astable) Multivibratörler

Bir diğer tür multivibrator devresi astable (serbest çalışan) multivibrator adını alır. Çalışma gerilimi uygulandığı andan itibaren zamanlama elemanlarının belirlediği sürelerde durum değiştiren devrelerdir. Astable multivibratör zamanlama devrelerinde tetikleme sinyali amaçlı bir kare dalga osilatör olarak kullanılır.



Şekil 1.15: Kararsız multivibratörün blok şeması ve transistörlü astable multivibratör

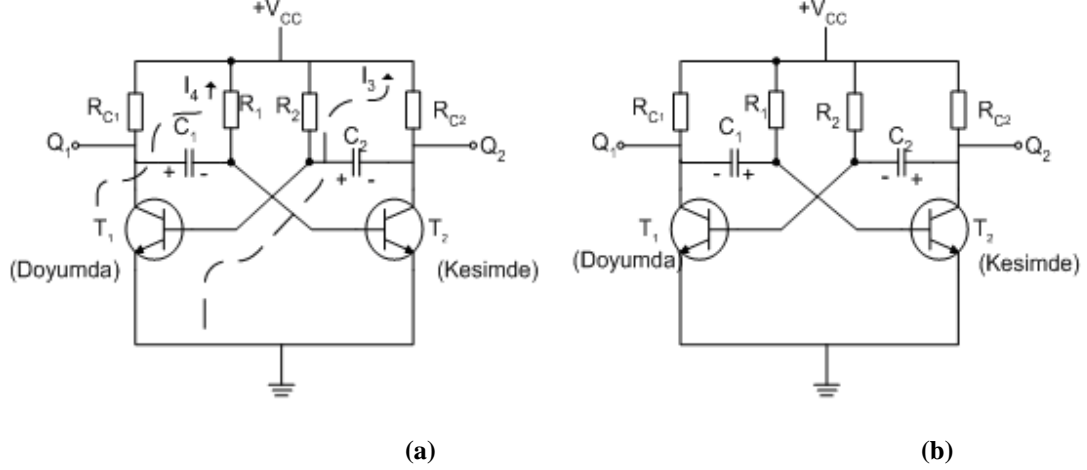
Şekil 1.15'te transistörlü astable multivibratör devresini göstermektedir. Devrede birbirine simetrik bağlı iki npn transistör vardır. Devredeki elemanlar $T_1=T_2$, $C_1=C_2$, $R_{C1}=R_{C2}$ ve $R_1=R_2$ seçilse bile, güç uygulandığı zaman transistörlerden biri iletimde diğeri kesimde olacaktır.



Şekil 1.16: Kararsız multivibratörün çalışması

Devrenin çalışmasını açıklamak için güç verildiği anda T_1 transistörünün kesim ve T_2 transistörünün iletimde olmasını (Şekil 1.16 a) kabul edelim. Bu anda C_1 kondansatörü deşarj ve C_2 kondansatörü sarj olmuş durumdadır. Bundan sonra C_1 kondansatörü R_{C1} direnci üzerinden şarja, C_2 kondansatörü R_2 direnci üzerinden deşarja başlayacaktır. Bir süre sonra C_2 kondansatörü T_1 transistörünü iletime sokacak şekilde deşarj, C_1 kondansatörü T_2

transistörünü kesime götürecek şekilde şarj olacaktır. Şekil 1.16 b bu durumda kondansatörlerin polaritelerini göstermektedir.



Şekil 1.17: Kararsız multivibratörün çalışması

Şekil 1.17 a' da görüldüğü gibi T1 transistörü doyuma, T2 transistörü kesime gidecektir. Bu andan sonra C1 kondansatörü R1 direnci üzerinden deşarja ve C2 kondansatörü RC2 direnci üzerinden şarja başlayacaktır. Bir süre sonra C1 kondansatörü T2 transistörünü doyuma götürecektir, C2 kondansatörü T1 transistörünü iletime sokacak şekilde şarj olacaktır. Şekil 1.17. b bu durumda kondansatörlerin polaritelerini göstermektedir.

Transistörlerin iletimde olma süreleri kondansatörlerin deşarj sürelerine bağlıdır. Yani T1 transistörü R2-C2, T2 transistörü R1-C1 zamanlama elemanlarının belirlediği sürelerde kesimde ve doyumda olacaktır. Astable multivibratörün osilasyon periyodu;

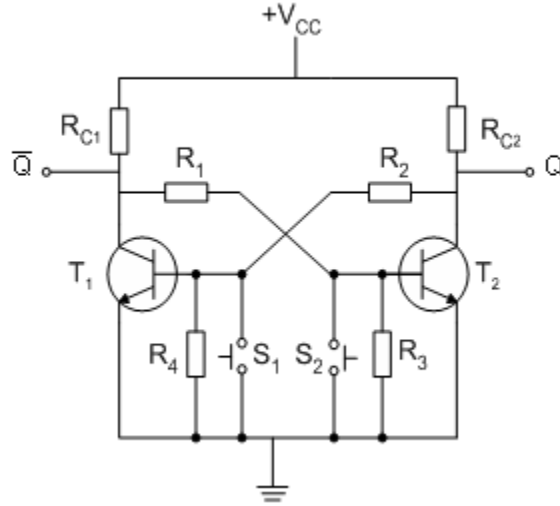
$$T=0,7.(R1.C1+R2.C2) \text{ süresi ile belirlenir.}$$

1.2.1.3. Çift Kararlı (Bistable) Multivibratörler

Dışarıdan bir tetikleme sinyali gelmediği müddetçe durumlarını koruyan devrelere çift kararlı (bistable) multivibratör adı verilir. Dışarıdan uygulanan her tetikleme sinyalinde devre konum değiştirecektir.

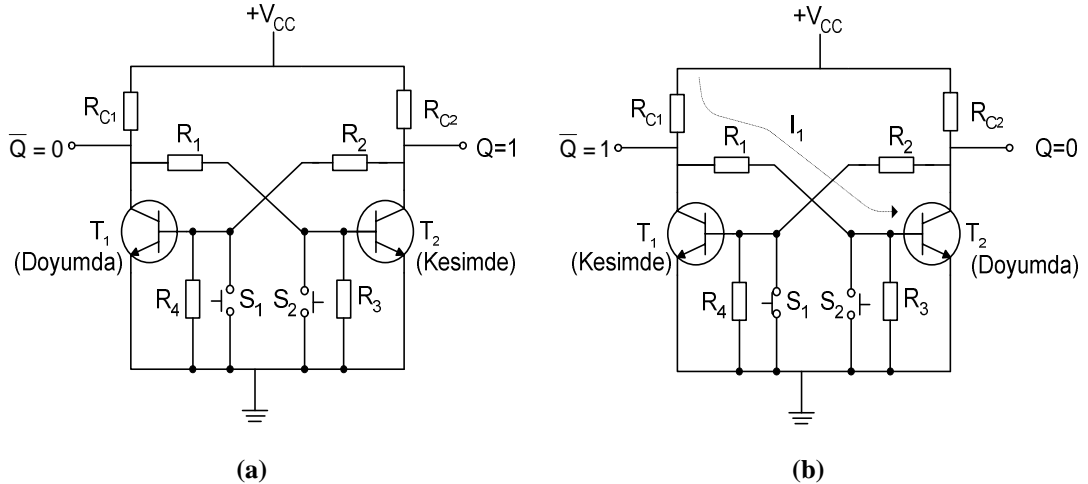


Şekil 1.18: Çift kararlı multivibratör blok şeması



Şekil 1.19: Transistörlü bistable multivibratör

Şekil 1.19 transistörlü bistable multivibratör devresini göstermektedir. Devrede birbirine simetrik bağlı iki npn transistör vardır. Devredeki elemanlar $T_1=T_2$, $R_{C1}=R_{C2}$, $R_1=R_2$ ve $R_3=R_4$ seçilse bile, güç uygulandığı zaman transistörlerden biri iletimde diğeri kesimde olacaktır. Devrenin çalışmasını açıklamak için güç verildiği anda T_1 transistörünün doyumda, T_2 transistörünün kesimde olduğunu kabul edelim. Bu durumda $Q=1$ ve $\bar{Q}=0$ durumu (Şekil 1.20 a) çıkışlarda görülecektir. Devreye bir tetikleme sinyali gelmediği müddetçe transistörler bu durumlarını koruyacaktır.

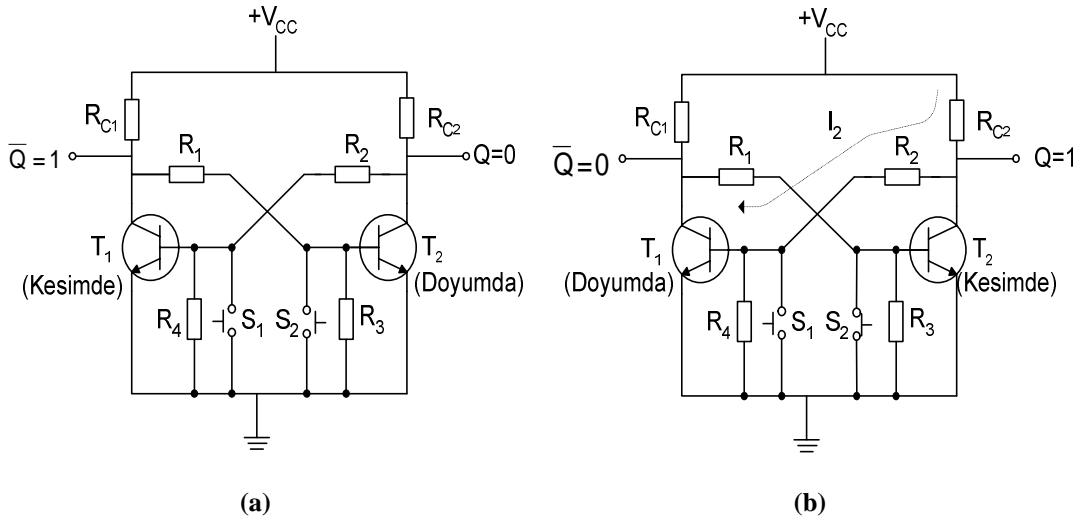


Şekil 1.20: Transistörlü bistable multivibratör çalışması

Devrenin konumunu değiştirmek için S_1 anahtarına basıp T_1 transistörünün beyzine negatif bir tetikleme sinyali verilirse (Şekil 1.20 b), bu durumda T_1 transistörü kesime, T_2

transistörü doyuma geçecektir. Bu durumda çıkışlar $Q=0$ ve $\bar{Q} = 1$ olacaktır. Bir sonraki tetikleme sinyaline kadar çıkışlar bu durumlarını koruyacaktır.

Devrenin konumunu değiştirmek için S2 anahtarına basılırsa (Şekil 1.21 a), T2 transistörünün beyzine negatif tetikleme sinyali uygulanır. Bu durumda T2 transistörü kesime, T1 transistörü doyuma gideceğinden (Şekil 1.21 b) çıkışlar konum değiştirecek, $Q=1$ ve $\bar{Q} = 0$ olacaktır.

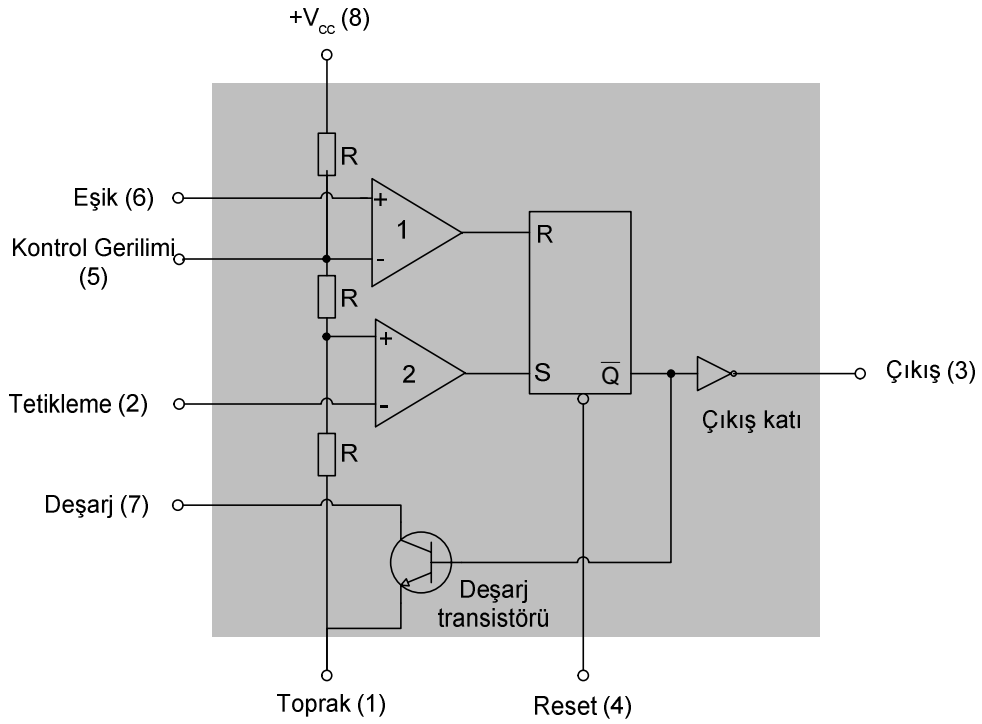


Şekil 1.21: Transistörlü bistable multivibratör çalışması

Devrenin durumunu değiştirecek olan tetikleme girişi o an doyumda olan transistörün beyzine bağlı olan giriştir. Devrenin anahtarlama zamanlarını azaltmak, devrenin çalışma frekansının artırılması için R1 ve R2 dirençlerine 100pF 'lık kondansatörler bağlanmalıdır. Çift kararlı multivibratör devreleri "Flip-Flop" olarak adlandırılır ve sayıcı devreleri, kaydedici devreleri, bellek devreleri gibi uygulama alanlarında sıklıkla kullanılır.

1.3. Entegre Zamanlama Devreleri

Osilatör (multivibrator) devrelerinin yapımında hazır entegre zamanlama devrelerinden faydalanılır. En çok kullanılan zamanlama entegresi NE555 devresidir. Maliyeti ucuz olup çok farklı uygulama alanı vardır. Şekil 1.22'de 555 entegresi gösterilmektedir.

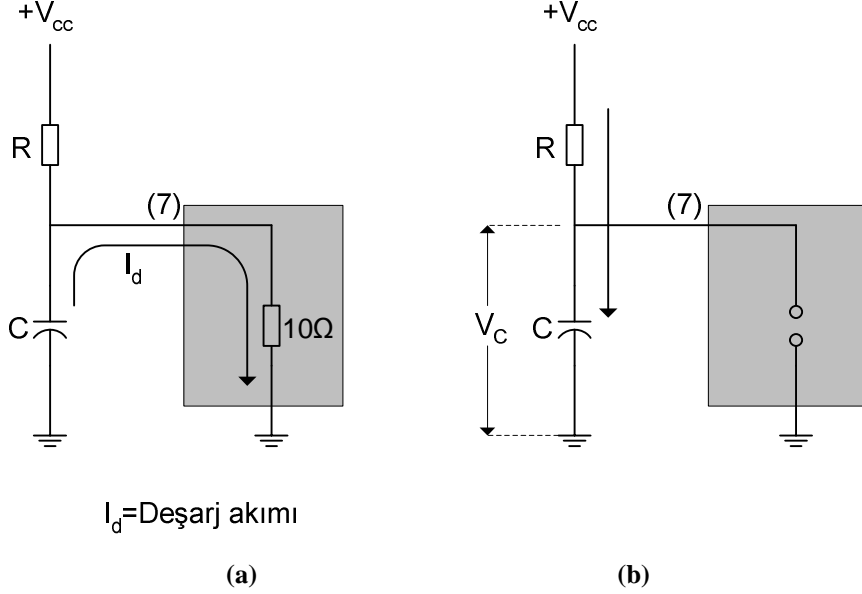


Şekil 1.22: 555 entegresinin iç yapısı

Besleme gerilimi +5V ile +18V arasında herhangi bir gerilim olabilir. İç devrenin sürülebilmesi için besleme geriliminin her voltuna karşılık 0,7mA akım gerekir. Yani besleme gerilimi 10V ise kaynaktan 7mA akım çekilir. Maximum güç kaybı 600mW 'tır.

- 555'in çıkış ucu 3 nu.lı uç olup çıkışın "1" veya "0" olduğu her iki durum için 10Ω 'luk dirençler üzerinden toprağa veya kaynağa bağlanır. Kaynaktan çekilebilecek maximum akım 200mA olup "0" seviyesi için bu akım en çok 10mA olabilir.
- Eşik geriliminin uygulanacağı 6 nu.lı uç gerilimi, kaynak geriliminin $\frac{2}{3}V_{cc}$ 'ye eşit veya büyük iken 1. karşılaştırıcı çıkışı değişir. Flip-Flop Reset girişi "1" olacağından çıkış "0" olacak ve deşarj transistörü ilettime geçecektir.
- Tetikleme girişi 2 numaralı uç olup bu uçtaki gerilim $\frac{1}{3}V_{cc}$ 'ye eşit veya küçük olduğunda Flip-Flop çıkışı tetiklenir, buna bağlı olarak çıkış (3 nu.lı uç) "1" olur ve deşarj transistörü kesime gidecektir.
- Sıfırlama (Reset) girişi 4 numaralı uçtur. Bu uç kullanılmadığı zaman +Vcc'ye bağlanmalıdır. Topraklandığı zaman veya 0,4V'un altındaki bir gerilimde 7 numaralı deşarj ucu yaklaşık olarak sıfır potansiyelinde olur. Çıkış "1" seviyesinde ise bu reset ucu topraklanırsa çıkış "0" seviyesine çekilir.

- Çıkış “0” seviyesinde olduğu sürece dışarıdan bağlanmış zamanlama kondansatörünün deşarjı 7 numaralı uç üzerinden olur. Çıkış “1” seviyesinde iken kondansatör dışarıdan bağlanmış direnç üzerinden şarj olur.

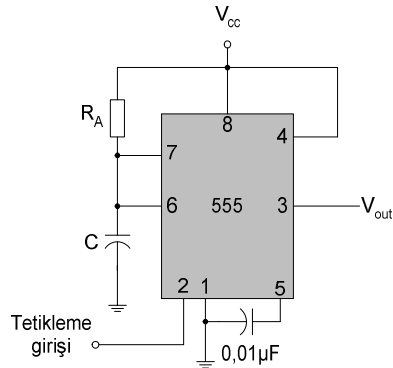


Şekil 1.23: Kondansatörün şarj ve deşarjı

- 5 nu.lı kontrol girişi ile toprak arasına $0,01\mu\text{F}$ kondansatör bağlanır. Böylece çeşitli gürültü ve besleme kaynağındaki titreşimlerin etkisi azaltılır. Bu uç aynı zamanda tetikleme ve eşik gerilim seviyelerini değiştirmek için kullanılır.

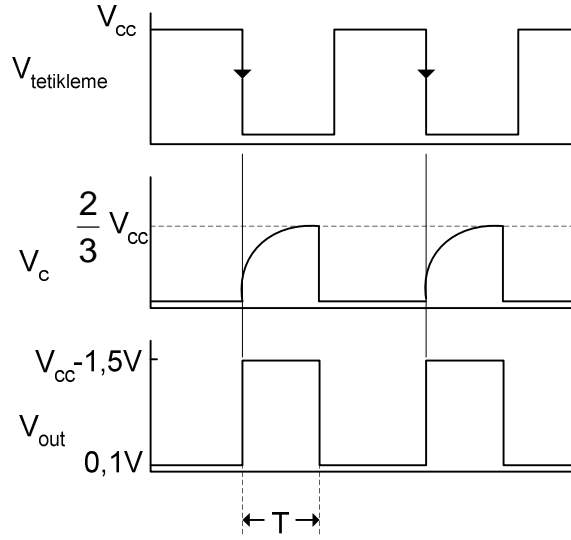
1.3.1. Monostable (Tek kararlı) Çalışma

Bazı uygulamalarda belirli süreli tek bir kare dalga gereklidir. 555 zamanlama entegresini monostable multivibratör olarak çalıştırarak kontrollü tek dalga veya senkronize periyodik işaretler elde etmek mümkündür. Bu çalışmaya ait bağlantı şekil 1.24’te gösterilmiştir



Şekil 1.24: 555 zamanlama entegresi ile monostable multivibratör devresi

Tetikleme girişine uygulanan tetikleme işaretinin düşen kenarında deşarj olan C kondansatörü şarj olmaya başlayacaktır. Bu durumda çıkış yüksek gerilim seviyesine çekilecektir. Kondansatör üzerindeki gerilim $R_A \times C$ zaman sabiti süresince dolacaktır. Kondansatör üzerindeki gerilim $\frac{2}{3} V_{cc}$ 'ye ulaşınca 1 numaralı karşılaştırıcı konum değiştirecek ve çıkış alçak gerilim seviyesine çekilecektir. Dalga şekilleri aşağıda gösterilmiştir.



Şekil 1.25: Monostable multivibratör dalga şekilleri

Çıkış geriliminin yüksek gerilim seviyesinde kalma süresi,

$$T = 1,1 \times R_A \times C$$

dir. Çıkış darbesinin frekansı ise,

$$f = \frac{1}{T} = \frac{1}{1,1 \times R_A \times C}$$

olacaktır. R_A ve C değerleri uygun olarak seçilerek istenilen zaman süresi elde edilebilir.

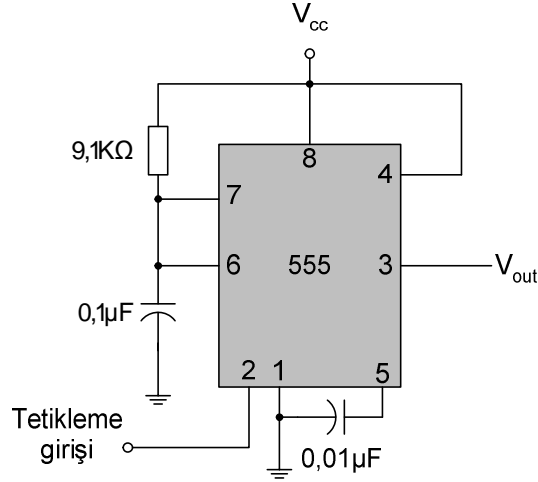
$$1K\Omega < R_A < 3,3M\Omega$$

$$C > 500pF$$

aralığında seçilmesi gereklidir.

Örnek

Aşağıda verilen monostable multivibrator devresinde $R_A=9,1K\Omega$ ve $C=0,1\mu F$ seçilirse çıkış darbesinin periyodunu bulunuz.



Çözüm:

Monostable multivibrator çıkış darbe süresi,

$$T = 1,1 \times R_A \times C$$

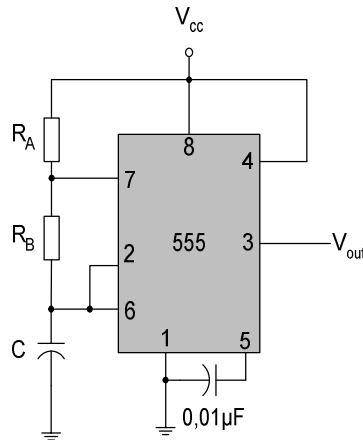
Değerleri formülde yerine yazarsak,

$T = 1,1 \times 9,1 \times 10^3 \times 0,1 \times 10^{-6} = 1 \text{ ms}$ olacaktır. Çıkış darbesinin frekansı,

$$f = \frac{1}{T} = \frac{1}{1 \times 10^{-3}} = 1 \text{ KHz} \text{ olacaktır.}$$

1.3.2. Astable (Kararsız) Çalışma

Bir 555 zamanlayıcı entegresi ile astable (kararsız) multivibrator elde etmek için gerekli bağlantı şekil 1.26'da gösterilmiştir.



Şekil 1.26: 555 zamanlama entegresi ile astable multivibrator devresi

Devrede tetikleme girişı ile eşı́k gerilim girişı birbirine kısa devre edilmiřtir. C kondansatörü RA ve RB dirençleri üzerinden řarj, RB direnci ve 7 numaralı uç üzerinden topraęa deřarj olur. Kondansatör RA ve RB direnci üzerinden řarj olurken çıkıř yüksek gerilim seviyesindedir. Kondansatör řarj gerilimi $\frac{2}{3}V_{cc}$ 'ye ulařınca 1 numaralı karřılařtırıcı çıkıřı konum deęiřtirerek çıkıřın dūřuk gerilim seviyesine çekilmesini saęlar. Kondansatör RB direnci üzerinden deřarj olmaya bařlar. Kondansatör deřarj gerilimi $\frac{1}{3}V_{cc}$ olunca 2 numaralı karřılařtırıcı konum deęiřtirecek ve çıkıř yüksek gerilim seviyesine çekilecektir. Çıkıř geriliminin yüksek gerilim seviyesinde kalma süresi kondansatör geriliminin $\frac{1}{3}V_{cc}$ 'den $\frac{2}{3}V_{cc}$ 'ye kadar řarj olma süresidir. Bu süre,

$$t_H = 0,7 \times (R_A + R_B) \times C$$

olacaktır. Çıkıřın dūřuk gerilim seviyesinde kalma süresi ise kondansatörün $\frac{2}{3}V_{cc}$ 'den $\frac{1}{3}V_{cc}$ 'ye kadar deřarj olma süresidir. Yani , $t_L = 0,7 \times R_B \times C$ olacaktır.

Çıkıř sinyalinin toplam peryodu,

$$T = t_H + t_L = 0,7 \times (R_A + 2R_B) \times C \quad \text{olacaktır.}$$

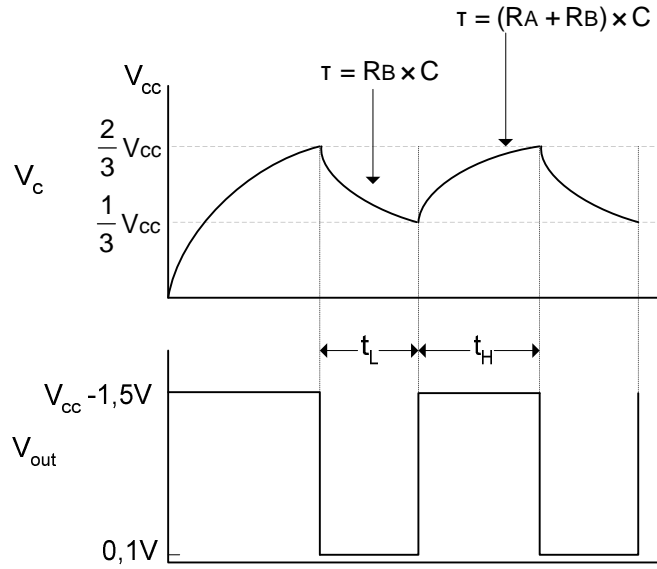
Frekans ise,

$$f = \frac{1}{T} = \frac{1}{0,7(R_A + 2R_B)C}$$

řeklinde yazılabilir. Kullanılan zamanlama elemanlarının seęimi,

$$\begin{array}{ll} R_A + R_B < 3,3M\Omega & R_A > 1K\Omega \\ R_B > 1K\Omega & C \geq 500Pf \end{array}$$

aralıęında olmalıdır. řekil 1.27 555 zamanlama entegresi ile elde edilmiř bir astable multivibrator devresine ait dalga řekilleri gösterilmiřtir.



Şekil 1.27: 555 astable multivibratör devresi dalga şekilleri

Böyle bir titreşimin sıfır seviyesinde kalma süresinin, titreşimin periyoduna oranı dalga boşluk oranı (dalga boşluk yüzdesi) diye adlandırılır.

$$D = \frac{t_L}{T} = \frac{R_B}{R_A + 2R_B}$$

Eşitlikten görüleceği gibi bu oran $D = \frac{1}{2} = \%50$ yapılamaz. Yani $t_L = t_H$ eşitliği

sağlanamaz. Bu eşitliğin sağlanabilmesi için R_A direncinin “0” olması gerekmektedir. Bu durumda deşarj transistörü kaynağa bağlanmış olacağından deşarj anında devreden yüksek akım akacaktır. Bu durum transistörün tahrip olmasına yol açar. Transistör üzerinden akacak olan akım maximum 0,2A ‘dır. Bu durumda R_A direncinin minimum değeri $R_{B(min)} = 5V_{cc}$ olmalıdır. Görev çevirimi (Duty cycle) değerinin %50 ‘den büyük yapmak için R_B direncine paralel ve anodu 7 nu’lı uca gelecek şekilde bir diyot bağlanmalıdır.

Dolayısı ile kondansatör yalnız R_A üzerinden şarj ve R_B üzerinden deşarj olacaktır. Bu devreye ait büyüklükler,

$$t_H = 0,7 \times R_A \times C$$

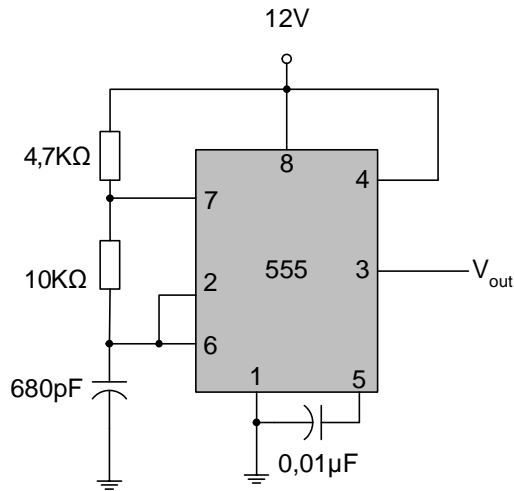
$$t_L = 0,7 \times R_B \times C$$

$$T = 0,7 \times ((R_A + R_B) \times C)$$

olacaktır. Eğer $R_A = R_B$ ise $D = \%50$ ve çıkış işareti kare dalga olacaktır.

Örnek

Aşağıda verilen astable multivibratör devresinin t_L , t_H , dalga boşluk oranı ve frekansını hesaplayınız.



Çözüm:

Verilen değerleri ifadelerde yerine yazarsak,

$$\begin{aligned} t_L &= 0,7 \times R_B \times C \\ &= 0,7 \times 10 \times 10^3 \times 680 \times 10^{-12} \\ &= 4,76 \mu s \end{aligned}$$

$$\begin{aligned} t_H &= 0,7 \times R_A \times C \\ &= 0,7 \times 4,7 \times 10^3 \times 680 \times 10^{-12} \\ &= 2,237 \mu s \end{aligned}$$

Dalga boşluk oranı ise,

$$D = \frac{t_L}{t_H + t_L}$$

$$D = \frac{4,76 \mu s}{2,237 \mu s + 4,76 \mu s}$$

$$D = 0,680$$

$$D = \%68$$

olacaktır.

Çıkış darbe frekansı,

$$f = \frac{1}{T}$$

$$f = \frac{1}{t_H + t_L}$$

$$f = \frac{1}{2,237\mu s + 4,76\mu s}$$

$$f = 142,9\text{KHz}$$

UYGULAMA FAALİYETİ

1. OSİLATÖRLER

Deney 1: Faz Kaymalı Rc Osilatör

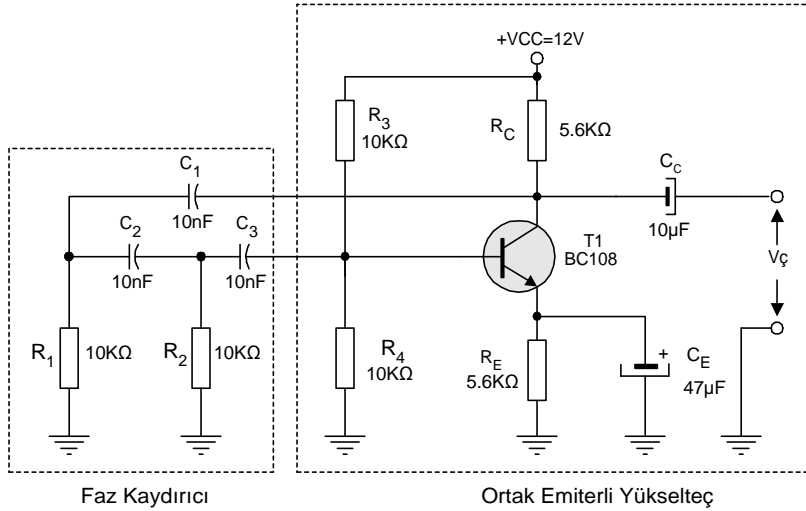
Gerekli Donanım:

Güç Kaynağı: 12VDC

Transistör : BC108C veya Muadili

Direnç : 1K Ω , 2x2.2 Ω , 3.3 Ω , 5.6K Ω , 4x10K Ω , 22K Ω , 33K Ω

Kondansatör: 3x10nF, 10 μ F, 47 μ F



Şekil 1.28: RC faz kaydırmalı osilatör devresi

DENEYİN YAPILIŞI:

Şekil 1.28'deki faz kaymalı osilatör devresini deney seti üzerine kurunuz. Osilatörün çıkış işaretini gözlemlemek için gerekli osilaskop bağlantısını yapınız.

Osilatör çıkış işaretinin ($V_{\text{ç}}$) ve Q1 transistörünün beyzindeki işaretin dalga biçimlerini şekil 1.29'daki diyagrama orantılı olarak çiziniz.

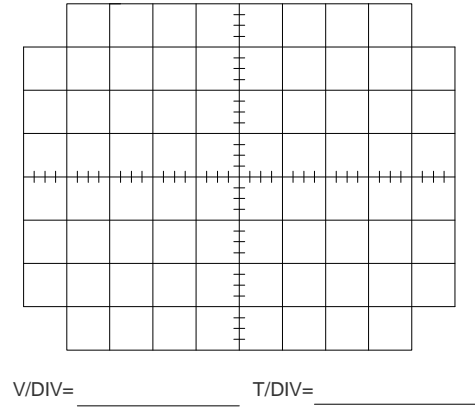
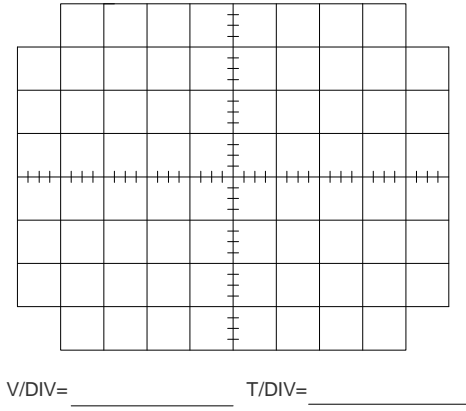
İşaretin tepeden tepeye değerini ve frekansını ölçerek elde ettiğiniz sonucu ilgili yere kaydediniz.

f =

Herz

$V_{\text{ç}}$ =

volt



Şekil 1.29: RC osilatörün çıkış ve beyz işaretlerinin dalga biçimleri

Osilatör çıkış işareti ile transistörün beyzindeki işareti aynı anda osilaskopta gözleyiniz. Bu iki işaret arasında faz farkı var mı? Varsa ilgili yere not ediniz.

ϕ = _____

Şekil 1.29'daki deney devresinde RE direnç değerini tablo 1.1'de verilen değerlerle sıra ile değiştiriniz. Her değer için çıkış işaretinin tepeden tepeye değerini ve frekansını ölçerek tablo1'deki ilgili yerlere kaydediniz.

Osilatör devresini şekil 1.29'daki ilk haline getiriniz. Devredeki R1 direnci yerine 22K Ω ' luk bir direnç bağlayınız. Bu durumda çıkış işaretinin genliği ve frekansındaki değişimi gözleyerek sonucu ilgili yere not ediniz.

RE (Ω)	V _{ç t-t} (volt)	F (Herz)
6.6K Ω		
5.6K Ω		
3.2K Ω		

Tablo 1.1: Osilatör kazancının etkileri

V_ç = _____ volt f = _____ Herz

Sorular:

1.Osilatör devresinin osilasyona başlaması için çıkış ve geri beslenen giriş işaretleri arasındaki faz farkı nasıl sağlanmıştır? Açıklayınız.

2.Osilatörün çalışmasına RE direncinin etkisini belirtiniz. RE direncinin değişimi osilatör çıkış işaretinde ne gibi değişimler sağlar? Açıklayınız.

Deney 2 : Kolpits Osilatör

Gerekli Donanım:

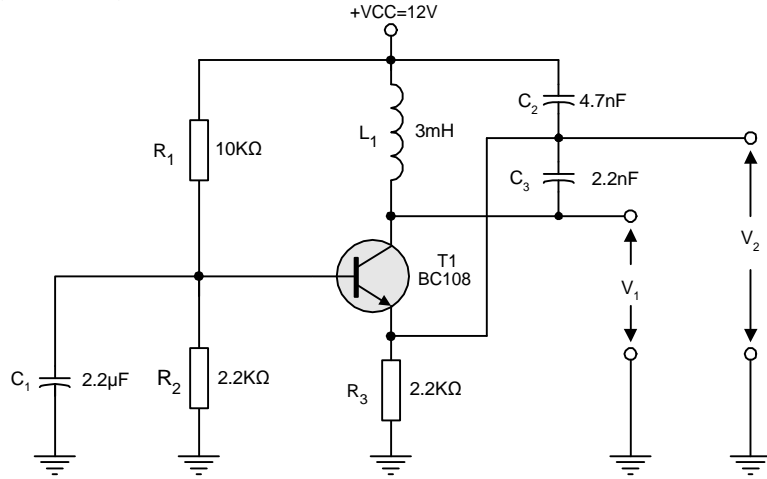
Güç kaynağı: 12VDC

Transistör: BC108C veya muadili

Direnç: 2x2KΩ, 10KΩ

Kondansatör: 2n2F, 4n7F, 10nF, 22nF, 47nF, 0.1μF, 0.22μF, 0.47μF, 1μF

Bobin (indüktans): 3mH, 10mH, 30mH



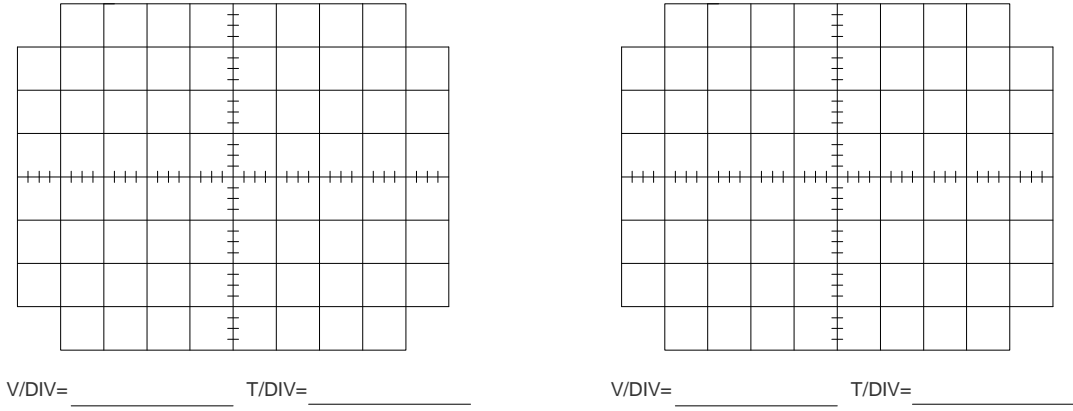
Şekil 1.30: Kolpits osilatör devresi

Deneyin Yapılışı:

Şekil 1.30'daki kolpits osilatör devresi verilmiştir. Bu devreyi deney seti üzerine kurunuz. Devreye güç uygulayınız.

Devre çıkışındaki işaretleri (V1 ve V2) incelemek için gerekli osilaskop bağlantılarını yapınız. Doğru bir ölçme için, osilaskopta gerekli kalibrasyon ayarlarını yapınız.

Osilatör çıkışındaki V1 geriliminin dalga biçimini osilaskopla inceleyiniz ve elde ettiğiniz işareti şekil 1.31'deki diyagrama orantılı olarak çizin.



Şekil 1.31: V1 ve V2 gerilimlerinin dalga biçimleri

V1 işaretinin frekansını aşağıdaki formülü kullanarak hesaplayınız.

$$f = \frac{1}{2 \pi \sqrt{LC}}$$

f (hesaplanan)= _____ Hz

f (öçülen) = _____ Hz

Sonucu kaydediniz.

C; rezonans devresinin toplam kapasite değeridir. Toplam kapasite; $C = \frac{C_2 \times C_3}{C_2 + C_3}$

formülü yardımıyla bulunur.

Aynı işlemleri V2 işareti içinde tekrarlayarak sonuçları ilgili yerlere kaydediniz. V2 işaretinin frekansını aşağıdaki formülü kullanarak hesaplayınız.

Sonucu kaydediniz. V2 işaretinin dalga biçimini şekil 1.32'deki diyagrama orantılı olarak çiziniz.

$$f = \frac{1}{2 \pi \sqrt{LC}}$$

f (hesaplanan)= _____ Hz

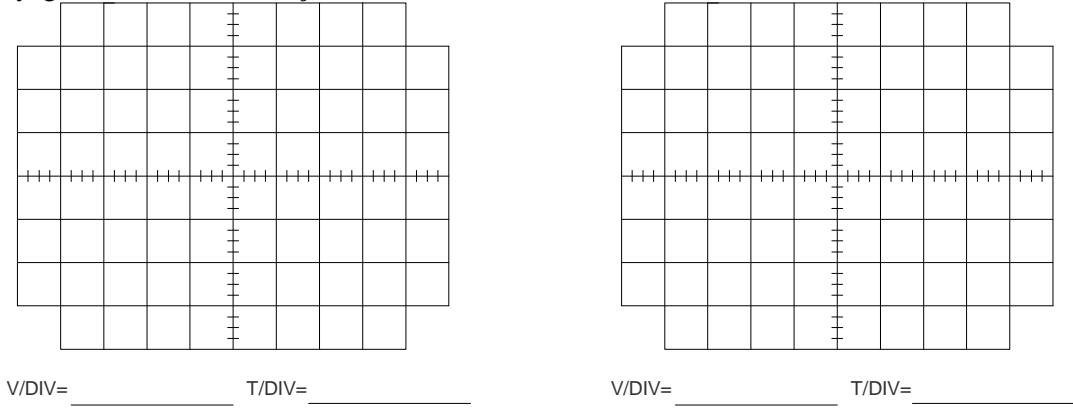
f (öçülen) = _____ Hz

Osilatör devresinde kullanılan L1, C2 ve C3 elemanlarını tablo 1.2'de belirtilen değerlerle sıra ile değiştiriniz. Her değer için çıkış işaretinin frekansını ölçerek sonuçları tablodaki ilgili yerlere kaydediniz.

L1 (mH)	C2 (nF)	C3 (nF)	C (toplam)	F (KHz) Ölçülen	F (KHz) Hesaplanan
3	4.7	10			
3	4.7	22			
3	10	22			
10	22	100			
10	47	220			
10	100	47			
30	470	220			
30	470	1000			

Tablo 1.2: Kolpits osilatör karakteristikleri

Şekil 1.30'daki osilatör devresinde; $L=3\text{mH}$, $C_2=10\text{nF}$ ve $C_3=47\text{nF}$ değerleri için, V_1 ve V_2 gerilimlerinin dalga biçimlerini zamanın bir fonksiyonu olarak şekil 1.32'deki diyagrama orantılı olarak çiziniz.



Şekil 1.32: V_1 ve V_2 gerilimlerinin dalga biçimleri

2. MULTİVİBRATÖRLER

Deney 1 : Astable Multivibratör

Gerekli Donanım:

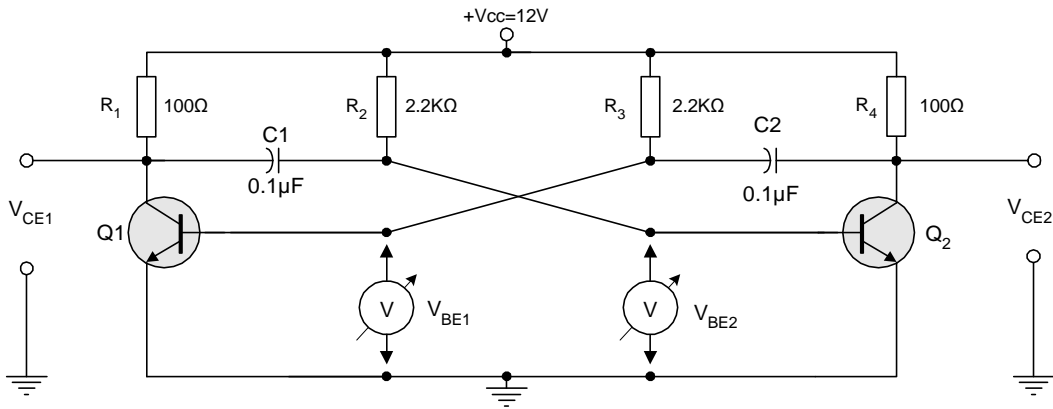
Güç Kaynağı: 12VDC

Transistör: 2xBC108C

LED: 5mm standart led

Direnç: 2x100Ω, 2x470Ω, 2x1KΩ, 2x2.2KΩ, 2x4.7KΩ, 2x10KΩ

Kondansatör: 2x22nF, 2x100nF, 2x100μF, 2x2200μF



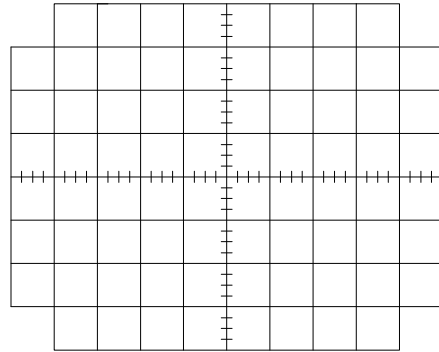
Şekil 1.33: Kararsız (astable) multivibratör devresi

Şekil 1.33'teki kararsız multivibratör devresini deney seti üzerine kurunuz. Osilaskop kullanarak kararsız multivibratör devresinde VCE1, VBE1 gerilimlerinin dalga biçimlerini şekil 1.34 a'da görülen diyagrama çiziniz.

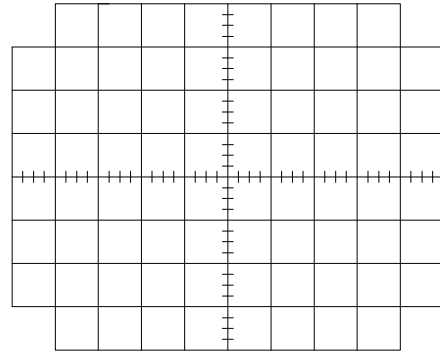
VCE2, VBE2 gerilimlerinin dalga biçimlerini ise şekil 1.34 b'deki diyagrama orantılı olarak çiziniz.

Q2 veya Q1 transistörünün çıkış dalga biçimlerini inceleyiniz. Q1 ve Q2 transistörlerinin kesim (T1) ve doyum anındaki (T2) periyotlarını ölçerek tablo 1.3'teki ilgili yerlere kaydediniz.

Şekil 1.33'teki kararsız multivibratör devresinde R1, R2 dirençlerini ve C1, C2 kondansatörlerini tablo 1.4'te belirtilen değerlerle sıra ile değiştiriniz.



V/DIV= _____ T/DIV= _____



V/DIV= _____ T/DIV= _____

Şekil 1.34 a ve b : Kararsız multivibratörün dalga biçimleri

Transistör	T1	T2	T1+T2	F
Q1				
Q2				

Tablo 1.3: Multivibratör dalga şekilleri

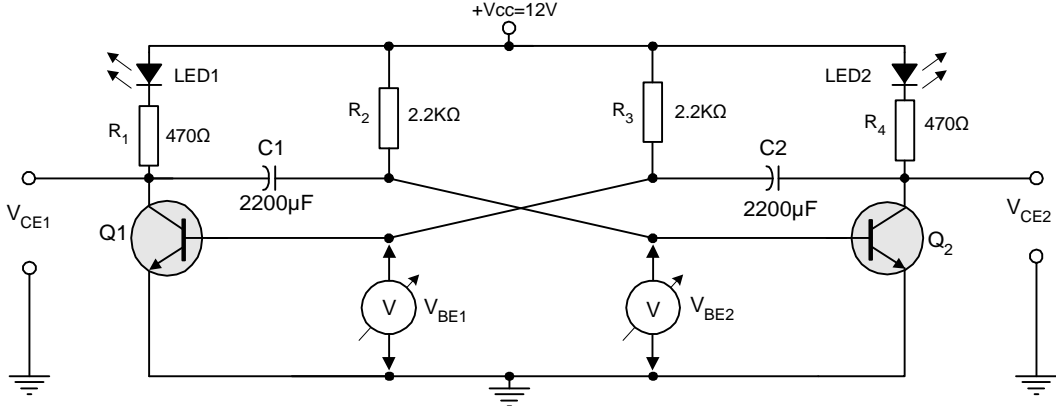
Değiştirdiğiniz her değer için çıkış işaretlerinin T1, T2 değerlerini ve toplam periyot değerini ($T=T1+T2$) ölçerek tablo 1.4'teki ilgili yerlere kaydediniz.

C1 (nF)	C2 (nF)	R2 (Ω)	R3 (Ω)	T1 (μs)	T2 (μs)	$T=T1+T2$	$F=1/T$
100	100	2K2	2K2				
100	100	4K7	4K7				
100	100	1K	1K				
22	22	1K	1K				
22	22	2K2	2K2				
100	100	2K2	4K7				
100	100	4K7	2K2				

Tablo 1.4: Kararsız multivibratör devresinin çeşitli değerler altında karakteristikleri

Deney 2: Kararsız Multivibratörlü Flaşör Devresi

Bu deneyde dengesiz multivibratörü kullanarak bir flaşör devresi tasarlayacağız. Böylece multivibratörün çalışmasını görsel olarak daha iyi anlayacağız. Uygulaması yapılacak olan flaşör devresi şekil 1.35'te verilmiştir.



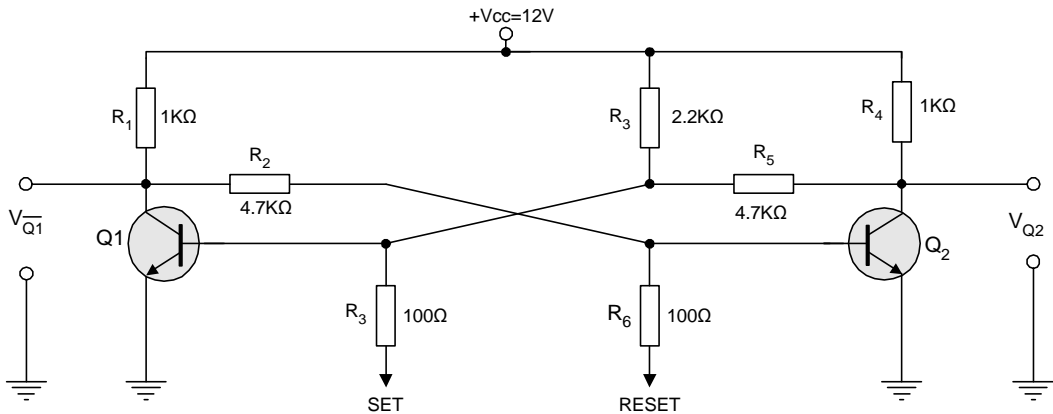
Şekil 1.35: Dengesiz multivibratör ile yapılan flaşör devresi

Şekil 1.35'teki devreyi deney seti üzerine kurunuz. Devreye enerji vererek çalışmasını LED'lerin yanıp sönmeyeine bakarak irdeleyiniz.

Devredeki C1 ve C2 kondansatörlerini 100μF yapınız. Devrenin çalışmasını gözlemleyiniz. Devrenin çalışmasında ne gibi değişiklikler olmuştur? Neden? Açıklayınız.

Deney 3: Çift Dengeli Multivibratör

Bu deneyde çift dengeli multivibratör devresinin çalışmasını ve özelliklerini inceleyeceğiz. Deneyde kullanacağımız çift dengeli multivibratör devresi şekil 1.36'da verilmiştir.



Şekil 1.36: Çift dengeli (Bistable) multivibratör devresi

Şekil 1.36'daki çift dengeli multivibratör devresi görülmektedir. Bu devreyi deney seti üzerine kurunuz.

Tablo 1.5'te belirtilen sayısal değerleri kısa bir süre için devrenin RESET ve SET girişlerine uygulayınız. R ve S girişlerinden uygulayabileceğiniz işaretin ve transistör çıkışlarından alacağınız analog değerlerin sayısal karşılıkları da tablo 1.5'te verilmiştir.

SAYISAL DEĞER	0	1
GİRİŞ	V=0V	V=12V
ÇIKIŞ	V<2 volt	V>9 volt

Tablo 1.5: Sayısal verilerin analog karşılıkları

Bu çalışmada ve tablo 1.6'da belirtilen değerler analog olarak tablo 1.5'te verilen değerlere karşılık gelmektedir. Elde ettiğiniz sonuçların sayısal değerlerini tablo 1.6'daki ilgili yerlere kaydediniz.

RESET	SET	VQ1	VQ2
0	0		
0	1		
1	0		
1	1		

Tablo 1.6: Bistable multivibratörün çalışması

Sonuçta;

- Çift kararlı multivibratörler bistable multivibrators olarak da bilinir.
- Çift kararlı multivibratör, bir sonraki öğrenme faaliyetinde göreceğimiz temel RS flip flop devresini oluşturmaktadır.
- İki transistörden meydana gelen bu devre bilgi saklanması için kullanılır.

İşlem Basamakları	Öneriler
<ul style="list-style-type: none"> ➤ Kuracağınız devreyi inceleyerek özelliklerini öğreniniz ve önemli gördüğünüz noktaları not alınız. ➤ Çalışma alanınızı fiziksel ve elektriksel olarak temizleyiniz. Kısa devre oluşmaması için gerekli tedbirleri alınız. ➤ Önlüğünüzü giyiniz ve gerekli iş güvenliği kurallarına uyunuz. ➤ Devreyi kurmak için gerekli malzemeleri tespit ediniz. ➤ Özel elemanların ve entegrelerin katalog bilgilerini öğreniniz. ➤ Devre elemanlarının sağlamlık kontrollerini yapınız. ➤ Devreleri bredbord üzerine şemaya bakarak tekniğine uygun şekilde kurunuz. ➤ Kurduğunuz devreyi, AVO metreyi kullanarak ve devre şemasından takip ederek bağlantıların doğru olup olmadığını kontrol ediniz. ➤ Devrenin besleme gerilimlerini bağlayınız. ➤ Çıkışlara bağlı LED'lerin durumuna bakarak devrenin doğru çalışıp çalışmadığını kontrol ediniz. 	<ul style="list-style-type: none"> ➤ Uygulamaya başlamadan önce konu hakkında çeşitli kaynaklardan araştırmalar yapınız ve bulduğunuz sonuçları yanınızda bulundurunuz. ➤ Temizliğe ve statik elektrik olmamasına dikkat ediniz. Çalışma alanındaki parçalar devrenizde kısa devre oluşturabilir. Dikkat ediniz! ➤ Önlüğünüzün düğmelerini kapatmayı unutmayınız. ➤ Güç kaynağı, bağlantı problemleri, AVO metre gibi cihazları unutmayınız. ➤ Katalogları ve interneti kullanabilirsiniz. ➤ Elemanları bredborda takarak kontrol ediniz. ➤ Elemanların bacaklarını doğru bağlamak için katalog bilgilerini kullanınız. Yaptığınız işin kaliteli olmasına ve işi zamanında yapmaya özen gösteriniz. ➤ Kopukluk ve kısa devre olmamasına dikkat ediniz. ➤ Gereğinden fazla gerilim vermek elemanları bozacaktır. Önce kaynak gerilimini ölçerek kontrol ediniz. ➤ Bir kronometre ile süreyi ölçebilirsiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki soruları cevaplayarak faaliyette kazandığınız bilgi ve becerileri ölçünüz.

A. FAALİYET ÖLÇME SORULARI

Aşağıdaki sorularda doğru olan şıkkı işaretleyiniz.

1. Aşağıdakilerden hangisi bir multivibratör çeşidi değildir?
A) Tek kararlı
B) Çift kararlı
C) Üç kararlı
D) Kararsız
2. Çıkışından durmadan kare dalga veren multivibratör aşağıdakilerden hangisidir?
A) Tek kararlı multivibratör
B) Çift kararlı multivibratör
C) Üç kararlı multivibratör
D) Kararsız multivibratör
3. Çıkış dalga şekli, butona basılmadığı sürece sabit kalan multivibratör aşağıdakilerden hangisidir?
A) Tek kararlı multivibratör
B) Dört kararlı multivibratör
C) Üç kararlı multivibratör
D) Kararsız multivibratör
4. Kararsız multivibratör devresinde, transistörlerin iletimde kalma süreleri aşağıdakilerden hangisine bağlıdır?
A) Dirence
B) Kondansatöre
C) Gerilim kaynağına
D) Direnç ve kondansatöre
5. Tek kararlı multivibratör devresinde, butona basılınca aşağıdakilerden hangisi olur?
A) Çıkış “1” durumuna geçer ve bir müddet sonra tekrar “0” durumuna geçer.
B) Çıkış “1” durumuna geçer ve hep öyle kalır.
C) Çıkış “0” durumuna geçer.
D) Çıkış değişmez.
6. Çift kararlı multivibratör devresinin çıkışında oluşan kare dalganın “0” ve “1” olarak kalma süreleri aşağıdakilerden hangisine bağlıdır?
A) Dirence
B) Kondansatöre
C) Gerilim kaynağına
D) Hiçbirine

7. Çift kararlı multivibratör devresinde kaç tane buton vardır?
A) 1
B) 2
C) 3
D) 4
8. Transistörün iletimde olması durumunda aşağıdakilerden hangisi oluşur?
A) C-E arası kısa devre olur.
B) C-E arası açık devre olur.
C) B-E arası kısa devre olur.
D) B-E arası açık devre olur.
9. Transistörün yalıtımda olması durumunda aşağıdakilerden hangisi oluşur?
A) C-E arası kısa devre olur.
B) C-E arası açık devre olur.
C) B-E arası kısa devre olur.
D) B-E arası açık devre olur.
10. Tek kararlı multivibratör devresinde kondansatörün değerini artırırsak çıkış dalga şekline aşağıdakilerden hangisi olur?
A) “0” iken “1” olur.
B) Periyodu artar.
C) Frekansı artar.
D) “1” iken “0” olur.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarı ile karşılaştırınız. Doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt yaşadığınız sorularla ilgili konuları faaliyete dönerek tekrar inceleyiniz.

Tüm sorulara doğru cevap verdiyseniz diğer faaliyete geçiniz.

B. PERFORMANS TESTİ

Bir arkadaşınızla birlikte yaptığınız uygulamayı değerlendirme ölçeğine göre değerlendirerek, eksik veya hatalı gördüğünüz davranışları tamamlayınız.

KONTROL LİSTESİ

Modülün Adı	Flip-Flop	Modül Eğitimi	
Amaç	Gerekli ortam sağlandığında, bilgisayar kartları üzerinde kullanılan tümleşik devrelerin çalışma mantığını bilerek gerektiğinde bu tip elemanların montaj ve demontaj işlemlerini gerçekleştirebileceksiniz. Ayrıca bilgisayar ile kontrol edilen birtakım devreler yapılması gerektiğinde bu tip devre uygulamalarını gerçekleştirebilecek bilgi ve beceriye sahip olabileceksiniz.	Alanın: Adı ve Soyadı	

AÇIKLAMA: Aşağıda listelenen davranışların her birinin arkadaşınız tarafından yapılıp yapılmadığını gözlemleyiniz. Eğer yapıldıysa evet kutucuğunun hizasına X işareti koyunuz. Yapılmadıysa hayır kutucuğunun hizasına X işareti koyunuz.

DEĞERLENDİRME ÖLÇÜTLERİ		Evet	Hayır
1	Osilatör devrelerinin özelliklerini öğrendiniz mi?		
2	Osilatör devreleri ile ilgili özel elemanların katalog bilgilerini araştırıp öğrendiniz mi?		
3	Deneylerde kullanacağınız araç gereçlerin adlarını ve özelliklerini öğrendiniz mi?		
4	Uygulamaları yapmadaki amacı ve sonuçta elde edilmesi gereken sonuçları biliyor musunuz?		
5	Uygulamaları yaparken gerekli güvenlik tedbirlerini aldınız mı?		
6	Uygulamaları yapmak için gerekli cihazları tanıyıp seçebildiniz mi?		
7	Kullanacağınız elemanların sağlamlık kontrollerini tekniğine uygun şekilde yapabildiniz mi?		
8	Devreleri, devre şemasından takip ederek ve doğru olarak tekniğine uygun şekilde bredbord üzerine kurabildiniz mi?		
9	Bredbord üzerine kurduğunuz devrelerde gerekli ölçmeleri yapabildiniz mi?		
10	Mesleğe uygun kıyafet giydiniz mi?		
11	Çalışma alanını ve aletleri tertipli ve düzenli kullandınız mı?		
12	Zamanı iyi kullandınız mı?		

DÜŞÜNCELER

.....

C. UYGULAMA DEĞERLENDİRMESİ

Yaptığınız değerlendirme sonunda hayır şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Eksiklerinizi araştırarak ya da öğretmeninizden yardım alarak tamamlayabilirsiniz. Cevaplarınızın tamamı evet ise bir sonraki faaliyete geçiniz.

ÖĞRENME FAALİYETİ-2

AMAÇ

Uygun ortam sağlandığında, flip-flop entegreleri ve devreleri tanıyacak, özelliklerini bilecek ve bu entegreler ile istediğiniz tipte mantık devresinin tasarımını yapabileceksiniz.

ARAŞTIRMA

Bu faaliyet öncesinde yapmanız gereken araştırmalar şunlardır:

- Flip-floplara neden ihtiyaç duyulmaktadır ve kullanım yerleri nerelerdir?
- Flip-flop entegrelerini, katalogları ve interneti kullanarak inceleyiniz, çeşitleri, isimleri hakkında bilgi toplayınız ve entegre görünümeleri çizerek doğruluk ve fonksiyon tablolarını oluşturunuz.

Araştırma işlemleri için İnternet ortamında araştırma yapınız. Elektronik kart tamirati ve tasarımı ile uğraşan kişilerden ön bilgi edininiz. Bunun için serviste bulunan yetkili teknik eleman ve elektronik mühendislerinin bilgisine başvurabilirsiniz.

2. FLIP- FLOPLAR

Flip-floplar yapısında lojik kapılar olan, yani lojik kapılar ile gerçekleştirilmiş özel elemanlardır. Girişlerin değişimine bağlı olarak çıkış değeri değişir. Flip-flopların bu anlık değişimine tetiklenme adı verilir ve bu değişimi sağlayan duruma ise flip-flop'bun tetiklenmesi denir. Flip-floplar da ardışıl devrelerde kullanılır ve bir zamanlama palsi vardır. Ayrıca flip flopların en önemli özelliği çıkış değerlerinin bir önceki çıkışa da bağlı olmasıdır. Tabi burada açıklanacak çok kavram var. Burada kısaca değineceğimiz ana kavramları konu ilerledikçe daha iyi anlayacaksınız.

Lojik devreler, kombinasyonel (combinational) ve ardışıl (sequential) olmak üzere 2 bölümde incelenebilir. Kombinasyonel devrelerde, herhangi bir andaki çıkış, sadece o andaki girişler tarafından belirlenir. Önceki çıkış değerlerinin sonraki çıkışa hiçbir etkisi söz konusu değildir. Ardışıl devrelerde ise bir önceki çıkış, mevcut girişlerle birlikte sonraki çıkışı tayin eder. Başka bir deyişle ardışıl devrelerin bellek özelliği vardır. Yani çıkışları aklında tutar ve giriş olarak kullanır.

Bu modülde, flip-floplarla devre tasarımının genel mantığını anlatacağız ama, aslında flip floplarla devre tasarımını daha çok sayıcılar konusunda göreceksiniz. Çünkü sayıcıların tasarımı flip-floplarla gerçekleştirilmektedir. Ayrıca kaydedicinin (register) yapısında ve hafıza (memory) biriminin yapısında da flip-flop vardır.

Bu öğrenme faaliyetinde işleyeceğimiz konulardan aklınızda kalması gereken en önemli hususlar, flip flopların sembolleri ve doğruluk tabloları (yani flip flopların girişleri ne olursa çıkışının ne olacağı) olmalıdır. Flip-flopların temel özellikleri ile, tetikleme çeşitleri bilinmeli ve flip floplarla tasarım konusu, aşamaları ile birlikte çok iyi anlaşılmalıdır.

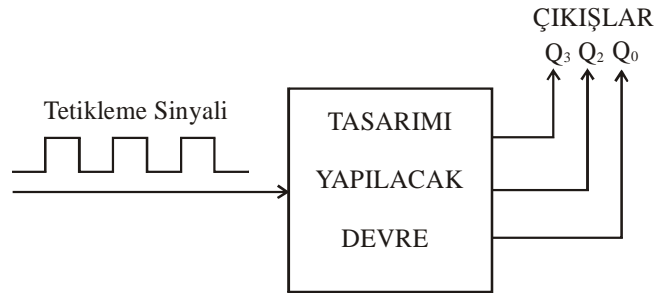
2.1. Flip Flop Özellikleri

Flip flopların genel özellikleri şunlardır: Her birinde clock (saat) girişi bulunmaktadır. Bu girişe kare dalda şeklindeki tetikleme sinyali bağlanır ve flip-flop bu sinyal ile çıkışlarını değiştirir. Daha önceki devrelerimizde girişler değişince çıkışlar hemen değişiyordu. Flip-floplarda ise çıkışların değişmesi için girişlerin değişmesi yetmez. Bu değişim emrini tetikleme sinyali verir. Bunun nasıl olduğunu ve çeşitlerini, flip-flopların tetiklenmesi konusunda göreceksiniz.

Flip-flobun vereceği çıkış girişlere bağlı olmakla birlikte, aynı zamanda bir önceki çıkışa da bağlıdır. Yani bir geri besleme söz konusudur. Bir önceki çıkış, sanki bir sonraki çıkışın girişi gibi düşünülür. Flip-flopların doğruluk tablolarını incelediğimizde daha iyi anlayacaksınız. Flip-floplar;

- Girişlerine uygulanan sinyal değişmediği müddetçe çıkış durumunu korur.
- Flip-floplar 1 bitlik bilgiyi saklayabilir.
- Giriş sinyallerine göre çıkış ya lojik “0” ya da lojik “1” olur.
- Her bir flip flobun Q ve \bar{Q} olmak üzere 2 çıkışı vardır. Q çıkışı “1” ise \bar{Q} “0” , Q çıkışı “0” ise \bar{Q} “1” olmaktadır. Uygulamada hangi çıkış işimize yarayacaksa o kullanılır. Esas çıkış Q çıkışıdır. Eğer Q çıkışının değilini kullanmak gerekirse ayrıca bir “DEĞİL” kapısı kullanmaya gerek yoktur.
- Flip floplar ardışıl devrelerin temel elemanıdır.

Flip floplar bir çeşit çift kararlı multivibratörlerdir. Multivibratörler konusu bir önceki öğrenme faaliyetinde anlatılmıştır. Flip floplarla tasarlanacak devre şeması genel olarak şu şekildedir:



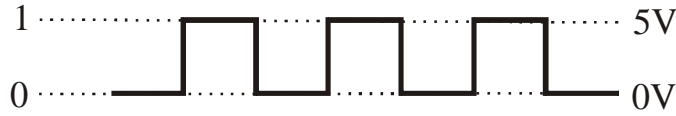
Şekil 2. 1: Flip-flop ile tasarlanacak devre şeması

Burada dikkatimizi çekecek olan nokta tetikleme sinyali dışında bir giriş olmamasıdır. Bu şekilde tasarlanmış bir devre çıkışları, gelen her tetikleme sinyali ile birlikte sırası ile ardışıl olarak değişir durur. Tasarım konusunda daha ayrıntılı incelenecektir.

2.2. Flip-Flopların Tetiklenmesi ve Tetikleme Çeşitleri

Flip-floplar clock (saat) palsi veya tetikleme palsi denilen kare dalga sinyal ile tetiklenir. FF'lerin CLK girişlerine bu kare dalga sinyal bağlanır. Bu kare dalga sinyaller ise osilatör devreleri ile üretilir. Yani flip-flopları kullanabilmek için bir kare dalga osilatörüne ihtiyaç vardır. İleride size bu osilatör devreleri verilecektir.

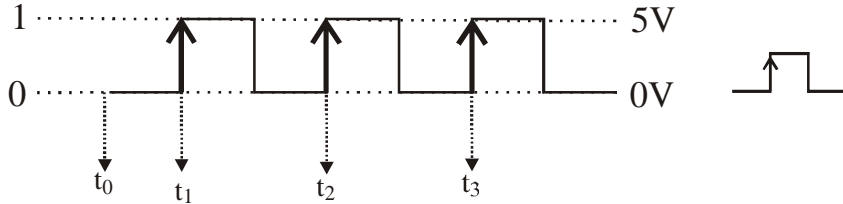
Tetikleme palsi, 0V ila 5V arasında değişen bir kare dalgadır. Yani lojik “0” ile lojik “1” arasında değişen bir işarettir. Değişik frekanslarda olabilir.



Şekil 2.2: Kare dalga şekli

Temelde 3 çeşit tetikleme şekli vardır. Bunlar; pozitif kenar (çıkan kenar) tetiklemesi, negatif kenar (inen kenar) tetiklemesi ve düzey tetiklemedir.

Kare dalganın “0” durumundan “1” durumuna geçtiği andaki tetiklemeye pozitif kenar tetiklemesi denir. Çıkışlar kare dalganın, her sıfırdan birer geçişinde konum değiştirir. Yani “BAŞLA” sesinin geldiği anlar bu anlardır. Aşağıdaki şekilden inceleyecek olursak, bu kare dalganın RS flip flobun CLK girişine uygulandığını düşünelim. t_1 , t_2 ve t_3 anlarında RS flip-flop çıkışları, girişlere ve şu andaki çıkışa bağlı olarak değişecektir.

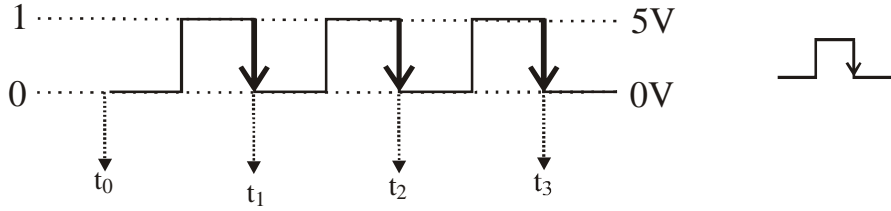


Şekil 2.3: Pozitif kenar tetiklemesi ve gösterimi

Örneğin RS FF'in t_0 anındaki çıkışının “0” ve girişlerinin $S=1$, $R=0$ olduğunu düşünelim. Eğer RS FF'in doğruluk tablosu incelenirse $S=1$, $R=0$ iken çıkışın 1 olması gerektiğini göreceksiniz. t_0 anından t_1 anına gelinceye kadar geçen sürede $S=1$, $R=0$ olduğu halde RS FF'in çıkışı “0” olarak kalacaktır. Ama t_1 anına gelindiğinde çıkış hemen “1” olacaktır ve çıkış bu konumunu yani “1” durumunu t_2 anına gelinceye kadar sürdürecektir. Eğer t_2 anına kadar girişlerde bir değişiklik yapılmaz ise çıkış, konumunu t_2 anı geçse bile sürdürmeye devam edecektir. Biz t_1 anından hemen sonra girişleri değiştirdiğimizi ve $S=0$ ve $R=1$ yaptığımızı düşünelim. Bu durumda t_2 anı geldiğinde Q çıkışı “0” olacaktır. t_2 anından sonra da çıkışları $S=0$ ve $R=0$ yaptığımızı düşünürsek, t_3 anına gelindiğinde o andaki çıkış ne ise aynen kaldığını göreceğiz. t_2 ile t_3 arasındaki zamanda çıkış “0” olduğundan, t_3 anından sonra da çıkış “0” olarak kalacaktır. Eğer t_2 ile t_3 arasındaki zamanda çıkış “1” olsaydı, t_3 anından sonraki çıkış da “1” olacaktı.

Böylece tetikleme kavramı ile birlikte, bir önceki çıkış ve bir sonraki çıkış kavramlarını daha iyi anladığınızı umuyorum. t_1 'den t_2 'ye kadar geçen süre ne kadardır? Biz bu sürede girişleri nasıl değiştireceğiz? gibi sorular aklınıza geliyorsa bunların cevabını ilerde öğreneceksiniz.

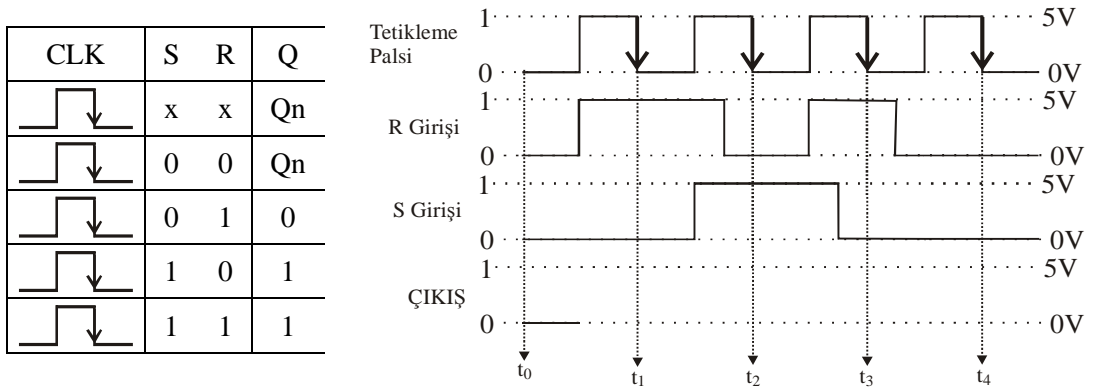
Kare dalganın “1” durumundan “0” durumuna geçtiği andaki tetiklemeye negatif kenar tetiklemesi denir. Çıkışlar, kare dalganın, her birden sıfıra geçişinde konum değiştirir. Yani “BAŞLA” sinyalinin geldiği anlar bu anlardır. Yukarda anlattığımız örnek ışığında negatif kenar tetiklemeyi düşünebilirsiniz.



Şekil 2.4: Negatif kenar tetiklemesi ve gösterimi

Kataloglarda veya birçok kullanım alanında “0” ve “1” ler söz ile ifade edilmektense şekil ile gösterilir. Şimdi bununla ilgili bir örnek yapacağız. Lütfen örneği dikkatlice inceleyerek anlamaya çalışınız.

Örnek: Bir negatif kenar tetiklemeli RS FF’in giriş dalga şekilleri ve doğruluk tablosu aşağıda gösterildiği gibi ise, çıkış dalga şeklini çiziniz. (t_0 anındaki çıkışı “0” olarak alınız.)

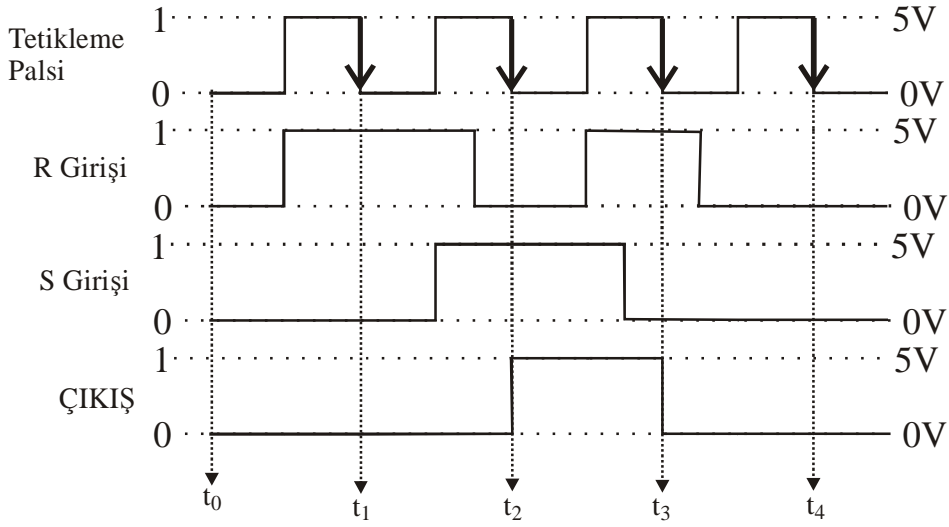


Şekil 2.5: Örnek sorudaki RS FF’in doğruluk tablosu ve giriş dalga şekilleri

Çözüm: Bu problemi çözebilmek için sadece t_1 , t_2 , t_3 ve t_4 anlarındaki değerlere bakmak yeterli olacaktır.

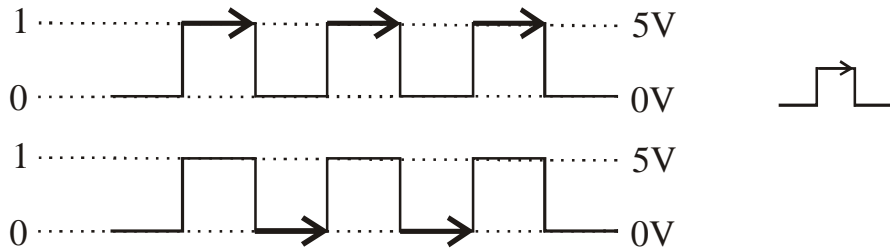
- t_1 anında $R=1$, $S=0$ ve $Q=0$ 'dır. Bu durumda t_1 anında çıkış “0” olacaktır. Bu durum t_2 anına kadar devam edecektir.

- t_2 anında $R=0$, $S=1$ ve $Q=0$ 'dır. Bu durumda t_2 anında çıkış "1" olacaktır. Bu durum t_3 anına kadar devam edecektir.
- t_3 anında $R=1$, $S=0$ ve $Q=1$ 'dir. Bu durumda t_3 anında çıkış "0" olacaktır. Bu durum t_4 anına kadar devam edecektir.
- t_4 anında $R=0$, $S=0$ ve $Q=0$ 'dır. Bu durumda t_4 anında çıkış "0" olarak kalmaya devam edecektir. Bu durum bir sonraki tetikleme zamanına kadar sürecektir. Bu açıklamalar ışığında çıkış şeklini çizebiliriz.



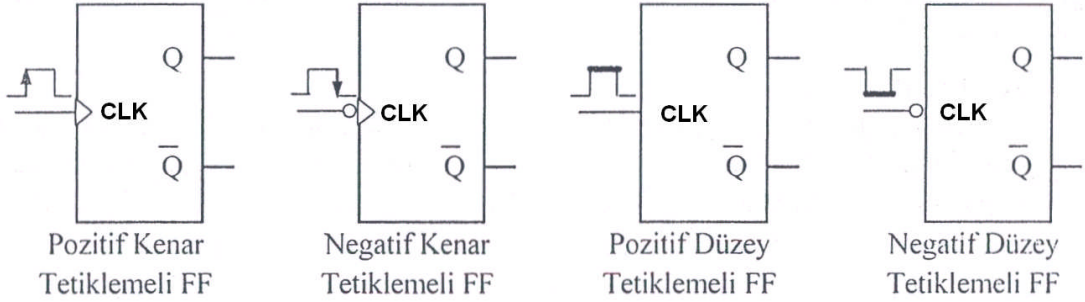
Şekil 2.6: Örnek sorudaki RS FF'in girişe göre çıkış dalga şekli

Kare dalganın "1" olarak kaldığı veya "0" olarak kaldığı durumlarda çıkışın değişmesine düzey tetikleme denir.



Şekil 2.7: Düzey tetikleme

Flip-floplar tetikleme şekillerine göre de çeşitlere ayrılır ve sembollerinden hangi tetikleme ile çalıştığı anlaşılabilir.



Şekil 2.8: Tetikleme şekillerine göre flip-flop sembolleri

Bir flip-flobun hangi tetikleme ile çalıştığını anlamak için CLK girişindeki şekle bakmak gerekir. Yukarıdaki sembollerde hangi şeklin neyi temsil ettiği görülmektedir.

2.3. Flip-Flop Çeşitleri

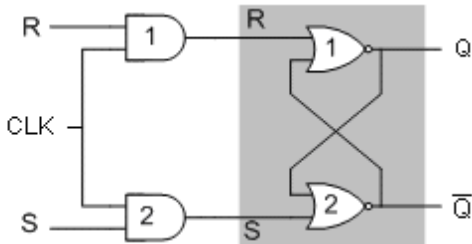
Flip floplar başlıca 4 çeşittir. Bunlar;

- RS flip-flop
- JK flip-flop
- D flip-flop
- T flip-flop

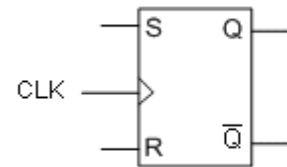
Bir de bunlara ilave olarak Preset/Clear girişli flip-floplar vardır. Her bir flip-flop çeşidinin Preset/Clear girişli olanı vardır. Yani Preset/Clear girişli RS flip-flop, Preset/Clear girişli JK flip-flop, Preset/Clear girişli D flip-flop ve Preset/Clear girişli T flip-flop vardır. Her bir flip-flop ilerde konu olarak teker teker işlenecek ve özellikleri belirtilecektir.

2.3.1. RS Flip-Flop

RS flip-flop aşağıdaki sembolde görüldüğü gibi S (Set=Kur) ve R (Reset=Sıfırla) isimlerinde 2 girişe sahip bir flip-flopdur.



(a) Lojik diyagramı



(b) Sembolü

CLK	S	R	Q	\bar{Q}
	x	x	Q _n	\bar{Q}_n
	0	0	Q _n	\bar{Q}_n
	0	1	0	1
	1	0	1	0
	1	1	1	1

Değişim yok

Değişim yok

Silme

Kurma

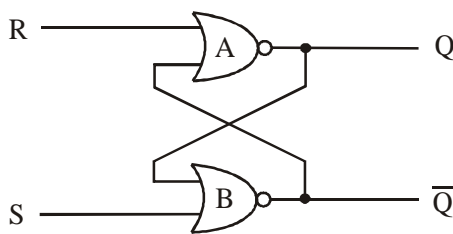
Tanımsız

(c) Doğruluk tablosu

Şekil 2.9: Yükselen kenar tetiklemeli bir RS Flip Flop

Burada anlatacağımız RS flip-flopun tetikleme sinyali yoktur. Çünkü tetiklemesiz RS flip-flop, flip-flopların temelini oluşturmaktadır. Ama şunu unutmayın ki, aslında flip-floplarda tetikleme girişi vardır. RS flip-flopun değişik gerçekleştirme yöntemleri vardır. Örneğin “VEYADEĞİL” (NOR) kapısıyla gerçekleştirilebildiği gibi “VEDEĞİL” (NAND) kapısıyla da gerçekleştirilebilir. Her iki lojik devre ve doğruluk tabloları şu şekildedir:

➤ “VEYADEĞİL” kapıları ile yapılmış RS flip flop



Girişler		Çıkışlar	
S	R	Q ₊	\bar{Q}_+
0	0	Q	\bar{Q}
0	1	0	1
1	0	1	0
1	1	0	0

→ İstenmeyen Durum

Şekil 2.10: RS flip-flop lojik devresi ve doğruluk tablosu

Doğruluk tablosunun satırlarını incelersek;

1. satırda, S=0 ve R=0’dır. Bunun anlamı çıkışa hiçbir müdahale olmasın. Çıkış aynı konumunda kalmaya devam etsin. Yani çıkış “1” ise “1” olarak kalsın, “0” ise “0” olarak kalsın demektir. Bir başka ifade ile bir önceki çıkış ne ise o değişmesin demektir.

Önemli Not: Buradaki tabloda daha sonra çok kullanılacak olan bir Q_+ ve \bar{Q}_+ hususu ifadelerini açıklamak istiyorum. Doğruluk tablosuna dikkat ettiyseniz 1. satırdaki çıkışlarda “0” veya “1” ifadeleri yerine Q ve \bar{Q} ifadeleri bulunmaktadır. Ayrıca çıkışları

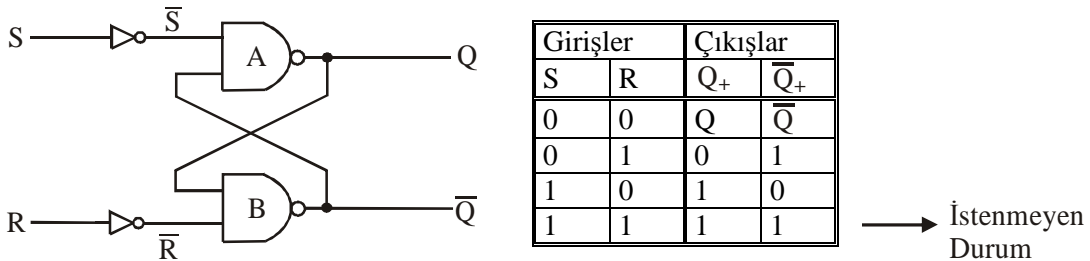
gösteren ifadeler Q_+ ve \overline{Q}_+ şeklinde gösterilmektedir. Burada “+” ile gösterilen çıkışlar bir sonraki çıkış anlamındadır. Yani Q_+ bir sonraki çıkışı, Q ise şimdiki durumu ifade etmektedir. Tablonun birinci satırını bu bilgiler ışığında tekrar okuyacak olursak şunu söylememiz gerekir: “Eğer $S=0$ ve $R=0$ girişlerini uygularsak çıkış değeri değişmez. Şu andaki çıkış ne ise aynen kalır.”

2. satırda, $S=0$ ve $R=1$ 'dir. Bilindiği gibi R girişi RESET (SIFIRLA) anlamındaki giriştir ve bu girişin “1” olması demek, çıkışı sıfırla demektir. Sıfırlamak, çıkışı “0” yapmak demektir. Burada esas çıkışın Q olduğunu ve diğer çıkışın Q 'nın değili olduğunu unutmayınız. Devreyi inceleyecek olursak çıkışın sıfırlanacağını görebiliriz. $R=1$ olduğundan A kapısı çıkışı “0” olur. Çünkü “VEDEĞİL” kapısının girişlerinden en az birisinin “1” olması demek “VEDEĞİL” kapısının çıkışının “0” olması demektir.

3. satırda, $S=1$ ve $R=0$ 'dır. Bilindiği gibi S girişi SET (KUR) anlamındaki giriştir ve bu girişin “1” olması demek, çıkışı kur demektir. Kutmak, çıkışı “1” yapmak demektir. Devreyi inceleyecek olursak çıkışın “1” olacağını görebiliriz. $S=1$ olduğundan B kapısı çıkışı “0” olacak demektir. Yukarda da söylediğimiz gibi “VEDEĞİL” kapısının girişlerinden en az birisinin “1” olması demek “VEDEĞİL” kapısının çıkışının “0” olması demektir. A kapısının girişlerine bakarsak $R=0$ ve B kapısının çıkışından gelen “0” olduğunu görürüz. Bir “VEYADEĞİL” kapısının girişleri (00) oluyorsa çıkışı “1” olacak demektir.

4. satırda ise istenmeyen bir durum vardır. Tabloya baktığımızda her iki çıkışın da “0” olduğunu görürüz. Hâlbuki çıkışlar birbirinin tersi olmalıydı. Yani biri “0” iken diğeri “1”, biri “1” iken diğeri “0” olmalıydı. Devreyi incelersek $S=0$ ve $R=0$ değerlerine karşılık her iki çıkışın da “0” olacağını rahatlıkla görebiliriz. Çünkü bildiğiniz gibi, “VEDEĞİL” kapısının girişlerinden en az birisinin “1” olması demek “VEDEĞİL” kapısının çıkışının “0” olması demektir. Bu şart her iki kapı için de gerçekleşmiş durumdadır. Her iki çıkışın sıfır olması durumu istenmeyen bir durum olduğundan $S=1$ ve $R=1$ girişleri kullanılmaz. Zaten bu “sıfırla” ve “kur” mantığına da aykırıdır. $S=1$ olunca çıkışı “1” yapacaktı ve $R=1$ olduğunda ise çıkışı “0” yapacaktı. Her ikisinin birden emir vermesi çıkışın ne olacağı konusunda kararsızlık meydana getirir. Bu durum bir askere rütbeleri aynı 2 komutanın, 2 ayrı komut vermesi gibidir. Komutanlardan biri askere “Yürü” emrini verirken diğeri “Dur” emri vermektedir. Sizce asker hangisini yapsın? Bence 2 komutan yerine 1 komutan olması daha iyidir. Eğer illaki 2 komutan olacaksa, biri emir verirken diğeri susmalıdır. Yani $S=1$ iken $R=0$ veya $R=1$ iken $S=0$ olmalıdır.

➤ “VEDEĞİL” kapıları ile yapılmış RS flip-flop

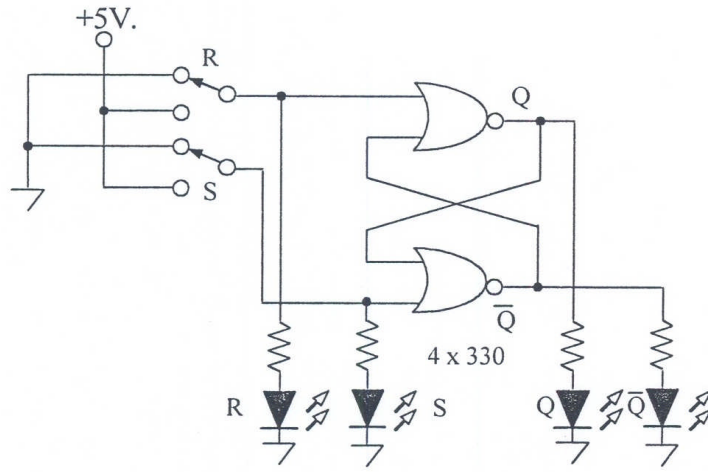


Şekil 2.11: RS flip-flop lojik devresi ve doğruluk tablosu

Burada da satırları yukarıdaki mantık ile inceleyebilirsiniz. Bildiğiniz gibi “VEDEĞİL” kapısının girişlerinden en az birinin “0” olması demek , çıkışın “1” olması demektir. S=1 ve R=1 uygulandığında A ve B kapılarının girişlerine “0” uygulanmış olur ve her iki kapının çıkışı da “1” olur. Yine bu durum istenmeyen ve kullanılmayacak durumdur.

Uygulama :

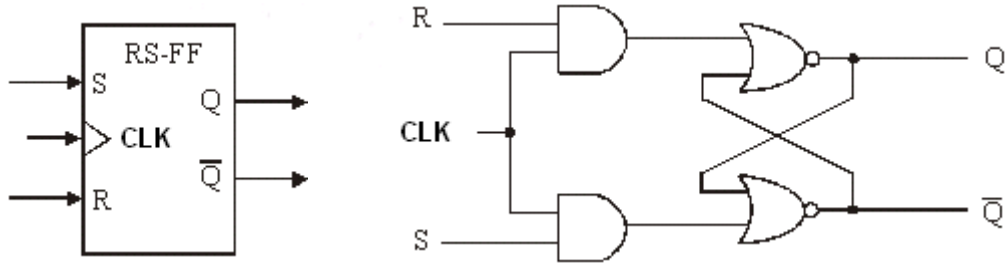
Eğer isterseniz aşağıdaki devre bağlantı şemasını kullanarak RS FF’leri daha iyi inceleyebilirsiniz.



Şekil 2.12: RS flip-flop uygulama şeması





➤ Tetiklemeli RS flip-flop

VEYADEĞİL kapıları ile yapılmış RS flip-flobun girişlerine VE kapıları ilave ederek veya VEDEĞİL kapıları ile yapılmış RS flip-flobun önüne VEDEĞİL kapıları ekleyerek tetiklemeli RS flip-flop yapabiliriz. Bundan sonra işleyeceğimiz konularda VEYADEĞİL kapıları ile yapılmış flip-flopları temel alıp şekilleri çizilecektir. Eğer isterseniz bu konu ile ilgili kitaplardan VEDEĞİL ile çizilmiş flip-flop devrelerini de bulabilirsiniz.



Şekil 2.13: Tetiklemeli RS flip flop blok şeması ve lojik devresi

Buradaki CLK (Clock) girişi tetikleme sinyalini gireceğimiz yerdir. Bu girişten kare dalga uygulanır. Flip-flobun çıkışlarının değişebilmesi için bu kare dalgaya ihtiyaç vardır. R ve S girişleri değişmiş olsalar dahi kare dalganın 1 palsi gelmeden çıkış konum değiştirmez. R ve S değiştiğinde flip-flop çıkışlarını değiştirmek için hazır bekler. Bu aynen koşu yarışına başlayacak olan koşucuların durumu gibidir. Nasıl ki, koşucular önce hazır hale gelirler ve beklerler. Ondan sonra da “BAŞLA” komutunu bildiren ses ile yarışa başlarlar. İşte aynen koşucularda olduğu gibi burada da çıkışlar konum değiştirmek için CLK sinyalini bekler. Clock (saat) palsine göre konum değiştirme entegrenin yapısına göre 3 şekilde olabilir. Bu konuyu “Flip-Flopların Tetiklenmesi” başlığıyla işleyeceğiz.

CLK	S	R	Q+
	0	0	Q
	0	1	0
	1	0	1
	1	1	X

Tablo 2.1 Yükselen kenar tetiklemeli RS flip-flop doğruluk tablosu

Not: Bundan sonra karışıklık olmaması açısından doğruluk tablolarında yalnızca Q çıkışı gösterilecektir. Diğer çıkışın ise Q çıkışının değili olduğu unutulmamalıdır.

Doğruluk tablosunun okunması:

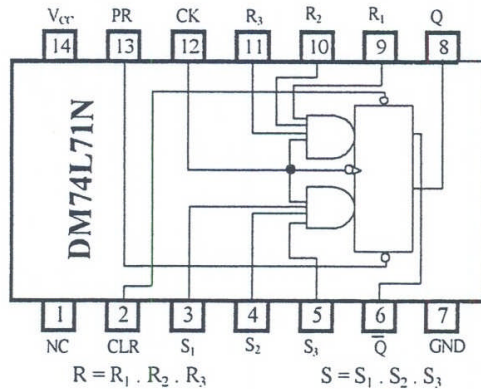
Clock palsi geldiğinde S=0 ve R=0 ise çıkış değişmemektedir.

Clock palsi geldiğinde S=0 ve R=1 ise çıkış “0” olmaktadır.

Clock palsi geldiğinde S=1 ve R=0 ise çıkış “1” olmaktadır.

Clock palsi geldiğinde S=1 ve R=1 ise istenmeyen durumdur.

Örnek olması açısından bir RS FF entegresi aşağıda verilmiştir. Siz de başka RS FF entegrelerin katalog bilgilerini inceleyebilirsiniz. (FF=Flip-Flop anlamındadır.)



Şekil 2.14: DM74L71N RS flip-flop entegresi

Diğer RS FF entegrelerini internette “RS Flip Flop” yazarak aratabilirsiniz. Yukarıdaki entegre düzey tetiklemelidir. Şimdi isterseniz yeri gelmişken diğer flip flop çeşitlerine geçmeden tetikleme konusunu inceleyelim. Çünkü flip flopların nasıl çalıştığını anlayabilmek için tetikleme konusunu anlamak gerekiyor.

2.3.2. JK Flip-Flop

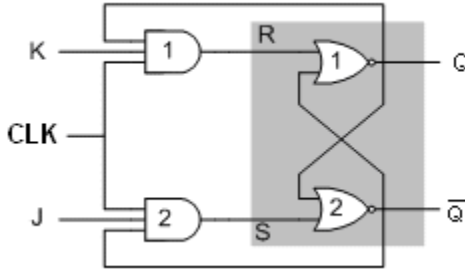
Bildiğiniz gibi RS FF’lerde R=1 ve S=1 olduğunda belirsizlik durumu oluşuyordu ve bu girişlerin kullanılmaması gerekiyordu. İşte bu durumu yok etmek için RS FF geliştirilerek JK, D ve T flip-floplar bulunmuştur. Bu flip-floplarda belirsizlik durumu yoktur ve eğer yapılarını incelerseniz, RS flip floba ilaveler yapılarak geliştirildiğini görebilirsiniz. JK flip-flop için, “RS flip-flobun geliştirilmiş modelidir.” diyebiliriz. JK flip-flobun da, RS flip flop gibi iki girişi vardır. Bu girişler mantık olarak RS girişlerine benzemektedir. Burada J girişi “Kur” girişi, K ise “Sıfırla” girişi gibi düşünülebilir. JK FF’in RS FF’den tek farkı J=1, K=1 durumunda belirsizlik olmamasıdır. Bu durumda çıkış, bir önceki çıkışın tersi olmaktadır. Yani J=1, K=1 olduğunda çıkış “0” ise “1”, “1” ise “0” olmaktadır. Diğer durumlarda ise JK FF’in çıkışları RS FF gibidir. Yani;

J=0, K=0 olduğunda çıkış değişmemektedir. (S=0, R=0 olduğunda olduğu gibi)

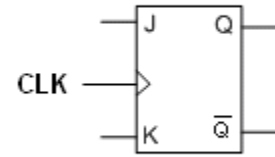
J=0, K=1 olduğunda çıkış “0” olmaktadır. (S=0, R=1 olduğunda olduğu gibi)

J=1, K=0 olduğunda çıkış “1” olmaktadır. (S=1, R=0 olduğunda olduğu gibi)

J=1, K=1 olduğunda çıkış \bar{Q} olmaktadır. (S=0, R=1 olduğunda belirsizlik oluyordu.)



(a) Lojik Diyagram

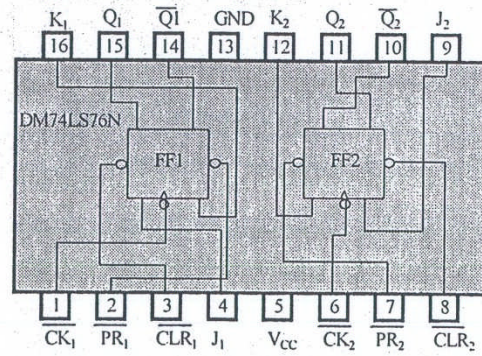


(b) Sembolü

CLK	J	K	Q_{n+1}	\bar{Q}_{n+1}	
	x	x	Q_n	\bar{Q}_n	Değişim yok
	0	0	Q_n	\bar{Q}_n	Değişim yok
	0	1	0	1	Silme
	1	0	1	0	Kurma
	1	1	\bar{Q}_n	Q_n	Tümleyen

(c) Doğruluk Tablosu

Şekil 2.15: Yükselen kenar tetiklemeli J-K Flip-Flop



Şekil 2.16: DM74LS76N entegresi

Uygulama:

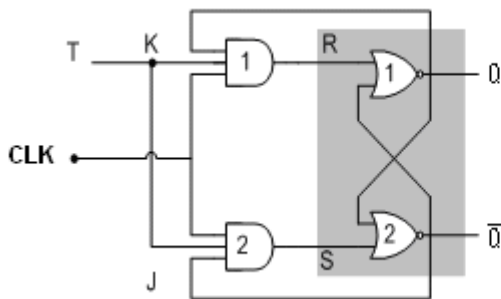
- JK flip-flop entegresi kullanarak devreyi kurunuz.
- CK girişine kare dalga osilatörünün çıkışını bağlayınız.
- Girişleri ve çıkışları gözlemleyebilmek için, giriş ve çıkışlara LED bağlayınız.
- Girişlere “0” ve “1” verebilmek için anahtar bağlayınız.
- Doğruluk tablosundaki giriş değerlerini vererek çıkışları gözlemleyeceksiniz.

Bu uygulamayı yaparken kurduğunuz devrenin doğruluk tablosundaki değerleri verip vermediğini kontrol etmenin yanında, giriş akım ve gerilim değerleri ile, çıkış akım ve gerilim değerlerini ölçmenizi ve doğruluk tablosuna eklemenizi tavsiye ederim.

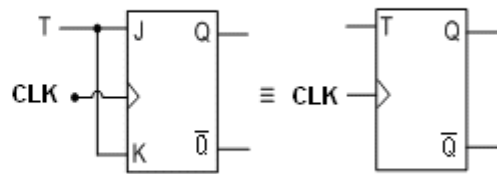
Not: Genelde flip flop entegreleri preset/clear girişli olarak üretilir. Preset/Clear girişli entegreleri ilerde öğreneceksiniz. O yüzden bu uygulamayı preset/clear girişli flip flopları öğrendikten sonrada yapabilirsiniz.

2.3.3. T(Toggle) Flip Flop

T flip-flop, JK flip-flopun giriş uçları kısa devre edilerek tek girişli hale getirilmiş şeklidir. O yüzden T FF entegresi yerine, JK FF entegresi alınıp girişleri kısa devre edilerek T FF entegresi yapılabilir. Zaten piyasada T flip flop yerine, JK flip-flop kullanılmaktadır.



(a) Lojik Diyagram



(b) Sembolü

CLK	T	Q	\bar{Q}	
	x	Q_n	\bar{Q}_n	Değişim yok
	0	Q_n	\bar{Q}_n	Değişim yok
	1	\bar{Q}_n	Q_n	Tümleyen (Toggle)

(c) Doğruluk tablosu

Şekil 2.17: Yükselen kenar tetiklemeli T Flip-Flop

JK FF'in girişlerinin birbirine bağlanarak tek girişli hale getirilmesi demek, J ve K girişlerinden ayrı ayrı değerler girilemeyecek yani biri ne ise diğeri de o olacak demektir.

T=0 ise J=0 ve K=0 demektir ki, bunun sonucunda çıkış $Q^+ = Q$ olur.

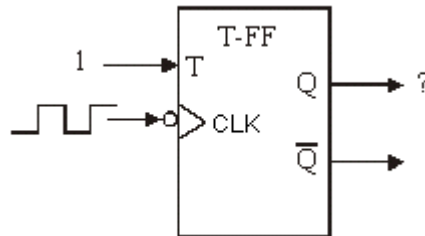
T=1 ise J=1 ve K=1 demektir ki, bunun sonucunda çıkış $Q^+ = \bar{Q}$ olur.

Bunun anlamı T FF'in girişine "0" verilirse çıkış değişmez, "1" verilirse çıkış, bir önceki çıkışın tersi olur demektir. Başka bir ifadeyle;

- T=0 durumunda; şu andaki çıkışı "0" ise "0" olarak kalmaya devam edecek, şu andaki çıkışı "1" ise "1" olarak kalmaya devam edecek demektir.
- T=1 durumunda; şu andaki çıkışı "0" ise "1" olacak, şu andaki çıkışı "1" ise "0" olacak demektir.

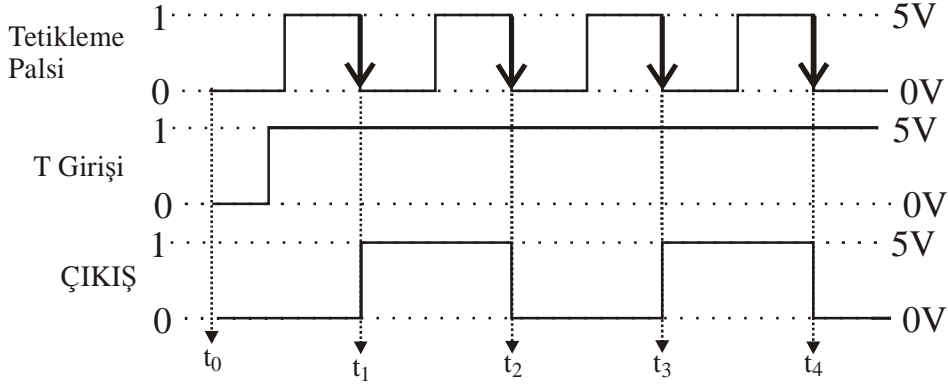
Burada ilginç bir örnek vermek istiyorum. Eğer bir T flip flobun girişine her zaman "1" verirsiniz çıkış ifadesi şu şekilde değişecektir. Her tetikleme sinyali geldiğinde T FF'in çıkışı "1" ise "0" olacak, "0" ise "1" olacaktır. Yani T FF'in çıkışı sıra ile "0" ve "1" olup duracaktır. Bu mantığı ilerde sayıcılar kısmında kullanacaksınız. Aklınızda tutmaya çalışırsanız iyi olur. Şimdi sözle anlattığımız bu durumu birde dalga şekilleri ile anlatalım.

Örnek: Aşağıda verilen bağlantı durumuna göre çıkış dalga şeklini çizin.



Şekilden de anlaşılacağı gibi bir T FF'in girişine "1" verilmiş, yani bu giriş +5V'a bağlanmıştır. Ayrıca şekildeki T FF'in negatif kenar tetiklemeli bir FF olduğuna dikkatinizi çekmek istiyorum.

Cevap: T=1 olduğuna göre çıkış, tetikleme sinyalinin her inen kenarında "0" ise "1", "1" ise "0" olup duracaktır.

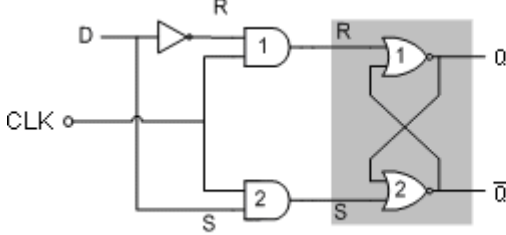


Şekil 2.18: Örnek sorunun çıkış dalga şekilleri

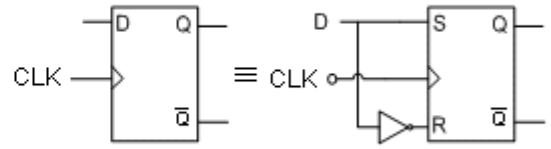
Not: Aynı örneğin J=1 ve K=1 ile elde edilebileceğini unutmayınız.

2.3.4. D Flip Flop

D (Data) tipi flip-flop, bilgi kaydetmede kullanılan bir flip-floptur ve genellikle register (kaydedici) devrelerinde kullanılır. D tipi flip-flop, JK tipi flip-flopa bir "DEĞİL" kapısı eklenip girişleri birleştirilerek elde edilir. D tipi flip-flopda giriş ne ise, her gelen tetikleme palsi ile çıkış o olur.



(a) Lojik Diyagram



(b) Sembolü

CLK	D	Q_{n+1}	\overline{Q}_{n+1}
↓	x	Q_n	\overline{Q}_n
↑	0	0	1
↑	1	1	0

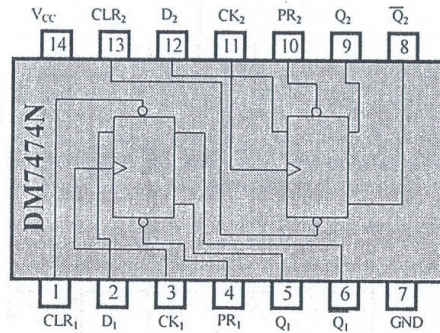
Değişim yok

Silme

Kurma

(c) Doğruluk tablosu

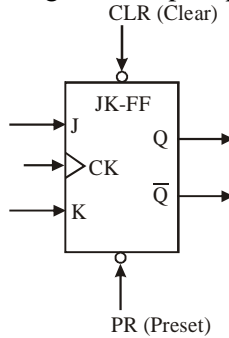
Şekil 2.19: Yükselen kenar tetiklemeli D Flip-Flop



Şekil 2.20: DM7474N entegresi

2.3.5. Preset/Clear Girişli Flip Floplar

Daha öncede söylediğimiz gibi her flip-flobun birde preset/clear girişli olan çeşidi vardır. Mantık aynı olduğundan burada her birini teker teker açıklamayacak, JK flip-flop üzerinde konuyu anlatacağım. Preset/clear girişli JK flip-flop en gelişmiş flip-floptur diyebiliriz. Çünkü bu flip-flop ile diğer tüm flip-flopları kolaylıkla elde edebiliriz.



Şekil 2.21: Preset/Clear girişli JK flip-flop blok şeması





Şekilde de görüldüğü gibi J,K ve CLK girişlerine birde PR (preset) ve CLR (clear) girişleri eklenmiştir. Bu girişlerin Türkçe karşılıklarını söylememiz gerekirse **preset=ön kurma ve clear=temizle** anlamındadır. Ön kurma, üst seviye kurma anlamındadır. Daha önce set (kurma) işleminin ne demek olduğunu RS FF'leri incelerken görmüştük. Kurma, çıkışı "1" yapma anlamına gelmekteydi. PR girişi de çıkışı "1" yapan giriştir. Diğerinden farkı daha üst bir yetkiye sahip olmasıdır. CLR girişi ise, aynı reset girişinde olduğu gibi, çıkışı temizleyen yani "0" yapan giriştir. Yine bu girişin farkı bir üst yetkiye sahip olmasıdır. Yani askeriyede olduğu gibi ast üst ilişkisi vardır girişler arasında. Şimdi bu ast üst ilişkisini biraz açalım. Bildiğimiz gibi askerde en üst rütbeli komutan ne derse o olmaktadır. Nasıl ki, onun altında rütbedeki kişiler ne derse desin, en üst rütbelinin sözü geçerli olmaktaysa, burada da en üst rütbeli komutanlar PR ve CLR girişleridir. Eğer bu girişler bize bir şey yapmamızı emrediyorsa, diğer girişler ne olursa olsun çıkış, PR ve CLR girişlerinin emirleri doğrultusunda olacaktır. Şunu da unutmamak gerekir ki, üst rütbeliler her zaman "şunu yapın" diye kesin emirler vermezler. Bazen de alt rütbedeki subayını çağırıp ona: "Askerleri alın ve ne isterseniz o eğitimi yaptırın. Yetkiyi size bırakıyorum" Askeri tabirle "Emir komuta sizde." derler. İşte bu anlattığımız hikâyenin ışığında, PR ve CLR girişlerini en üst

rütbeli komutan olarak, CLK girişini bir alt rütbeli komutan olarak, J ve K girişlerini ise en düşük rütbeli asker olarak düşünecek olursak şu sonuca varabiliriz:

PR girişi, çıkışa “1” olmasını emreden bir giriştir. Eğer PR girişi aktif ise diğer girişler her ne olursa olsun, hatta CLK sinyali bile olmasın, çıkış “1” olacaktır ve PR girişi aktif olduğu sürece çıkış değişmeyecek “1” olarak kalmaya devam edecektir. Eğer burada dikkatinizi çektiyse, PR girişi aktif olduğu sürece tabirini kullandım. Yani PR girişi “1” olduğu sürece şeklinde kullanmadım. Bunun bir sebebi var. Çünkü PR girişi ters mantık ile çalışan bir giriştir. Eğer şekle bakarsanız bu girişte “o” şeklinde bir sembol vardır. Bu o girişin ters mantık ile çalıştığını gösterir. Düz mantıkta PR=1 olması çıkışı “1” yap demek olduğuna göre, ters mantıkta PR=0 olması çıkışı “1” yap demek olacaktır. Yani PR=0 olması emir vermesi, PR=1 olması ise susması, emir vermemesi anlamındadır. Bu kadar karışık cümlelerden sonra özetle şunu söyleyelim:

- PR=0 olduğunda PR girişi aktif demektir ve diğer girişler ne olursa olsun çıkış “1” olacak demektir.
- PR=1 olduğunda ise PR girişi aktif değil demektir.
- CLR girişi ise, çıkışa “0” olmasını emreden bir giriştir. Bu girişte PR girişi gibi ters mantığa göre çalışmaktadır.
- CLR=0 olduğunda CLR girişi aktif demektir ve diğer girişler ne olursa olsun çıkış “0” olacak demektir.
- CLR=1 olduğunda ise CLR girişi aktif değil demektir.

Burada yine bir sorun karşımıza çıkıyor. PR ve CLR girişleri aynı rütbelere sahip girişlerdir. Eğer ikisi birden emir verirse ne olacak? Yani PR=0 ve CLR=0 olursa ne olacak? Komutanlardan biri çıkışı “0” yap diyor, diğeri ise “1” yap diyor. Bu durumu yine istenmeyen durum olarak ilan edeceğiz ve bu şekildeki girişleri kullanmayacağız. PR ve CLR girişlerinin her ikisinin birden susması durumunda, yani PR=1 ve CLR=1 olması durumunda ise, daha önce öğrendiğimiz kurallar geçerlidir. Yani emir komuta CLK girişindedir. Eğer CLK girişinde tetikleme palsi yok ise, çıkış değeri değişmeyecektir. CLK girişine tetikleme palsi geldiğinde ise J, K girişlerine göre çıkış değişecektir. Bunun doğruluk tablosunu daha önce incelemiştik.

PR	CLR	CLK	J	K	Q+
0	1	X	X	X	1
1	0	X	X	X	0
0	0	X	X	X	----
1	1		0	0	Q
1	1		0	1	0
1	1		1	0	1
1	1		1	1	\bar{Q}

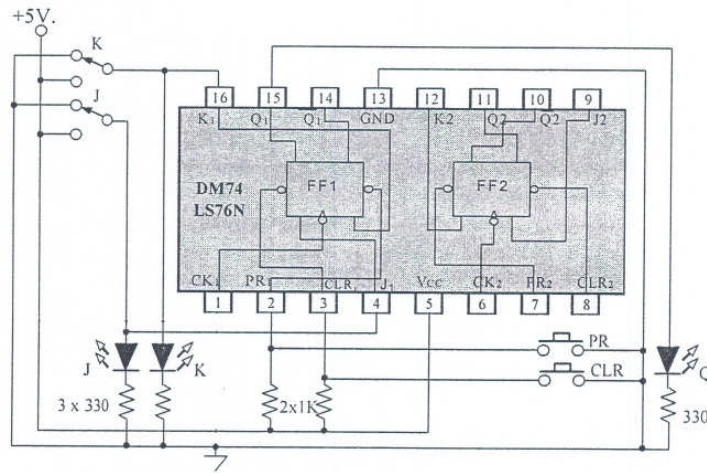
Tablo 2.2: Preset / Clear Girişli JK flip-flop doğruluk tablosu.

Not: Daha önceden de bildiğiniz gibi “X” fark etmez anlamındadır.Tablonun son 4 satırının JK FF’in doğruluk tablosu ile aynı olduğunu görebilirsiniz.

Uygulama:

- JK flip-flop entegresi kullanarak devreyi kurunuz.
- CK girişine kare dalga osilatörünün çıkışını bağlayınız.
- Girişlere ve çıkışlara, gözlemleyebilmek için LED bağlayınız.
- Girişlere “0” ve “1” verebilmek için anahtar bağlayınız.
- Doğruluk tablosundaki giriş değerlerini vererek çıkışları gözlemleyeceksiniz.

Bu uygulamayı yaparken kurduğunuz devrenin doğruluk tablosundaki değerleri verip vermediğini kontrol etmenin yanında, giriş akım ve gerilim değerleri ile, çıkış akım ve gerilim değerlerini ölçmenizi ve doğruluk tablosuna eklemenizi tavsiye ederim. Aşağıda verilen devre şeması size uygulamayı yapmak için yardımcı olacaktır.



Şekil 2.22: Preset/Clear Girişli JK flip-flop uygulama devre şeması

Not: Bu devrede, 1 numaralı bacağı, kare dalga osilatörün çıkışını bağlamanız gerekiyor. Daha önce verdiğimiz osilatör devrelerinden birini kullanabilirsiniz.

Araştırma: Yukarıda verilen devredeki entegre, eğer şekli incellerseniz göreceğiniz gibi, negatif kenar tetiklemesi ile çalışan bir entegredir. Eğer 1 numaralı bacağa, yani entegrenin CK girişine, daha önce verdiğimiz el ile çalışan osilatör devresinin çıkışını bağlarsanız mantık olarak şunu gözlemlemeniz gerekir. Bu entegre, tetikleme sinyalinin her “1” den “0”a inişinde çıkışlarını değiştirdiğine göre ve el ile tetiklemeli osilatör devresinde butona basmamak “0” vermek,” butona basılı tutmak ise “1” vermek olduğuna göre, entegrenin çıkışları butona bastığımız anda değil, butondan elimizi çektiğimiz anda değişecektir. Yani butona bastığımızda entegrenin CLK girişinden +5 V girecek, butona basılı tuttuğumuz süre içerisinde +5 V girmeye devam edecek, ne zamanki butondan elimizi çektik, işte o an CK girişinden giren tetikleme sinyali +5V’tan 0V’a düşecektir. Lojik tabiriyle “1” den “0”a düşecektir. Bu durum düşen kenar tetiklemesi meydana getireceği için çıkışlar girişlere bağlı olarak değişecektir. Sizden bu durumun gerçekleşip gerçekleşmediğini gözlemlemenizi istiyorum. Ayrıca şunu not olarak belirtiyim ki, yukarıdaki entegre içerisinde 2 adet JK flip flop bulunmaktadır. Uygulamadaki devre bağlantı şemasında, soldaki flip flop kullanılmıştır. Bu durum daha önceden alışkın olduğunuz bir durumdur. Ayrıca flip flopon negatif kenar tetiklemesi ile çalıştığını, içerisindeki şekle bakarak anlayabilirsiniz.

Not: Sizlere çok bilinen bazı flip flop entegrelerinin isimlerini vermek istiyorum. Her üreticinin kendine göre kodları olduğunu unutmayınız. Örneğin DM ile başlayanlar Fairchild ve National firmalarının ürettiği entegreler, SN ile başlayanlar Texas şirketinin ürettiği entegrelerdir. Ayrıca başka harflerle başlayan ve değişik işler yapan entegreler de vardır. Örneğin DM7473 entegresi JK flip-flop iken, IRF7473 mosfet, TDA7473 regülatör entegreleridir. Öğrenme faaliyeti başındaki araştırma konusunu yapanlar bunu bileceklerdir.

2.4. Flip-Floplar ile Devre Tasarımı

Flip-floplarla devre tasarımından önce tasarım ile ilgili bazı hususları hatırlatmak istiyorum. Tasarım yapabilmek, iş hayatında karşınıza çıkabilecek bir probleme çözüm bulabilmek demektir. Biz burada temel bazı örnekleri inceleyeceğiz. Sizden beklediğimiz davranış ise, bu temel bilgiler ışığında kendinizi geliştirmeniz, size açılan pencereden etrafa bakıp düşünmeniz ve kendinizden de bir şeyler katarak bu bilgi dünyasına katkıda bulunmanızdır. Hayatta çözüme giden birçok yol vardır ve bu yolların hiçbirisi kesin ve en son çözümler değildir. Her şey gelişmeye müsaittir. Dünyada hiçbir şey mükemmel değildir ama mükemmelliğe doğru bir gidiş vardır. Bize düşen görev, karşımıza çıkan problemlere en akılcı, en uzun süreli, en ekonomik ve optimal çözümler bulmaktır. Bazı öğrenciler, sanki dünyada her şey bulunmuş, bulunacak bir şey kalmamış düşüncesindedir. Evet şu andaki ilim, geçmişle kıyasla çok ileridedir ama bu ilimde son noktaya gelindiği anlamına gelmez. Kısaca sizlere şunu söylemek istiyorum. Daha bulunacak çok şey var, kat edilecek çok yol var ve bunu yapacak olanlar sizlersiniz.

2.4.1. Flip-Floplarla Devre Tasarımı Aşamaları

Aşama-1: Tasarım ile ilgili sözel problemin alınması.

İş hayatındaki problemler karşımıza soru olarak gelir. Sizin bir otomasyon sistemleri uzmanı olduğunuzu, bir iş yerinizin olduğunu ve bir müşteri geldiğini düşünelim. Müşteri, otomasyon sistemlerinden, elektronikten anlamadığı için size gelmiştir. Şimdi müşteri ile sizin (Uzman) aranızda geçecek şu konuşmayı inceleyelim:

-Müşteri: İyi günler.

-Uzman: İyi günler. Hoş geldiniz. Buyrun.

-Müşteri: Ben bir proje üzerinde çalışıyorum ve 3 adet elektrik motorunun, benim istediğim şekilde otomatik olarak çalışmasını istiyorum. Onunla ilgili devre yapabilir misiniz diye soracaktım.

-Uzman: Tabi olabilir. Siz ne istediğinizi tam olarak anlatırsanız yapabiliriz.

-Müşteri: Ben bir makine yapmaya çalışıyorum ve bu 3 motora bağlı çeşitli cihazlar var. Eğer bu 3 motor benim istediğim şekilde çalışırsa, yaptığım makine düzgün çalışacak. İşin mekanik kısmını tasarladım ama elektronik devre tasarımına ihtiyacım var.

-Uzman: Motorların hangi sıra ile çalışmasını istiyorsunuz?

-Müşteri: Eğer motorları MOTOR1, MOTOR2 ve MOTOR3 diye isimlendirirsek, önce her 3 motorun da suskun olmasını, ardından yalnızca MOTOR1'in çalışmasını, sonra MOTOR1 ile MOTOR3'ün beraber çalışmasını, sonra yalnızca MOTOR2'nin çalışmasını, sonra MOTOR2 ile MOTOR3'ün beraber çalışmasını, sonra yalnızca MOTOR3'ün çalışmasını, sonra tekrar tüm motorların susmasını ve bunun bu şekilde sürekli olarak devam etmesini istiyorum.

-Uzman: Peki bu anlattığınız her bir periyotta motorların çalışma süreleri nedir? Yani diyelim ki MOTOR1 çalışıyor. MOTOR1 ne kadar süre çalıştıktan sonra, MOTOR1 ile MOTOR3 beraber çalışmaya başlayacaklar? Arada bekleme süresi olacak mı?

-Müşteri: Her aşamanın 5 sn. olmasını istiyorum. Yani 5 sn. MOTOR1 çalışacak, ardından bekleme olmadan 5 sn. MOTOR1 ile MOTOR3 çalışacak, bunun ardından 5 sn. MOTOR2 çalışacak... gibi devam edip gidecek. Ayrıca şunu eklemek istiyorum. Ayrı bir açma kapama anahtarı olmasını, anahtarı açtığımda sistemin çalışmasını, kapattığımda ise sistemin durmasını istiyorum.

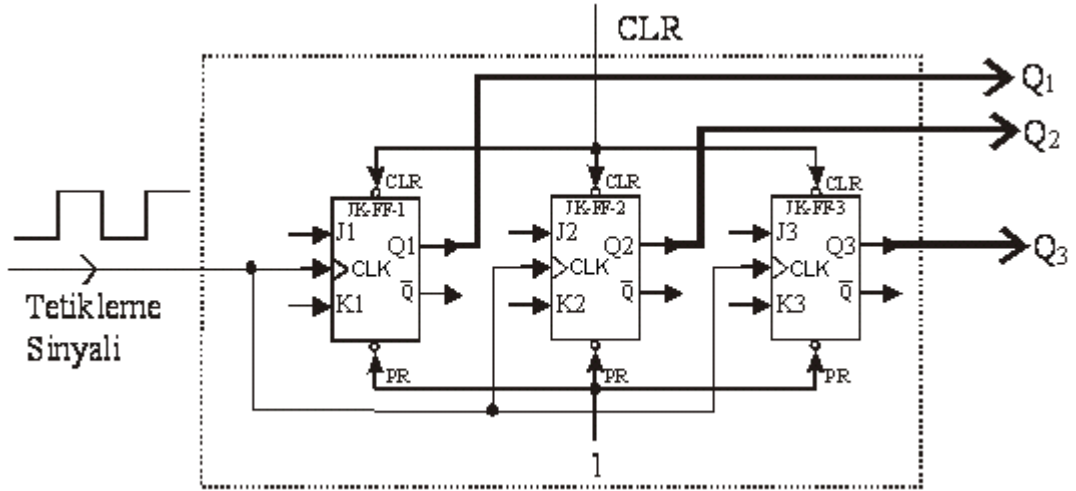
-Uzman: Tabi olabilir. Sürelerin aynı olması güzel. Bu devrenin tasarımını kolaylaştırır. Peki kullandığınız motorların özellikleri nedir?

Bu konuşmayı burada kesiyorum. Müşteri gerekli diğer detayları uzmana anlatır ve uzman tasarımı yapmaya başlar. Böylece sözel soruyu almış olduk. Şimdi sizlere konuşmada geçen örneğin nasıl tasarlanacağını anlatacağım.

Aşama-2:Yapılacak olan devrenin ön tasarımının yapılması.

Söz ile ifade edilmiş problemi müşteriden alan uzman, önce bu problemi hangi mantık ile çözeceğini, çözümde hangi malzemeleri kullanacağını düşünür. Devreyi flip-floplar ile tasarlamak bu problemle ilgili en kolay olanıdır. Bizim konumuz bu olduğu için biz bu çözüm üzerinde duracağız. Biz burada konumuz gereği, flip-floplar ile tasarım yapmaya karar vermiştik. Şimdi sıra “Tasarımda hangi flip-flobu kullanacağız ve kaç tane flip-floba ihtiyacımız var?” sorusunun cevabını bulmaya geldi. Ben bu tasarımda preset/clear girişli JK flip-flop kullanmanın uygun olacağını düşünüyorum. Eğer istenirse diğer flip-floplar ile de tasarım yapılabilir. Piyasada kolay bulunan entegre kullanmak mantıklı olabilir ama bu tamamen size kalmıştır. “Kaç tane entegre kullanacağız?” sorusunun cevabı ise 3’tür. Çünkü 3 adet motor demek 3 adet çıkış gerek demektir. Her bir flip-flopta 1 adet çıkış olduğuna göre, 3 adet JK FF kullanılacaktır. Örnekleri inceledikçe bunun ne demek olduğunu daha iyi anlayacaksınız. Ben daha önceden flip-flop ile tasarlanan devre nasıl bir devredir bildiğim için “Kaç tane flip-flop gerekir?” sorusunu kolayca cevaplayabiliyorum. Siz de değişik tasarım örneklerini inceledikçe ve öğrendikçe bunun gibi soruları kolaylıkla cevaplayabileceksiniz. Umarım artık bu sözden sonra “Neden bu konuyu öğreniyoruz, ne işimize yarayacak?” gibi sorular sormazsınız.

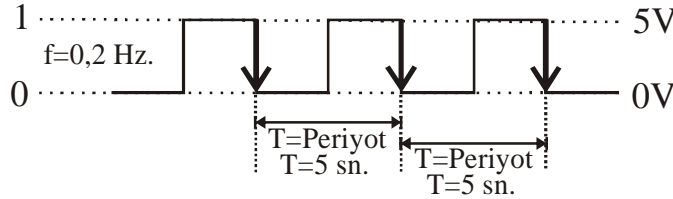
Tasarlamayı planladığım devrenin genel şekli az çok bellidir. Çünkü flip-floplar ile tasarlanacak devre şeklinin bazı temel özellikleri vardır. “Flip-flop Özellikleri” konusunu anlatırken size flip-floplar ile tasarlanacak devre şeması vermiştik. Orada dikkat ederseniz giriş olarak tetikleme sinyali vardı ve çıkış olarak da Q_3 Q_2 Q_1 çıkışları vardı. Bu çıkışlar her bir flip-flobun ayrı ayrı çıkışlarıdır. Demek ki, daha önce verdiğim blok diyagramını da, 3 adet flip-flop kullanıldığını düşünerek çizmişim. Bizim örneğimizde de 3 adet flip-flop kullanılması gerekmektedir. Bu tamamen tesadüfi bir durumdur. Yoksa flip-floplar ile devre tasarımı, istediğimiz sayıda flip-flopla gerçekleştirilebilir.



Şekil 2.23: Tasarlanacak devrenin blok şeması

Daha önceki blok diyagram daha kapalı bir şekildi. Yukarıdaki şekilde ise bazı bağlantıların nasıl olacağı daha şimdiden gösterilmiştir.

- Şekle dikkat ederseniz tüm CLR girişleri birleştirilip tek bir CLR girişi haline getirilmiştir. Bunun anlamı CLR girişinden girilecek “0” değeri tüm flip-flopları etkileyecek ve Q_1 Q_2 Q_3 çıkışları “0” olacak demektir. Hatırlarsanız müşteri örneğimizde ayrı bir açma kapama anahtarı istemişti. İşte buradaki CLR girişi müşterinin bu isteğini yerine getirebilir. Bu girişe doğru bağlanacak bir anahtar ile sistemin çalışması kontrol edilebilir. CLR=0 olduğunda tüm çıkışlar “0” olacak, CLR=1 olduğunda ise sistem normal çalışmasına devam edecektir.
- Çünkü PR girişleri de birleştirilip tek giriş haline getirilmiş ve bu girişe “1” verilmiştir. Unutmayınız ki, “1” vermek demek, bu giriş +5V hattına bağlanacak demektir. PR=1 olduğuna göre, çıkışlara emir verebilecek yüksek rütbeli tek komutan CLR girişidir.
- CLK girişleri de birleştirilip tek giriş haline getirilmiştir. Bunun anlamı, gelen tetikleme sinyali, tüm flip-floplara aynı anda verilecek demektir. Bu şekilde senkronizasyon yani flip-flopların aynı anda çalışması sağlanmış olur. Eğer her bir flip-flop inen kenarlı flip-flop ise, gelen tetikleme sinyalinin, her “1”den “0”a inişinde, 3 flip-flop da aynı anda konum değiştirecektir, daha doğrusu her 3 flip-flobun çıkışları aynı anda değişecektir. Tetikleme sinyalinin önemini daha iyi görmüş olmalısınız. Bu sinyale clock yani saat sinyali denilmesinin sebebi zamanı belirlemesindendir. Bu sinyal, flip-flopların ne zaman çıkışlarını değiştireceklerini belirlemektedir. Dijital elektronik devrelerinde zaman çok önemlidir.
- Müşterimizin isteklerinden bir tanesi de motorların çalışma sürelerinin 5 sn. olması idi. Bunu sağlamanın yolu, tetikleme sinyalinin periyodunu 5 sn. yapmak olacaktır. Böylece her 5 saniyede bir inen kenar durumu oluşacak ve motorlar 5 sn. çalışmış olacaktır. Bu durumu, ileriki aşamalarda verilecek olan devre çıkışının sinyal ile gösterimi şeklini inceleyerek daha iyi anlayabilirsiniz. Tetikleme sinyalinin periyodunun 5 sn. olabilmesi için frekansının $f=1/5=0,2$ Hertz olması gerekmektedir. Devremize bağlanacak osilatör devresinin çıkışı bu frekansa ayarlı olmalıdır. Yoksa motorlar istenilen süreler içerisinde çalışmaz.



Şekil 2.24: Örnekte kullanılacak tetikleme sinyalinin şekli

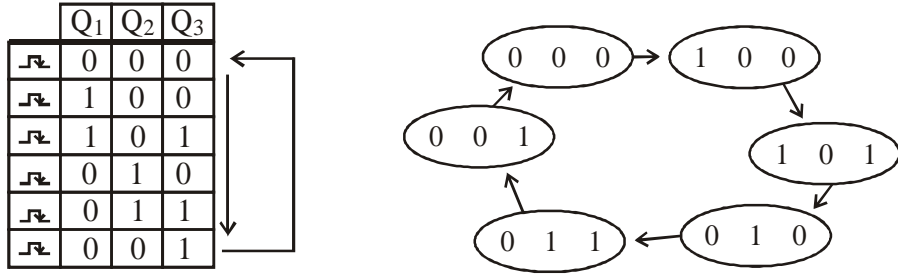
- Bunların dışında şekilde dikkat etmemiz gereken şey çıkışlardır. Her bir flip-flobun çıkışı ayrı ayrı alınmış ve bu çıkışlar devrenin çıkışını meydana getirmiştir. Bu çıkışlara müşterinin motorları bağlanacaktır. Hangi çıkışa hangi motorun bağlanacağı önemlidir. Çünkü tasarım ona göre yapılacaktır. Buna karar verecek olan ise tasarımcıdır. Ben burada kolaylık olması açısından çıkışları Q_1 Q_2 Q_3 diye isimlendirdim. Tahmin edeceğiniz gibi, MOTOR1 Q_1 çıkışına, MOTOR2 Q_2 çıkışına ve MOTOR3 Q_3 çıkışına bağlanacaktır. Devreyi

tasarlayıp yaptıktan sonra müşteriye verirken bu husus belirtilmelidir. Eğer müşteri motor bağlantılarını bu şekilde gerçekleştirmezse projesi istediği gibi çalışmayacaktır. Burada şu hususu da kısaca belirtmek istiyorum. Motorlar bu çıkışlara direk bağlanamaz. Çünkü bizim devremizin çıkış akımı motorları sürmek için yeterli değildir. Bu sebeple çıkışlar, motor sürücü entegrelerine bağlanır ve bu entegreler motorları sürer. Bu konu şu anda bizi ilgilendirmemektedir ve elektroniğin ayrı bir konusudur. Demek ki, sadece dijital elektronik öğrenmek yetmemektedir.

- Gelelim J ve K girişlerine. Gördüğünüz gibi bu girişlere şu anda bir şey yapılmamıştır. Peki ne olacak bu girişler? Neden bu girişleri de diğerleri gibi birleştirip tek giriş haline getirmedik? Çünkü bu girişleri nasıl bağlayacağımızı henüz bilmiyoruz. Tasarım için önümüzde daha yapmamız gereken aşamalar var. Tasarlayacağımız devrenin istediğimiz çıkışları vermesi, tamamen bu girişleri nasıl bağlayacağımıza bağlıdır. Bundan sonraki aşamalarda yapacağımız hatalar girişleri yanlış bağlamamıza ve sonuç olarak da çıkışların yanlış olmasına sebep olur.

Aşama-3:Yapılacak olan devrenin doğruluk tablosunun oluşturulması.

Doğruluk tablosu yapılacak olan devrenin nasıl çalıştığını gösteren bir tablodur. Eğer kendinizi bu konularda geliştirirseniz 1. ve 2. aşamaları atlayarak direkt bu aşamadan başlayabilirsiniz. Müşteriden problemi sözel olarak alıp direkt doğruluk tablosuna işleyebilirsiniz. Müşteri bizden çıkışların sıra ile şu şekilde olmasını istemişti:



Şekil 2.25: Örnek problemin çıkış değerleri tablosu

Çıkışın “1” olması buraya bağlı olan motorun çalışacağını, “0” olması ise çalışmayacağını göstermektedir. Eğer istenirse bunun tersi de alınarak tasarım yapılabilir. Bu şekildeki tasarım düz mantığa göre yapılmış tasarımdır. Diğer ise ters mantığa göre yapılmış tasarım olacaktır. Eğer müşteriden bu konuya özel bir istek gelmemişse düz mantığa göre tasarım yapmak daha kolay olacaktır. Ama bu konu da müşteriye açıklanmak zorundadır. Devrenin özelliklerini devreyi yapan bilir ve bu özellikler belirtilmelidir. Bazen öğrenciler gelip “Hocam şu entegrenin özellikleri nelerdir? ” gibi sorular veya bulduğu bir devreyi getirip “Hocam bu devre nasıl çalışmaktadır?” gibi sorular sormaktadırlar. Tabi ki çok kullanılan ve temel devre ve entegrelerin özellikleri hemen söylenebilir ama yüz binlerce devre, yüz binlerce entegre olduğu düşünülürse bu sorulara hemen cevap vermek zor

olacaktır. En iyisi öğretmeninize gitmeden önce katalog bilgilerini araştırmak, yanınızda bulundurmak ve burada anlamadığınız konuları öğretmeninize sormak olacaktır.

Yukarıdaki tabloyu incelersek, çıkışların sıra ile 000, 100, 101, 010, 011, 001 ve tekrar 000, 100, 101... şeklinde devam edeceğini görebilirsiniz. Daha doğrusu böyle olmasını müşterimiz istemektedir. Her tetikleme sinyali geldiğinde çıkışlar konum değiştirecektir. Burada çıkışın hangi durumdan hangi duruma geçtiği önemlidir. Birazdan bunu kullanacağız. Devrenin çalışmasını şu şekilde de söyleyebiliriz: Çıkışlar sıra ile,

000'dan 100 durumuna,
100'dan 101 durumuna,
101'den 010 durumuna,
010'dan 011 durumuna,
011'den 001 durumuna,
001'den 000 başlangıç durumuna geçmiştir.

Şimdi sıra geldi bu bilgiler ışığında doğruluk tablosunu oluşturmaya. Bizim devremizde 3 adet çıkış olduğuna göre bu çıkışlar $2^3 = 8$ farklı şekilde olabilir. Bizim devremizde ise bu 8 farklı şekillerden 6 tanesi mevcuttur. Yani bizim devremizde olmayan 110 ve 111 çıkışlarının kullanılması istenmemektedir. Şimdi doğruluk tablosunu yazacağım ve daha sonra nasıl yazdığımı açıklayacağım. İlk yapılacak iş 8 adet çıkışı tabloya yerleştirmek olacaktır.

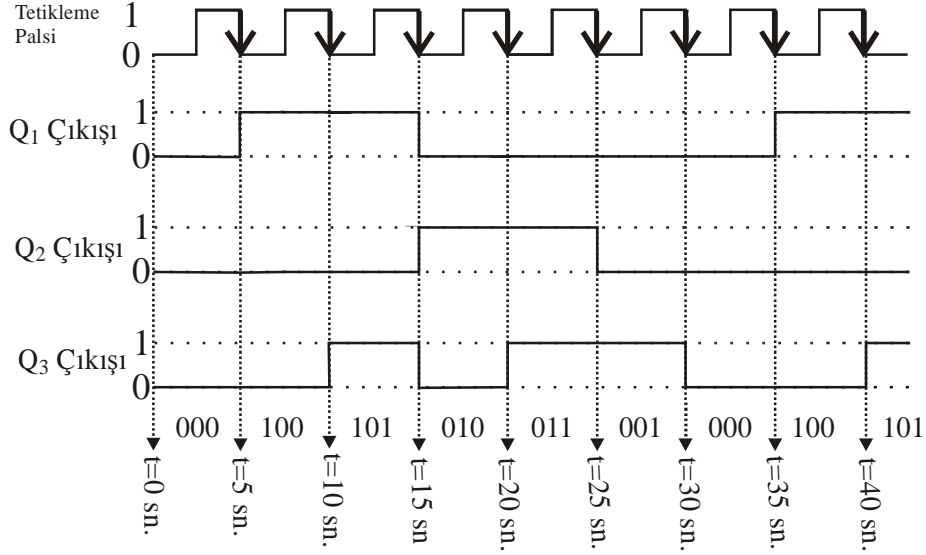
	Q ₁	Q ₂	Q ₃	Q ₁ ⁺	Q ₂ ⁺	Q ₃ ⁺
↙	0	0	0	1	0	0
↘	0	0	1	0	0	0
↙	0	1	0	0	1	1
↘	0	1	1	0	0	1
↙	1	0	0	1	0	1
↘	1	0	1	0	1	0
↙	1	1	0	X	X	X
↘	1	1	1	X	X	X

Tablo 2.3: Örnek problemin doğruluk tablosu

Not: Buradaki “X” lerin anlamı fark etmez demektir. Bizim devremizde 110 ve 111 çıkışları olmayacağı için bu çıkışların nereye gideceği fark etmez.

Aslında buradaki tablo, daha önce verdiğimiz, örnek problemin çıkış değerleri tablosunun aynısıdır. Sadece gösterim farkı vardır. Daha önceki tabloyu “Her clock palsi geldiğinde, çıkış, bir alttaki çıkışa dönüşmektedir.” şeklinde okumak gerekirken, şimdi verdiğimiz tabloyu “Clock palsi geldiğinde Q₁ Q₂ Q₃ çıkışları Q₁⁺ Q₂⁺ Q₃⁺ çıkışlarına dönüşür.” şeklinde okuruz. Q₁⁺ Q₂⁺ Q₃⁺ çıkışları bir sonraki çıkışı, Q₁ Q₂ Q₃ çıkışları ise

şimdiki çıkışları göstermektedir. Bunu daha önceki flip-flop doğruluk tablolarında da görmüştük. Devrenin çıkışları doğruluk tablosu şeklinde gösterilebileceği gibi, çıkış sinyalleri şeklinde de gösterilebilir.



Şekil 2.26: Örnek problemin çıkış dalga şekilleri

Örnek problemin çıkış dalga şekillerinin nasıl çizildiğini anladığınızı umuyorum. Bundan sonra size verilecek olan problemler, sözel olabilir, doğruluk tablosu verilerek sorulabilir veya çıkış dalga şekilleri verilerek sorulabilir. Bu üç şey arasında nasıl bir bağ olduğunu, aslında üçünün de aynı şeyi farklı şekillerde anlattığını anlamaya çalışınız. Eğer buraya kadar olan kısmı iyi anlarsanız, tasarımın temellerini anlamışsınız demektir. Bundan sonra yapacağımız şeyler, kalıp halindeki belirli prosedürlerdir.

Aşama-4: Tasarım tablosu hazırlanır.

Tasarım tablosu, bize J ve K giriş uçlarının değerlerinin ne olması gerektiğini gösteren, devrenin tasarımında kullanılacak tablodur.

	Q1	Q2	Q3	Q1 ⁺	Q2 ⁺	Q3 ⁺	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃
	0	0	0	1	0	0						
	0	0	1	0	0	0						
	0	1	0	0	1	1						
	0	1	1	0	0	1						
	1	0	0	1	0	1						
	1	0	1	0	1	0						
	1	1	0	X	X	X						
	1	1	1	X	X	X						

Tablo 2. 4: Tasarım tablosu

şeklinde bir tablo belirlenir. Burada J_1, K_1, J_2, K_2 ve J_3, K_3 3 adet flip-flobun girişleridir. Şimdi sıra bu kutucukları doldurmaya geldi. Bunları doldurabilmek için JK flip-flobun geçiş tablosuna ihtiyacımız var.

Q	Q ⁺	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Tablo 2. 5: JK flip-flop geçiş tablosu

Bu geçiş tablosu bize, JK flip-flobun çıkışının istenilen şekilde durum değiştirmesi için girişlerin ne olması gerektiğini söyler. Geçiş tablosunun satırlarını inceleyecek olursak:

- 1. satır bize, çıkışın “0” iken “0” olarak kalması için, girişlerden J’nin “0” olması gerektiğini, K’nın ise ne olursa olsun fark etmeyeceğini söyler.
- 2. satır bize, çıkışın “0” iken “1” olması için, girişlerden J’nin “1” olması gerektiğini, K’nın ise ne olursa olsun fark etmeyeceğini söyler.
- 3. satır bize, çıkışın “1” iken “0” olması için, girişlerden K’nın “1” olması gerektiğini, J’nin ise ne olursa olsun fark etmeyeceğini söyler.
- 4. satır bize, çıkışın “1” iken “1” olarak kalması için, girişlerden K’nın “0” olması gerektiğini, J’nin ise ne olursa olsun fark etmeyeceğini söyler.

Not: Bu konu daha ayrıntılı olarak işlenecektir.

JK flip- flobun geçiş tablosunu kullanarak J ve K değerlerini yazabiliriz. Dikkat etmemiz gereken husus:

- J_1 ve K_1 değerleri için Q_1 den Q_1^+ ’ya geçişi kullanmamız gerektiği,
- J_2 ve K_2 değerleri için Q_2 den Q_2^+ ’ya geçişi kullanmamız gerektiği,
- J_3 ve K_3 değerleri için Q_3 den Q_3^+ ’ya geçişi kullanmamız gerektiğidir.

	Q ₁	Q ₂	Q ₃	Q ₁ ⁺	Q ₂ ⁺	Q ₃ ⁺	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃
	0	0	0	1	0	0	1	X				
	0	0	1	0	0	0	0	X				
	0	1	0	0	1	1	0	X				
	0	1	1	0	0	1	0	X				
	1	0	0	1	0	1	X	0				
	1	0	1	0	1	0	X	1				
	1	1	0	X	X	X	X	X				
	1	1	1	X	X	X	X	X				

Tablo 2.6: J₁, K₁ değerleri yazılmış tasarım tablosu

Şimdi Q_1 ’den Q_1^+ ’ya geçişe bakarak J_1 ve K_1 değerlerini yazalım.

- 1. satırda, FF1’in çıkışı “0” dan “1” e geçmiştir. Geçiş tablosuna bakarsak, çıkışın “0” dan “1” e geçmesi için $J_1=1$ ve $K_1=X$ olması gerektiğini görebilirsiniz. (Geçiş tablosundaki 2. satırdan yararlandık.)
- 2. satırda, FF1’in çıkışı “0” dan “0” a geçmiştir. Geçiş tablosuna bakarsak, çıkışın “0” dan “0” a geçmesi için $J_1=0$ ve $K_1=X$ olması gerektiğini görebilirsiniz. (Geçiş tablosundaki 1. satırdan yararlandık.)
- 3. satır da 2. satır gibidir. Öyleyse $J_1=0$ ve $K_1=X$ olmalıdır.
- 4. satır da 2. satır gibidir. Öyleyse $J_1=0$ ve $K_1=X$ olmalıdır.
- 5. satırda, FF1’in çıkışı “1” den “1” e geçmiştir. Geçiş tablosuna bakarsak, çıkışın “1” den “1” e geçmesi için $J_1=X$ ve $K_1=0$ olması gerektiğini görebilirsiniz. (Geçiş tablosundaki 4. satırdan yararlandık.)
- 6. satırda, FF1’in çıkışı “1” den “0” a geçmiştir. Geçiş tablosuna bakarsak, çıkışın “1” den “0” a geçmesi için $J_1=X$ ve $K_1=1$ olması gerektiğini görebilirsiniz. (Geçiş tablosundaki 3. satırdan yararlandık.)

7. ve 8. satırlarda bir geçiş yoktur. Daha doğrusu çıkış, nereden nereye geçerse geçsin fark etmez. Bu sebeple J_1 ve K_1 değerleri ne olursa olsun fark etmeyecektir. Yani 7. ve 8. satırlar için $J_1=X$ ve $K_1=X$ olarak alınır. Aynı şekilde J_2 , K_2 ve J_3 , K_3 değerleri bulunur.

Not: Burada yapılan işlemi iyi anlamaya çalışınız. Karışık gibi görünse de yapılacakları öğrendikten sonra kolayca yapılabilecek bir işlem. Eğer anlayamadığınız hususlar varsa, arkadaşlarınızdan veya öğretmeninizden yardım isteyebilirsiniz.

	Q_1	Q_2	Q_3	Q_1^+	Q_2^+	Q_3^+	J_1	K_1	J_2	K_2	J_3	K_3
00	0	0	0	1	0	0	1	X	0	X		
01	0	0	1	0	0	0	0	X	0	X		
02	0	1	0	0	1	1	0	X	X	0		
03	0	1	1	0	0	1	0	X	X	1		
10	1	0	0	1	0	1	X	0	0	X		
11	1	0	1	0	1	0	X	1	1	X		
12	1	1	0	X	X	X	X	X	X	X		
13	1	1	1	X	X	X	X	X	X	X		

Tablo 2.7: J_2 , K_2 değerleri yazılmış tasarım tablosu

	Q1	Q2	Q3	Q1 ⁺	Q2 ⁺	Q3 ⁺	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃
JK	0	0	0	1	0	0	1	X	0	X	0	X
JK	0	0	1	0	0	0	0	X	0	X	X	1
JK	0	1	0	0	1	1	0	X	X	0	1	X
JK	0	1	1	0	0	1	0	X	X	1	X	0
JK	1	0	0	1	0	1	X	0	0	X	1	X
JK	1	0	1	0	1	0	X	1	1	X	X	1
JK	1	1	0	X	X	X	X	X	X	X	X	X
JK	1	1	1	X	X	X	X	X	X	X	X	X

Tablo 2.8: J3, K3 değerleri yazılmış tasarım tablosu

Böylece tasarım tablomuzu hazırlamış olduk. Boş tabloyu alarak, burada öğrendiğiniz şekilde tasarım tablosunu doldurmaya çalışınız ve aşağıdaki tablo ile karşılaştırınız.

	Q1	Q2	Q3	Q1 ⁺	Q2 ⁺	Q3 ⁺	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃
JK	0	0	0	1	0	0	1	X	0	X	0	X
JK	0	0	1	0	0	0	0	X	0	X	X	1
JK	0	1	0	0	1	1	0	X	X	0	1	X
JK	0	1	1	0	0	1	0	X	X	1	X	0
JK	1	0	0	1	0	1	X	0	0	X	1	X
JK	1	0	1	0	1	0	X	1	1	X	X	1
JK	1	1	0	X	X	X	X	X	X	X	X	X
JK	1	1	1	X	X	X	X	X	X	X	X	X

Tablo 2.9: Örnek problemin tasarım tablosu

Aşama-5: Karnough haritaları kullanılarak indirgenmiş fonksiyonlar elde edilir.

Şimdi sıra geldi karnough haritalarını kullanarak J ve K girişlerinin indirgenmiş fonksiyonlarını bulmaya. Daha önceki uygulamamızda, çıkış ifadelerinin indirgenmiş fonksiyonlarını buluyorduk. Şimdi ise J₁ K₁, J₂ K₂ ve J₃ K₃ değerleri için indirgenmiş fonksiyonları bulacağız ve her bir J ve K değeri için ayrı ayrı karno haritası kullanacağız. Bunun anlamı 6 adet karnough haritası kullanacağız ve 6 adet indirgenmiş fonksiyon elde edeceğiz demektir. Karnough haritaları için tasarım tablosunu kullanacağız ama tasarım tablosunun Q⁺ olan sütunları burada işimize yaramadığından çıkaracağız.

	Q ₁	Q ₂	Q ₃	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃
↙	0	0	0	1	X	0	X	0	X
↙	0	0	1	0	X	0	X	X	1
↙	0	1	0	0	X	X	0	1	X
↙	0	1	1	0	X	X	1	X	0
↙	1	0	0	X	0	0	X	1	X
↙	1	0	1	X	1	1	X	X	1
↙	1	1	0	X	X	X	X	X	X
↙	1	1	1	X	X	X	X	X	X

Tablo 2.10: Karnough haritası için yeniden düzenlenmiş tasarım tablosu

Şimdi sıra ile karno haritalarını dolduracağız. Eğer karno haritaları ile indirgeme konusunda kendinizi eksik hissediyorsanız “Lojik Uygulamaları-1” modülüne bakabilirsiniz.

Önemli Not: Burada karnonun değişkenleri olarak Q₁, Q₂ ve Q₃ değerleri kullanılacak ve J₁ K₁, J₂ K₂ ve J₃ K₃ için ayrı ayrı 6 adet karno hazırlanacaktır. Kullanılacak olan karnonun üçlü karno olacağını unutmayınız. Çünkü bizim devremizin 3 adet çıkışı vardır. Bu husus ilerde unutulabilecek ve karıştırılabilecek bir husustur. O yüzden iyi anlamaya çalışınız.

➤ J₁ ve K₁ için karnonun hazırlanması:

J₁

Q ₃ \ Q ₁ , Q ₂	00	01	11	10
0	1		X	X
1			X	X

$$J_1 = \overline{Q_2} \cdot \overline{Q_3}$$

K₁

Q ₃ \ Q ₁ , Q ₂	00	01	11	10
0	X	X	X	
1	X	X	X	1

$$K_1 = Q_3$$

➤ J₂ ve K₂ için karnonun hazırlanması:

J₂

Q ₃ \ Q ₁ , Q ₂	00	01	11	10
0		X	X	
1		X	X	1

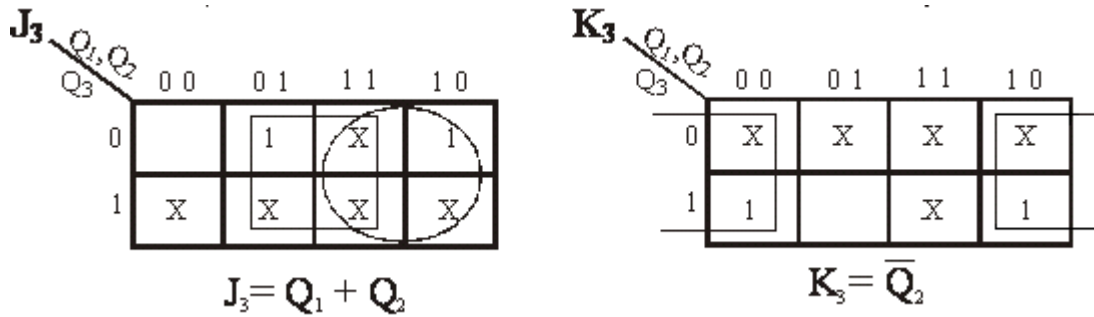
$$J_2 = Q_1 \cdot Q_3$$

K₂

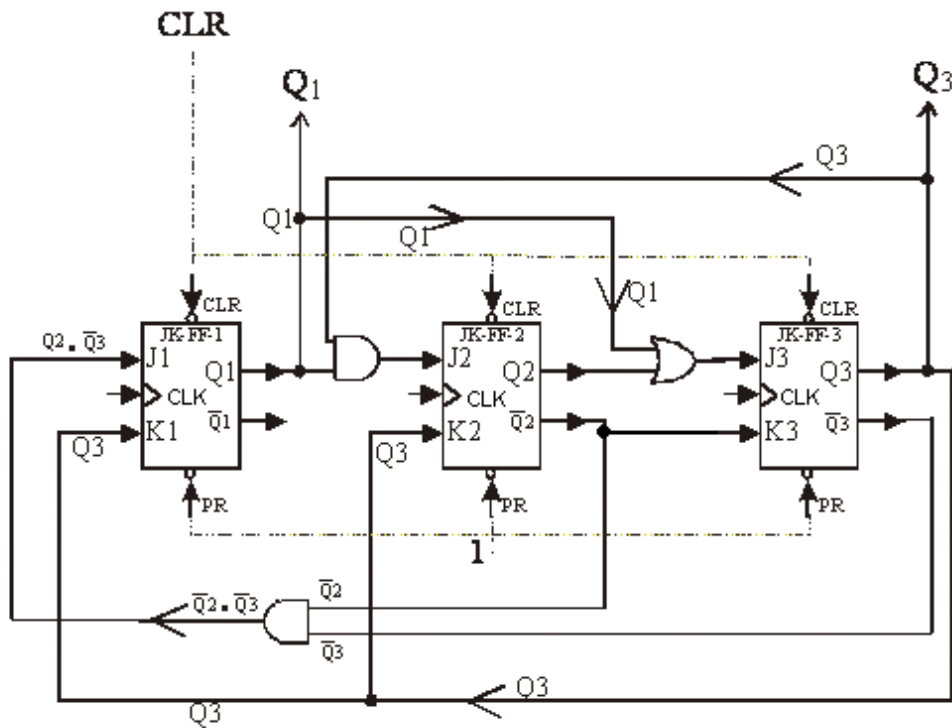
Q ₃ \ Q ₁ , Q ₂	00	01	11	10
0	X		X	X
1	X	1	X	X

$$K_2 = Q_3$$

- J₃ ve K₃ için karnonun hazırlanması:



Böylece tüm indirgenmiş fonksiyonları bulmuş olduk. Artık devremizi yapmaya başlayabiliriz, çünkü J ve K' ları nereye bağlayacağımızı biliyoruz. Burada yaptığımız karno ile indirgeme ve indirgenmiş fonksiyonları bulma işlemini daha önceden öğrenmiştiniz ama ben yine de size bazı önemli noktalarını hatırlatmak istiyorum.



Şekil 2.27: Örnek problemin devre şeması

Buradaki şemada çok fazla bağlantı olduğundan, CLK girişlerinin birleştirilmesi gösterilmemiştir. Daha önceki devre şemasına bakarak nasıl olacağını anlayabilirsiniz. Böylece müşterinin istediği devreyi gerçekleştirmiş olduk. Geriye sadece bu devreyi plaket üzerine yerleştirmek kaldı.

2.4.2. Flip-Floplarla Tasarım Örnekleri

Şimdi sizlere bir örnek problem çözümü daha vereceğim. Bu sefer her bir basamağı uzun uzun açıklamadan kısaca çözüme gideceğim. Bu şekilde işlem basamaklarının aslında çokta uzun olmadığını ve ne kadar kolay olduğunu görmüş olacaksınız.

Örnek soru: Çıkışların sıra ile 00, 11, 10 ve 01 olmasını istediğimiz devreyi D flip-flop kullanarak tasarlayınız. Devrenin doğruluk tablosu:

	Q1	Q2
↙↘	0	0
↙↘	1	1
↙↘	1	0
↙↘	0	1

Not: Soru direkt doğruluk tablosu şeklinde verildiği için 1. 2. ve 3. aşamalar geçilmiş durumdadır. Yani sorunun sözel olarak alındığı, tasarımda D FF kullanılacağı, doğruluk tablosunun oluşturulduğu kabul edilmektedir.

Cevap: Doğruluk tablosundaki çıkışları sıra ile vermesi gereken bu devrede:

- 2 adet çıkış olduğu için 2 adet D FF kullanılacaktır.
- Süre ile ilgili bir şey verilmediğinden süre göz önünde bulundurulmayacaktır.
- Devreyi açıp kapatan anahtar istenmediğinden, PR ve CLR girişleri kullanılmayacaktır. Yani PR=1 ve CLR=1 yapılarak pasif konuma alınacaktır. PR ve CLR girişi olmayan FF de kullanılabilir.
- Yine 2 FF'inde CLK girişleri birleştirilerek tek CLK girişi haline getirilecek ve buradan kare dalga verilecektir.

Aşama-4: Tasarım tablosunun oluşturulması.

Bildiğiniz gibi tasarım tablosunu oluşturabilmemiz için flip- flop geçiş tablosuna ihtiyacımız var. Burada D FF kullandığımızdan, D FF'in geçiş tablosuna bakarak tasarım tablosunu hazırlıyoruz.

	Q ₁	Q ₂	Q ₁ ⁺	Q ₂ ⁺	D ₁	D ₂
↙	0	0	1	1	1	1
↘	0	1	0	0	0	0
↙	1	0	0	1	0	1
↘	1	1	1	0	1	0

	Q ₁	Q ₂	D ₁	D ₂
↙	0	0	1	1
↘	0	1	0	0
↙	1	0	0	1
↘	1	1	1	0

Not: D₁ ve D₂ değerlerinin Q₁⁺ ve Q₂⁺ değerleri ile aynı olduğuna dikkat ediniz.

Hatırlatma

Ara Not: Tasarım tablosu hazırlanırken Q₁ ve Q₂ değerlerinin doğruluk tablosundaki sıra ile değil de, tabloda gördüğünüz gibi düzgün bir mantık içinde hazırlandığına dikkat ediniz. Doğruluk tablosuna bakarsanız Q₁ ve Q₂ değerleri yukardan aşağıya doğru 00, 11, 10 ve 01 şeklindedir. Bu devrenin çıkışlarının sıra ile gösterimidir. Ama bu gösterim tasarım tablosunda farklı şekilde olmuştur. Lütfen her 2 tabloyu inceleyerek bu ayrıntıya dikkat ediniz. Tasarım tablosunun bu şekilde oluşturulmasının sebebi, bu tablonun karno haritalarında kullanılacak olmasındandır. Q₁ ve Q₂ değerleri düzgün mantıkla sıralandığında, karnoya “1” leri ve “X” leri yerleştirmek daha kolay olmaktadır. Tasarım tablosunun ilk satırı, karnonun 1. kutucuğunu, 2. satırı 2. kutucuğunu, 3. satırı 3. kutucuğunu ve 4. satırı 4. kutucuğunu göstermektedir.

Tasarım tablosunda Q₁ ve Q₂’lerin düzgün mantıkla yazılması dedik. Bundan kasıt şudur:

Q ₁	Q ₂
0	0
0	1
1	0
1	1

Q ₁	Q ₂	Q ₃
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Karnoların kutu numaraları: Tasarım tablosundaki 1. satır 1. kutuya, 5. satır 5. kutuya şeklinde yazılacaktır.

J_1		Q_1	0	1
		Q_2	0	1
0	1. KUTU (00)	3. KUTU (10)		
1	2. KUTU (01)	4. KUTU (11)		

J_1		Q_1, Q_2	0 0	0 1	1 1	1 0
		Q_3	0	1	1	0
0	1. KUTU (000)	3. KUTU (010)	7. KUTU (110)	5. KUTU (100)		
1	2. KUTU (001)	4. KUTU (011)	8. KUTU (111)	6. KUTU (101)		

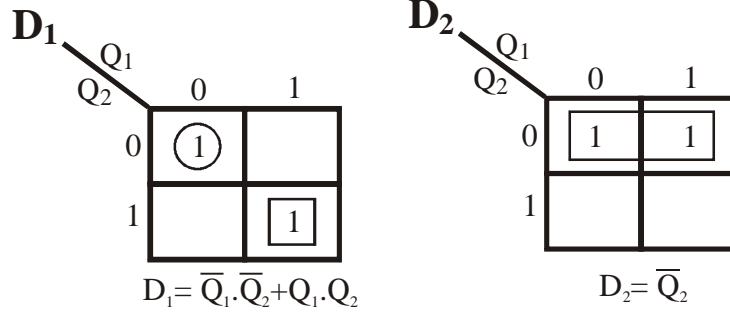
J_1		Q_1, Q_2	0 0	0 1	1 1	1 0
		Q_3, Q_4	0 0	0 1	1 1	1 0
0 0	1. KUTU (0000)	5. KUTU (0100)	13. KUTU (1100)	9. KUTU (1000)		
0 1	2. KUTU (0001)	6. KUTU (0101)	14. KUTU (1101)	10. KUTU (1001)		
1 1	4. KUTU (0011)	8. KUTU (0111)	16. KUTU (1111)	12. KUTU (1011)		
1 0	3. KUTU (0010)	7. KUTU (0110)	15. KUTU (1110)	11. KUTU (1010)		

2 çıkışlı devrenin 4 satırı, 3 çıkışlı devrenin 8 satırı ve 4 çıkışlı devrenin 16 satırı olmaktadır. Bunlar devrenin çıkışlarının alabileceği farklı değerlerdir. Tasarım tablosu hazırlanırken her bir çıkış değerinin karşısına, bir sonraki çıkış değeri yazılır. Bunun için doğruluk tablosundan yararlanılır. Çünkü doğruluk tablosunda çıkışlar olması istenen sıra ile yazılmıştır ve 1. satırın bir sonraki çıkışı 2. satır, 2. satırın bir sonraki çıkışı 3. satır şeklinde gitmektedir. Yani bir sonraki çıkış, bir alttaki çıkıştır. En alt satırdaki çıkışın bir sonraki çıkışı ise ilk satırdır.

Önemli Not: Tasarım tablosu oluşturulurken bazı satırların bir sonraki çıkış değerleri boş kalabilir. Bu normal bir durumdur ve bu satırların bir sonraki çıkışları “X” ile işaretlenir. İlk yaptığımız örnekte de bu şekilde olduğunu hatırlayınız. Ama bunu yaparken dikkat etmek gerekir. Eğer çok fazla çıkış “X” ile işaretleniyorsa ve devrenin ilk başlangıç değerleri “0” değil ise, devre istediğimiz gibi çalışmayabilir. Önceden bunun kontrolünü yapmak gerekir.

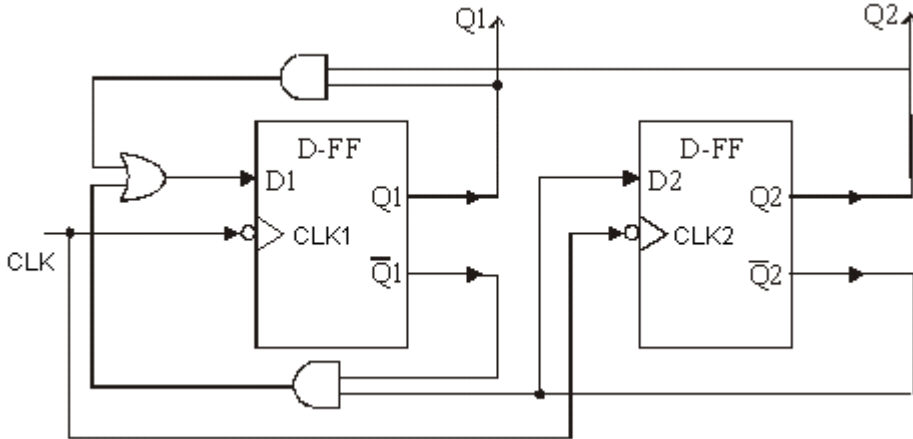
Şu anda yapmış olduğumuz örnekte ise, tüm çıkışların kullanıldığına dikkat ediniz.

Aşama-5: Karno haritaları kullanarak indirgenmiş fonksiyon bulma.



Not: D₁ ifadesinin hiç indirgenmediğine dikkat ediniz.

Aşama-6: İndirgenmiş fonksiyonlara bakarak devrenin çizilmesi.



Tasarımın genel mantığını öğrendiğinizi umuyorum. Yaptığımız 2 örnekte, JK FF ve D FF ile tasarım yaptınız. Ayrıca ikili ve üçlü çıkış için tasarım örneği görmüş oldunuz. Bunların dışında T FF ve RS FF ile tasarım örneklerini dört çıkışlı bir devre için yapabilirsiniz. Yapacağınız örnekleri size verilen aşamalar doğrultusunda gerçekleştiriniz ve şu hususların örneğinizde bulunmasına dikkat ediniz:

- Devrenin ön tasarım şekli.
- Devrenin doğruluk tablosu
- Devrenin çıkış ifadelerinin dalga şekilleri ile gösterimi.
- Tetikleme sinyalinin özellikleri ve şekli.
- Devrenin tasarım tablosu.
- Karno ile indirgenmiş fonksiyonlar.
- Devre bağlantı şeması.
- Eğer isterseniz uygulama devre şemasını çizebilirsiniz. (Burada, FF'lerin blok şemaları yerine, FF entegre şekilleri kullanılacaktır.)

Bu konu ile ilgili ne kadar çok örnek yaparsanız o kadar iyi kavrarınız. Tecrübe en iyi bilgidir. Bazı kavramlar örnekleri yaptıkça anlaşılır, çünkü örnek yaptıkça karşımıza bazı problemler çıkar ve biz bu problemler için çözüm yolları ararız. Problemler karşısında bulduğumuz çözümler, bilgi hanemize artı olarak işlenir ve bundan sonraki örneklerde karşımıza çıkabilecek problemleri, hem önceden bilerek tedbir almış, hem de problemleri çözecek yöntemleri öğrenmiş oluruz. “Ben nasıl olsa flip-floplar ile tasarımın genel mantığını öğrendim, bundan sonra bu konu ile ilgili ne sorulsa yaparım.” demeden önce bol bol örnek yapmanızı öneririm.

Örnekler konusunda, öğretmeninizden yardım alabileceğiniz gibi, dijital elektronik kitaplarından da yararlanabilirsiniz. Ben yine de size bazı örnek sorular vereceğim. Bulduğunuz cevapların doğru olup olmadığını,

- Öncelikle devreyi kurup sağlamasını yaparak test ediniz.
- Arkadaşlarınızla aynı örneği yapıp cevaplarınızı karşılaştırabilir ve tartışabilirsiniz.
- Devreyi, Multisim gibi programlarda kurarak sonucu gözlemleyebilir ve devrenin doğruluk tablosu ile karşılaştırabilirsiniz.
- Devreyi, bord üzerine kurup sonucu gözlemleyebilir ve devrenin doğruluk tablosu ile karşılaştırabilirsiniz.
- Öğretmeninizden bu konuda yardım alabilirsiniz.









Örnek Soru 1: Aşağıda doğruluk tablosu verilen devreyi, T FF’ler ile tasarlayınız ve çıkış dalga şekillerini çiziniz. (Yükselen kenar ile çalışan T FF kullanınız.)

	Q1	Q2	Q3	Q4
	0	0	0	0
	0	1	1	0
	1	0	1	0
	1	1	1	1
	0	1	0	0
	0	0	1	0
	1	1	0	0
	1	0	0	0
	0	1	0	1
	1	1	1	0

Not: Tasarım tablosu hazırlarken, T FF’in geçiş tablosunu kullanacağınızı, karno ile indirgeme yaparken dörtlü karno kullanacağınızı unutmayınız.













Örnek Soru 2: Birinci soruda verilen devreyi JK FF, D FF ve RS FF ile ayrı ayrı tasarlayınız ve devreleri karşılaştırınız.

Örnek Soru 3: Aşağıda doğruluk tablosu verilen devreyi, RS FF'ler ile tasarlayınız ve çıkış dalga şekillerini çizin. (Yükselen kenar ile çalışan RS FF kullanınız.)

	Q1	Q2	Q3
	0	0	0
	1	0	1
	0	1	0
	1	1	1
	1	0	0
	1	1	0
	0	1	1
	0	0	1

Örnek Soru 4: Üçüncü soruda verilen devreyi JK FF, D FF ve T FF ile ayrı ayrı tasarlayınız ve devreleri karşılaştırınız.

Örnek Soru 5: Aşağıda doğruluk tablosu verilen devreyi, JK FF'ler ile tasarlayınız ve çıkış dalga şekillerini çizin. (Düşen kenar ile çalışan JK FF kullanınız.)

	Q1	Q2	Q3	Q4
	1	0	1	0
	0	0	1	0
	1	0	0	1
	0	1	0	0
	1	1	0	1
	1	0	1	1
	1	1	1	0
	0	1	1	1
	0	0	0	0
	0	1	1	0
	0	0	1	1
	1	1	0	0

UYGULAMA FAALİYETİ

Aşağıda verilen doğruluk tablosunu gerçekleştirecek olan devreyi, JK flip- flop kullanarak tasarlayınız ve tasarladığınız devreyi delikli plakete lehimleyerek kurunuz.

	Q1	Q2	Q3
	1	0	0
	1	1	1
	0	1	0
	1	1	0
	0	0	0
	0	1	1
	1	0	1
	0	0	1

PR=1 ve CLR=1 alınız.

İşlem Basamakları	Öneriler
<ul style="list-style-type: none"> ➤ Kuracağınız devreyi inceleyerek özelliklerini öğreniniz ve önemli gördüğünüz noktaları not alınız. ➤ Çalışma alanınızı fiziksel ve elektriksel olarak temizleyiniz. Kısa devre oluşmaması için gerekli tedbirleri alınız. ➤ Önlüğünüzü giyiniz ve gerekli iş güvenliği kurallarına uyunuz. ➤ Devreyi kurmak için gerekli malzemeleri tespit ediniz. ➤ Özel elemanların ve entegrelerin katalog bilgilerini öğreniniz. ➤ Devre elemanlarının sağlamlık kontrollerini yapınız. ➤ Devreyi delikli plaket üzerine şemaya bakarak tekniğine uygun şekilde lehimleyerek kurunuz. 	<ul style="list-style-type: none"> ➤ Uygulamaya başlamadan önce konu hakkında çeşitli kaynaklardan araştırmalar yapınız ve bulduğunuz sonuçları yanınızda bulundurunuz. ➤ Temizliğe ve statik elektrik olmamasına dikkat ediniz. Çalışma alanındaki parçalar devrenizde kısa devre oluşturabilir. Dikkat ediniz! ➤ Önlüğünüzün düğmelerini kapatmayı unutmayınız. ➤ Güç kaynağı, bağlantı problemleri, AVO metre gibi cihazları unutmayınız. ➤ Katalogları ve interneti kullanabilirsiniz. ➤ Elemanları breadborda takarak kontrol ediniz. ➤ Elemanların bacaklarını doğru bağlamak için katalog bilgilerini kullanınız. Yaptığınız işin kaliteli olmasına ve işi zamanında yapmaya özen gösteriniz.

<ul style="list-style-type: none">➤ Kurduğunuz devreyi, AVO metreyi kullanarak ve devre şemasından takip ederek bağlantıların doğru olup olmadığını kontrol ediniz.➤ Entegrelerin besleme gerilimlerini bağlayınız.➤ Çıkışlara bağlı LED'lerin durumuna bakarak devrenin doğruluk tablosuna göre çalışıp çalışmadığını kontrol ediniz.	<ul style="list-style-type: none">➤ Soğuk lehim ve kısa devre olmamasına dikkat ediniz.➤ Gereğinden fazla gerilim vermek entegreyi bozacaktır. Önce kaynak gerilimini ölçerek kontrol ediniz.➤ Çıkış LED'lerinden hangisinin, hangi çıkışa ait olduğuna dikkat ediniz.
--	--

A- OBJEKTİF TESTLER (ÖLÇME SORULARI)

Aşağıdaki sorularda doğru şıkları işaretleyiniz.

1. Aşağıdakilerden hangisi flip-flobun bir özelliği değildir?
A) Flip-floplar ardışıl devrelerde kullanılır.
B) Flip-flopların yapısında lojik kapılar vardır.
C) Flip-flopların çıkışının ne olacağı yalnızca girişlere bağlıdır.
D) Flip-floplar sayıcı devrelerinin tasarımında kullanılırlar.
2. Aşağıdakilerden hangisi bir flip- flop çeşidi değildir?
A) RS flip-flop
B) K flip-flop
C) T flip-flop
D) D flip-flop
3. Aşağıdakilerden hangisi RS flip-flop için belirsizlik durumudur?
A) $R=0, S=0$
B) $R=1, S=1$
C) $R=0, S=1$
D) $R=1, S=0$
4. RS flip-flobun girişlerinden $R=0$ ve $S=0$ verdiğimizde çıkış ne olur?
A) "0" olur.
B) "1" olur.
C) Çıkış değişmez.
D) Bir önceki çıkışın tersi olur.
5. Aşağıdakilerden hangisi flip- flopların tetikleme şekillerindendir?
A) Düz tetikleme
C) İnen kenar tetiklemesi
B) Ters tetikleme
D) "0" tetiklemesi
6. JK flip-flobun çıkışının, bir önceki çıkışın tersi olması için girişleri aşağıdakilerden hangisi olmalıdır?
A) $J=1, K=1$
B) $J=0, K=1$
C) $J=1, K=0$
D) $J=0, K=0$

7. Aşağıdaki durumların hangisinde T flip-flobun çıkışı “1” olur?
- I . T=1 ve Q=0 iken tetikleme sinyali geldiğinde
II . T=1 ve Q=1 iken tetikleme sinyali geldiğinde
III. T=0 ve Q=0 iken tetikleme sinyali geldiğinde
IV. T=0 ve Q=1 iken tetikleme sinyali geldiğinde
- A) I ve IV
B) I ve II
C) III ve IV
D) II ve III
8. D flip-flop için aşağıdakilerden hangisi doğrudur?
- A) D flip-flobun 2 girişi, 1 çıkışı vardır.
C) D flip-flop ile devre tasarımı yapılamaz.
B) D flip-flop her zaman “1” çıkışını verir.
D) D flip-flobun girişi ne ise, çıkışı da o olur.
9. Flip-floplardaki PR ve CLR girişleri için aşağıdakilerden hangisi yanlıştır?
- A) PR ve CLR girişleri en üst düzey girişleridir.
B) PR girişi “1” ise çıkışlar “1” olur.
C) CLR girişi “1” ise çıkışlar “1” olur.
D) PR=1 ve CLR=1 durumu istenmeyen durumdur.
10. JK flip-flopta çıkışın “1” iken “0” olması için aşağıdakilerden hangisi olmalıdır?
- A) K ne olursa olsun J=0 olmalıdır.
B) K ne olursa olsun J=1 olmalıdır.
C) J ne olursa olsun K=0 olmalıdır.
D) J ne olursa olsun K=1 olmalıdır.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarı ile karşılaştırınız. Doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt yaşadığınız sorularla ilgili konuları faaliyete geri dönerek tekrar inceleyiniz

MODÜL DEĞERLENDİRME

A.OBJEKTİF TESTLER (ÖLÇME SORULARI)

Aşağıdaki sorular da doğru şıkkı işaretleyiniz.

1. Çıkışından durmadan kare dalga veren multivibratör aşağıdakilerden hangisidir?
A) Tek kararlı multivibratör
B) Çift kararlı multivibratör
C) Üç kararlı multivibratör
D) Kararsız multivibratör
2. Kararsız multivibratör devresinde, transistörlerin iletimde kalma süreleri aşağıdakilerden hangisine bağlıdır?
A) Dirence
B) Kondansatöre
C) Gerilim kaynağına
D) Direnç ve kondansatöre
3. Çift kararlı multivibratör devresinde çıkışında oluşan kare dalganın “0” olarak kalma ve “1” olarak kalma süreleri aşağıdakilerden hangisine bağlıdır?
A) Dirence
B) Kondansatöre
C) Gerilim kaynağına
D) Hiçbirine
4. Transistörün iletimde olması durumu aşağıdakilerden hangisidir?
A) C-E arası kısa devre olur.
B) C-E arası açık devre olur.
C) B-E arası kısa devre olur.
D) B-E arası açık devre olur.
5. Tek kararlı multivibratör devresinde kondansatörün değerini artırırsak çıkış dalga şekline aşağıdakilerden hangisi olur?
A) “0” iken “1” olur.
B) Periyodu artar.
C) Frekansı artar.
D) “1” iken “0” olur.
6. Aşağıdakilerden hangisi flip- flobun bir özelliği değildir?
A) Flip- floplar ardışıl devrelerde kullanılır.
B) Flip- flopların yapısında lojik kapılar vardır.
C) Flip- flopların çıkışının ne olacağı yalnızca girişlere bağlıdır.
D) Flip- floplar sayıcı devrelerinin tasarımında kullanılır.

7. Aşağıdakilerden hangisi RS flip- flop için belirsizlik durumudur?
A) $R=0, S=0$
B) $R=1, S=1$
C) $R=0, S=1$
D) $R=1, S=0$
8. Aşağıdakilerden hangisi flip- flopların tetikleme şekillerindendir?
A) Düz tetikleme
B) Ters tetikleme
C) İnen kenar tetiklemesi
D) “0” tetiklemesi
9. Aşağıdaki durumların hangisinde T flip-flobun çıkışı “1” olur?
I . $T=1$ ve $Q=0$ iken tetikleme sinyali geldiğinde
II . $T=1$ ve $Q=1$ iken tetikleme sinyali geldiğinde
III. $T=0$ ve $Q=0$ iken tetikleme sinyali geldiğinde
IV. $T=0$ ve $Q=1$ iken tetikleme sinyali geldiğinde
A) I ve IV
B) I ve II
C) III ve IV
D) II ve III
10. Flip- floplardaki PR ve CLR girişleri için aşağıdakilerden hangisi doğrudur?
A) PR ve CLR girişleri en üst düzey girişleridir.
B) PR girişi “1” ise çıkışlar “1” olur.
C) CLR girişi “1” ise çıkışlar “1” olur.
D) $PR=1$ ve $CLR=1$ durumu istenmeyen durumdur.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarı ile karşılaştırınız. Doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt yaşadığınız sorularla ilgili konuları faaliyete geri dönerek tekrar inceleyiniz. Tüm sorulara doğru cevap verdiyseniz performans testine geçiniz.

B.MODÜL YETERLİK ÖLÇME (PERFORMANS TESTİ)

Modül	Flip--Flop modülü		
Amaç	Öğrenci, gerekli ortam sağlandığında, bilgisayar kartları üzerinde kullanılan tümeşik devrelerin çalışma mantığını bilerek gerektiğinde bu tip elemanların montaj ve demontaj işlemlerini gerçekleştirebilecektir. Ayrıca bilgisayar ile kontrol edilen bir takım devreler yapılması gerektiğinde bu tip devre uygulamalarını gerçekleştirebilecek bilgi ve beceriye sahip olabileceksiniz.	Öğrencini n Adı...: Soyadı: Sınıfı : No....:
AÇIKLAMA: Aşağıda listelenen davranışların her birini öğrencide gözlemleyemediyseniz (0), Zayıf nitelikli gözlemlediyseniz (1), Orta düzeyde gözlemlediyseniz (2) ve iyi nitelikte gözlemlediyseniz (3) rakamın altındaki ilgili kutucuğa X işareti koyunuz.			
DEĞERLENDİRME ÖLÇÜTLERİ		Evet	Hayır
1.Osilatör devrelerinin özelliklerini öğrendiniz mi?			
2.Multivibratör çeşitlerini ve çalışma prensiplerini biliyor musunuz?			
3.Flip-flop çeşitlerini ve genel özelliklerini biliyor musunuz?			
4.RS flip-flop özelliklerini ve doğruluk tablosunu biliyor musunuz?			
5.Tetiklemeli RS-FF özelliklerini ve doğruluk tablosunu biliyor musunuz?			
6.Tetiklemeli JK-FF özelliklerini ve doğruluk tablosunu biliyor musunuz?			
7.Tetiklemeli T-FF özelliklerini ve doğruluk tablosunu biliyor musunuz?			
8.Tetiklemeli D-FF özelliklerini ve doğruluk tablosunu biliyor musunuz?			
9.Flip-flopların nasıl tetiklendiğini ve çeşitlerini biliyor musunuz?			
10.Preset-Clear özelliklerini ve doğruluk tablosunu biliyor musunuz?			
11.Flip-flop entegrelerini biliyormusunuz?			
12.Herhangi bir FF'yi board üzerine kurup inceleye biliyormusunuz?			
13.Flip-floplarla ilgili verilen sözel bir problemin doğruluk tablosunu oluşturabiliyor musunuz?			
14.Verilen problemde kaç tane flip-flobun ve hangi flip-flopların kullanacağınızı belirleyebiliyor musunuz?			
15.Doğruluk tablosu ile tasarım tablosu hazırlayabiliyor musunuz?			
16.Tasarım tablosuna bakarak ve karno haritalarını kullanarak verilen probleme ait indirgenmiş fonksiyonları elde edebiliyor musunuz?			
17. İndirgenmiş fonksiyonlara bakarak probleme ait lojik devreyi çizebiliyor musunuz?			
18. Çizilmiş olan lojik devrenin uygulamasını yapabiliyor musunuz?			
TOPLAM PUAN			

DEĞERLENDİRME

Arkadaşınız derecelendirme ölçeği listesindeki davranışları sırasıyla uygulayabilmelidir. Hangi davranıştan 0 ve 1 değer ölçeğini işaretlediyseniz o konuyla ilgili faaliyeti tekrar etmesini isteyiniz.

C. MODÜL DEĞERLENDİRME

Teorik bilgilerle ilgili testi doğru olarak cevapladıktan sonra, yeterlik testi sonucunda, tüm sorulara evet cevabı verdiyseniz bir sonraki modüle geçiniz. Eğer bazı sorulara hayır şeklinde cevap verdiyseniz eksiklerinizle ilgili bölümleri tekrar ederek yeterlik testini yeniden yapınız.

CEVAP ANAHTARLARI

Sorulara verdiğiniz cevaplar ile cevap anahtarınızı (değerlendirme kriterleri) karşılaştırınız, cevaplarınız doğru ise bir sonraki öğrenme faaliyetine geçiniz. Yanlış cevap verdiyseniz öğrenme faaliyetinin ilgili bölümüne dönerek konuyu tekrar ediniz.

ÖĞRENME FAALİYETİ-1 CEVAP ANAHTARI

1	C
2	D
3	A
4	D
5	A
6	D
7	B
8	A
9	B
10	B

ÖĞRENME FAALİYETİ -2 CEVAP ANAHTARI

1	C
2	B
3	B
4	C
5	C
6	A
7	A
8	D
9	A
10	D

ÖĞRENME FAALİYETİ -3 CEVAP ANAHTARI

1	D
2	D
3	D
4	A
5	B
6	C
7	B
8	C
9	A
10	A

Cevaplarınızı cevap anahtarları ile karşılaştırarak kendinizi değerlendiriniz.

ÖNERİLEN KAYNAKLAR

- Dijital elektronik katalogları, elektronik kart tasarımı yapan şirketler, Üniversitelerin elektrik –elektronik mühendisliği bölümleri, İnternet ortamı, dijital elektronik ders kitabı ve yayınlanan dergiler.

KAYNAKÇA

- ARSLAN Recai, **Dijital Elektronik**, Yüce Yayınları, İstanbul 1998.
- BEREKET Metin, Engin TEKİN, **Dijital Elektronik**, Mavi Kitaplar, İzmir 2004.
- BEREKET Metin, Engin TEKİN, **Atelye ve Laboratuvar-2**, Mavi Kitaplar, İzmir 2004.
- YARCI Kemal, **Dijital Elektronik**, Yüce Yayınları, İstanbul 1998.
- Megep Elektrik-Elektronik Teknolojisi **Lojik Uygulamalar II modülü**, 2006
- **www.alldatasheet.com** (Erişim tarihi 14.08.2006)