(IN-5050; 4 creditos)

Prof: Alberto Espinoza Zamora alberto.espinoza@ucem.ac.cr



Semana # 11 – Multiplicidad de flujos de instrucciones y datos & Procesamiento Serie VS Procesamiento en Paralelo

MULTIPLICIDAD DE FLUJOS DE INSTRUCCIONES Y DATOS

La semana pasada discutimos acerca de algunas técnicas a nivel del microprocesador para conseguir el procesamiento paralelo de instrucciones, cuando el equipo de cómputo presenta un único CPU con un único núcleo físico.

Entonces hablamos de técnicas de paralelismo y encauzamiento o segmentación.

Para cerrar el tema, conversamos brevemente sobre procesadores multinúcleo y además de los sistemas multiprocesadores, básicamente servidores en un centro de datos.

Pues bien, cuando se quiere o se desea hacer un esquema de clasificación de las arquitecturas de microcomputadoras, se dice que las mismas se clasifican de tres formas diferentes:

- Teniendo en cuenta la multiplicidad de los flujos de instrucciones y de datos (Flynn 1966)
- Comparando el procesamiento serie y el paralelo (Feng 1972)
- Considerando el grado de paralelismo y de encauzamiento (Händler 1977)

Con respecto a la multiplicidad de flujos de instrucciones y datos se puede decir que dentro de este sistema de clasificación, solo se tiene en cuenta la secuencia de instrucciones realizada por la máquina y las corrientes de datos servidas por las instrucciones en cualquiera de los niveles.

Esto permite determinar cuatro categorías:

- Flujo de instrucciones simples y corriente de datos simple (SISD)
- Flujo de instrucciones simples y múltiples corrientes de datos (SIMD)
- Múltiple flujo de instrucciones y corriente de datos simples (MISD)
- Múltiple flujo de instrucciones y múltiple flujo de datos (MIMD)

En todos los casos, las instrucciones son buscadas en los **módulos de memoria**, decodificadas por la **unidad de control**, la que remite una corriente de órdenes a las unidades de procesamiento para la ejecución

Las corrientes de datos fluven bidireccionalmente entre los módulos de memoria y los procesadores.

(IN-5050; 4 creditos)

Prof: Alberto Espinoza Zamora alberto.espinoza@ucem.ac.cr



Organización SISD

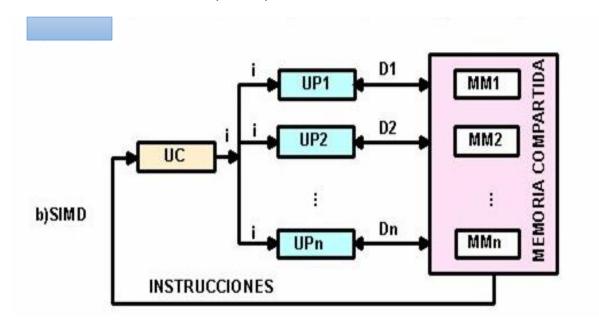
Representa todas las computadoras que operan actualmente en serie, aun cuando posean múltiples unidades funcionales en la CPU y utilicen canales tanto de instrucciones como de operaciones.



Organización SIMD

Esta organización es la correspondiente a los sistemas matriciales, que consiste en una malla de procesadores controlados por una única unidad de control, por lo que todos ellos reciben las mismas órdenes, aunque operan sobre datos distintos.

El subsistema de memoria compartida puede contener varios módulos.



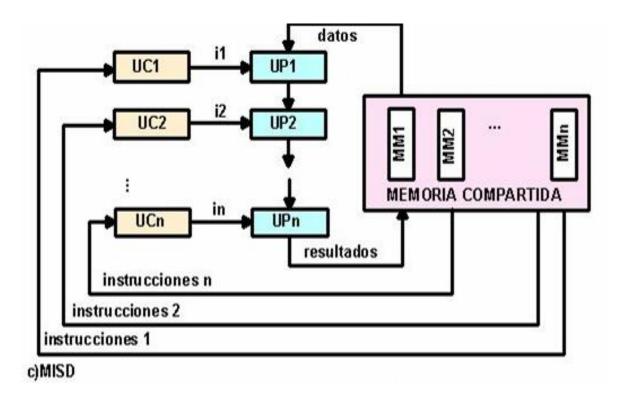
(IN-5050; 4 creditos)

Prof: Alberto Espinoza Zamora alberto.espinoza@ucem.ac.cr



Organización MISD

En este modelo hay n procesadores, cada uno de ellos recibiendo diferente instrucciones para operar sobre los mismos datos. Esta organización no ha sido estudiada y algunos la consideran impracticable.



Organización MIMD

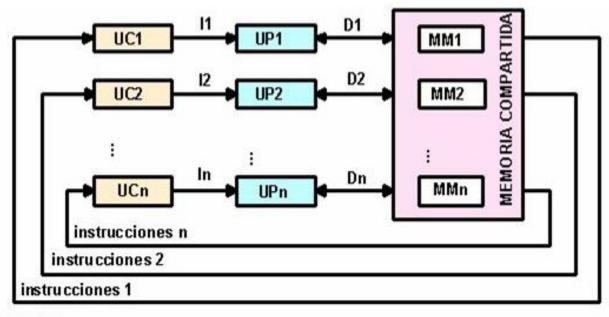
La mayoría de los sistemas multiprocesadores y aún varios sistemas de múltiples computadoras, pueden ser clasificados en éste grupo.

En este caso, n corrientes de datos son derivadas a m procesadores, cada uno de los cuales recibiendo una de las múltiples corrientes de instrucciones. Por tanto cada procesador ejecuta un programa distinto sobre un conjunto de datos diferentes.

(IN-5050; 4 creditos)

Prof: Alberto Espinoza Zamora alberto.espinoza@ucem.ac.cr





d) MIMD

PROCESAMIENTO SERIE CONTRA PROCESAMIENTO PARALELO

El máximo número de dígitos binarios (bits) que pueden ser procesados en una unidad de tiempo, por un sistema de computación, es denominado **máximo grado de paralelismo** y es identificado con P. La unidad de tiempo considerada debe ser el intervalo de reloj, o el intervalo del ciclo de reloj.

Esta cantidad de bits operados en paralelo, tiene en cuenta el efecto de los canales, si una unidad tiene cuatro canales y cada uno de ellos puede operar ocho bits a la vez, la cantidad de bits operados en paralelo es de 4x8 = 32 bits. Si además esa máquina tiene palabras de 64 bits de longitud, decimos que su grado de paralelismo es: P (64.32).

En la figura que se muestra a continuación, se indica la clasificación para varias máquinas, del gráfico se desprende que hay cuatro tipos de métodos de procesamiento:

- Palabra Serie y Bit Serie (PSBS)
- Palabra Paralelo v Bit Serie (PPBS)
- Palabra Serie y Bit Paralelo (PSBP)
- Palabra Paralelo y Bit Paralelo (PPBP)

La primera también es conocida como procesamiento bit serie, por cuanto se opera el bit de una palabra por vez, respondiendo a un sistema mínimo.

Las computadoras PPBS, han sido denominadas procesamiento por tajada de bit (Bit Slice).

Las PSBP, son la mayoría de las existentes, y son denominadas de procesamiento de tajada de palabra (Word Slice), Finalmente las PPBP, son las de procesamiento totalmente paralelo.



(IN-5050; 4 creditos)

Prof: Alberto Espinoza Zamora alberto.espinoza@ucem.ac.cr

