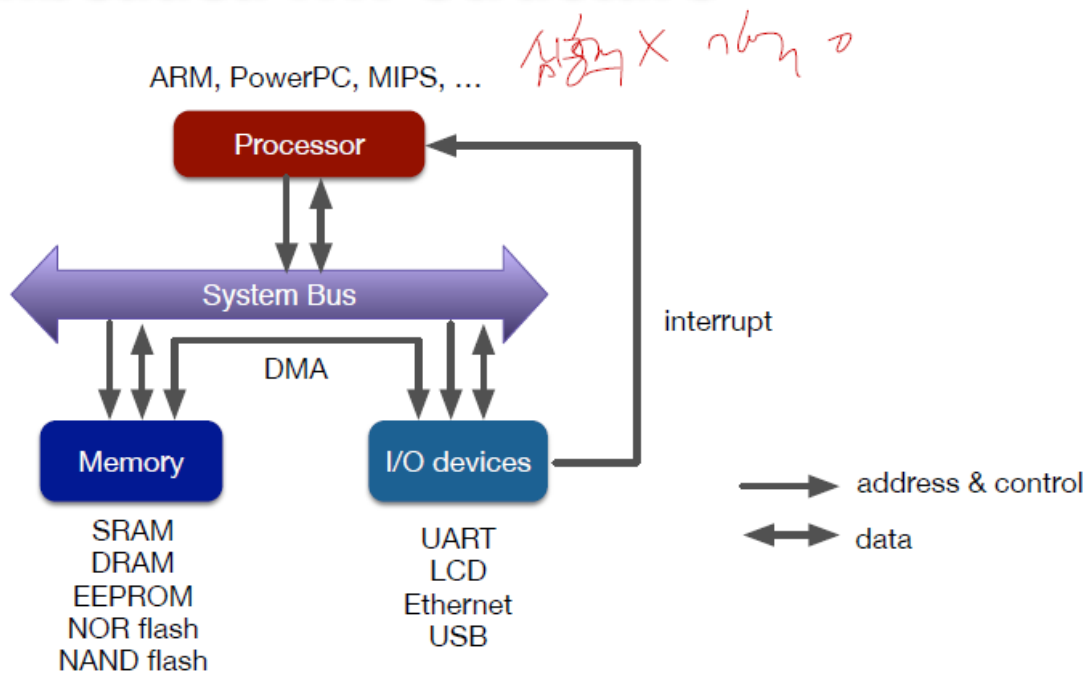


Embedded HW Structure

- system bus: 시스템 버스는 컴퓨터 시스템의 주요 구성요소를 연결하는 단일 컴퓨터 버스. 물리적인 개념
 정보를 전달하기 위한 data 버스 (양방향)
 전송되어야 하는 곳을 결정하기 위한 address 버스 (단방향)
 동작을 결정하기 위한 control 버스 (단방향)

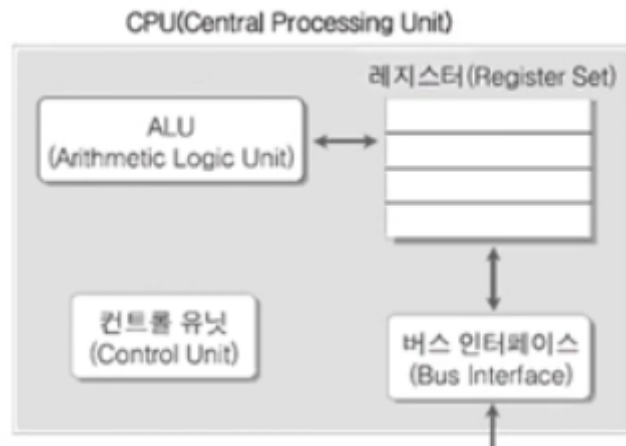
Embedded HW Structure



- on chip bus: 하나의 칩 안에 cpu, gpu가 묶여있음

Processor Structure

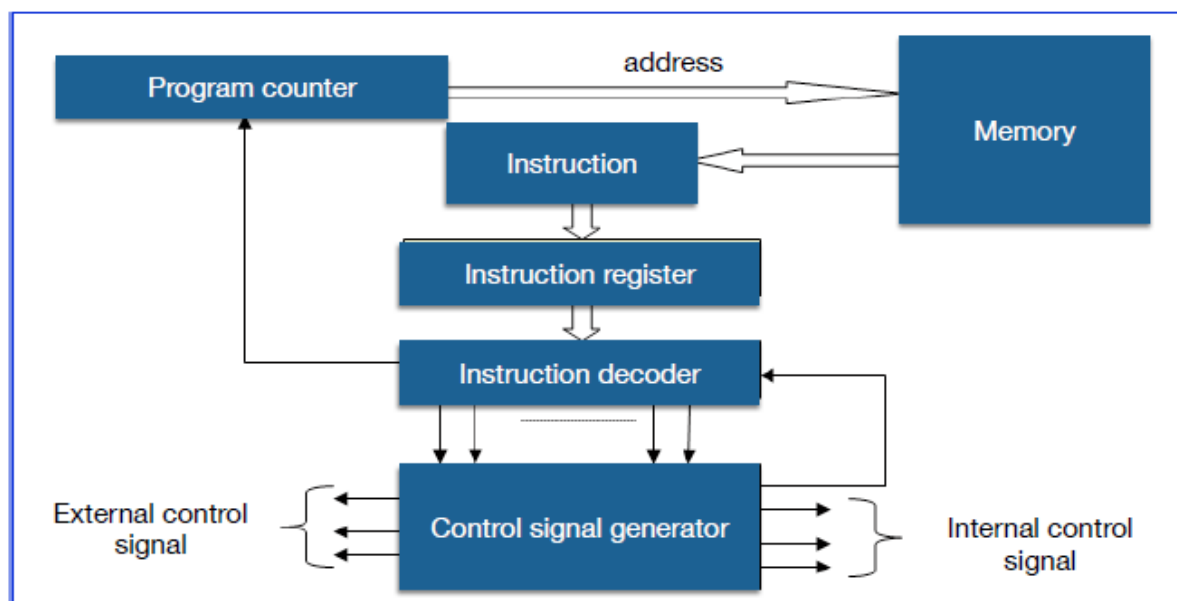
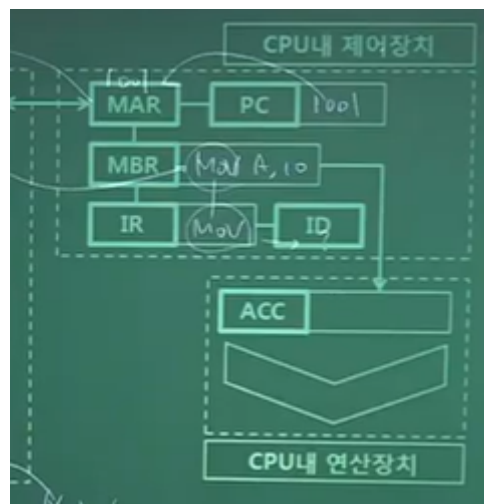
- CPU(centre process unit)



- 레지스터 : 임시 기억 장치
- ALU (Arithmetic logic unit): CU의 지시에 따라 산술연산, 논리연산 수행
- CU (Control unit) : 명령어를 받아 해독과 실행을 지시
- Processor bus

Control Unit

- control unit



Registers

입력 데이터 및 결과를 임시로 저장하는 장치

캐시 메모리, 메인 메모리보다 빠른 속도

플립플롭으로 구성되어있음

- General-purpose registers
데이터 처리를 위한 프로그램에서 사용
- Control registers
프로그램 실행 흐름 제어 ex. PC
- Status registers
프로세서 상태 표시
- 예시
 - PC (Program Counter): 다음에 실행할 명령의 번지를 가짐
 - IR (Instruction Register): 현재 수행할 명령어 기억
 - AR (Accumulator): 누산기, 연산 결과를 일시적으로 기억
 - Status Register: 컴퓨터 내부 상태를 나타냄
 - MAR (Memory Address Register): 메모리 주소 레지스터, 접근할 메모리 주소를 저장
 - MBR (Memory Buffer Register): 메모리 버퍼 레지스터, 메모리를 참조하거나 메모리에 저장할 데이터 저장

ALU(Arithmetic Logic Unit)

ALU(cont'd)

Processor Bus

- Bus: 두개 이상의 장치를 디지털로 연결하는 통신경로
 - Internal bus (내부 버스)
레지스터 ---- ALU
 - External bus (외부 버스)
프로세서 ----- 외부 간에 데이터 값 전송
- data bus: 프로세서와 외부간에 데이터 값 전송 (양방향)
- address bus: 주소값 전송 (단방향)
- control bus: 명령 또는 제어 신호를 전송 (단방향)

Microprocessor vs SoC

- Microprocessor
단일칩 프로세서 (메모리, 오디오칩, 그래픽 프로세서등 많은 컴포넌트가 있어야 컴퓨터가 됨)
- Soc(System on Chip)
한개의 칩에 다양한 시스템 구성

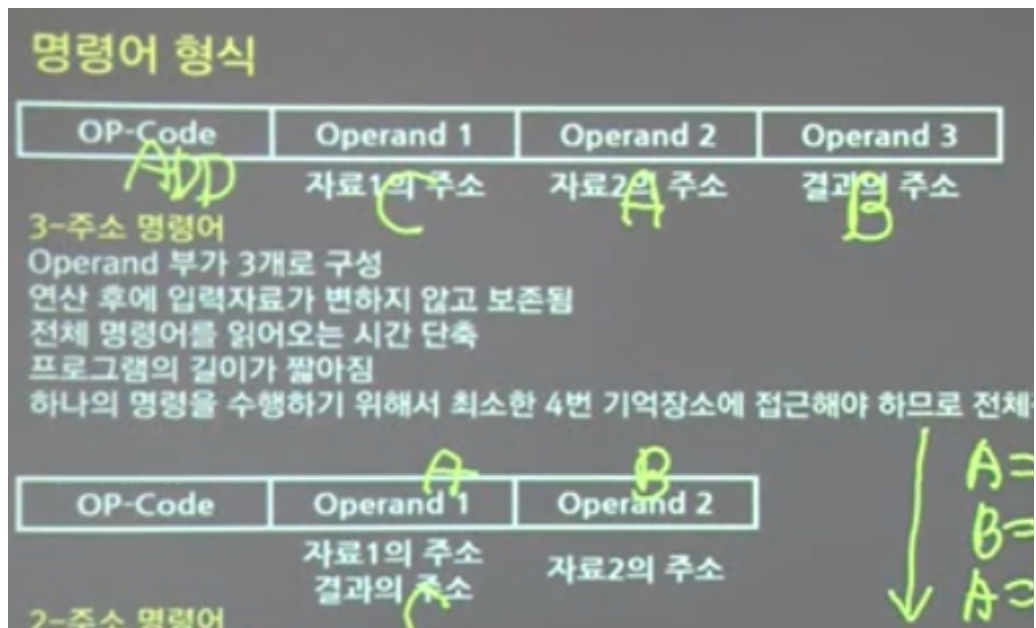
Assembler and Machine Language

- Assembler: 어셈블리어를 기계어로 변환
- 기계어: 프로세서가 명령어를 해독하고 실행할 수 있는 비트 단위 언어

Instruction Set Architecture (ISA)

| 연산자 (operation code) | 자료(operand) |

- 연산부의 비트수가 n bit일 때 2^n 개의 명령어 수행가능
- op-code: 6bit, address: 16bit일 때, 최대 메모리 용량은?
64k word ($2^{16} = 65536 = 64K$)

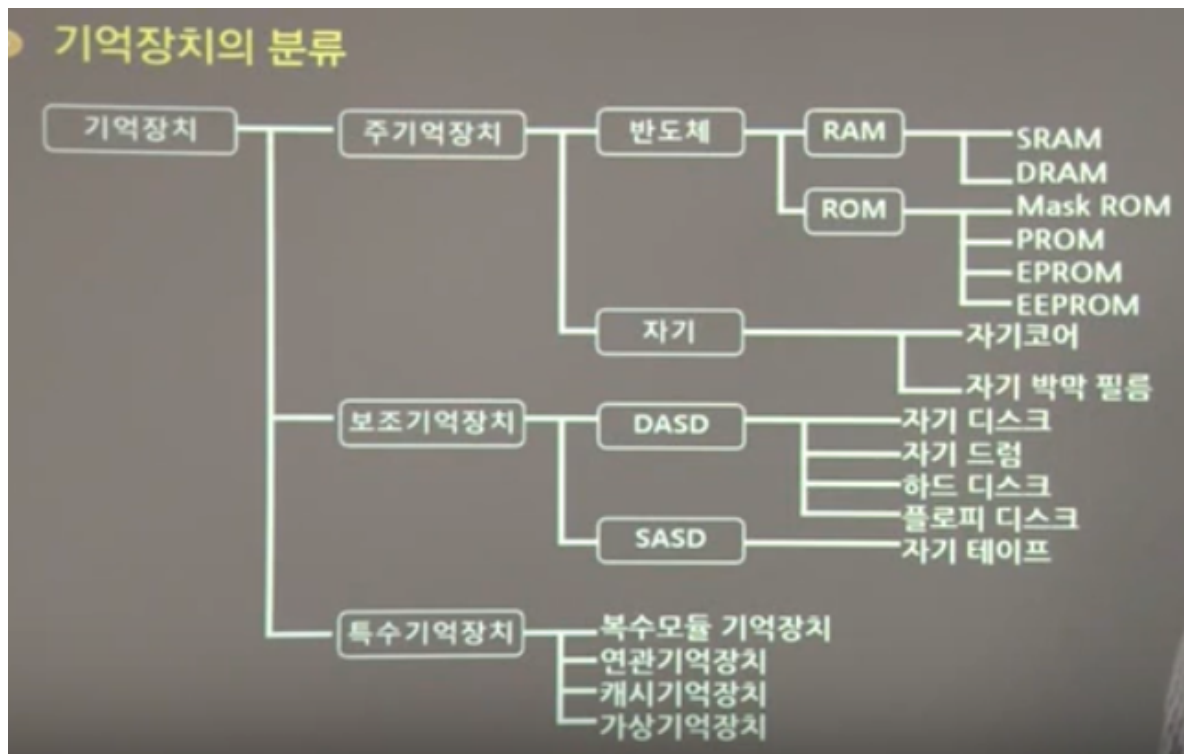


Instruction Pipelining

파이프라인: 한 데이터 처리 단계의 출력 다음 단계의 입력으로 이어지는 형태의 연결된 구조

병렬적으로 수행할 수 있어 효율성이 높아진다.

branch일때 pipeline 깨짐 -> 브랜치나 서브루틴 콜이 많아질수록 효율성이 떨어진다.



CISC vs RISC

둘다 RAM(Random Access Memory)의 일부 cf.ROM(read only memory)

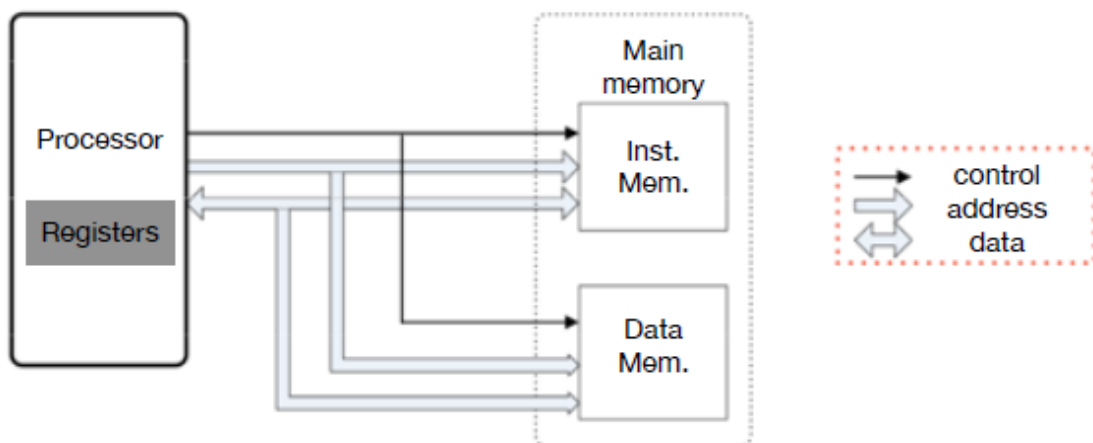
- CISC (complex instruction set computer) : 복잡한 명령어 집합 컴퓨터
 - 해석하는데 시간이 오래걸림, 피연산자를 2-3개까지 지정, 여러사이클 수행
- RISC (reduced instruction set computer) : 줄인 명령어 집합 컴퓨터
 - CPU 명령어의 개수를 줄여 하드웨어 구조를 좀 더 간단하게, 레지스터 뱅크와 캐시를 뒀, 고정길이 명령어 사용, 모든 연산은 하나의 클럭으로 실행됨, 스택제어 지원하지 않음

구 분	CISC	RISC
구조	복잡한 구조	단순한 구조
구성	복잡, 많은 명령어	간단, 최소 명령어
명령어 길이	다양한 길이	고정된 길이
레지스터	적음	많음
속도	느림	빠름
용도	개인용 컴퓨터	서버, 워크스테이션

CISC	RISC
여러 사이클을 수행하는 복잡한 지침	한 사이클을 수행하는 간단한 지침
어떠한 지시도 메모리를 참조할 수 있다.	LOAD/STORE 참조 메모리만
파이프라인 미포함 또는 미포함	높은 파이프라인
마이크로프로그램으로 해석한 지침	하드웨어에서 실행된 지침
많은 지침 및 모드	몇 가지 지침 및 모드
마이크로프로그램의 복잡성	컴파일러의 복잡성
단일 레지스터 세트	다중 레지스터 세트

Von-Neumann vs Harvard Architecture

- 폰노이만 구조
 - 데이터 메모리와 프로그램 메모리가 구분되어있지 않고 하나의 버스를 가지고 있는 구조
 - 명령과 데이터를 동시에 전송할 수 없다



- 하버드 구조
 - 데이터 메모리와 명령 메모리가 구분되어 있다.

- 데이터와 명령을 동시에 전송할 수 있음
- pin의 수가 더 많음 $32 * 4 = 128$ pin

