

电路笔记 CN-0328

Circuits from the **Lab**® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0328.

	连接/参考器件	
	AD5755-1	四通道、16位、串行输入、 4-20 mA和电压输出DAC, 提供动态电源控制
	AD5700-1	集成内部RC振荡器的低功耗 HART调制解调器
ADG759 CMOS、低压、3 Ω、 4通道多路复用器		,
	ADP1621	恒频,电流模式升压DC/DC 控制器
ADuM3481, ADuM3482 3.75 kV rms四通道		3.75 kV rms四通道数字隔离器
	ADuM3210	双通道数字隔离器

完全隔离式4通道多路复用HART模拟输出电路

评估和设计支持 _{电路评估板}

CN0328评估板(EVAL-CN0328-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路将AD5755-1(四通道电压和电流输出DAC,带动态功率控制)和AD5700-1 HART调制解调器结合了起来,结果打造出一种完全隔离式多路复用HART^{®1}模拟输出解决方案。电源既可由板载变压器隔离电路提供(±13 V和+5.2 V输出,依负载电流而定),也可由连接到端子板的外部电源提供。该电路适合可编程逻辑控制器(PLC)和分布式控制系统(DCS)模块,这些模块要求多个HART兼容型4mA至20mA电流输出及单极性或双极性电压输出。同时还包括外部瞬变保护电路,这对恶劣工业环境中的应用极其重要。

AD5755-1 DAC可通过软件配置,允许用户轻松编程输出范围及用于动态电源控制所需要的DC-DC转换器设置。通过该DAC可以访问所有内部控制寄存器,包括压摆率控制寄存器,该寄存器对采用HART通信协议的应用至关重要。

AD5700-1是低功耗,小尺寸的HART兼容型IC调制解调器。它充当一款HART频移键控(FSK)半双工调制解调器,集成所有必要的信号检测、调制、解调和信号发生功能。内置一个精度为0.5%的内部振荡器,从而降低了电路板空间要求和成本。AD5700-1采用标准的UART接口。

数字隔离以基于ADI公司*i*Coupler[®]技术的四通道和双通道ADuM3481/ADuM3210数字隔离器元件实现。*i*Coupler技术的使用降低了基于光隔离器的解决方案通中额外外部元件的需求。外部变压器用于将功率传输到隔离栅的另一端。

ADG759在四个模拟输出通道上提供了多路复用功能,由此可实现HART通信。它根据2位二进制地址线A0和A1所确定的地址,将4路差分输入之一切换至公共差分输出。禁用时,所有通道均关断。提供旁路链路,以便能灵活地绕开多路复用器。

¹HART是HART通信基金会的注册商标。

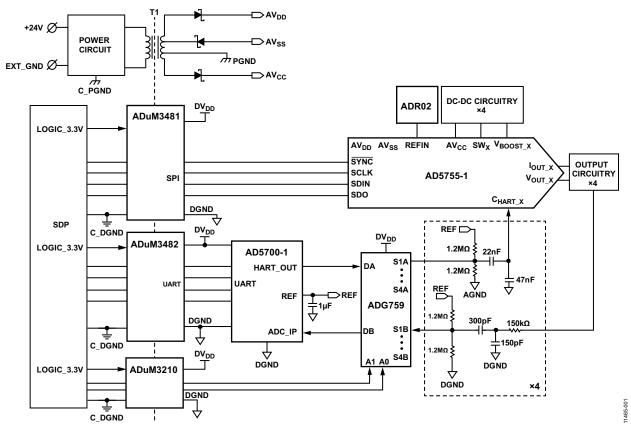


图1. CN0328顶层框图

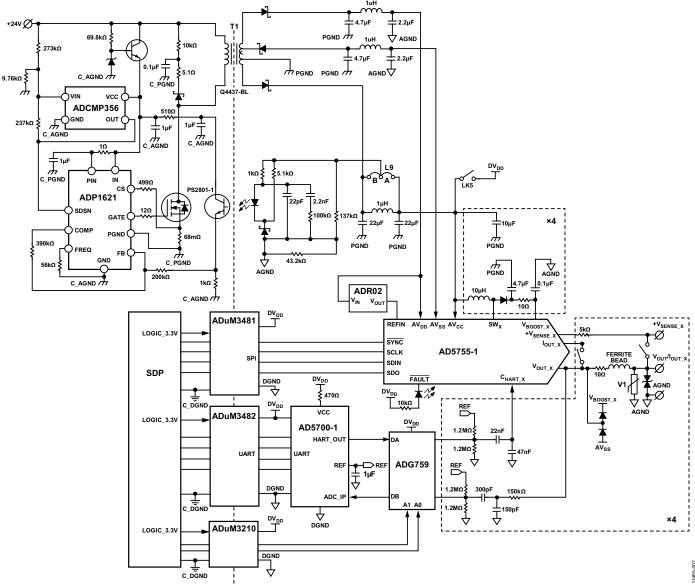


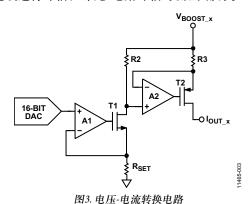
图2. 集成变压器隔离电源解决方案的4通道多路复用HART模拟输出电路 (简化原理图:未显示所有连接和去耦)

电路描述

对于工业控制模块,标准模拟输出电压和电流范围包括±5 V、±10 V、0 V至+5 V、0 V至+10 V、+4 mA至+20 mA和0 mA至+20 mA。电压输出范围还提供20%的超范围特性。AD5755-1支持所有这些范围,是一种高精度、全集成、低成本的单芯片解决方案。每个DAC通道都有一个增益(M)寄存器和一个失调(C)寄存器,用于消除整个信号链的增益和失调误差。

电流输出和电压输出通过独立引脚提供,任何时候仅一个输出处于有效状态,因而允许将两个输出引脚连在一起并接到单个引脚上。当使能电流输出时,电压输出处于三态模式,当使能电压输出时,电流输出为三态模式。模拟输出受短路和开路保护。

AD5755-1支持内部或外部精密电流设置电阻用于电压-电流转换电路,如图3所示。输出电流值在全温度范围内的稳定性取决于 R_{SET} 值的稳定性。作为提高输出电流在整个温度范围内的稳定性的一种方法,可将一个外部15 k Ω 低漂移电阻连接到AD5755-1的 $R_{\text{SET},x}$ 引脚,以取代内部电阻。外部电阻通过DAC控制寄存器进行选择。高精度测量通过两种选项进行评估,详见"电路评估与测试"部分。



精密基准电压源的选择

AD5755-1有一个片内10 ppm/°C(最大值)基准电压源。为了提高在整个温度范围内的性能,该设计采用一个ADR02基准电压源,其最大漂移为3 ppm/°C(B级,SOIC封装)。基准输入端的电压用于为DAC内核提供经缓冲的基准电压。因此,任何基准电压误差都会反应到的输出端。

ADR02是一款5 V精密基准电压源,允许高达36 V的输入电压。其最大精度误差为0.06%,最大温度漂移为3 ppm/°C(B级,SOIC封装)。该漂移在工业温度范围内会贡献大约0.02%误差。其长期漂移为50 ppm(典型值),0.1 Hz至10 Hz噪声指标为10 μV p-p(典型值)。

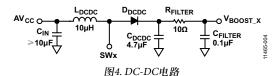
动态功率控制

AD5755-1集成基于DC-DC升压转换器电路的动态电源控制功能,在电流输出模式下可降低功耗。多数PLC电流输出电路都采用一个固定电压源,以满足整个负载电阻值范围内的顺从输出电压要求。例如,在驱动20 mA时,一个负载为750 Ω的4 mA至20 mA环路就要求顺从电压不低于15 V。但在将20 mA驱动至50 Ω负载时,则只需要1 V的顺从电压。如果在驱动50 Ω负载时,15 V的顺从电压保持不变,则会浪费20 mA×14 V = 280 mW的功率。

AD5755-1电路通过检测输出电压,调节顺从电压,不论负载电阻有多大,只允许少量的裕量电压,由此消除了这种功率损失。AD5755-1最多可以将24 mA驱动至1 kΩ的负载。

DC-DC转换器工作原理

AD5755-1内置4个独立的DC-DC转换器,用于为各个通道的 $V_{\text{BOOST_X}}$ 电源电压提供动态控制(参见图3)。图4所示为DC-DC电路所需要的分立元件。



建议在 C_{DCDC} 之后放置一个 $10\,\Omega$ 、 $100\,n$ F低通RC滤波器。虽然该器件会消耗少量电能,但会减少 $V_{ROOST\,X}$ 电源上的纹波。

DC-DC转换器采用一种恒频、峰值电流模式控制方案,以将4.5 V至5.5 V的AV_{CC}输入升压,从而驱动AD5755-1输出通道。这些器件设计用于工作在断续导通模式(DCM),占空比小于90%(典型值)。

启用通道电流输出时,转换器将 $V_{\rm BOOST_X}$ 电源调节至 $7.4\,\rm V$ (±5%) 或($I_{\rm OUT_X} \times R_{\rm LOAD}$ + 裕量)(取较大值)。在电流输出模式下,若输出被禁用,转换器将把 $V_{\rm BOOST_X}$ 电源调节至 $7.4\,\rm V$ (±5%)。在电压输出模式下,若输出被禁用,转换器将把 $V_{\rm BOOST_X}$ 电源调节至+15 $\,\rm V$ (±5%)。有关DC-DC转换器工作情况的详情,请参见AD5755-1数据手册。

HART耦合

AD5755-1有四个CHART引脚,分别对应于四个输出通道。HART信号可以耦合至这些引脚,并出现在对应的电流输出端(如果该输出已使能)。表1给出了CHART引脚上的HART信号的推荐输入电压。如果使用这些电压,电流输出应符合HART幅度要求。图5所示为将HART信号衰减和耦合至AD5755-1 HART输入的推荐电路。

表1. CHART输入电压和HART输出电流

R _{SET}	CHART输入电压	电流输出(HART)
内部R _{SFT}	150 mV p-p	1 mA p-p
外部R _{SET}	170 mV p-p	1 mA p-p

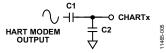


图5. 耦合HART信号

为了确保1.2 kHz和2.2 kHz HART频率不会在输出端大幅衰减, C1+C2必须达到某一最小值。推荐值为: C1=22 nF, C2=47 nF。为了达到HART的模拟变化速率要求,必须以数字方式控制输出的压摆率。

数字压摆率控制

AD5755-1的压摆率控制特性允许用户控制输出值的变化速率。该特性在电流和电压输出通道上均可用。通过禁用压摆率控制特性,输出值以受输出驱动电路和所连负载限制的速率变化。通过压摆率控制寄存器的SREN位使能压摆率特性后,输出以压摆率控制寄存器可以访问的SR_CLOCK和SR_STEP两个参数所定义的速率,在两个电平值之间摆动。

在以下等式中,压摆率为步长、更新时钟频率和LSB大小的函数。

Slew Time =

Output Change

Step Size × Update Clock Frequency × LSB Size

其中:

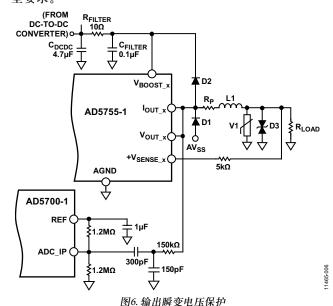
Slew Time用秒表示。

Output Change 表示为A(针对I_{OUT X})或V(针对V_{OUT X})。

详见AD5755-1数据手册。

瞬态电压保护

AD5755-1内置ESD保护二极管,可防止器件在一般工作条件下受损。但是,工业控制环境可能会使I/O电路遭受高得多的电压瞬变。为了防止AD5755-1受到过高的电压瞬变,需要把一个24 V瞬变电压抑制器(TVS)置于I_{OUT}/V_{OUT}连接上,如图6所示。为提供进一步保护,I_{OUT} X/V_{OUT} X引脚与V_{BOOST} 和AV_{SS}电源引脚之间连接有钳位二极管。另外还使用一个5 kΩ限流电阻,它与+V_{SENSE} X输入端串联,用以将瞬变事件期间的电流限制在合理范围内。这种情况下,输入端具有更高的瞬态电压保护功能,因此即使是在要求最苛刻的工业环境中,也无需额外的保护电路。AD5700 HART调制解调器建议采用包含150 kΩ电阻的外部带通滤波器,这样可以将电流限制在足够低的水平,以满足内在安全要求。



输入电源保护

通过一个2线或3线接口,把一个24 V DC稳压电流连接到电路板。该电源必须采取故障和电磁干扰(EMI)保护措施,如图7所示。

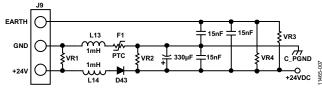


图7. 输入电源瞬变电压保护

VR1、VR2、VR3和VR4为压敏电阻,F1为正温度系数电阻。该电路确保评估系统能够承受电源端口可能产生的任何干扰。详见PLC评估板简化工业过程控制系统的设计,《模拟对话》43-04,2009年4月。

24 V输入电源驱动ADP1621 PWM升压控制器。该控制器驱动3抽头变压器,后者提供隔离功能并产生AVDD(+15 V)、AVSS(-15 V)和AVCC(+5 V)。通过PS2801-1光耦合器提供反馈。

ADP1621电源输入电压范围为2.9 V至5.5 V,在使用小信号 NPN调整管或单个电阻时,也可支持更高的输入电压。开关频率由外部电阻设置,范围为100 kHz至1.5 MHz。

各种负载条件下的AVDD、AVSS和AVCC供电轨电压如表2 所示。

表2. 变压器隔离式供电轨电压

71- 2 - HIM 1977 17 578 6				
设置	AVDD (V)	AVSS (V)	AVCC (V)	
电源电路无负载	+14.7	-15.3	+5.2	
(移除LK2至LK5)				
插入LK2至LK5;	+12.5	-12.6	+5.2	
AD5755-1输出禁用				
插入LK2至LK5; AD5755-1	+12.7	-12.8	+5.2	
为l _{οιιτ} 模式;4个通道上的				
电流为4 mA(500 Ω负载)				
插入LK2至LK5; AD5755-1	+14	-15.2	+5.2	
为I _{our} 模式,4个通道上的				
电流为24 mA(1 kΩ负载)				
插入LK2至LK5; AD5755-1	+13	-13	+5.2	
为V _{оит} 模式,4个通道上的				
电压为10 V(1.2 kΩ负载)				

如果不使用隔离式开关电源电路, J5和J11端子板提供了一种替代方案。如果使用这些端子板,则要移除LK2至LK4。

数字隔离

ADuM3481和ADuM3482为3.75 kV四通道数字隔离器,采用小型20引脚SSOP封装(7.2 mm×7.8 mm)。隔离器内核工作电压范围为3.0 V至5.5 V,而I/O电源范围为1.8 V至5.5 V。这些器件可用于直接与1.8 V逻辑器件接口。该设计中的ADuM3481用于为AD5755-1隔离SPI信号,而ADuM3482则用于为AD5700-1HART调制解调器隔离UART信号。双通道ADuM3210用于隔离ADG759四通道多路复用器的地址线。

有关iCoupler产品的更多信息,请访问: www.analog.com/icouplers。有关EVAL-CN0328-SDPZ评估板的完整原理图、物料清单和布局文件可在CN-0328设计支持包中找到,网址: http://www.analog.com/CN0328-DesignSupport。

常见变化

对于只要求电流输出的应用,可用AD5757替代AD5755-1。如果需要的分辨率低于16位,则可使用12位的AD5737。

可用AD5700调制解调器取代AD5700-1。但需要一个外部晶振或者CMOS时钟,因为AD5700并不具备AD5700-1提供的内部振荡器选项。详见AD5700数据手册和AD5700-1数据手册。

对于单通道应用,请参见电路笔记CN0321,具有HART连接的完全隔离、单通道电压、4 mA至20 mA输出。

电路评估与测试

基本测试设置的框图如图8所示。

设备要求

- EVAL-CN0328-SDPZ评估板
- CN0328评估软件
- EVAL-SDP-CB1Z系统演示平台(SDP-B)
- PC (Windows® 32位或64位)
- 24 V电源
- 精密电压表,如Agilent 3458A
- 数字测试滤波器,如HCF_TOOL-31(可从HART通信基 金会获得)
- 4个各500 Ω的精密负载电阻
- 示波器, Tektronix TDS2024B或等效器件

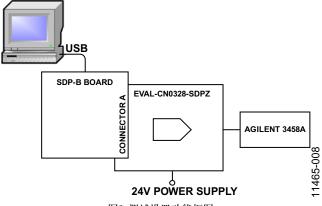


图8. 测试设置功能框图

链路配置设置

默认链路选项如表3所示。默认情况下,评估板配置为通过变压器隔离电源供电。AD5755-1的默认基准电压源选项为外部基准电压源,由ADR02(位置B的LK1)供电。默认情况下不使用LK10和LK24,因为这些链路会形成ADG759的旁路。 I_{OUT_x} 和 V_{OUT_x} 在默认情况下短接在一起(LK20、LK22、LK23和LK26)。

表3. 链路功能

链路编号	默认位置	选项			
LK1	B 此链路选择AD5755-1的基准电压源。				
		位置A选择AD5755-1上	的内部基准电压源。		
		位置B选择ADR02外部	基准电压源。		
LK2	已插入	此链路选择AVDD的电	源选项。		
		当插入该链路时,选择	を板载AVDD,由+24V电源供电	。 在这种情况下,	
		不得将任何器件连接到	JJ5-3。		
		当移除该链路时,AVE	D需要用外部电源通过J5-3驱动	J.	
LK3	已插入	此链路选择AVSS的电源	原选项。		
	当插入该链路时,选择板载AVSS,由+24 V电源供电。在这种情况下,				
		不得将任何器件连接到	IJ5-1。		
		当移除该链路时,AVS	S需要用外部电源通过J5-1驱动	0	
LK4	已插入	此链路选择AVCC的电流			
		当插入该链路时,选择	F板载AVCC,由+24 V电源供电。	。在这种情况下,	
		不得将任何器件连接到			
			C需要用外部电源通过J11-1驱z	 .	
LK5	已插入	此链路选择DVDD的电			
			当插入该链路时,选择使AVCC连接至DVDD。 在这种情况下,		
		不得将任何器件连接到	• •	.	
11/6	-	当移除该链路时,DVDD需要用外部电源通过J1-1驱动。			
LK6	В	此链路选择RESET的逻		LH. D.	
			GND,换言之,器件处于复位	旲 八。	
		位置B将RESET连接至DVDD。			
LK7	Α	此链路选择POC的逻辑电平。			
			ND, AD5755-1上电时, 其电压		
		位置B将POC连接至DVDD; AD5755-1上电时, 电压输出通道上有一个接地的30 kΩ下拉电阻,			
11/11 11/21	7 kg 1	电流通道为三态模式。			
LK11, LK21, LK25, LK8	已插入	这些链路分别将+V _{SENSE} 输入连接至通道A、通道B、通道C和通道D的V _{out} /I _{out} 。			
LIVES, LIVO		当插入此链路时,+V _{SENSE} 输入直接连接至V _{OUT} /I _{OUT} 引脚。			
		当移除该链路时,+V _{SENSE} 输入悬空,必须连接至评估板外部负载电阻的高端。			
LK9	Α		D反馈节点。注意,在评估板上	电时,不得动态更改此链路。	
		位置A选择滤波器电路后的AVCC节点。 位置B选择前置滤波AVCC节点。			
LK10, LK24	已移除		道旁路ADG759(仅用于未使用AD	G759时)。	
		位置A选择通道A。			
		位置B选择通道B。			
		位置C选择通道C。			
	- I- I	位置D选择通道D。		and the state of t	
LK12	已插入	插入时,AVDD电源连接至ADR02电源,由此为板载5 V基准电压源供电。			
LK13, LK14	Α	这些链路选择ADG759		1	
		LK14	LK13	通道	
		A	A	通道A	
		A	В	通道B	
		В	A	通道C	
		В	В	通道D	
LK15	В	ADG759使能。			
		位置A=多路复用器禁			
		位置B=多路复用器使	能。		

链路编号	默认位置	选项			
LK16, LK17	Α	这些链路选择ADG759地址引脚的控制源。			
		位置A选择SDP控制。			
		位置B选择LK13/LK14控制。			
LK18, LK19	Α	这些链路控制AD5755-1的地址引脚。			
		LK18	LK19	AD1	AD0
		A	A	0	0
		A	В	0	1
		В	A	1	0
		В	В	1	1
LK20, LK22, LK23, LK26	已插入	当插入这些链路时,AD5755-1的V _{out} 和I _{out} 短接在一起,分别针对通道A、通道B、 通道C和通道D。			

电源配置

默认情况下,评估板配置为由变压器隔离电源供电,因而,链路LK2至LK5插入。如果端子板用于为电路供电,则必须提供以下电源:

- 为连接器J5上的AVDD/AVSS提供±15 V。该电源同时为 AD5755-1和ADR02基准电压源供电。
- 提供给连接器J11上的AVCC的4.5 V至5.5 V电源,用于为 AD5755-1的AVCC供电。
- 使用LK5时, EXT_AVCC电源同时为DVDD供电。DVDD 用于为AD5755-1的数字电源供电,并为AD5700-1 HART 调制解调器、ADG759多路复用器和隔离器件的副边供 电。或者可通过连接至J1的外部电源为DVDD供电(2.7 V 至5.5 V)。

软件安装

评估套件包括一张光盘,其中含有自安装软件。该软件兼容Windows XP (SP2)、Vista(32位或64位),或Windows 7(32位或64位)。如果安装文件未自动运行,可以运行光盘中的setup.exe文件。

请先安装评估软件,再将评估板和SDP板连接到PC的USB端口,确保PC能够正确识别评估系统。

- 1. 使用附带的电缆,通过PC的USB端口连接EVAL-SDP-CB1Z。
- 2. 将EVAL-CN0328-SDPZ评估板连接至连接器A。如果使用连接器B,则EVAL-SDP-CB1Z的UART将无法正常工作。
- 3. 对J9连接器施加24 V电压, 使EVAL-CN0328-SDPZ上电。
- 4. 启动EVAL-CN0328-SDPZ软件, 然后确认出现的所有对话框。这样就完成了安装。

软件

主软件窗口如图10所示。开始时用设置选项卡按建议方式设置AD5755-1,先设置DC-DC控制设置,然后设置DAC控制设置,其后把所需代码加载到数据寄存器中,最后使能输出(见图9)。设置选项卡中提供了一个快速设置功能,以便对AD5755-1进行正确的编程。对于HART通信而言,确保支持电流输出范围。然后可用主选项卡来发布HART命令和/或更新AD5755-1输出代码。

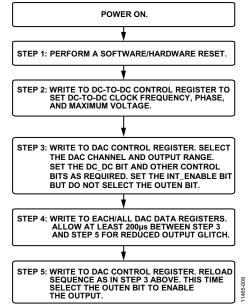


图9. 正确使能输出的编程序列

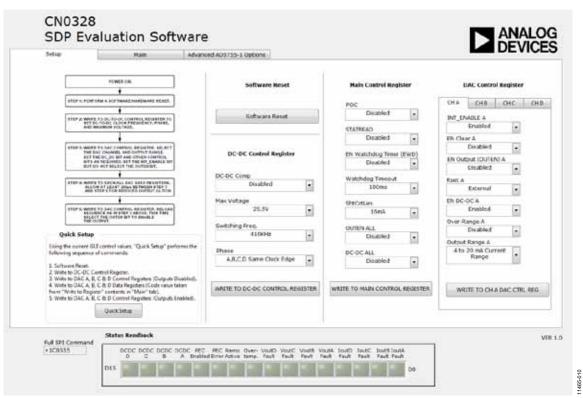


图10. 评估软件设置选项卡

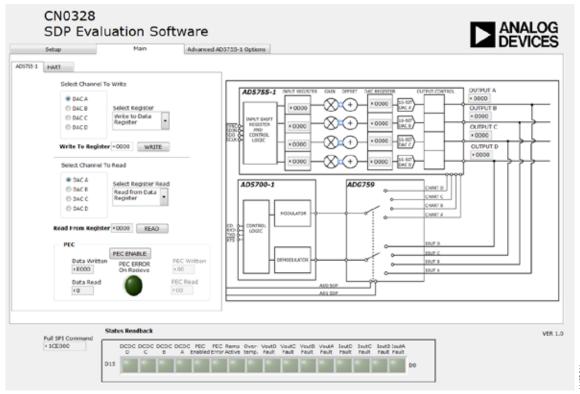


图11. 评估软件主选项卡

积分非线性(INL)性能

AD5755-1的INL同时利用线性电源和变压器隔离开关电源进行测试。如图12和图13所示,在使用开关电源和线性电源时,系统精度性能并无明显影响。曲线图显示,实测结果完全在该规定范围之内。AD5755-1数据手册将 I_{our} 和 V_{our} 在整个温度范围内的INL都规定为±0.006% FSR,无论采用的是 R_{ser} 内部还是外部电阻。

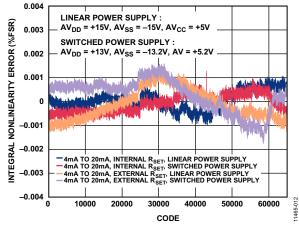


图12. 实测I_{OUT} INL; 通道A

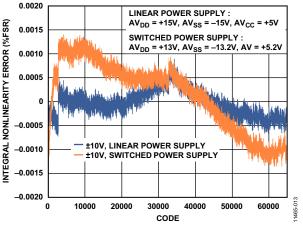


图13. 实测V_{OUT} INL; 通道A

绝对精度性能

在电流输出模式下,使用内部 R_{ser} 时,AD5755-1的总不可调整误差(TUE)为 \pm 0.11% FSR(最大值,25°C)。ADR02基准电压源(B级)的总误差为0.06%(最大值,25°C)。

表4所示为通道A电路在4 mA至20 mA范围内的实测电流输出误差,其中,负载为500 Ω ,使用的是内部 R_{SET} 。图14总结了全部四个通道的结果,同时使用了内部和外部 R_{SET} 。全部结果均位于预期值范围内。

表4. 实测I_{OUT A}误差(4 mA至20 mA范围)

代码(十六进制)	I _{OUT} (mA)	误差(% FSR)
0000	4.0002	+0.0013
4000	7.9994	-0.0038
8000	11.9988	-0.0075
C000	15.9982	-0.0112
FFFF	19.9990	-0.0063

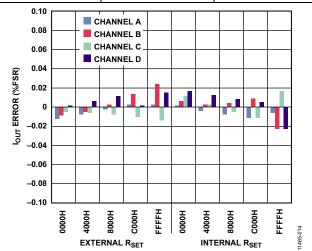


图14. 全部通道的电流输出误差 (内部和外部R_{cert})

对电压输出模式进行了类似的测量,其中,AD5755-1 TUE 额定值为±0.03% FSR(最大值,25°C)。表5所示为通道A的结果。剩下的三个通道结果与其相似。

表5. 实测V_{OUT A}误差(±10 V 范围)

· · · · · · · · · · · · · · · · · · ·		
代码(十六进制)	V _{OUT} (V)	误差(% FSR)
0000	-10.0032	-0.0160
4000	-5.0017	-0.0085
8000	0.000326	0.0016
C000	5.0007	0.0035
FFFF	10.0015	0.0075

HART兼容性

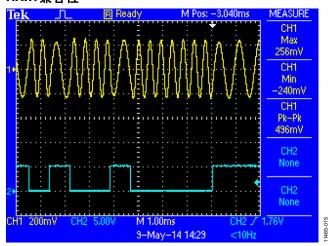


图15. 在500 Ω负载下测得的FSK波形

图15所示为在 500Ω 负载电阻、 I_{OUT_A} 上测得的 $1200\,Hz$ 和 $2200\,Hz$ FSK频率。通道1显示耦合至AD5755-1输出(设为 $4\,$ mA)的调制HART信号,通道2显示 $AD5700-1\,TXD$ 信号。

图2中的电路要与HART兼容,必须符合HART物理层规范。HART规范文档中包含了众多物理层规范。为了评估硬件性能,这里考虑的两项规格为静默期间的输出噪声和模拟变化率。

静默期间的输出噪声测试

当HART器件没有进行传输(静默)时,不应将HART扩展频带中噪声耦合到网络上。噪声过高可能会干扰设备本身或网络上其它设备对HART信号的接收。

对于在500 Ω负载上测得的电压噪声,其包含的HART扩展 频带中的宽带噪声和相关噪声总和不能超过2.2 mV rms。此外,该频带外的噪声不应超过138 mV rms。

此噪声通过在500 Ω负载上连接HCF_TOOL-31滤波器(可从 HART通信基金会获得)并将滤波器输出连接到真均方根测 量仪来测量。用示波器来检查输出波形。 与前面的线性度测试类似,该测试也是同时使用线性和隔离开关电源进行的。用线性电源获得的噪声结果远远低于通过隔离开关电源取得的结果,但两种结果均在必要的HART额定值之内。

表6. 静默时的输出噪声

输出噪声		扩展HART频率 范围之内(小于 2.2 mV的限值) (mV rms)	扩展HART频率 范围之外(小于 138 mV的限值) (mV rms)
	线性电源	0.06	0.5
	开关电源	0.3	2.7

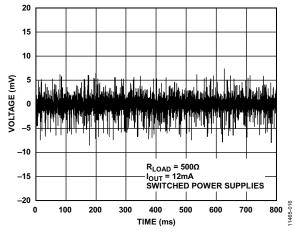
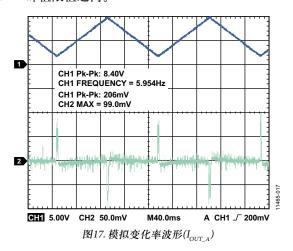


图16. HCF_TOOL-31输入端静默波形下的输出噪声

模拟变化率

此规范可确保当设备调节电流时,模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号。最差情况下的模拟输出电流变化一定不能产生高于15 mV峰值电压的干扰,此数值在HART扩展频带下,通过对500 Ω负载进行测量得到。符合这一要求可确保模拟信号的最大带宽处于规定的直流至25 Hz频带中。

对于该测试, HCF_TOOL-31再次连接500 Ω负载, 就如静默 期间噪声测试中一样,同时将一个示波器连接至其输出端。 这次,不是将AD5755-1输出设为一个固定的输出电流,而 是将AD5755-1编程为输出周期波形,从4 mA切换至20 mA。 为了达到要求的系统规格,通过AD5755-1的数字压摆率控 制功能对输出电流变化幅度进行限制。该功能详见 AD5755-1数据手册的"数字压摆率控制"部分。在该测试 中, SR_CLOCK和SR_STEP分别设为64 kHz和16 LSB, 得到 64 ms的压摆时间,结果如图17所示。通道1显示AD5755-1 $I_{OUT\,A}$ 在4 mA至20 mA范围内的信号阶跃,这是在500 Ω 负载 下检测的,并且连接到带通滤波器的输入端。滤波器的输 出(增益系数为10)可在通道2上看到。峰值在前面提到的 150 mV峰值限值之内。



了解详情

CN-0328 Design Support Package http://www.analog.com/CN0328-DesignSupport

CN-0321, Fully Isolated, Single Channel Voltage and 4 mA to 20 mA Output with HART Connectivity. Analog Devices.

CN-0270, Complete 4 mA to 20 mA HART Solution. Analog Devices.

CN-0278, Complete 4 mA to 20 mA HART Solution with Additional Voltage Output Capability. Analog Devices.

Maurice Egan. Application Note AN-1065, Configuring the AD5420 for HART Communication Compliance. Analog Devices.

HART® Communication Foundation.

数据手册和评估板

AD5755-1 Data Sheet and Evaluation Board.

AD5700/AD5700-1 Data Sheet and Evaluation Board.

ADG759 Data Sheet.

ADP1621 Data Sheet.

ADuM3481/ADuM3482 Data Sheet.

ADuM3210 Data Sheet.

System Demonstration Platform (EVAL-SDP-CB1Z).

修订历史

2014年7月—修订版0: 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

