

# 3.75 kV rms四通道数字隔离器

## ADuM140D/ADuM140E

#### 产品特性

高共模瞬变抗扰度:100 kV/µs 对辐射和传导噪声的高抗干扰能力

低传播延迟: 13 ns(最大值, 5 V工作电压)

数据速率: 150 Mbps(最小值) 可承受3.75 kV rms隔离电压

安全和法规认证(申请中) UL认证(申请中)

依据UL 1577, 1分钟3750 V rms

CSA元件验收通知5A

VDE合格证书

DIN V VDE V 0884-10 (VDE V 0884-10):2006-12

V<sub>IORM</sub> = 848 V峰值 CQC11-471543-2012

向后兼容性

ADuM140E1与ADuM1400引脚兼容

低动态功耗

1.8 V至5 V电平转换

工作温度最高可达: 125℃

故障安全高或低选项

16引脚SOIC封装,符合RoHS标准

#### 应用

通用多通道隔离 SPI接口/数据转换器隔离 工业现场总线隔离

#### 概述

ADuM140D/ADuM140E<sup>1</sup>是采用ADI公司iCoupler<sup>®</sup>技术的4通道数字隔离器。这些隔离器件将高速、互补金属氧化物半导体(CMOS)与单芯片空芯变压器技术融为一体,具有优于光耦合器件和其它集成式耦合器等替代器件的出色性能特征。这些器件的最大传播延迟为13 ns,在5 V下脉冲宽度失真小于3 ns。具有严格的3.0 ns(最大值)通道匹配。

ADuM140D/ADuM140E数据通道属于独立式通道,提供多种配置选择,可承受3.75 kV rms的电压额定值(参见"订购

ADuM140D 16) V<sub>DD2</sub>  $V_{DD1}$ (15) GND<sub>2</sub> GND<sub>4</sub> (2) DECODE 10 14 VOA 3 8 ENCODE 4) ENCODE DECODE V<sub>IC</sub> (5) ENCODE DECODE VID (6) ENCODE DECODE (10) NIC DISABLE<sub>1</sub> (7) GND<sub>1</sub>⊗ NIC = 无内部连接。此引脚应保持浮空。 图1. ADuM140D功能框图 ADuM140E (16) V<sub>DD2</sub>  $V_{DD1}$  (1) (15) GND<sub>2</sub> GND₄ 2 VIA (3) ENCODE | DECODE VOA 4 ENCODE DECODE V<sub>IC</sub> (5) ENCODE DECODE (6) ENCODE 11) V<sub>OD</sub>

功能框图

NIC=无内部连接。此引脚应保持浮空。 图2. ADuM140E功能框图

NIC (7

GND₁ (8)

(10) V<sub>E2</sub>

9 GND<sub>2</sub>

指南")。这些器件均可采用1.8 V至5 V电源电压工作,与低压系统兼容,并且能够跨越隔离栅实现电压转换功能。

与其它光耦合器不同,可确保不存在输入逻辑转换时的直流正确性。它们提供两种不同的故障安全选项,输入电源未用或输入禁用时,输出转换到预定状态。ADuM140E1与ADuM1400引脚兼容。

Rev. 0 Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A. Tel: 781.329.4700 ©2015 Analog Devices, Inc. All rights reserved. Technical Support www.analog.com

<sup>1</sup>受美国专利第5,952,849号、6,873,065号、6,903,578号和7,075,329号保护,其他专利正在申请中。

# 目录

产品特性	1
应用	
功能框图	1
概述	1
修订历史	2
技术规格	3
电气特性-5 V电源	3
电气特性-3.3 V电源	4
电气特性2.5 V电源	5
电气特性—1.8 V电源	7
隔离和安全相关特性	8
封装特性	8
法规信息	9
DIN V VDE V 0884-10 (VDE V 0884-10)隔离特件	10

建议工作条件	10
绝对最大额定值	11
ESD警告	11
引脚配置和功能描述	13
典型性能参数	14
应用信息	15
概述	15
PCB布局布线	15
传播延迟相关参数	16
抖动测量	16
隔离寿命	16
外形尺寸	18
订购指南	18

### 修订历史

2015年4月—修订版0: 初始版

## 技术规格

### 电气特性—5 V电源

所有典型规格均在 $T_A$  = 25°C、 $V_{DD1}$  =  $V_{DD2}$  = 5 V时测得。除非另有说明,最小值/最大值适用于整个推荐工作范围:  $4.5~V \le V_{DD1} \le 5.5~V$ 、 $4.5~V \le V_{DD2} \le 5.5~V$ 、-40°C  $\le T_A \le +125$ °C。除非另有说明,开关规格的测试条件为 $C_L$  = 15 pF和 CMOS信号电平。电源电流用50%占空比信号测定。

#### 表1.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在脉宽失真(PWD)限值内
数据速率		150			Mbps	在PWD限值内
传播延迟	t <sub>PHL</sub> , t <sub>PLH</sub>	4.8	7.2	13	ns	50%输入至50%输出
脉冲宽度失真	PWD		0.5	3	ns	$ t_{PlH} - t_{PHI} $
温度变化率			1.5		ps/°C	The The
传播延迟偏斜	t <sub>PSK</sub>			6.1	ns	相同温度、电压和负载下的 任意两个单元之间
通道匹配						
同向	t <sub>PSKCD</sub>		0.5	3.0	ns	
反向	t <sub>PSKOD</sub>		0.5	3.0	ns	
抖动			490		ps p-p	参见"抖动测量"部分
直流规格						
输入阈值						
逻辑高电平	V <sub>IH</sub>	$0.7 \times V_{DDx}$			V	
逻辑低电平	V <sub>IL</sub>			$0.3 \times V_{DDx}$	V	
输出电压						
逻辑高电平	V <sub>он</sub>	$V_{DDx} - 0.1$	$V_{DDx}$		V	$I_{Ox}^{1} = -20 \mu\text{A}, \ \ V_{Ix} = V_{IxH}^{2}$
		$V_{DDx} - 0.4$	$V_{\text{DDx}} - 0.2$		V	$I_{Ox}^{1} = -4 \text{ mA}, V_{Ix} = V_{IxH}^{2}$
逻辑低电平	V <sub>OL</sub>		0.0	0.1	V	$I_{Ox}^{-1} = 20  \mu A, \ V_{Ix} = V_{IxL}^{-3}$
			0.2	0.4	V	$I_{Ox}^{-1} = 4 \text{ mA}, \ V_{Ix} = V_{IxL}^{-3}$
每个通道的输入电流	I <sub>I</sub>	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{lx}} \leq \text{V}_{\text{DDx}}$
V <sub>F2</sub> 使能输入上拉电流	I <sub>PU</sub>	-10	-3		μΑ	V <sub>E2</sub> = 0 V
DISABLE <sub>1</sub> 输入下拉电流	I <sub>PD</sub>		9	15	μΑ	$DISABLE_{1} = V_{DDx}$
每通道三态输出电流 每个通道的电源电流	loz	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{Ox}} \leq \text{V}_{\text{DDx}}$
静态输入	I <sub>DDI (Q)</sub>		0.3	0.55	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.68	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输入	I <sub>DDI (Q)</sub>		3.0	5.0	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.73	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
动态输入	I <sub>DDI (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
动态输出	I <sub>DDO (D)</sub>		0.02		mA/Mbps	输入切换,50%占空比
欠压闭锁	UVLO					
正V <sub>DDx</sub> 阈值	$V_{DDxUV+}$		1.6		V	
负V <sub>DDx</sub> 阈值	$V_{DDxUV-}$		1.5		V	
V <sub>DDx</sub> 迟滞	$V_{DDxUVH}$		0.1		٧	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
交流规格						
输出上升/下降时间	t <sub>R</sub> /t <sub>F</sub>		2.5		ns	10%至90%
共模瞬变抗扰度6	CM <sub>H</sub>	75	100		kV/μs	$V_{lx} = V_{DDx}, V_{CM} = 1000 V,$
						瞬变幅度 = 800 V
	CM <sub>L</sub>	75	100		kV/μs	$V_{lx} = 0 V, V_{CM} = 1000 V,$
						瞬变幅度 = 800 V

¹ I<sub>ox</sub>为通道x输出电流,其中x = A、B、C或D。

#### 表2. 总电源电流与数据吞吐速率的关系

			1 Mbps			25 Mbps			100 Mbps		
参数	符号	最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	单位
电源电流											
第1侧电源电流	I <sub>DD1</sub>		6.8	10		7.8	12		11.8	17.4	mA
第2侧电源电流	$I_{DD2}$		2.1	3.7		3.9	5.7		9.2	13	mA

#### 电气特性—3.3 V电源

所有典型规格在 $T_A$  = 25°C、 $V_{DD1}$  =  $V_{DD2}$  = 3.3 V下测得。除非另有说明,最小值/最大值适用于整个推荐工作范围: 3.0 V ≤  $V_{DD1}$  ≤ 3.6 V, 3.0 V ≤  $V_{DD2}$  ≤ 3.6 V且 – 40°C ≤  $T_A$  ≤ +125°C。除非另有说明,开关规格的测试条件为 $C_L$  = 15 pF和CMOS信号电平。电源电流用50%占空比信号测定。

#### 表3.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在PWD限值内
数据速率		150			Mbps	在PWD限值内
传播延迟	t <sub>PHL</sub> , t <sub>PLH</sub>	4.8	6.8	14	ns	50%输入至50%输出
脉冲宽度失真	PWD		0.7	3	ns	$ t_{\text{PIH}} - t_{\text{PHI}} $
温度变化率			1.5		ps/°C	
传播延迟偏斜	<b>t</b> <sub>PSK</sub>			7.5	ns	相同温度、电压和负载下的 任意两个单元之间
通道匹配						
同向	<b>t</b> <sub>PSKCD</sub>		0.7	3.0	ns	
反向	<b>t</b> <sub>PSKOD</sub>		0.7	3.0	ns	
抖动			580		ps p-p	参见"抖动测量"部分
直流规格						
输入阈值						
逻辑高电平	V <sub>IH</sub>	$0.7 \times V_{DDx}$			V	
逻辑低电平	V <sub>IL</sub>			$0.3 \times V_{DDx}$	V	
输出电压						
逻辑高电平	V <sub>OH</sub>	$V_{DDx} - 0.1$	$V_{DDx}$		V	$I_{Ox}^{-1} = -20 \mu\text{A}, \ \ V_{Ix} = V_{IxH}^{-2}$
		$V_{DDx} - 0.4$	$V_{\text{DDx}} - 0.2$		V	$I_{Ox}^{-1} = -2 \text{ mA}, V_{Ix} = V_{IxH}^{-2}$
逻辑低电平	V <sub>OL</sub>		0.0	0.1	V	$I_{Ox}^{-1} = 20 \mu\text{A}, \ V_{Ix} = V_{IxL}^{-3}$
			0.2	0.4	V	$I_{Ox}^{-1} = 2 \text{ mA}, V_{Ix} = V_{IxI}^{-3}$
每个通道的输入电流	l <sub>i</sub>	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{Ix}} \leq \text{V}_{\text{DDx}}$
V <sub>E</sub> ,使能输入上拉电流	I <sub>PU</sub>	-10	-3		μΑ	$V_{F2} = 0 \text{ V}$
DISABLE <sub>1</sub> 输入下拉电流	I <sub>PD</sub>		9	15	μΑ	$DISABLE_1 = V_{DDx}$
每通道三态输出电流	loz	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{Ox}} \leq \text{V}_{\text{DDx}}$

Rev. 0 | Page 4 of 18

² V<sub>IXH</sub>为输入侧逻辑高电平。

³ V<sub>IxL</sub>为输入侧逻辑低电平。

<sup>4</sup> V<sub>1</sub>为电压输入。

<sup>&</sup>lt;sup>5</sup> E0为ADuM140E0型号,D0为ADuM140D0型号,E1为ADuM140E1型号,D1为ADuM140D1型号。参见"订购指南"部分。

<sup>。 |</sup>CM<sub>L</sub>|是在维持电压输出V<sub>o</sub>>0.8 V<sub>DD</sub>时能承受的最大共模电压压摆率。|CM<sub>L</sub>|是在维持V<sub>o</sub>>0.8 V时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
每个通道的电源电流						
静态输入	I <sub>DDI (Q)</sub>		0.3	0.53	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.67	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输入	I <sub>DDI (Q)</sub>		3.0	4.9	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.7	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
动态输入	I <sub>DDI (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
动态输出	I <sub>DDO (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
欠压闭锁	UVLO					
正V <sub>ppx</sub> 阈值	$V_{DDxUV+}$		1.6		V	
负V <sub>DDx</sub> 阈值	$V_{DDxUV-}$		1.5		V	
V <sub>DDx</sub> 迟滞	$V_{DDxUVH}$		0.1		V	
交流规格						
输出上升/下降时间	t <sub>R</sub> /t <sub>F</sub>		2.5		ns	10%至90%
共模瞬变抗扰度6	CM <sub>H</sub>	75	100		kV/μs	V <sub>Ix</sub> = V <sub>DDx</sub> , V <sub>CM</sub> = 1000 V, 瞬变幅度 = 800 V
	CM <sub>L</sub>	75	100		kV/μs	V <sub>Ix</sub> = 0 V, V <sub>CM</sub> = 1000 V, 瞬变幅度 = 800 V

¹ I<sub>ox</sub>为通道x输出电流,其中x = A、B、C或D。

#### 表4. 总电源电流与数据吞吐速率的关系

			1 Mbps			25 Mbps			100 Mbps		
参数	符号	最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	单位
电源电流											
第1侧电源电流	I <sub>DD1</sub>		6.6	9.8		7.4	11.2		10.7	15.9	mA
第2侧电源电流	I <sub>DD2</sub>		2.0	3.7		3.5	5.5		8.2	11.6	mA

#### 电气特性—2.5 V电源

所有典型规格在 $T_A = 25$ °C、 $V_{DD1} = V_{DD2} = 2.5$  V下测得。除非另有说明,最小值/最大值适用于整个推荐工作范围: 2.25 V  $\leq$  V $_{DD1} \leq$  2.75 V、 2.25 V  $\leq$  V $_{DD2} \leq$  2.75 V、 -40°C  $\leq$  T $_A \leq$  +125°C。除非另有说明,开关规格的测试条件为  $C_L = 15$  pF和CMOS信号电平。电源电流用50%占空比信号测定。

#### 表5.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在PWD限值内
数据速率		150			Mbps	在PWD限值内
传播延迟	t <sub>PHL</sub> , t <sub>PLH</sub>	5.0	7.0	14	ns	50%输入至50%输出
脉冲宽度失真	PWD		0.7	3	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		ps/°C	1.00
传播延迟偏斜	t <sub>PSK</sub>			6.8	ns	相同温度、电压和负载下的 任意两个单元之间
通道匹配						
同向	t <sub>PSKCD</sub>		0.7	3.0	ns	
反向	<b>t</b> <sub>PSKOD</sub>		0.7	3.0	ns	
抖动			800		ps p-p	参见"抖动测量"部分

<sup>&</sup>lt;sup>2</sup> V<sub>IXH</sub>为输入侧逻辑高电平。

³ V<sub>IXI</sub>为输入侧逻辑低电平。

<sup>&</sup>lt;sup>4</sup> V<sub>i</sub>为电压输入。

<sup>&</sup>lt;sup>5</sup> E0为ADuM140E0型号,D0为ADuM140D0型号,E1为ADuM140E1型号,D1为ADuM140D1型号。参见"订购指南"部分。

<sup>。 |</sup>CM<sub>L</sub>|是在维持电压输出V<sub>o</sub> > 0.8 V<sub>DD</sub>时能承受的最大共模电压压摆率。|CM<sub>L</sub>|是在维持V<sub>o</sub> > 0.8 V时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入阈值						
逻辑高电平	V <sub>IH</sub>	$0.7 \times V_{DDx}$			V	
逻辑低电平	VIL			$0.3 \times V_{DDx}$	V	
输出电压						
逻辑高电平	V <sub>он</sub>	$V_{DDx} - 0.1$	$V_{DDx}$		V	$I_{Ox}^{-1} = -20 \mu\text{A}, \ \ V_{Ix} = V_{IxH}^{-2}$
		$V_{\text{DDx}} - 0.4$	$V_{\text{DDx}} - 0.2$		V	$I_{Ox}^{-1} = -2 \text{ mA}, V_{Ix} = V_{IxH}^{-2}$
逻辑低电平	Vol		0.0	0.1	V	$I_{Ox}^{-1} = 20 \mu\text{A}, \ V_{ix} = V_{ixi}^{-3}$
			0.2	0.4	V	$I_{Ox}^{-1} = 2 \text{ mA}, V_{Ix} = V_{IxI}^{-3}$
每个通道的输入电流	l <sub>1</sub>	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{lx}} \leq \text{V}_{\text{DDx}}$
Vp使能输入上拉电流	I <sub>PU</sub>	-10	-3		μΑ	$V_{E2} = 0 \text{ V}$
DISABLE <sub>1</sub> 输入下拉电流	I <sub>PD</sub>		9	15	μΑ	DISABLE <sub>1</sub> = V <sub>DDx</sub>
每通道三态输出电流	loz	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{Ox}} \leq \text{V}_{\text{DDx}}$
每个通道的电源电流						
静态输入	I <sub>DDI (Q)</sub>		0.3	0.5	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.66	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输入	I <sub>DDI (Q)</sub>		3.0	4.9	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.69	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
动态输入	I <sub>DDI (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
动态输出	I <sub>DDO (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
欠压闭锁						
正V <sub>DDx</sub> 阈值	$V_{DDxUV+}$		1.6		V	
负V <sub>DDx</sub> 阈值	$V_{DDxUV-}$		1.5		V	
V <sub>DDx</sub> 迟滞	$V_{DDxUVH}$		0.1		V	
交流规格						
输出上升/下降时间	t <sub>R</sub> /t <sub>F</sub>		2.5		ns	10%至90%
共模瞬变抗扰度6	CM <sub>H</sub>	75	100		kV/μs	V <sub>Ix</sub> = V <sub>DDx</sub> , V <sub>CM</sub> = 1000 V, 瞬变幅度 = 800 V
	CM <sub>L</sub>	75	100		kV/μs	V <sub>lx</sub> = 0 V, V <sub>CM</sub> = 1000 V, 瞬变幅度 = 800 V

¹ I<sub>ov</sub>为通道x输出电流,其中x = A、B、C或D。

#### 表6. 总电源电流与数据吞吐速率的关系

			1 Mbps			25 Mbps			100 Mbps		
参数	符号	最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	单位
电源电流											
第1侧电源电流	$I_{DD1}$		6.5	9.8		7.3	11.1		10.4	15.5	mA
第2侧电源电流	$I_{DD2}$		2.0	3.6		3.3	5.2		7.3	10.2	mA

<sup>&</sup>lt;sup>2</sup> V<sub>IXH</sub>为输入侧逻辑高电平。

³ V<sub>IxL</sub>为输入侧逻辑低电平。

⁴ V<sub>i</sub>为电压输入。

<sup>&</sup>lt;sup>5</sup> E0为ADuM140E0型号, D0为ADuM140D0型号, E1为ADuM140E1型号, D1为ADuM140D1型号。参见"订购指南"部分。

 $<sup>^6</sup>$   $|CM_H|$  是在维持电压输出 $V_o > 0.8 V_{DD_A}$  时能承受的最大共模电压压摆率。 $|CM_L|$  是在维持 $V_o > 0.8 V$  时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

#### 电气特性—1.8 V电源

所有典型规格在 $T_A$  = 25°C、 $V_{DD1}$  =  $V_{DD2}$  = 1.8 V下测得。除非另有说明,最小值/最大值适用于整个推荐工作范围:  $1.7~V \le V_{DD1} \le 1.9~V$ , $1.7~V \le V_{DD2} \le 1.9~V$ 且-40°C  $\le T_A \le +125$ °C。除非另有说明,开关规格的测试条件为 $C_L$  = 15 pF和CMOS信号电平。电源电流用50%占空比信号测定。

#### 表7.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在PWD限值内
数据速率		150			Mbps	在PWD限值内
传播延迟	t <sub>PHL</sub> , t <sub>PLH</sub>	5.8	8.7	15	ns	50%输入至50%输出
脉冲宽度失真	PWD		0.7	3	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		ps/°C	
传播延迟偏斜	<b>t</b> <sub>PSK</sub>			7.0	ns	相同温度、电压和负载下的 任意两个单元之间
通道匹配						
同向	<b>t</b> <sub>PSKCD</sub>		0.7	3.0	ns	
反向	<b>t</b> PSKOD		0.7	3.0	ns	
抖动			470		ps p-p	参见"抖动测量"部分
直流规格						
输入阈值						
逻辑高电平	V <sub>IH</sub>	$0.7 \times V_{DDx}$			V	
逻辑低电平	VIL			$0.3 \times V_{DDx}$	V	
输出电压						
逻辑高电平	V <sub>OH</sub>	$V_{DDx} - 0.1$	$V_{DDx}$		V	$I_{Ox}^{-1} = -20  \mu A$ , $V_{Ix} = V_{IxH}^{-2}$
		$V_{DDx} - 0.4$	$V_{\text{DDx}} - 0.2$		V	$I_{Ox}^{-1} = -2 \text{ mA}, V_{Ix} = V_{IxH}^{-2}$
逻辑低电平	V <sub>OL</sub>		0.0	0.1	V	$I_{Ox}^{-1} = 20 \mu\text{A}, \ V_{ x} = V_{ x }^{-3}$
			0.2	0.4	V	$I_{Ox}^{-1} = 2 \text{ mA}, V_{Ix} = V_{IxI}^{-3}$
每个通道的输入电流	l <sub>i</sub>	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{ x} \leq \text{V}_{\text{DDx}}$
V <sub>E2</sub> 使能输入上拉电流	I <sub>PU</sub>	-10	-3		μΑ	$V_{E_2} = 0 \text{ V}$
DISABLE,输入下拉电流	I <sub>PD</sub>		9	15	μΑ	$DISABLE_{1} = V_{DDx}$
每通道三态输出电流	loz	-10	+0.01	+10	μΑ	$0 \text{ V} \leq \text{V}_{\text{Ox}} \leq \text{V}_{\text{DDx}}$
每个通道的电源电流						
静态输入	I <sub>DDI (Q)</sub>		0.3	0.48	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.66	mA	$V_1^4 = 0$ (E0, D0), 1 (E1, D1) <sup>5</sup>
静态输入	I <sub>DDI (Q)</sub>		3.0	4.9	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
静态输出	I <sub>DDO (Q)</sub>		0.5	0.69	mA	$V_1^4 = 1$ (E0, D0), 0 (E1, D1) <sup>5</sup>
动态输入	I <sub>DDI (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
动态输出	I <sub>DDO (D)</sub>		0.01		mA/Mbps	输入切换,50%占空比
欠压闭锁	UVLO					
正V <sub>DDx</sub> 阈值	$V_{DDxUV+}$		1.6		V	
负V <sub>DDx</sub> 阈值	$V_{DDxUV-}$		1.5		V	
V <sub>DDx</sub> 迟滞	$V_{DDxUVH}$		0.1		V	
交流规格						
输出上升/下降时间	t <sub>R</sub> /t <sub>F</sub>		2.5		ns	10%至90%
共模瞬变抗扰度6	CM <sub>H</sub>	75	100		kV/μs	$V_{ix} = V_{DDx}, V_{CM} = 1000 V,$
A TANT & DUDON	Civin	, ,			, ۳2	v <sub>Ix</sub> = v <sub>DDx</sub> , v <sub>CM</sub> = 1000 v,   瞬变幅度 = 800 V
	CM <sub>L</sub>	75	100		kV/μs	$V_{1x} = 0 \text{ V}, V_{CM} = 1000 \text{ V},$
	-1					瞬变幅度 = 800 V

¹ l。为通道x输出电流,其中x = A、B、C或D。

<sup>&</sup>lt;sup>2</sup> V<sub>IXH</sub>为输入侧逻辑高电平。

³ V<sub>ixi</sub> 为输入侧逻辑低电平。

<sup>4</sup> V 为由 压输 λ

<sup>&</sup>lt;sup>5</sup> E0为ADuM140E0型号,D0为ADuM140D0型号,E1为ADuM140E1型号,D1为ADuM140D1型号。参见"订购指南"部分。

<sup>。 |</sup>CM<sub>L</sub>|是在维持电压输出V<sub>o</sub>>0.8 V<sub>DD</sub>时能承受的最大共模电压压摆率。|CM<sub>L</sub>|是在维持V<sub>o</sub>>0.8 V时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

### 表8. 总电源电流与数据吞吐速率的关系

			1 Mbps			25 Mbps		•	100 Mbps	5	
参数	符号	最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	单位
电源电流											
第1侧电源电流	$I_{DD1}$		6.4	9.8		7.2	11		10.2	15.2	mA
第2侧电源电流	$I_{DD2}$		1.9	3.5		3.1	5.0		6.8	10	mA

#### 隔离和安全相关特性

欲了解更多信息,请访问www.analog.com/icouplersafety。

#### 表9.

参数	符号	数值	单位	测试条件/注释
额定电介质隔离电压		3750	V rms	持续1分钟
最小外部气隙(间隙)	L (I01)	7.8	mm,最小值	测量输入端至输出端,隔空最短距离
最小外部爬电距离	L (102)	7.8	mm,最小值	测量输入端至输出端,沿壳体最短距离
印刷电路板层中的最小间隙(PCB间隙)	L (PCB)	8.1	mm,最小值	测量输入端至输出端,PCB安装层中的
				隔空最短距离,视线
最小内部间隙		25.5	μm,最小值	隔离距离
漏电阻抗(相对漏电指数)	CTI	>400	V	DIN IEC 112/VDE 0303第1部分
材料组别		II		材料组(DIN VDE 0110, 1/89, 表1)

### 封装特性

#### 表10.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
电阻(输入至输出)1	R <sub>I-O</sub>		10 <sup>13</sup>		Ω	
电容(输入至输出)1	C <sub>I-O</sub>		2.2		рF	f = 1 MHz
输入电容 <sup>2</sup>	Cı		4.0		рF	
IC结至环境热阻	$\theta_{JA}$		45		°C/W	热电偶位于封装底部正中间

<sup>1</sup> 假设器件为双端器件:引脚1与引脚8短接,引脚9与引脚16短接。

² 输入电容是从任意输入数据引脚到地的容值。

### 法规信息

关于特定隔离波形和绝缘水平下的推荐最大工作电压,请参阅表15和"隔离寿命"部分。

#### 表11.

UL(申请中)	CSA(申请中)	VDE(申请中)	CQC(申请中)
1577器件认可程序认可1	CSA元件验收通知5A批准	根据 DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12认证 <sup>2</sup>	CQC11-471543-2012 认证
单一保护,3750 V rms 隔离电压	基本绝缘符合CSA 60950-1-07+A1+A2和 IEC 60950-1第二版 +A1+A2, 800 V rms (1131 V峰值) 加强绝缘符合CSA 60950-1-07+A1+A2和 IEC 60950-1第二版+A1+A2, 400 V rms (565 V峰值)最大工作电压 加强绝缘(2MOPP)符合IEC 60601-1标准3.1版, 250 V rms(353 V峰值)最大值 加强绝缘符合CSA 61010-1-12和IEC 61010-1 标准第三版(污染度2、材料组III、过压类别II 和过压类别III): 300 V rms(424 V峰值) 最大工作电压	加强绝缘,849 V峰值	基本绝缘符合 GB4943.1-2011 工作电压800 V rms (1131 V峰值), 热带气候, 海拔 ≤5000米
文件E214100	文件205078	文件2471900-4880-0001	文件(申请中)

<sup>&</sup>lt;sup>1</sup> 依据UL 1577,每个ADuM140D/ADuM140E器件都经过1秒钟绝缘测试电压≥ 4500 V rms的验证测试。

<sup>&</sup>lt;sup>2</sup> 依据DINVVDEV0884-10,每个ADuM140D/ADuM140E器件都经过1秒钟绝缘测试电压≥ 1018 V峰值的验证测试(局部放电检测限值为5 pC)。器件标识中的\*表示通过DINVVDEV0884-10认证。

#### DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性

这些隔离器适合安全限制数据范围内的加强电气隔离。保护电路维护安全数据。封装上的\*标志表示通过 DIN V VDE V 0884-10认证。

#### 表12.

描述	测试条件/注释	符号	特性	单位
DIN VDE 0110装置分类				
额定市电电压≤150 V rms			I至IV	
额定市电电压≤300 V rms			至	
额定市电电压≤400 V rms			<b>Ⅰ至Ⅲ</b>	
环境分类			40/125/21	
污染度(DIN VDE 0110,表1)			2	
最大工作绝缘电压		VIORM	848	V峰值
输入至输出测试电压,方法B1	V <sub>IORM</sub> x 1.875 = V <sub>pd(m)</sub> ,100%生产测试, t <sub>ini</sub> = t <sub>m</sub> = 1秒,局部放电 < 5 pC	V <sub>pd (m)</sub>	1592	V峰值
输入至输出测试电压,方法A		$V_{pd (m)}$		
跟随环境测试,子类1	V <sub>IORM</sub> x 1.5 = V <sub>pd(m)</sub> , t <sub>ini</sub> = 60秒, t <sub>m</sub> = 10秒,局部放电 < 5 pC		1274	V峰值
跟随输入和/或安全测试,子类2 和子类3	 V <sub>IORM</sub> x 1.2 = V <sub>pd(m)</sub> , t <sub>ini</sub> = 60秒, t <sub>m</sub> = 10秒,局部放电 < 5 pC		1019	V峰值
最高允许过压		V <sub>IOTM</sub>	5303	V峰值
浪涌隔离电压	V峰值 = 12.8 kV, 1.2 μs上升时间, 50 μs, 50%下降时间	V <sub>IOSM</sub>	8000	V峰值
安全限值	出现故障时允许的最大值(见图3)			
最高结温		Ts	150	°C
25℃时的总功耗		Ps	2.78	W
在T。的绝缘电阻	$V_{10} = 500 \text{ V}$	Rs	>109	Ω

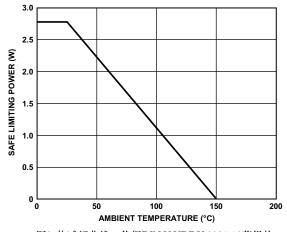


图3. 热减额曲线,依据DIN V VDE V 0884-10获得的 安全限值与环境温度的关系

#### 建议工作条件

#### 表13.

参数	符号	额定值
工作温度	T <sub>A</sub>	-40°C至+125°C
电源电压	$V_{DD1}$ , $V_{DD2}$	1.7 V至5.5 V
输入信号上升和下降时间		1.0 ms

## 指绝对最大额定值

除非另有说明, T<sub>A</sub> = 25°C。

#### 表14.

7C 1 11	
参数	额定值
存储温度(T <sub>st</sub> )范围	-65°C至+150°C
工作环境温度(TA)范围	-40℃至+125℃
电源电压(V <sub>DD1</sub> 、V <sub>DD2</sub> )	−0.5 V至+7.0 V
输入电压(V <sub>IA</sub> 、V <sub>IB</sub> 、V <sub>IC</sub> 、V <sub>ID</sub> 、	-0.5 V至V <sub>DDI</sub> 1 + 0.5 V
V <sub>E2</sub> 、DISABLE <sub>1</sub> )	
输出电压(V <sub>oa</sub> 、V <sub>ob</sub> 、V <sub>oc</sub> 、V <sub>od</sub> )	-0.5 V至V <sub>DDO</sub> <sup>2</sup> + 0.5 V
每个引脚的平均输出电流3	
第1侧输出电流(I <sub>o1</sub> )	−10 mA至+10 mA
第2侧输出电流(I <sub>02</sub> )	−10 mA至+10 mA
共模瞬变4	-150 kV/μs至+150 kV/μs

- ¹ V<sub>DDI</sub>为输入侧电源电压。
- <sup>2</sup> V<sub>DDO</sub>为输出侧电源电压。
- 3 不同温度下的最大额定电流值参见图3。
- 4 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致闩锁或永久损坏。

注意,等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值,并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下,推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

表15. 最大连续工作电压1

参数	额定值	约束条件
交流电压		
双极性波形		
基本绝缘	849 V峰值	最少50年绝缘 寿命
增强绝缘	790 V峰值	最少50年绝缘 寿命
单极性波形		
基本绝缘	1698 V峰值	最少50年绝缘 寿命
增强绝缘	849 V峰值	最少50年绝缘 寿命
直流电压		
基本绝缘	1118 V峰值	寿命受封装爬 电距离限制IEC 60950-1最大 认证工作电压
增强绝缘	559 V峰值	寿命受封装爬 电距离限制IEC 60950-1最大 认证工作电压

<sup>1</sup> 指隔离栅上的连续电压幅度。详情见"隔离寿命"部分。

#### ESD警告



#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。 尽管本产品具有专利或专有保护电路,但在遇到高能 量ESD时,器件可能会损坏。因此,应当采取适当的 ESD防范措施,以避免器件性能下降或功能丧失。

#### 真值表

#### 表16. ADuM140D真值表(正逻辑)

V <sub>lx</sub> 输入 <sup>1, 2</sup>	V <sub>DISABLE1</sub> 输入 <sup>1,2</sup>	V <sub>DDI</sub> 状态²	V <sub>DDO</sub> 状态²	默认低电平(D0)³, V <sub>ox</sub> 输出¹,²	默认高电平(D1)³, V <sub>ox</sub> 输出¹,²	测试条件/注释
L	L或NC	有电	有电	L	L	正常工作
Н	L或NC	有电	有电	Н	Н	正常工作
X	Н	有电	有电	L	Н	输入禁用,故障 安全输出
$X^4$	X <sup>4</sup>	无电	有电	L	Н	故障安全输出
X <sup>4</sup>	X <sup>4</sup>	有电	无电	不确定	不确定	

<sup>&</sup>lt;sup>1</sup> H=高电平, L=低电平, X=无关, NC=不连接。

#### 表17. ADuM140E真值表(正逻辑)

<b>V</b> <sub>lx</sub> 输入 <sup>1,2</sup>	V <sub>Ex</sub> 输入 <sup>1,2</sup>	V <sub>DDI</sub> 状态²	V <sub>DDO</sub> 状态 <sup>2</sup>	默认低电平(E0) <sup>3</sup> , V <sub>ox</sub> 输出 <sup>1,2</sup>	默认高电平(E1)³, V <sub>ox</sub> 输出¹,²	测试条件/注释
L	H或NC	有电	有电	L	L	正常工作
Н	H或NC	有电	有电	Н	Н	正常工作
Χ	L	有电	有电	Z	Z	输出禁用
L	H或NC	无电	有电	L	Н	故障安全输出
$X^4$	L <sup>4</sup>	无电	有电	Z	Z	输出禁用
X <sup>4</sup>	X <sup>4</sup>	有电	无电	不确定	不确定	

<sup>1</sup> H=高电平, L=低电平, X=无关, NC=不连接, Z=高阻态。

<sup>&</sup>lt;sup>2</sup> V<sub>Ix</sub>和V<sub>Ox</sub>指给定通道(A、B、C或D)的输入和输出信号。V<sub>DISABLE1</sub>指与V<sub>Ix</sub>输入同一侧的输入禁用信号。V<sub>DD</sub>和V<sub>DDO</sub>分别指给定通道的输入端和输出端的电源电压。

<sup>&</sup>lt;sup>3</sup> D0为ADuM140D0型号, D1为ADuM140D1型号。参见"订购指南"部分。

<sup>&</sup>lt;sup>4</sup> 与无电电源同一侧的输入引脚(V<sub>ix</sub>、DISABLE<sub>i</sub>和V<sub>e</sub>)必须处于低电平状态,以避免通过ESD保护电路给器件上电。

 $<sup>^2</sup>$   $V_{lx}$ 和 $V_{Ox}$ 指给定通道(A、B、C或D)的输入和输出信号。 $V_{DISABLE1}$ 指与 $V_{lx}$ 输入同一侧的输入禁用信号。 $V_{DDI}$ 和 $V_{DDO}$ 分别指给定通道的输入端和输出端的电源电压。

<sup>&</sup>lt;sup>3</sup> E0为ADuM140E0型号,E1为ADuM140E1型号。参见"订购指南"部分。

 $<sup>^4</sup>$  与无电电源同一侧的输入引脚( $V_{lx}$ 、DISABLE<sub>1</sub>和 $V_{E2}$ )必须处于低电平状态,以避免通过ESD保护电路给器件上电。

## 引脚配置和功能描述

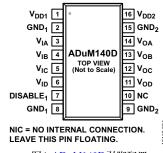


图4. ADuM140D引脚配置

		7			
V <sub>DD1</sub> 1 GND <sub>1</sub> 2 V <sub>IA</sub> 3	ADuM140E	16 V <sub>DD2</sub> 15 GND <sub>2</sub> 14 V <sub>OA</sub>			
V <sub>IB</sub> 4 V <sub>IC</sub> 5	TOP VIEW	13 V <sub>OB</sub>			
V <sub>ID</sub> 6	(Not to Scale)	11 V <sub>OD</sub>			
NC 7		10 V <sub>E2</sub>			
GND <sub>1</sub> 8		9 GND <sub>2</sub>			
NIC = NO INTERNAL CONNECTION.					

图5. ADuM140E引脚配置

关于具体布局原则,请参考AN-1109应用笔记。

#### 表18. 引脚功能描述

引脚编号			
ADuM140D	ADuM140E	引脚名称	描述
1	1	V <sub>DD1</sub>	隔离器第1侧的电源电压。
2, 8	2, 8	GND₁	地1。隔离器第1侧的接地基准点。
3	3	VIA	逻辑输入A。
4	4	V <sub>IB</sub>	逻辑输入B。
5	5	V <sub>IC</sub>	逻辑输入C。
6	6	$V_{ID}$	逻辑输入D。
7	不适用	DISABLE <sub>1</sub>	输入禁用1。此引脚禁用隔离器输入。输出所处的逻辑状态由"订购指南" 所示的故障安全选项决定。
9, 15	9, 15	GND <sub>2</sub>	地2。隔离器第2侧的接地基准点。
10	7	NIC	无内部连接。此引脚应保持浮空。
不适用	10	V <sub>E2</sub>	输出使能2。高电平有效逻辑输入。当 $V_{E2}$ 为高电平或断开时, $V_{OA}$ 、 $V_{OB}$ 、 $V_{OC}$ 和 $V_{OD}$ 输出使能。当 $V_{E2}$ 为低电平时, $V_{OA}$ 、 $V_{OB}$ 、 $V_{OC}$ 和 $V_{OD}$ 输出禁用并处于高阻态。
11	11	VOD	逻辑输出D。
12	12	Voc	逻辑输出C。
13	13	V <sub>OB</sub>	逻辑输出B。
14	14	Voa	逻辑输出A。
16	16	$V_{\text{DD2}}$	隔离器第2侧的电源电压。

## 典型性能参数

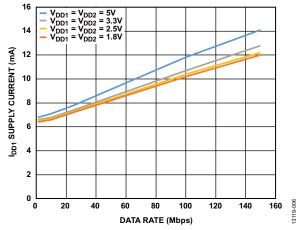


图6. 不同电压下IDDI电源电流与数据速率的关系

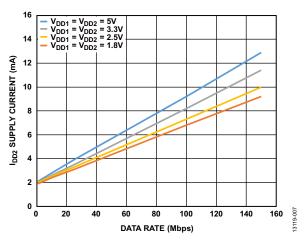


图7. 不同电压下 $I_{DD2}$ 电源电流与数据速率的关系

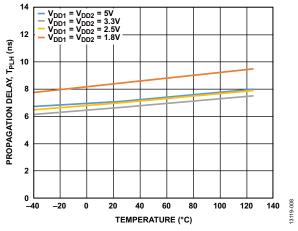


图8. 不同电压下传播延迟T<sub>PLH</sub>与温度的关系

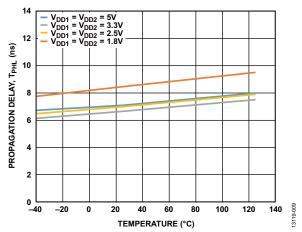


图9. 不同电压下传播延迟T<sub>PHL</sub>与温度的关系

### 应用信息

#### 概述

ADuM140D/ADuM140E利用高频载波跨过隔离栅传输数据,其*i*Coupler芯片级变压器线圈由多个聚酰亚胺隔离层分开。采用图11和图12所示的开关键控(OOK)技术和差分架构,ADuM140D/ADuM140E具有非常低的传播延迟和高速特性。内部稳压器和输入/输出设计技术支持1.7 V至5.5 V的宽范围逻辑和电源电压,提供1.8 V、2.5 V、3.3 V和5 V逻辑转换。该架构实现了高共模瞬变抗扰度,对电噪声和磁干扰也有很强的抑制能力。扩频OOK载波和其它技术将辐射噪声降至最小。

图11显示了ADuM140D/ADuM140E在故障安全输出状态为低电平条件下的波形,当输入状态为低电平时,载波波形关闭。如果输入侧关闭或不工作,低电平故障安全输出状态将把输出设置为低电平。对于故障安全输出状态为高电平的ADuM140D/ADuM140E,图12显示,当输入状态为高电平时,载波波形关闭。如果输入侧关闭或不工作,高电平故障安全输出状态将把输出设置为高电平。关于故障安全输出状态为低电平或高电平的产品型号,参见"订购指南"。

#### PCB布局布线

ADuM140D/ADuM140E数字隔离器不需要外部接口电路作为逻辑接口。强烈建议在输入和输出供电引脚上进行电源旁路(见图10)。V<sub>DD1</sub>的旁路电容可以方便地连接在引脚15和引引脚2之间,V<sub>DD2</sub>的旁路电容可以方便地连接在引脚15和引脚16之间。推荐旁路电容值在0.01 μF与0.1 μF之间。电容两端到输入电源引脚的走线总长不得超过10 mm。还必须考虑到引脚1和引脚8之间及引脚9和引脚16之间的旁路,除非各封装侧的接地对靠近封装连接。

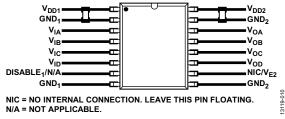
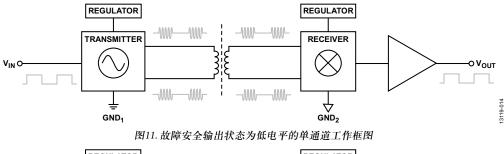


图10. 推荐的印刷电路板布局

在具有高共模瞬变的应用中,应确保隔离栅两端的电路板耦合最小。此外,如此设计电路板布局,任何耦合都不会出现并影响器件侧所有的引脚。如果不满足设计要求,将会使引脚间的电压差异超过器件的绝对最大额定值,造成器件闩锁或者永久损坏。

关于电路板布局原则,请参考AN-1109应用笔记。



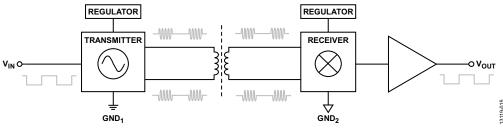
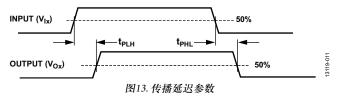


图12. 故障安全输出状态为高电平的单通道工作框图

#### 传播延迟相关参数

传播延迟是衡量逻辑信号穿过器件所需时间的参数。到逻辑0输出的传播延迟可能不同于到逻辑1输出的传播延迟。



脉宽失真指这两个传播延迟值的最大差异,反映了输入时 序的保持精度。

通道匹配指单个ADuM140D/ADuM140E器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下运行的多个ADuM140D/ADuM140E器件的传播延迟之间的最大差异。

#### 抖动测量

图 14所示为ADuM140D/ADuM140E的眼图。测量利用 Agilent 81110A脉冲码发生器(150 Mbps)和伪随机位序列 (PRBS) 2(n-1)进行, n=14, 电源为5 V。抖动利用Tektronix 5104B型示波器(1 GHz、10 GS/s)以及DPOJET抖动与眼图分析工具测量。结果显示ADuM140D/ADuM140E的典型抖动为490 ps p-p。

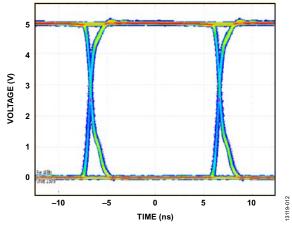


图14. ADuM140D/ADuM140E眼图

#### 隔离寿命

所有的隔离结构在长时间的电压作用下,最终会被破坏。 绝缘衰减率由施加于绝缘层以及材料界面的电压波形的特 性决定。

绝缘衰减主要有两类:暴露于空气中的表面击穿和绝缘磨损。表面击穿是一种表面放电现象,是系统级标准中表面爬电距离要求的主要决定因素。绝缘磨损是一种绝缘材料内部的电荷注入或位移电流引起的长期绝缘性能下降的现象。

#### 表面放电

电气安全标准中定义了表面放电:根据工作电压、环境条件和绝缘材料属性设置的最小表面爬电距离。安全机构执行元器件的表面绝缘特性化测试,允许在不同的材料组中对元器件进行分类。较低的材料组额定值对表面放电抵抗能力更强,因此能以较小的爬电距离提供足够长的寿命。给定工作电压和材料组的最小爬电距离在各自的系统级标准中定义,且以隔离端的总电压有效值、污染等级和材料组为依据。ADuM140D/ADuM140E隔离器的材料组和爬电距离参见表9。

#### 绝缘磨损

与磨损有关的绝缘寿命由其厚度、材料属性和所施加的电压应力确定。在应用的工作电压上验证产品具有充足的使用寿命很重要。隔离器支持磨损的工作电压和支持跟踪的工作电压可能有所不同。大部分标准中指定的工作电压适用于跟踪。

测试与建模显示,长期性能下降的主要原因是聚酰亚胺绝缘材料中的位移电流产生逐步的破坏。绝缘材料上的应力可细分为多种类型,比如:直流应力,它造成的磨损极少,因为无位移电流,以及随交流分量时间变化的电压应力,它会导致磨损。

认证文档中的额定值通常基于60 Hz正弦应力而给出,因为这样能反映线路电压的隔离。然而,很多实际应用中,在隔离栅两端存在60 Hz交流和直流组合,如等式1所示。由于仅交流部分的应力会产生磨损,因此可求解该等式,算出交流电压有效值,如等式2所示。由于这些产品的绝缘磨损与所用的聚酰亚胺材料有关,因此交流电压有效值可确定产品寿命。

$$V_{RMS} = \sqrt{V_{AC \ RMS}^2 + V_{DC}^2} \tag{1}$$

或

$$V_{ACRMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \tag{2}$$

其中:

 $V_{ACRMS}$ 是工作电压的时间变化部分。  $V_{DC}$ 是工作电压的直流失调。

V<sub>RMS</sub>是总工作电压有效值。

#### 计算和参数使用示例

下例常见于电源转换应用中。假设隔离一侧的线路电压为  $240\,V_{ACRMS}$ ,并且隔离栅另一侧存在一个 $400\,V_{DC}$ 总线电压,而且隔离材料为聚酰亚胺。为了获得确定器件爬电距离、电气间隙以及使用寿命的关键电压值,请参见图15以及下述公式。

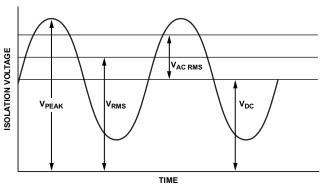


图15. 关键电压示例

从公式1可知,隔离栅上的工作电压为:

$$V_{RMS} = \sqrt{{V_{AC}}_{RMS}^2 + {V_{DC}}^2}$$

$$V_{RMS} = \sqrt{240^2 + 400^2}$$

$$V_{RMS} = 466 \text{ V}$$

这是考察系统标准要求的爬电距离时与材料组和污染等级 一同使用的工作电压。

为了确定寿命是否足够长,可求解工作电压的时间变量部分。使用公式2获得交流电压有效值。

$$V_{ACRMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$

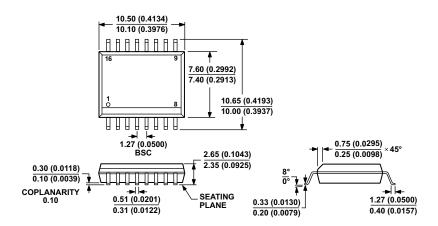
$$V_{AC,RMS} = \sqrt{466^2 - 400^2}$$

 $V_{ACRMS} = 240 \text{ V rms}$ 

本例中,交流电压有效值等于240 V rms线路电压。波形不是正弦波时,此计算相关性更高。该值与表15中预期寿命的工作电压限值进行比较,小于60 Hz的正弦波,因此完全位于50年工作寿命的限制范围内。

注意,表15中的直流工作电压由封装爬电距离确定,符合 IEC 60664-1标准。针对不同的系统级标准,该值可能有所不同。

### 外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-013-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

图16.16引脚标准小型封装[SOIC\_W] 宽体 (RW-16) 图示尺寸单位:毫米和(英寸)

订购指南

		输入数	输入数		故障安全				
_	温度范围	(V <sub>DD1</sub> 侧)	(V <sub>DD2</sub> 侧)	耐压额定 值(kV rms)	输出状态	输入 禁用	输出 使能	封装描述	封装选项
ADuM140D1BRWZ	-40°C至+125°C	4	0	3.75	高	有	无	16引脚 SOIC_W	RW-16
ADuM140D1BRWZ-RL	-40°C至+125°C	4	0	3.75	高	有	无	16引脚 SOIC_W	RW-16
ADuM140D0BRWZ	-40°C至+125°C	4	0	3.75	低	有	无	16引脚 SOIC_W	RW-16
ADuM140D0BRWZ-RL	-40°C至+125°C	4	0	3.75	低	有	无	16引脚 SOIC_W	RW-16
ADuM140E1BRWZ	-40°C至+125°C	4	0	3.75	高	无	有	16引脚 SOIC_W	RW-16
ADuM140E1BRWZ-RL	-40°C至+125°C	4	0	3.75	高	无	有	16引脚 SOIC_W	RW-16
ADuM140E0BRWZ	-40°C至+125°C	4	0	3.75	低	无	有	16引脚 SOIC_W	RW-16
ADuM140E0BRWZ-RL	-40°C至+125°C	4	0	3.75	低	无	有	16引脚 SOIC_W	RW-16

<sup>&</sup>lt;sup>1</sup>Z=符合RoHS标准的器件。

