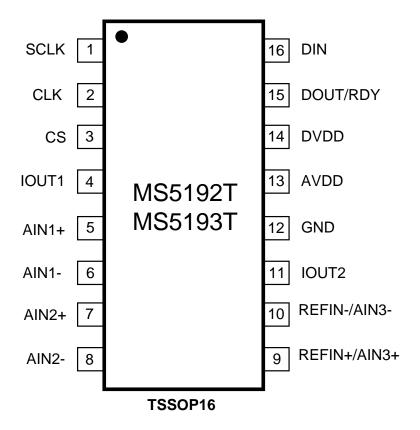
管脚排列图



管脚排列

管脚编号	管脚名称	管脚属性	管脚描述
E /4 / ///4			串行时钟输入。此时钟用于与 ADC 进行数据传输。SCLK
			具有施密特触发输入特性,因而该接口适合光隔离应
1	1 SCLK	1	用。该串行时钟可以是连续式时钟,所有数据均在连续
_	0.0=		的脉冲串中传输。或它也可以是非连续式时钟,输入到
			ADC 或读取的信息以较小的数据包形式传输。
			时钟输入/时钟输出,通过此引脚可提供内部时钟,或禁
			用内部时钟,当内部时钟被禁用后,可以采用外部时钟
2	CLK	1	驱动该 ADC。这样多个 ADC 可以由同一时钟驱动,从
			而执行同步转换。
			片选输入引脚。低电平有效,用于系统中选择 ADC。用
			作帧同步信号,与器件通信。可以用硬连线方式为低电
3	CS	I	平,使得 ADC 能以 3 线式模式工作,通过 SCLK、DIN 和
			DOUT 与器件接口。
	IOUT1		内部激励电流源的输出引脚。通过此引脚可提供内部激
			励电流。用户可以通过编程设置电流大小,可将电流设
4		0	置为 10uA、210uA、1mA。可将 IEXC1 或 IEXC2 切换至此
			端口。
5	AIN1+	I	模拟通道1正输入引脚。
6	AIN1-	1	模拟通道 1 负输入引脚。
7	AIN2+	I	模拟通道 2 正输入引脚。
8	AIN2-	I	模拟通道 2 负输入引脚。
			正基准电压输 入引脚。典型外部基准电压
			(REFIN+)-(REFIN-)为 2.5 V, 也可以采用 0.1V 至 AVDD 范
9	REFIN+/AIN3+	I	围内的其他基准电压工作。此外,此引脚可作为模拟通
			道3正输入引脚
			负基准电压输入引脚。该基准电压输入可位于 GND 与
10	REFIN-/AIN3-	1	AVDD-0.1 V 之间。此外,此引脚可作为模拟通道 3 负输
			入引脚
11	IOUT2	0	内部激励电流源的输出引脚。通过此引脚可提供内部激

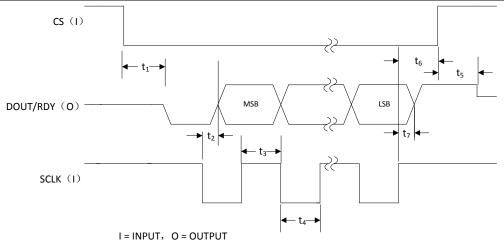
			以 以 以 以 以 以 以 以 以 以 以 以 以 以
			励电流。用户可以通过编程设置电流大小,可将电流设
			置为 10uA、210uA、1mA。可将 IEXC1 或 IEXC2 切换至此
			端口。
12	GND	地	
13	AVDD	POWER	模拟电源电压(2.7V 至 5.25 V)。
			数 字接口电源引脚。串行接口引脚的逻辑电路与该电
14	DVDD	POWER	源有关,在 2.7V 与 5.25 V 之间。DVDD 引脚电压与 AVDD
			引 脚电压无关。
			串行数据输出 / 数据就绪输出引脚。DOUT/RDY 具有双
			重作用。它可以用作串行数据输出引脚,以访问 ADC 的
			输出移位寄存器。输出移位寄存器可以含有来自任一片
			内数据寄存器或控制寄存器的数据。此外, DOUT/RDY
			可以用作数据就绪标识。当引脚的电平为低时,表示转
15	DOUT/RDY	0	换己完成。转换完成后,如果数据未被读取,该引脚将
			在下一次更新之前变为高电平。DOUT/RDY 的下降沿可
			用作处理器的中断 , 表示存在可用数据。采用外部串
			行时钟时,可以利用 DOUT/RDY 引脚读取数据。当 CS
			为低电平时,数据 / 控制字信息在 SCLK 下降沿被置于
			DOUT/RDY 引脚上,且在 SCLK 上升沿有效。
			串行数据输入。该串行数据输入用于 ADC 的输入移位寄
16	DIN	1	存器。该移位寄存器中的数据传输至 ADC 内的控制寄存
			器。

时序参数

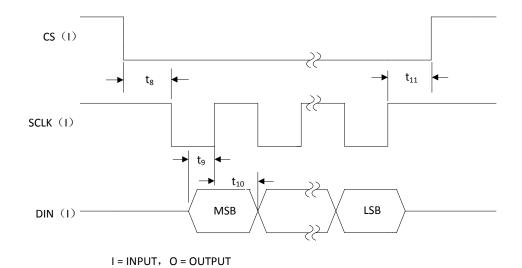
AVDD=2.7V到5.25V, DVDD=2.7V到5.25V, GND=0V, 输入逻辑1=DVDD, 输入逻辑0=GND。除非另外标注,参数为全温度范围。

参数	测试条件/注释	最小值	最大值	单位
t ₃	SCLK高脉冲宽度	100		ns
t ₄	SCLK低脉冲宽度	100		ns
	读取操作			
t ₁	CS下降沿至DOUT/RDY激活时间	0		ns
-	DVDD = 4.75V to 5.25V		60	ns
	DVDD = 2.7V to 3.6V		80	ns

t ₂	SCLK下降沿至数据有效延迟	0		ns
	DVDD = 4.75V to 5.25V		60	ns
	DVDD = 2.7V to 3.6V		80	ns
t ₅	CS无效沿后总线撤出时间	10	80	ns
t ₆	SCLK上升沿至CS无效沿	0		ns
t ₇	SCLK上升沿至CS无效沿	10		ns
	写入操作	-		
t ₈	CS下降沿至SCLK下降沿建立时间	0		ns
t ₉	数据有效至SCLK沿建立时间	30		ns
t ₁₀	数据有效至SCLK沿保持时间	25		ns
t ₁₁	CS上升沿至SCLK沿保持时间	0		ns



读取时序图



写入时序图

概述

MS5192T/MS5193T 为低功耗Σ-ΔADC,内置Σ-Δ 调制器、输入缓冲器、基准电压源、仪表放大器和片内数字滤波器,主要用于测量宽动态范围的低频信号,例如压力传感器、电子秤和温度测量应用中的信号。每个器件都有三个差分输入端,可以被配置为缓冲模式或无缓冲模式。基准电压采用外部基准电压。

用户能够通过编程设置 MS5192T/MS5193T 的输出速率(fabc)。当更新速率为 16.7Hz 或更低时, 陷波频率同时为 50Hz 和 60Hz。根据输出更新速率的不同,MS5192T/MS5193T 采样的滤波器也略有不同 ,以便优化对量化噪声和器件噪声的抑制。当更新速率值在 4.17Hz 至 12.5Hz 范围内时,采用 Sinc3 滤波器和均值滤波器;当更新速率值在 16.7Hz 至 39Hz 范围内时,器件采用经修正的 Sinc3 滤波器。当更新速率达到 16.7Hz 时,此滤波器提供 50Hz/60Hz 抑制;当更新速率值在 50 Hz 至 242 Hz 范围内时,采用 Sinc4 滤波器;当更新速率达到 470Hz 时,器件采用仅有积分功能的滤波器。

模拟输入通道

MS5192T/MS5193T 有 3 个差分模拟 输入通道。当器件运行在缓冲模式下时,这些通道将与片内缓存器相连;而当器件运行在无缓冲模式下时,通道直接与调制器相连。在缓冲模式下(配置寄存器中的 BUF 设置为 1),信号输入到缓冲放大器的高阻抗输入级。因此,输入端可耐受较大的源阻抗,适用于那些与外部阻性传感器直接相连的应用,例如 应变计或电阻式温度检测(RTD)等。

当 BUF = 0 时, 器件在无缓冲模式下工作。这将导致较高的模拟输入电流。请注意,该无缓冲输入路径可为驱动源提供动态的负载。因此,输入引脚上的电阻与电容组合可能会引起增益误差, 具体取决于驱动 ADC 输入的信号 源的输出阻抗。下表显示了为防止在 20 位分辨率条件下产生增益误差,无缓冲模式下外部电阻和电容的容许值。

电容(pF)	电阻 (Ω)
50	9К
100	6К
500	1.5K
1000	900
5000	200

MS5192T/MS5193T 在当增益值为 1 或 2 时, 运行在无缓冲模式下。当增益值更高时,缓冲器自动使能。缓冲模式下,绝对输入电压范围限于 GND + 100 mV 至 AVDD - 100 mV 之间。当增益值达到 4 或更高时, 使能仪表放大器。 当仪表放大器可用时 , 绝对输入电压范围限于 GND + 300 mV 至 AVDD - 1.1V 之间。在设定共模电压时 , 用户必须注意上述限制,以便保证电压不超过上述限值,从而避免降低器件的线性性能和噪声性能。

无缓冲模式下, 绝对输入电压的范围在 GND - 30 mV 至 AVDD + 30 mV 之间。

仪表放大器

MS5192T/MS5193T 增益为 4 或更高时,缓冲器输出信号将施加于片内仪表放大器的输入端。低噪声仪表放大器的存在意味着小幅度信号可以在 MS5192T/MS5193T 内被放大,同时仍然保持出色的噪声性能。利用配置寄存器中的位 G 2 至 G 0,可以将 MS5192T/MS5193T 的增益设置为 1、2、4、8、16、32、64 或 128。因此,当采用 2.5V 基准时,单极性电压范围为 0mV 至 19.53mV 到 0V 至 2.5V,而双极性电压范围为±19.53mV 至±2.5V。当仪表放大器可用时(增益≥4), 共模电压值((AIN (+) + AIN(-))/2) 不得低于 0.5V。

如果 MS5192T/MS5193T 采用电压值与 AVDD 相等的外 部基准电压源,则在仪表放大器有效的情况下,为保证能够正常工作, 模拟输入信号的电压不得高于 VREF/gain 的 90%。

双极性/单极性数据结构

MS5192T/MS5193T 的模拟输入端可接受单极性或双极性输入电压范围。双极性输入范围不代表器件可以耐受相对于系统 GND 的负电压。AIN(+) 输入端的双极性信号和单极性信号均以 AIN(-)输入端的电压为基准。

数据输出编码

当 ADC 配置为单极性工作模式时,输出码为自然(直接)二进制码;零差分输入电压对应的码为 00... 00,中间电平电压对应的码为 100...000,满量程输入电压对应的码为 111...111。

当 ADC 配置为双极性工作模式时,输出码为偏移二进制码;负满量程电压对应的码为 000...000,零差分输入电压对应的码为 100...000,正满量程输入电压对应的码为 111...111。任何对应于模拟输入电压的输出码可表示为:

Code=
$$2^{N-1}x$$
 [(AIN x GAIN/VREF) +1]

其中: AIN 表示模拟输入电 压; GAIN 表示仪表放大器的配置 (1 至 128); MS5193T 的 N 值为 16, MS5192TT 的 N 值为 24。

Burnout 电流

MS5192T/MS5193T 内置两个 100 nA 恒流发生器:一个用于提供从 AVDD 到 AIN(+) 的电流源,另一个用于提供从 AIN(-)到 GND 的电流沉。这些电流切换至选定的模拟输入对。这两个电流或开或关,取决于配置寄存器中 BO 位。在模拟输入通道上执行测量操作之前 , 可以利用这些电流来确认外部传感器是否正常工作。接通 burnout 电流后,电流流入外部传感器电路,然后便可在模拟输入通道上测量输入电压。如果测得的电压值为满量程,用户需要确认产生满量程电压的原因。满量程读数意味着可能存在前端传感器开路,也可能是前端传感器过载,通过满晕程输出表现出来,或者缺少基准电压,因此,导致数据位至全 1。当输出为全 1 时, 用户需要检查是否存在这三种情况 , 然后做出判断。如果测得的电压为 0V,则可能是传感器短路。正常工作

时, 应将 0 写入配置寄存器中的 BO 位,以关闭 burnout 电流。电流源工作在常规绝对输入电压范围内,缓冲器开启。

激励电流

MS5192T/MS5193T 内置两个匹配的软件可配置恒流源,其输出电流可通过寄存器设置为 10uA、210uA、1mA。利用配置位可以使能电流源、将电流源导向 IOUT1 或 IOUT2。这些电流源可以用了激励外部阻性电桥或 RTD 传感器。

偏置电压发生器

MS5192T/MS5193T 内置一个偏置电压发生器。它可将所选输入通道的负端电压偏置到 0.5*AVDD,这在热电偶的应用中非常有用,因为当增益值高于 2 时,必须将热电偶产生的电压 偏置数伏的直流电压。

偏置电压发生器由配置寄存器中的 VBIAS1、VBIAS0 和 BOOST 位共同控制。偏置电压发生器的上电时间取决于负载电容的大小。为了适应较高的负载电容,MS5192T/MS5193T 配有 BOOST 位。当此位置 1 时,偏执电压的功耗提高,可大幅缩短上电时间,此时器件功耗增大 250uA,当此位置 0 时,功耗仅增加 40uA。

参考电压

MS5192T/MS5193T 既可利用内置的 1.17V 基准电压为 ADC 提供参考电压,也可采用外部基准源。内置基准参考电压具有低温漂、低噪声特点,温漂典型值为 10ppm/℃。通过配置寄存器中的 REFSEL 位可选择内部基准和外部基准。

外部基准差分输入的 共模电压范围为 GND 至 AVDD 。基准电压输入是无缓冲式的;因此,过大的 R-C 源阻抗会导致增益误差。标称基准电压 REFIN(REFIN(+)- REFIN(-)) 为 2.5 V,但 MS5192T/MS5193T 可以采用的基准电压的范围为 0.1V 至 AVDD 。如果应用中模拟输入端的传感器的激励电压或激励电流也为器件提供基准电压,则可以消除激励源中低频噪声的影响,其原因是应用是比率式的。如果在非比率式应 用中采用 MS5192T/MS5193T, 应使用低噪声基准电压源。

另外,基准电压输入能够提供高阻抗、动态负载。由于各基准电压输入的输入阻抗是动态的, 因此这些输入端上的电阻与电容组合可能会导致直流增益误差,具体取决于驱动基准电压输入的 信号源的输出阻抗。

复位

对 MS5192T/MS5193T 连续写入 32 个 1,可以将器件的电路和串行接口复位。这样做可以将 所有片内寄存器复位为默认 值,同时复位逻辑、数字滤波器和模拟调制器。上电时会 自动执行 复位操作。启动复位操作后 ,用户必须等待 500 μs 才能访问片内寄存器。如果 SCLK 线路上的 噪声导致串行接口变为异步状态,则需要执行复位以恢复同步功能。

AVDD 检测

MS5192T/MS5193T 除 能够转换外部电压以外, 还可以监控 AVDD 引 脚上的电压。当 CH2 至 CH0 位均为 1 时, AVDD 引 脚上的电压在内部衰减 6 倍, 所获得的电压施加于调制器之上, 器件采用 1.17 V 内部基准电压驱动以实现模数转换。 此特性的用处在于可以监控电源电压的波动。

校准

MS5192T/MS5193T 提供 4 种校准模式。用户可对模式寄存器内的模式位进行编程来选择校准模式。校准模式分别为内部零电平校准、内部满量程校准、系统零电平校准和系统满量程校准,执行校准操作可明显降低因噪声而产生的失调误差和满量程误差。每次转换完成后,需利用 ADC 校准寄存器对 ADC 转换结果进行调整,然后,将调整结果写入数据寄存器。转换结果先减去失调校准系数,然后乘以满量程系数。

为启动校准功能,必须将适当的值写入模式寄存器中的 MD2 至 MD0 位。当校准完成后 ,相 应校准寄存器的内容会被更新,状态寄存器中的 RDY 位被置 1,DOUT/RDY 引脚变为低电平(如果 CS 低电平), MS5192T/MS5193T 返回至空闲模式。

内部零输入或满量程校准期间,各零输入和满量程输入在内部自动连接至 ADC 输入引脚。 然而,系统校准则要求在启动校准模式之前,将系统零电平电压和系统满量程电压施加于 ADC 。 这样能消除 ADC 的外部误差。

从操作上来看, 校准就像 另一次 ADC 转换。如需要执行零电平校准,必须在执行满量程校准之前执行零电平校准。系统软件应监视状态寄存器中 RDY 位或 DOUT/RDY 引脚,通过一个轮询序列或中断驱动程序确定校准何时结束。

内部失调校准和系统失调校准均需要花费两个转换周期。由于 ADC 本身能持续消除失调 , 此时, 无需执行内部失调校准。

执行内部满量程校准,满量程输入电压会自动与此校准选定的模拟输入端相连。当增益为 1 时, 完成校准需要 2 个转换周期。 对于更高增 益, 执行满量程校准需要 4 个转换周期。 DOUT/RDY 在校准启动后变为高电 平,在校准完成后恢复低电平。

校准操作完成后 , ADC 处于空闲模式。 测得的满量程系数保存在所选通道的满量程寄存器中。当增益为 128 时,不允许执行内部满量程校准,但允许执行系统满量程校准。每次更改一个通道的增益时,都需要执行满量程校准 , 以便将满量程误差降至最小。

内部满量程校准只能在特定更新速率条件下执行。当增益 为 1、2 和 4 时, 可以在任意更新速率条件下执行内部满量程校准。但是,对于更高增益,则只能在更新速率小于或 等于 16.7 Hz、33.2 Hz 和 50 Hz 的条件下执行。然而, 满量程误差不因更新速率而改变, 因此,在某一更新速率条件下执行的校准对所有更新速率均有效(假设增益或基准电压源保持不变)。

完成系统满量程校准需 要 2 个转换周期,与增益设置无关。系统满量程校准可以在所有增益和所有更新速率条件下执行。如需同时执行系统失调校准与系统满量程校准, 应在启动系统

满量程校准前执行系统失调校准。

数字接口

MS5192T/MS5193T 的可编程功能通过一组片内寄存器控制。数据通过串行接口写入这些寄存器,该接口还提供对片内寄存器的读取访问。与器件的所有通信必须从对通信寄存器的写操作开始。上电或复位后,器件等待对其通信寄存器进行写操作。写入该寄存器的数据决定下一个操作是读操作还是写操作以及该操作发生在哪个寄存器上。因此,对任何寄存器的写入数据均始于对通信寄存器的写操作,再对所选寄存器的执行写操作。从任何其他寄存器进行的读取操作(选择连续读取模式时除外)始于对通信寄存器的写操作,再对所选寄存器的执行读取操作。

MS5192T/MS5193T 的串行接口包含四个信号: CS, DIN, SCLK 和 DOUT/RDY。 DIN 线路用于将数据传输到片内寄存器,而 DOUT/RDY 用于读取片内寄存器中的数据。 SCLK 是器件的串行时钟输入,所有数据传输(在 DIN 或 DOUT/RDY 上)均相对于 SCLK 信号进行。 DOUT/RDY 引脚也可用作数据就绪信号,当输出寄存器中有新数据字可用时,该线路变为低电平。从数据寄存器的读取操作完成后,它将复位为高电平。数据寄存器更新之前,该线路也会变为高电平以提示不应对器件执行读取,以确保寄存器更新数据过程中不会发生数据读取操作。 CS 用于选择器件。在多个器件串行同一总线的系统中,它可用于解码 MS5192T/MS5193T。

通过将 CS 置于低电平,串行接口可以在 3 线模式下工作。在这种情况下,SCLK,DIN 和DOUT/RDY 线用于与 MS5192T/5193T 通信。可以使用状态寄存器中的 RDY 位进行监视转换结束与否。该方案适合与微控制器接口。如果需要 CS 作为解码信号,则可以从端口引脚产生 CS。对于微控制器接口,建议在数据传输之间将 SCLK 闲置为高电平。

MS5192T/5193T 可以在 CS 用作帧同步信号的情况下工作。该方案可用于 DSP 接口。在这种情况下,由于 CS 通常出现在 DSP 的 SCLK 下降沿之后,因此 CS 会有效地输出第一位(MSB)。只要遵守时序数要求,SCLK 就可以在数据转换之间连续运行。

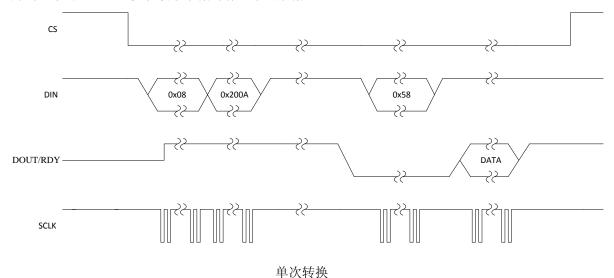
可以通过在 DIN 输入上写入一系列 1 来重置串行接口。如果将逻辑 1 写入 MS5192T/5193T 线路至少持续 32 个串行时钟周期,串行接口将复位。在由于软件错误或系统故障而丢失接口时,这样可以确保将接口重置为已知状态。复位会使接口返回到等待对通信寄存器进行写操作的状态。该操作将所有寄存器的内容重置为其上电值。复位后,用户应等待 500 微秒的时间才能访问串行接口。

MS5192T/MS5193T 可以配置为连续转换或执行单次转换。

单次转换模式

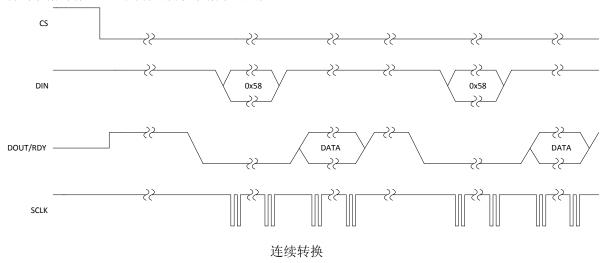
在单次转化模式中,转换完成后 MS5192T/MS5193T 将置于省电模式。通过将模式寄存器中的 MD2,MD1 和 MD0 设置为 001 来启动单次转换时,MS5192T/MS5193T 上电并执行一次单次转换,然后回到省电模式。片上晶振需要大约 1ms 来上电,转换需要 2 x tADC 的时间。DOUT/RDY 变为低电平时表示一次转换完成。从数据寄存器中读取数据后,DOUT/DOUT 变为高电平。如果

CS 为低电平,DOUT/RDY 保持高电平直到另一个转换启动并完成。如有需要,即使当 DOUT/RDY 为高电平时,也可以多次读取数据寄存器中的数据。



连续转换模式

此模式为默认模式。MS5192T/MS5193T 连续转换中,每次转换完成后状态寄存器的 RDY 位 会变为低电位。如果 CS 为低电平,一次转换完成后 DOUT/RDY 线路也将变为低电平。要读取转换数据,用户可以写入通信寄存器,指示下一步操作是读取数据寄存器。一旦将 SCLK 脉冲施加到 ADC,器件立刻在 DOUT / RDY 引脚上执行数字转换。当转换完成后 DOUT/RDY 回到高电平。如有需求,用户可以重新读取数据寄存器中的该数据。但是用户必须确保下一次转换完成之前不访问数据寄存器,否则新的转换数据字会丢失。

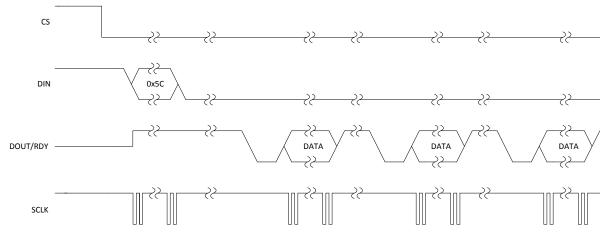


连续读取模式

通过将 MS5192T/5193T 配置为自动将转换结果放置在 DOUT/RDY 线上,而不是每次完成转换后写入通信寄存器来访问数据。通过将 01011100 写入通信寄存器,用户只需将适当的 SCLK 周期数应用于 ADC,转换完成后,16 位/24 位字节将自动放置在 DOUT/RDY 线上。该 ADC 应配置为连续转换模式。

当 DOUT/RDY 变低以指示转换结束时,必须对 ADC 应用足够的 SCLK 周期,然后转换数据才会放置在 DOUT/RDY 线上。读取转换数据后,DOUT/RDY 返回高电平,直到下一次转换数据可用。在这种模式下,数据只能读取一次。另外,用户必须确保在下一次转换完成之前读取数据字。如果用户在下一次转换完成之前未读取转换,或者如果 MS5192T/5193T 没有足够的串行时钟来读取该字节,则在下一次转换完成后,串行输出寄存器将复位,并进行新的转换数据放置在输出串行寄存器中。

要退出连续读取模式,必须在 DOUT/RDY 引脚为低电平时将指令 01011000 写入通信寄存器。在连续读取模式下,ADC 会监视 DIN 线上的活动,以防出现退出连续读取模式的指令。此外,如果在 DIN 上看到 32 个连续的 1,则会发生复位,因此,在连续读取模式下应将 DIN 保持为低电平,直到将指令写入器件为止。



连续读取模式

片上寄存器

ADC 由许多片内寄存器进行控制和配置,下面的章节将对这些寄存器进行详细的说明。在下面的描述中,如无特殊说明,"置 1"表示逻辑 1 状态,"清 0"表示逻辑 0 状态。

通信寄存器

RS2, RS1, RS0 = 0.0,0

通信寄存器时一个 8 位只写寄存器。与 ADC 器件之间的所有通信均必须以对通信寄存器的写操作开始。写入通信寄存器的数据决定了下一个操作是读操作还是写操作,以及此操作的操作对象是哪一个寄存器。对于读/写操作,当对选定寄存器的读/写操作完成后,接口返回到对通信寄存器执行写操作的状态。这是接口的默认状态,在上电或复位后,ADC 将处于此默认状态,等待对通信寄存器的写操作。当接口时序丢失之后,执行一个占用至少 32 个串行时钟周期的写操作,并使 DIN 处于高电平状态,将可以复位整个器件,从而让 ADC 返回此默认状态。表 11 列出了通信寄存器位功能描述。CR0 至 CR7 表示位的位置,CR 说明这些位属于通信寄存器。CR7 表示数据流的第一位,括号中的数值表示该位的上电/复位默认状态。

CR7	CR6	CR5	CR4	CR3	CR2	CR1	CR0
WEN(0)	R/W	RS2(0)	RS1(0)	RSO(0)	CREAD(0)	0(0)	0(0)

通信寄存器位功能描述

位号	位名称	描述
CR7	WEN(0)	写入使能位。将 0 写入此位后,对通信寄存器的写操作才有效。如果第一位写入 1,则器件不会将随后的位载入寄存器,它将停留在此位的位置,直到此位写入 0。一旦将 0 写入 WEN 位,器件便回将后续 7 位数据载入通信寄存器。
CR6	R/W	如果此位为 0,则表示下一个操作是对指定寄存器执行写操作。如果此位为 1,则表示下一个操作是对指定寄存器执行读操作。
CR5 to CR3	RS2 to RS0	寄存器地址位。这些地址位决定在串行接口通信器件选择 ADC 的那些寄存器,参加下表。
CR2	CREAD	连续读取数据寄存器。当该位被置为 1(且数字寄存器已选),串行接口可以连续从数据寄存器内读取数据。例如,当 RDY 引脚变为低电平以提示转换完成后,在 SCLK 脉冲施加于 ADC 时,数据寄存器的内容自动置于 DOUT 引脚上。对于后续数据读取,不必对通信寄存器执行写操作。要使能连续读取模式,必须将指令 01011100 写入通信寄存器。若要退出连续读取模式,必须在 RDY 引脚为低电平时将指令 01011000 写入通信寄存器。在连续读取模式下,ADC 会监控 DIN 线路上的活动,以便能接

		将复位。因此,在连续读取模式下,在有指令写入期间前,DIN 应保持低电平。	
CR1 to CR0	0	必须将这些变成为逻辑 0 才能正常工作。	

寄存器选择

RS2	RS1	RS0	寄存器	寄存器大小
0	0	0	写操作器件为通信寄存器	8 位
0	0	0	读操作器件为状态寄存器	8 位
0	0	1	模式寄存器	16 位
0	1	0	配置寄存器	16 位
0	1	1	数据寄存器	16 位(MS5192T)/24 位(MS5193T)
1	0	0	ID 寄存器	8位
1	0	1	10 寄存器	8位
1	1	0	失调寄存器	16 位(MS5192T)/24 位(MS5193T)
1	1	1	满量程寄存器	16 位(MS5192T)/24 位(MS5193T)

状态寄存器

RS2, RS1, RS0 = 0,0,0; 上电/复位 = 0x80(MS5192T)/0x88(MS5193T)

状态寄存器时一个 8 位只读寄存器。要访问 ADC 状态寄存器,用户必须对通信寄存器进行写操作,选择下一个操作位读操作,并将 0 载入位 RS2、位 RS1 和位 RS0,表 13 列出了状态寄存器位功能描述。SR0 至 SR7 表示位的位置,SR 说明这些位属于状态寄存器。SR7 表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0
RDY(1)	ERR(0)	0(0)	0(0)	0/1	CH2(0)	CH1(0)	CH0(0)

状态寄存器位功能描述

ACION HI 11 HR D	7-74 HO1M VE	-
位号	位名称	描述
		ADC 就绪位。当数据写入 ADC 数据寄存器,该位清 0。读取 ADC 数据寄存
		器之后,或者在用新转换结果更新数据寄存器之前的一段时间内,RDY 位
SR7	RDY	自动置 1,以告知用户不应读取转换数据。当器件在省电模式下时,该位也
		为 1。DOUT/RDY 引脚也指示转换何时结束。该引脚可以代替状态寄存器来
		监视 ADC 有无转换数据。
SR6	ERR	ADC 错误位。此位与 RDY 位同时写入。该位为 1 说明写入 ADC 数据寄存器

		的结果位为全0或全1。导致出错的原因包括超量程和欠量程。由启动转换
		的写操作清 0。
SR5	0	这位自动清 0。
SR4	0	这位自动清 0。
SR3	0/1	对于 MS5192T,此位自动清 0;对于 MS5193T,此位自动置 1。
SR2 至 SR0	CH2 至 CH0	这些位表示 ADC 正在对哪一通道执行转换操作。

模式寄存器

RS2, RS1, RS0 = 0, 0, 1; 上电/复位 = 0x000A

模式寄存器为一 16 位寄存器,可以读取和写入数据。该寄存器用于选择运行模式、更新速率和时钟源。表 14 列出了模式寄存器位功能描述。MR0 至 MR15 表示位的位置,MR 说明说这些位属于模式寄存器。MR15 表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

只要对设置寄存器执行写操作,就会复位调制器和滤波器,并将位置1。

MR15	MR14	MR13	MR12	MR11	MR10	MR9	MR8
MD2(0)	MD1(0)	MD0(0)	0(0)	0(0)	0(0)	0(0)	0(0)
MR7	MR6	MR5	MR4	MR3	MR2	MR1	MR0
Clk1(0)	Clk0(0)	0(0)	0(0)	FS3(1)	FS2(0)	FS1(1)	FS0(0)

状态寄存器位功能描述

位号	位名称	描述
MR15~MR13	MD2 至 MD0	模式选择位。这些位选择 MS5192T/MS5193T 的工作模式
MR12 至 MR8	0	必须将这些位编程为逻辑 0 才能正常工作。
MR7 至 MR6	CLK1 至 CLKO	时钟选择: 00: 选择 64KHz 内部时钟, CLK 引脚不提供内部时钟; 01: 选择 64KHz 内部时钟, CLK 引脚提供内部时钟; 10: 选择 64KHz 外部时钟; 11: 选择 64KHz 内部时钟, 外部时钟在芯片内被 2 分频;
MR5 至 MR4	0	必须将这些位编程为逻辑 0 才能正常工作。
MR3 至 MR0	FS3 至 FS0	滤波器更新速率选择位

工作模式

MD	MD	MD	4_44
2	1	0	模式
			连续转换模式(默认)。
0	0	0	在连续转换模式下,ADC 连续执行转换,并将结果置于数据寄存器中。 RDY 在完

			成转换时变为低电平。上电之后, <mark>通道改变或是对模式寄存器,配置寄存器和 IO</mark>
			寄存器进行一次写操作后,第一次转换操作将在 2/f _{ADC} 周期后进行。在 f _{ADC} 频率下,
			可以完成连续转换。
			单次转换模式。
			选择单词转换模式之后,ADC 上电并执行单次转换。振荡器上电和建立需要 1ms。
			然后,ADC 执行转换操作,转换操作需要花费的时间为 2/f _{ADC} 。转换结果被保存在
0	0	1	数据寄存器中,RDY 变为低电平,然后 ADC 返回省电模式。在数据被读取或执行
			新一次转换之前,当前的转换结果将一直被保存在数据寄存器中,并且保持在电平
			状态。
	1	0	空闲模式。
0	1	0	在空闲模式下,ADC 滤波器和调制器保持在复位状态,但仍提供调制器时钟。
			省电模式。
0	1	1	在省电模式下,MS5192T/MS5193T 的所有电路(包括电流源、熔断电流、偏置电
			压发生器和 CLKOUT)均处于关闭状态
			内部零电平校准。
	0	0	内部短路自动连接到使能的通道。校准操作需要花费两个转换周期。当校准启动后,
1			RDY 变为高电平; 当校准操作完成后, RDY 恢复为低电平状态、校准操作完成后,
			ADC 处于空闲模式。测得的失调系数保存在所选通道的失调寄存器中。
			内部满量程校准。
			对于该校准,满量程输入电压会自动连接到选定的模拟输入。当增益为1时,完成
			校准需要2个转换周期、对于更高增益,执行满量程校准需要四个转换周期。,当
			校准启动后,RDY变为高电平;当校准操作完成后,RDY恢复为低电平状态。校准
1	0	1	操作完成后,ADC 处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存
			器中。当增益为 128 时,不允许执行内部满量程校准。ADC 在出厂时已校准好增益
			为 128 时的系数,在上电后并且增益为 128 时,该系数被放入满量程寄存器中。在
			这一增益设置下,可以执行系统满量程校准。每次更改一个通道的增益时,都需要
			执行满量程校准,以便将满量程误差降至最小。
			系统零电平校准。
			用户应将系统零电平输入连接到由 CH2 位至 CH0 位的值所决定的通道输入引脚。
	4	_	一个系统失调校准需要花费两个转换周期。当校准启动后,RDY 变为高电平;当校
1	1	0	准操作完成后,RDY 恢复为低电平状态。校准操作完成后,ADC 处于空闲模式。测
			得的失调系数保存在所选通道的失调寄存器中。每次更改一个通道的增益时,都需
			要执行零电平校准。

			系统满量程校准。
			用户将系统满量程输入连接到由 CH2 位至 CH0 位的值所决定的通道输入引脚。校
			准操作需要花费两个转换周期。当校准启动后,RDY 变为高电平;当校准操作完成
1	1	1	后,RDY恢复为低电平状态。。校准操作完成后,ADC处于空闲模式。测得的满量
			程系数保存在所选通道的满量程寄存器中。每次更改一个通道的增益时,都需要执
			行满量程校准。

可用更新速率

.4/11/2	之別 坯 4					
FS3	FS2	FS1	FS0	f _{ADC} (Hz)	t _{SETTLE} (ms)	50Hz/60Hz 抑制
0	0	0	0	Reserved		
0	0	0	1	470	4	
0	0	1	0	242	8	
0	0	1	1	123	16	
0	1	0	0	62	32	
0	1	0	1	50	40	
0	1	1	0	39	48	
0	1	1	1	33.2	60	
1	0	0	0	19.6	101	90 dB(60 Hz only)
1	0	0	1	16.7	120	80 dB(50 Hz only)
1	0	1	0	16.7	120	65 dB
1	0	1	1	12.5	160	66 dB
1	1	0	0	10	200	69 dB
1	1	0	1	8.33	240	70 dB
1	1	1	0	6.25	320	72 dB
1	1	1	1	4.17	480	74 dB

配置寄存器

RS2, RS1, RS0 = 0, 1, 0; 上电/复位 = 0x0710

配置寄存器是一个 16 位寄存器,可以读取和写入数据。该寄存器用来配置 ADCD 单极性或双极性模式、使能或禁用缓冲器、使能或禁用熔断电流、选择增益以及选择模拟输入通道。下表列出了配置寄存器位功能描述。CON0 至 CON15 表示位的位置,CON 说明这些位属于配置寄存器。CON15 表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

CON15	CON14	CON13	CON12	CON11	CON10	CON9	CON8
VBIAS1(0)	VBIASO(0)	BO(0)	U/B(0)	BOOST(0)	G2(1)	G1(1)	G0(1)

CON7	CON6	CON5	CON4	CON3	CON2	CON1	CON0
REFSEL(0)	0(0)	0(0)	BUF(0)	0(0)	CH2(0)	CH1(0)	CH0(0)

配置寄存器各位的名称和意义

配置寄存器各位的 名位号	位名称	描述							
		偏置	电压力	发生器	异控制:				
	0	00: 禁用偏置电压发生器;							
CON15 至 CON14		01: 偏置电压发生器接到 AIN1-;							
		10:	偏置日	电压发	定生器接到 AIN2-;				
		11:	保留						
		熔断	电流值	吏能位	立。此位置一将使能信号路	序径中的 100nA 电流源。BO=0			
CON13	ВО	BO 将禁用熔断电流。仅当缓冲器或仪表放大器为有效状态							
					熔断电流。				
		双极性/单极性位。置一使能单极性编码,即零差分输入产生0							
CON12	U/B	输出	码,清	满量程	是差分输入产生 OxFFFFFF 转	俞出码。清 0 将使能双极性编			
CONTZ	0/8	码	。负	满量和	涅差分输入产生 0X000000	输出码,零差分输入产生			
		0x800000 输出码,正满量程差分输入产生 0xFFFFFF 输出码 此位应与 VBIAS1、VBIAS0 位一起使用,置 1 时,偏置电压发生器功耗							
CON11	BOOST								
33.1.22		提高,上电时间缩短。							
		增益选择位。由用户写入,以选择一		ī。由用户写入,以选择↑ [下列 ADC 输入范围置一:				
		G2	G1	G0	 増益	ADC 输入范围			
						(2.5V 基准电压)			
		0	0	0	1(仪表放大器不用)	2.5 V			
		0	0	1	2(仪表放大器不用)	1.25 V			
CON10 至 CON8	G2 至 G0	0	1	0	4	625 mV			
		0	1	1	8	312.5 mV			
		1	0	0	16	156.2 mV			
		1	0	1	32	78.125 mV			
		1	1	0	64	39.06 mV			
		1 1 1 128 19.53 mV EL 参考电压选择位,0选择外部参考电压;1选择内部参考电压。 必须将这些位编程为逻辑0才能正常工作。							
CON7	REFSEL								
CON6 至 CON5	0								
CON4	BUF	配置	配置 ADC 为缓冲或无缓冲工作模式。清 0 时,ADC 以无缓冲模式工作,						

		可降低	:器件的	功耗。	置 1 时,ADC 以缓	臺冲模式工作,用户可以将源阻				
		抗置于	前端,	而不会	会给系统带来增益货	是差。对于增益1和2,可以使				
		能或禁用缓冲器。对于更高增益,缓冲器自动使能。缓冲器禁用时,								
		模拟输	入引胠	上的电	且压可以为 GND 以下	下 30mV 至 AV _{DD} 以上 30mV。缓				
		冲器使	任何输入引脚上的电压必须在							
	电源轨的 100mV 范围内,									
CON3 0 必须将这位编程为逻辑 0 才能正常工作。										
		通	通道选择位。由用户写入,以选择 ADC 的有效模拟输入通道							
		CH2	CH1	СНО	通道	校准对				
		0	0	0	AIN1(+)/AIN1(-)	0				
		0	0	1	AIN2(+)/AIN2(-)	1				
		0	1	0	AIN3(+)/AIN3(-)	2				
CON TO COMO	CH2 至	0	1	1	AIN1(-)/AIN1(-)	0				
CON 至 CON0	СН0	1	0	0	Reserved					
		1	0	1	Reserved					
		1	1	0	内部温度检测	自动选择增益1和内部基准				
						电压				
		1	1	1	AV _{DD} 监控器	自动选择 1.17V 内部基准电				
						压,并将增益设为 1/6				

数据寄存器

RS2, RS1, RS0 = 0, 1, 1; 上电/复位 = 0x0000(00)

数据寄存器存储 ADC 转换结果。它是一个只读寄存器。完成对此寄存器的读操作后,RDY的引脚置 1。

ID 寄存器

RS2, RS1, RS0 = 1, 0, 0; 上电/复位 = 0x4A(MS5192T) /0x4B(MS5193T)

ID 寄存器存储 MS5192T/MS5193T 的识别号。它是一个只读寄存器。

IO 寄存器

RS2, RS1, RS0 = 1, 0, 1; 上电/复位 = 0x00

IO 寄存器是一个 8 位读写寄存器,用来选择 AIN3(+)/AIN3(-)引脚上的功能。下表列出了 IO 寄存器各位的名称和意义。IO0 至 IO7 表示位的位置,IO 说明这些位属于 IO 寄存器。IO7 表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

107	106	IOF	104	103	103	101	100
107	106	105	104	103	102	101	100

0(0)	0(0)	0(0)	0(0)	IEXCDIR1(0)	IEXCDIRO (0)	IEXCEN1(0)	IEXCENO(0)
0(0)	0(0)	0(0)	0(0)	ILACDINI (O)	ILACDING (0)	ILACLITI(O)	ILACLIVO(0)

IO 寄存器各位的名称和意义

位号	位名称	描述
IO7 至 IO4	0	必须将这些位编程为逻辑 0 才能正常工作
IO3 至 IO2	IEXCDIR1 至 IEXCDIR0	电流源方向选择位: 00: 电流源 IEXC1 连接到引脚 IOUT1, 电流源 IEXC2 连接到引脚 IOUT2; 01: 电流源 IEXC1 连接到引脚 IOUT2, 电流源 IEXC2 连接到引脚 IOUT1; 10: 两个电流源均连接到 IOUT1。仅当电流源设置为 10uA 和 210uA 时, 才允许这样设置; 11: 两个电流源均连接到 IOUT2。仅当电流源设置为 10uA 和 210uA 时, 才允许这样设置;
IO1 至 IO0	IEXCEN1 至 IEXCEN 0	激励电流控制位: 00: 禁用激励电流源; 01: 10uA; 10: 210uA; 11: 1mA。

失调寄存器

RS2, RS1, RS0 = 1, 1, 0; 上电/复位 = 0x8000(MS5192T) /0x800000(MS5193T)

每个模拟输入通道有一个专用的失调寄存器,用于保存该通道的失调校准系数。失调寄存器是一个 16 位(MS5192T)或 24 位(MS5193T)寄存器,它的上电复位值为 0x8000(00)。失调寄存器与相关的满量程寄存器构成一个寄存器对。如果用户启动内部或系统零电平校准,上电复位值江北自动覆写。失调寄存器为读/写寄存器。写入失调寄存器时,MS5192T/MS5193T必须处于空闲模式或省电模式。

满量程寄存器

RS2, RS1, RS0 = 1, 1, 1; 上电/复位 = 0x5XXX(MS5192T) /0x5XXX00(MS5193T)

满量程寄存器是一个 16 位(MS5192T)或 24 位(MS5193T)寄存器。满量程寄存器保存 ADC 的 满量程校准系数。MS5192T/MS5193T 各有 3 个满量程寄存器,每个通道有一个专用的满量程寄存器。满量程寄存器均为读/写寄存器。当对满量程寄存器进行写操作时,ADC 必须处于省电模式或空闲模式。这些寄存器在上电时使用工厂校准的满量程校准系数进行配置(执行校准时的增益为 1);因此,各器件具有不同的默认系数。该校准系数值取决于所选基准电压(内部基准电压或外部基准电压)。如果用户启动内部或系统满量程校准,或者对满量程寄存器执行写操作,该默认值将被自动覆写。

接地和布局

由于模数转换器的模拟输入和基准输入是差分的,所以模数调制器中的大部分电压都是共模电压。优良的共模抑制元件消除了这些输入端的共模噪声。数字滤波器提供了对电源的噪声抑制,除了在整数倍的调制器采样频率。数字滤波器还从模拟和基准输入中去除噪声,在这些噪声源没有使得模拟调制器饱和之前。因此,MS5192T/MS5193T 比传统的高分辨率转换器更能抵抗噪声干扰。然而,由于MS5192T/MS5193T 的分辨率如此之高,而来自MS5192T/MS5193T 的噪声水平如此之低,此必须注意接地和布局。

容纳 MS5192T/MS5193T 的印刷电路板的设计应使模拟和数字部分分开,并限制在电路板的某些区域。最小的蚀刻技术通常是最好的地面,因为它提供了最好的屏蔽。

建议将 GND 引脚固定在系统的 AGND 平面上。在任何布局中,重要的是用户要记住系统中的电流流动,确保所有电流的返回路径尽可能接近电流到达目的地的路径。避免强迫数字电流流过布局的 AGND 部分。

接地面应该允许在 MS5192T/5193T 下运行,以防止噪声耦合。MS5192T/MS5193T 的供电线路应该使用尽可能宽的跟踪,以提供低阻抗路径,并减少故障对供电线路的影响。快速开关线号如时钟信号,应与数字地面屏蔽,以避免将噪声辐射到板的其他部分,时钟信号不应该在模拟输入附近走线。

避免数字和模拟信号交叉。在电路板的相对两边的痕迹应该以直角彼此运行,这就减少了通过电路板馈通的影响。微带技术效果最好,但在双面板上使用这种方法并不总是可能的。在该技术中,电路板的组件端专用于接地板,信号被放置在焊接端。

当使用高精度 ADC 时,良好的去耦是很重要。AVDD 应该和 10uf 钽电容并联 0.luF 电容到 GND 去耦。DVDD 应和 10uf 钽电容并联 0.luF 电容到系统的 DGND 去耦,和系统的 AGND 到 DGND 连接应接近 MS5192T/MS5193T。为了从这些去耦组件中获得最佳效果,它们应该尽可能靠近器件,理想情况下正好对着器件。所有逻辑芯片都应与 0.luF 陶瓷电容器去耦到 DGND。