



11장. 메모리

01. 메모리 개요

02. ROM

03. RAM

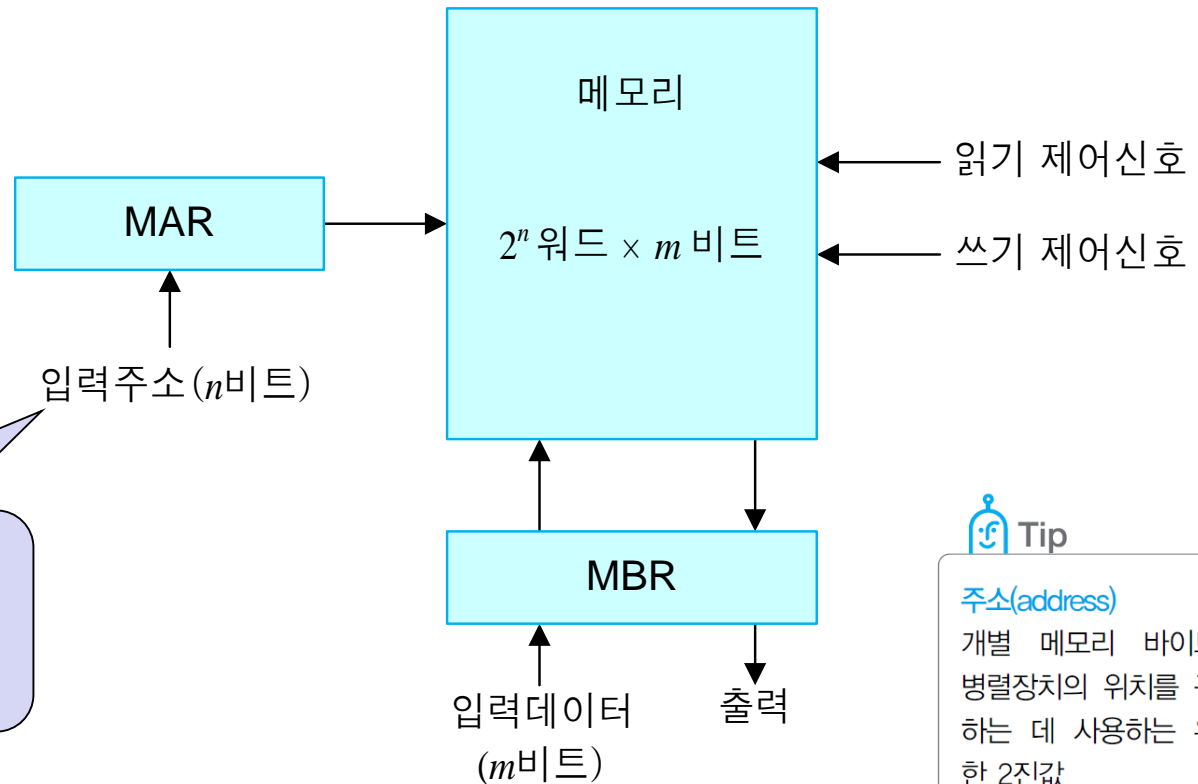
04. 플래시메모리

05. 메모리 확장



메모리의 구조

- **메모리 주소 레지스터(MAR : memory address register)** : 메모리 액세스 시 특정 워드의 주소가 MAR에 전송
- **메모리 버퍼 레지스터(MBR : memory buffer register)** : 레지스터와 외부 장치 사이에서 전송되는 데이터의 통로



n 비트로 된 MAR은 최대 2^n 개($0 \sim 2^n - 1$)의 메모리 주소를 표시



Tip

주소(address)

개별 메모리 바이트나 병렬장치의 위치를 구별하는 데 사용하는 유일한 2진값

01 메모리 개요



예제 11-1 메모리 용량이 1024×8 이라고 할 때 MAR과 MBR은 각각 몇 비트인가?

풀이

End of Example

예제 11-2 컴퓨터 주기억장치의 용량이 1GB라면 주소버스는 최소한 몇 bit여야 하는가?

풀이

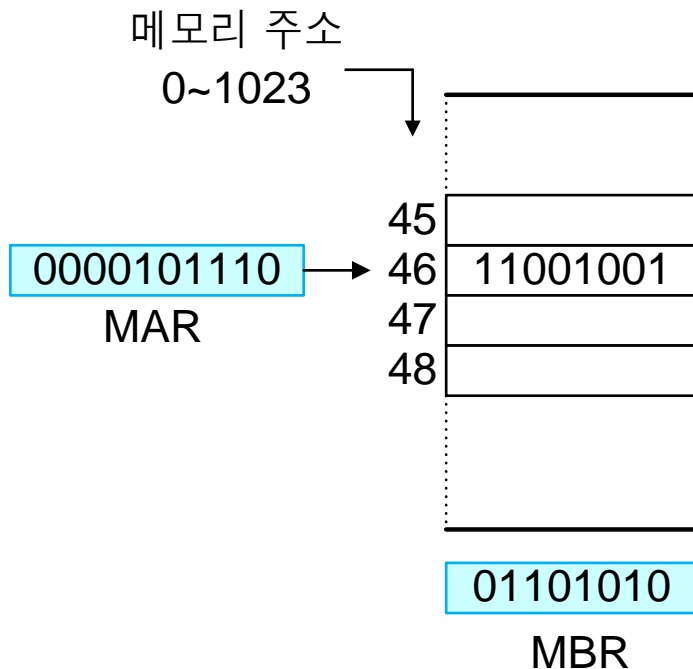
End of Example



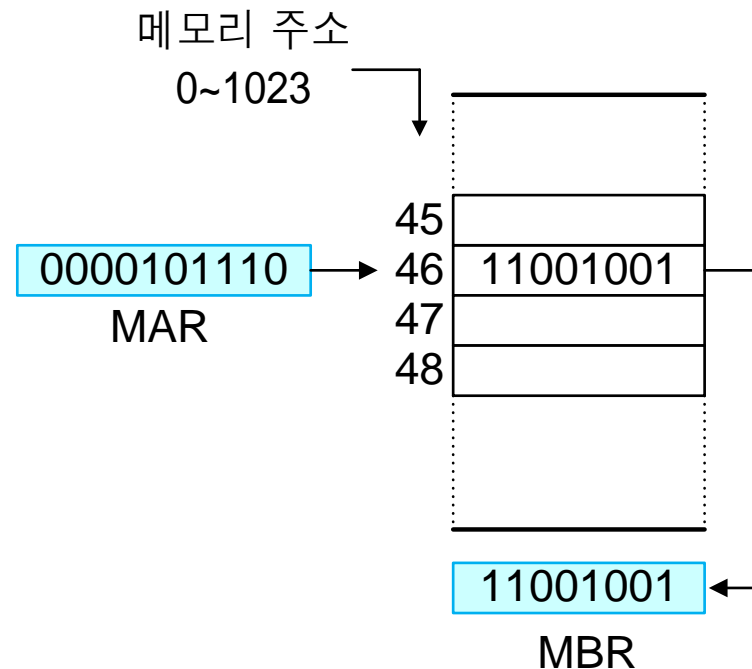
메모리의 동작

■ 메모리 읽기(read) 동작

- ① 선택된 워드의 주소를 MAR로 전송한다.
- ② 읽기 제어 입력을 동작시킨다.



읽기 동작 전



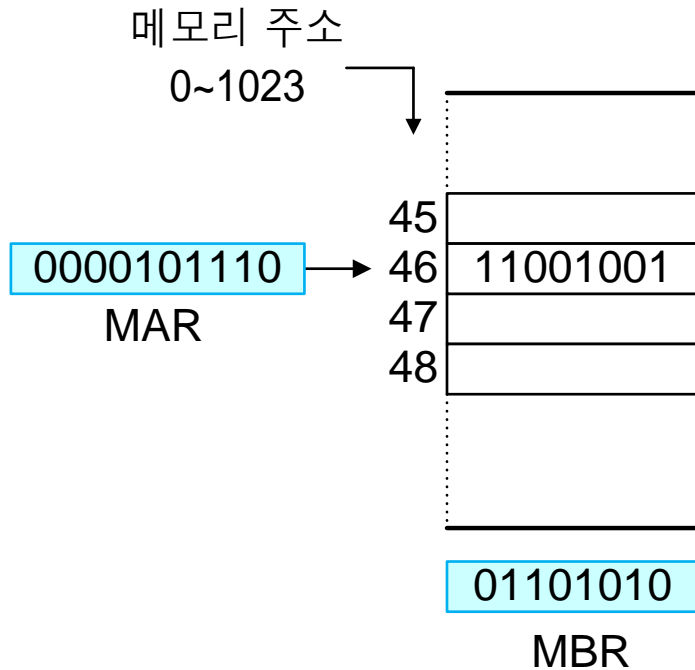
읽기 동작 후

01 메모리 개요

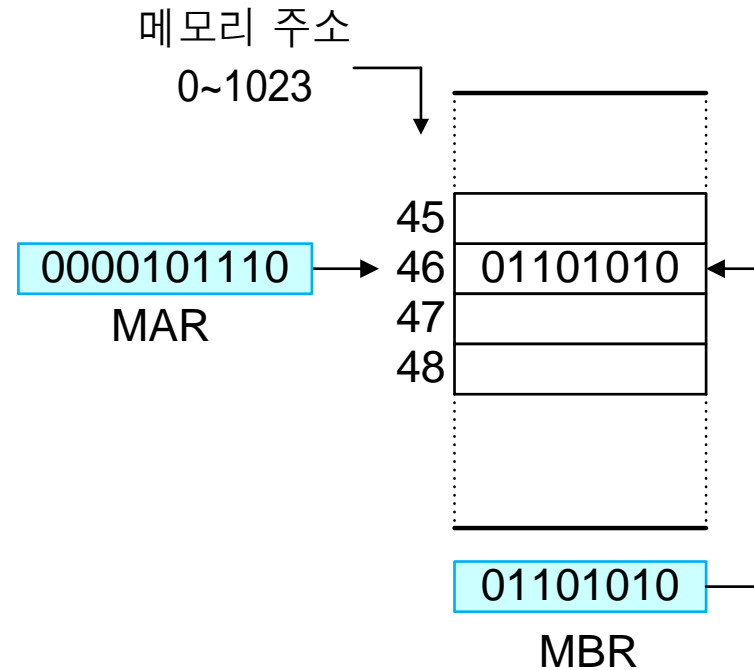


■ 메모리 쓰기(write) 동작

- ① 지정된 메모리의 주소를 MAR로 전송한다.
- ② 저장하려는 데이터 비트를 MBR로 전송한다.
- ③ 쓰기 제어 신호를 동작시킨다.



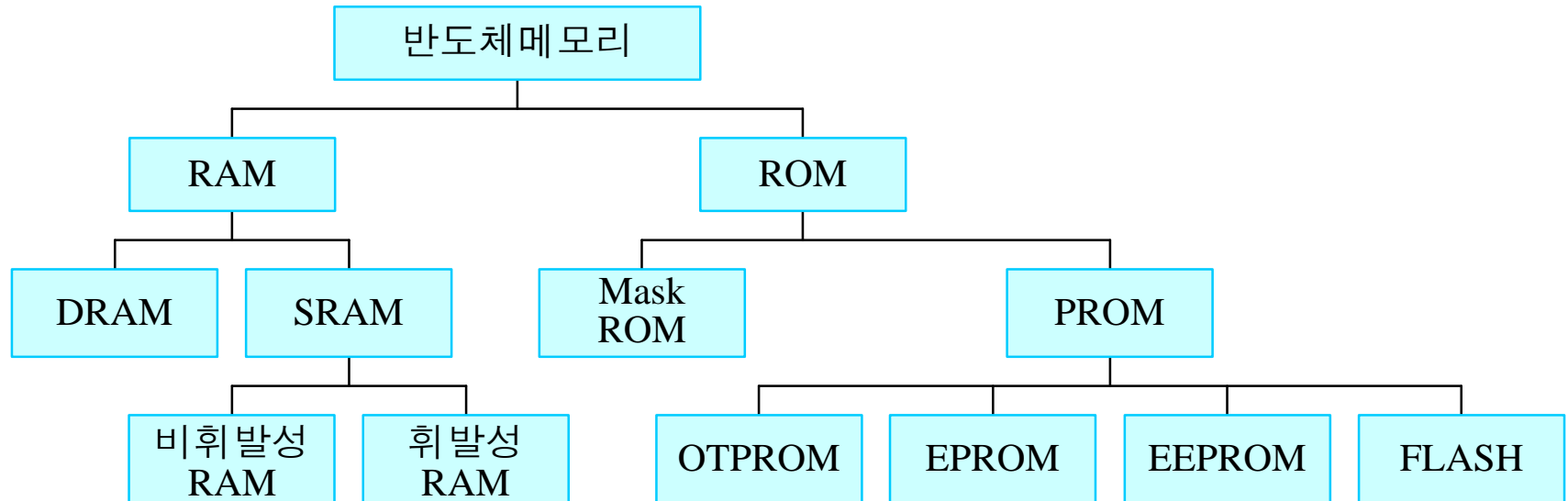
쓰기 동작 전



쓰기 동작 후



메모리 분류





□ 접근 방법에 의한 분류

RAM (Random Access Memory)	<ul style="list-style-type: none">접근 시간이 어느 위치나 동일하게 걸리는 메모리 형태
SAM (Sequential Access Memory)	<ul style="list-style-type: none">원하는 위치에 도달하는데 일정한 시간이 경과되는 형태이므로 접근 시간은 위치에 따라서 다르다.

□ 기록 기능에 의한 분류

RWM (Read and Write Memory)	<ul style="list-style-type: none">기록과 판독 두 가지를 모두 수행할 수 있는 메모리RAM은 RWM 메모리를 의미
ROM (Read Only Memory)	<ul style="list-style-type: none">판독만 가능한 메모리



□ 기억 방식에 의한 분류

정적 RAM (Static RAM , SRAM)	<ul style="list-style-type: none">• 주로 2진 정보를 저장하는 내부 래치(플립플롭)으로 구성• 저장된 정보는 전원이 공급되는 동안에 보존• 사용하기가 쉽고 읽기와 쓰기 사이클이 더 짧은 특징이 있다.
동적 RAM (Dynamic RAM, DRAM)	<ul style="list-style-type: none">• 2진 정보를 전하의 형태로 보관• 전력 소비가 적고 단일 메모리 칩 내에 더 많은 정보를 저장할 수 있다.• 재충전(refresh)회로가 필요하다.

□ 휘발성/비휘발성 메모리

휘발성(volatile) 메모리	<ul style="list-style-type: none">• 일정한 시간이 지나거나 전원이 꺼지면 기록된 내용이 지워지는 메모리 형태• RAM은 모두 외부에서 공급되는 전원에 의해 정보를 저장하기 때문에 휘발성 메모리에 해당
비휘발성(non-volatile) 메모리	<ul style="list-style-type: none">• 전원이 차단되어도 기록된 정보가 계속 유지• 자기 코어나 자기 디스크 메모리가 해당• 컴퓨터가 동작하는데 필요한 프로그램을 저장하는데 사용



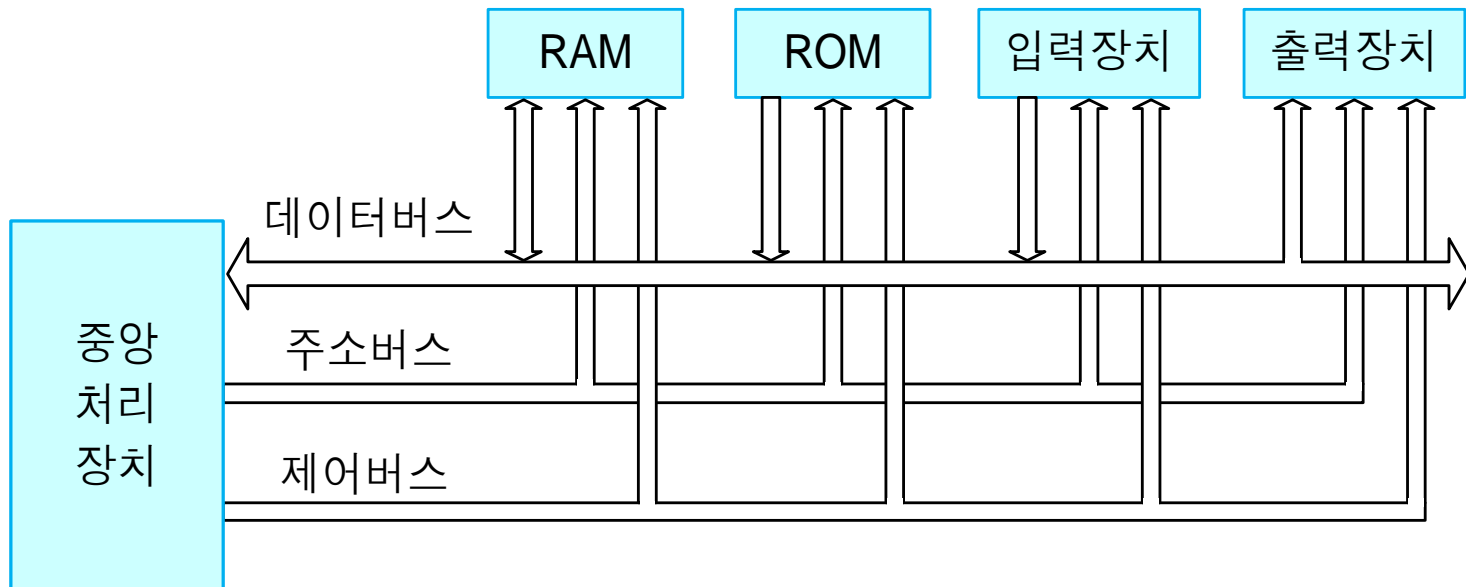
□ 기억소자에 의한 분류

바이폴라(bi-polar) 메모리	<ul style="list-style-type: none">• 메모리 셀 및 주변회로에 BJT(Bi-polar Junction Transistor)를 사용한 메모리• TTL, ECL 등의 RAM, PROM, 시프트 레지스터 등이 있다.• 액세스 시간이 빠르지만 소비전력이 크므로 집적도가 큰 경우에는 사용하지 않는다.
MOS 메모리	<ul style="list-style-type: none">• pMOS, nMOS 또는 CMOS를 사용한 메모리• RAM, PROM, ROM, 시프트 레지스터 등이 있다.• 바이폴라 메모리에 비해서 속도가 느리지만 소비전력이 적고 VLSI에 적합하다.
CCD (charge coupled device)	<ul style="list-style-type: none">• 전하결합소자라고 하며, 종래의 트랜지스터 소자와 달리 신호를 축적(기억)하고 전송하는 2가지 기능을 동시에 갖추고 있다.• 대규모 용량의 메모리와 카메라에 적합하다.
MBM (magnetic bubble memory)	<ul style="list-style-type: none">• 얇은 필름에 버블형태로 정보가 기억되는 기억장치



컴퓨터에서의 메모리

- 주기억장치(main memory) : 중앙처리장치(CPU: central processing unit)에 의해 현재 실행되고 있는 프로그램과 데이터를 저장
- 보조기억장치(mass storage) : 이외에 다른 경우에 사용을 목적으로 프로그램과 데이터를 저장하며, 대용량임
- 주소버스와 제어버스는 단방향이지만 데이터버스는 양방향이다.

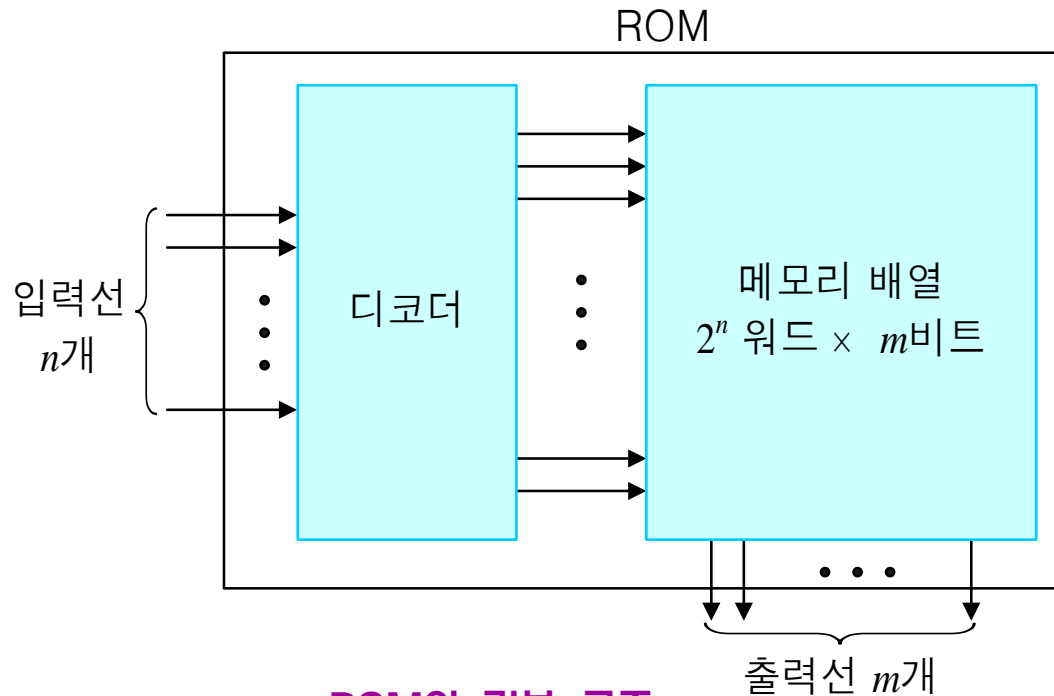


컴퓨터 시스템 블록도



ROM의 구성

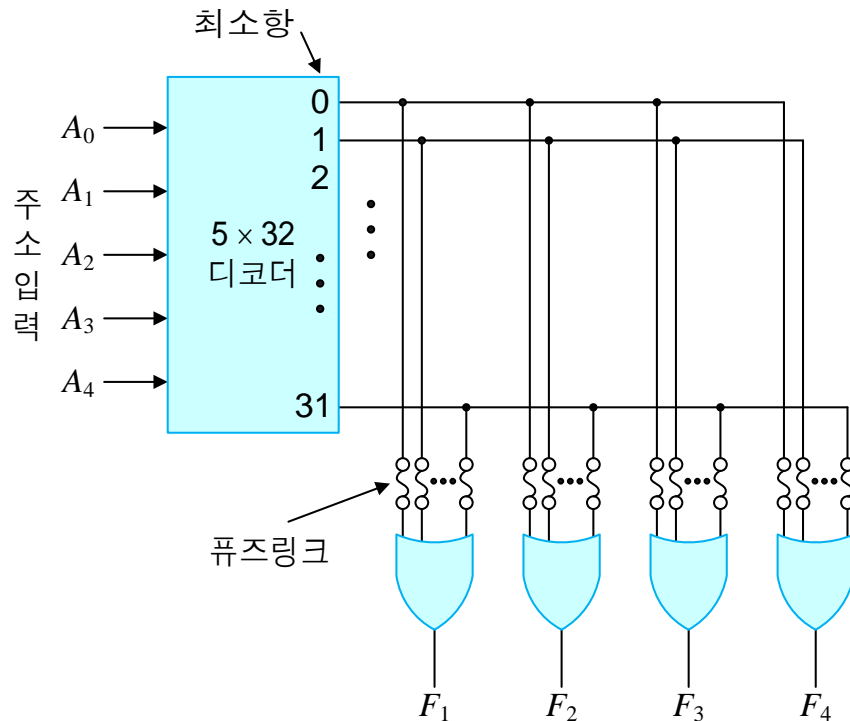
- ROM은 AND 게이트와 OR 게이트로 구성된 조합논리회로
- AND 게이트는 디코더를 구성한다.
- OR 게이트는 디코더의 출력인 최소항들을 합하는 데 사용되며, OR 게이트의 수는 ROM의 출력선의 수와 같다.



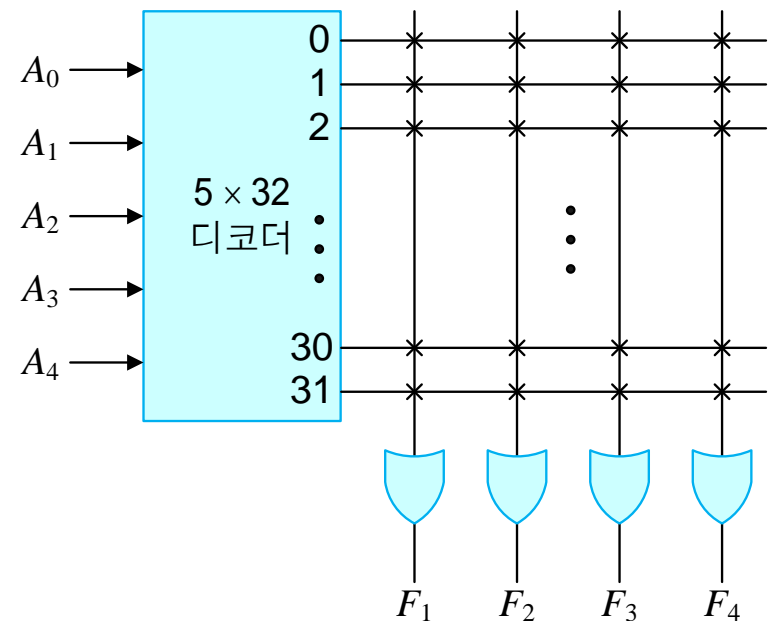


□ 32×4 ROM 논리 구조

- 주소 입력은 5비트이며 디코더로부터 선택되는 최소항은 입력의 5비트와 등가인 10진수로 표시되는 최소항이다.
- 32개의 디코더 출력은 각각 OR 게이트의 퓨즈를 통해 연결된다.



32×4 ROM의 내부 논리 구조



간소화한 32×4 ROM의 내부 논리 구조



ROM을 사용한 조합논리회로의 구현

□ 구현 예

$$F_1(A, B) = \sum m(1, 2, 3)$$

$$F_2(A, B) = \sum m(0, 2)$$

		F ₂ F ₁	
		F ₂	F ₁
A	0	1	0
B	1	0	1
	2	1	1
	3	0	1

F_2
 F_1

AND-OR 게이트의 ROM

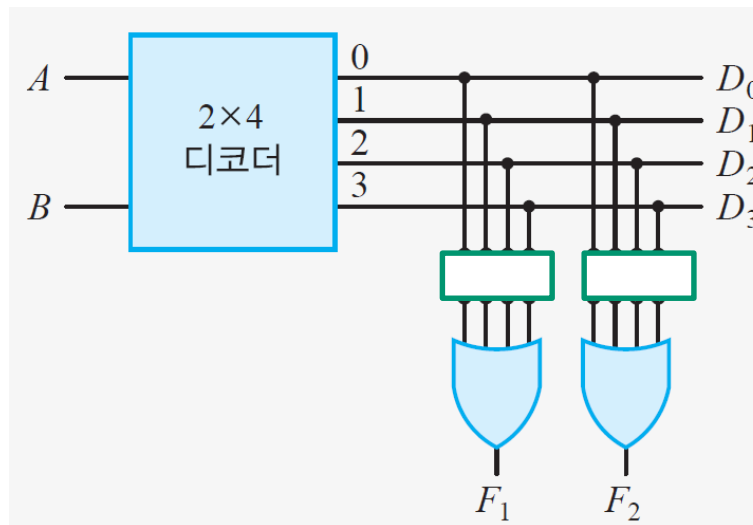
AND-OR-NOT 게이트의 ROM



예제 11-3 다음 진리표를 만족하는 조합논리회로를 ROM을 사용하여 구현하여라.

A	B	F_1	F_2
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	0

풀이



End of Example

02 ROM



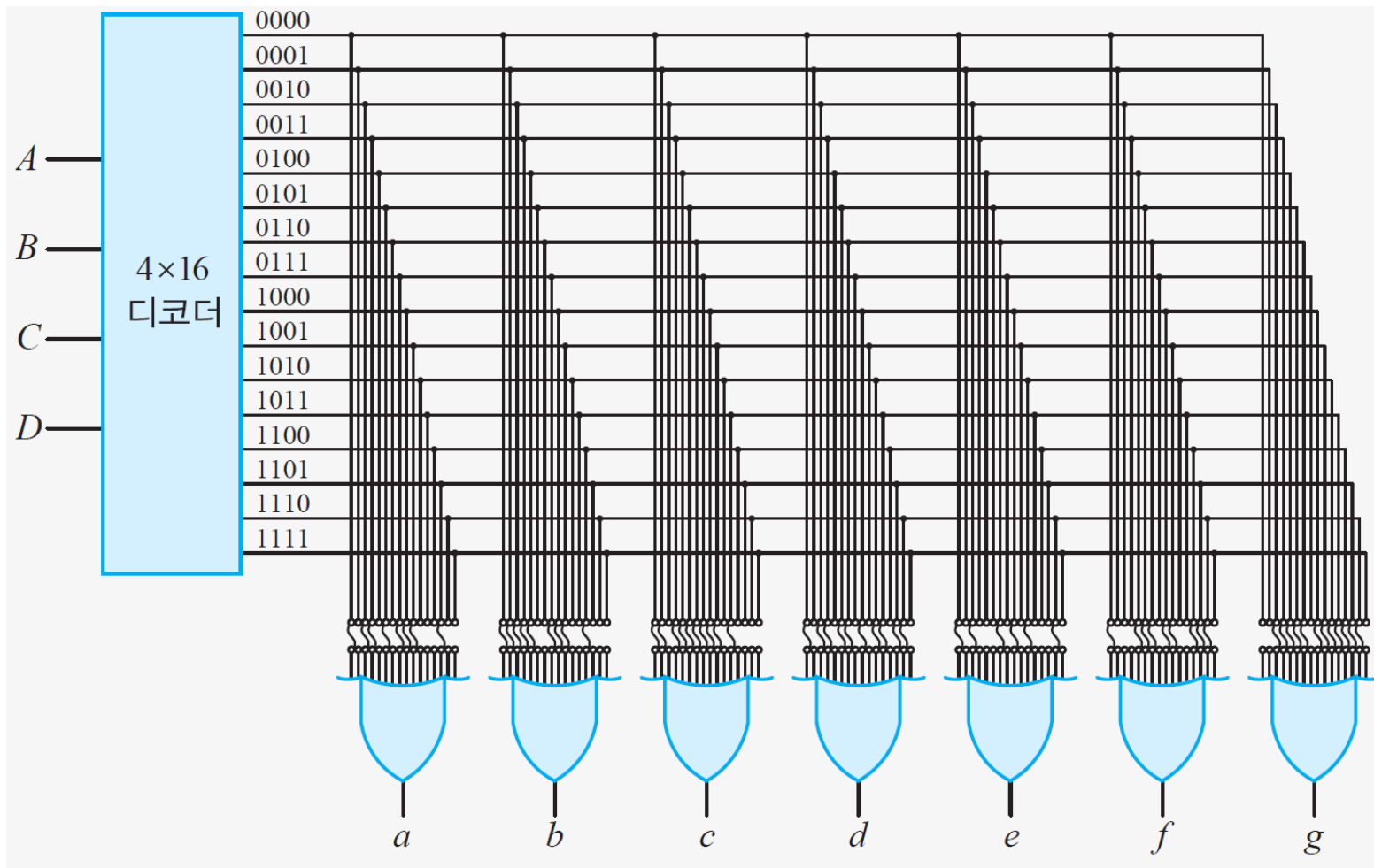
예제 11-4

[그림 7-31]과 같은 점등 패턴을 갖고, active-high로 동작하는 BCD-7-세그먼트 디코더(IC 7448)를 ROM을 사용하여 구현하여라.

10진값	입력				출력						
	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>a</i>	<i>b</i>	<i>c</i>	<i>d</i>	<i>e</i>	<i>f</i>	<i>g</i>
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	0	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1
10	1	0	1	0	0	0	0	1	1	0	1
11	1	0	1	1	0	0	1	1	0	0	1
12	1	1	0	0	0	1	0	0	0	1	1
13	1	1	0	1	1	0	0	1	0	1	1
14	1	1	1	0	0	0	0	1	1	1	1
15	1	1	1	1	0	0	0	0	0	0	0



풀이

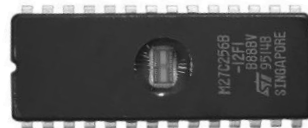


End of Example



ROM의 종류

마스크 ROM (mask ROM)	<ul style="list-style-type: none"> 제조 과정에서 제작자에 의해 마지막 조립 과정에서 프로그래밍되며, ROM에 프로그램된 것은 절대 변경할 수 없다.
PROM (programmable ROM)	<ul style="list-style-type: none"> 사용자가 특별한 프로그램 장치를 이용하여 프로그램을 할 수 있다. 일단 프로그램을 하면 퓨즈의 연결 형태가 그대로 유지되며, 변경할 수 없다.
EPROM (erasable PROM)	<ul style="list-style-type: none"> 퓨즈가 절단되어도 모든 퓨즈들이 절단되지 않은 초기 상태로 복원할 수 있는 ROM이다. 복원하는 과정은 일정 시간 자외선을 쬐이면 된다.
EEPROM (electrically EPROM)	<ul style="list-style-type: none"> EPROM과 같으나, 복원 과정에서 자외선 대신에 전기 신호를 사용하여 지우는 PROM이다.

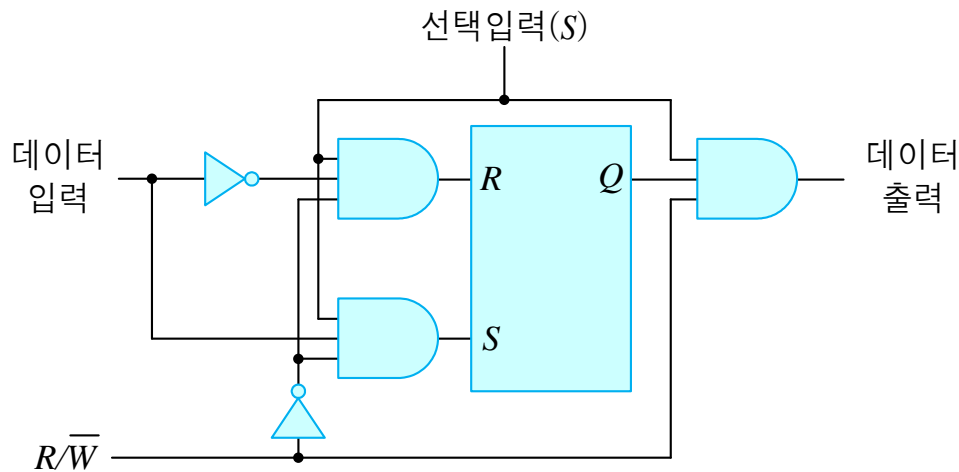


EPROM(UVEPROM)

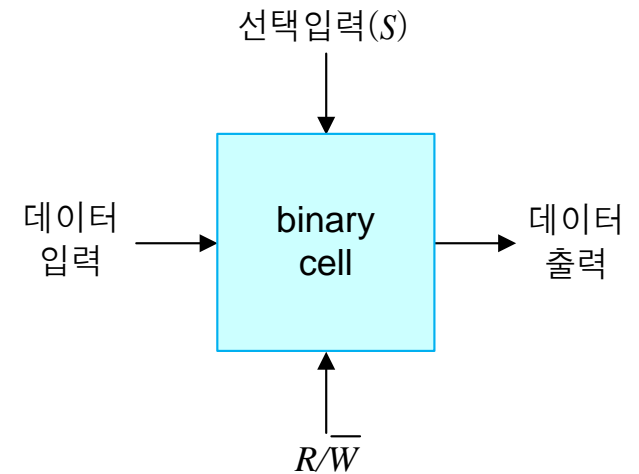


정적 RAM(SRAM)

■ SRAM의 메모리 셀 구조와 동작



SRAM의 메모리 셀 구조

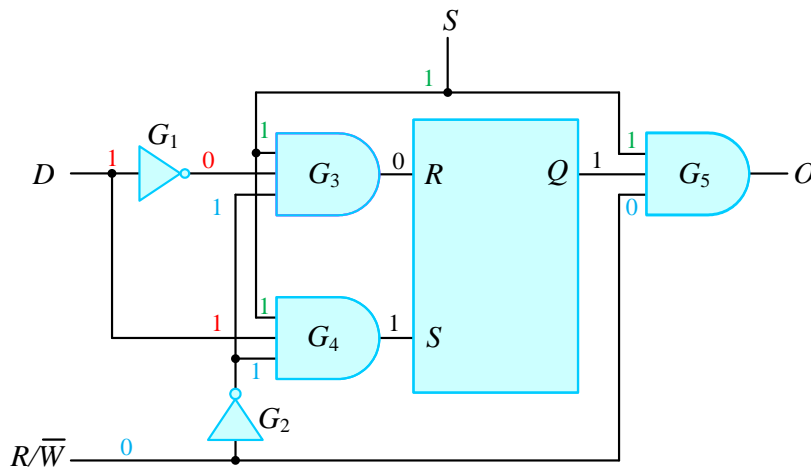


블록도

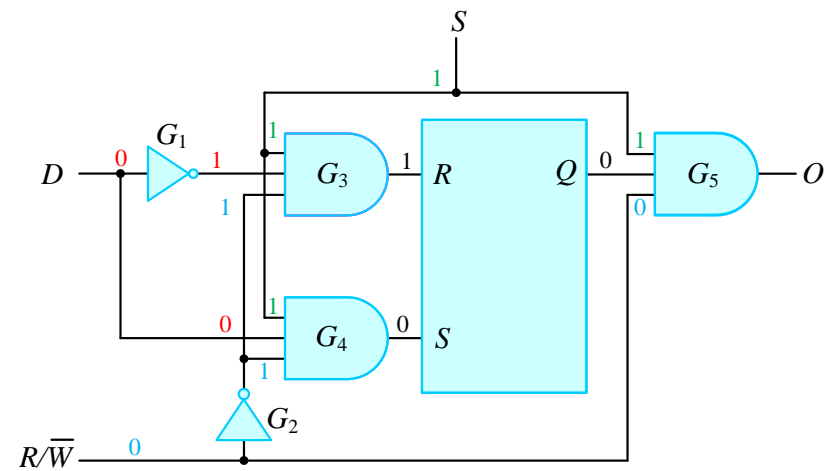


□ 쓰기 동작

- $S=1$ 이고, $R/\bar{W}=0$ 이면 쓰기 동작이 수행된다.
- 데이터 입력 $D=1$ 이라고 하면, G_1 의 출력은 0이 된다. $R/\bar{W}=0$ 이므로 G_2 의 출력은 1이 된다.
- G_3 의 입력은 1, 0, 1이므로 출력은 0이 된다. 또한 G_4 의 입력은 1, 1, 1이므로 출력은 1이 된다.
- 입력이 $S=1, R=0$ 인 래치(플립플롭)의 출력은 1이 된다. 따라서 래치회로에 1이 저장된다.



데이터 입력 $D=1$ 인 경우

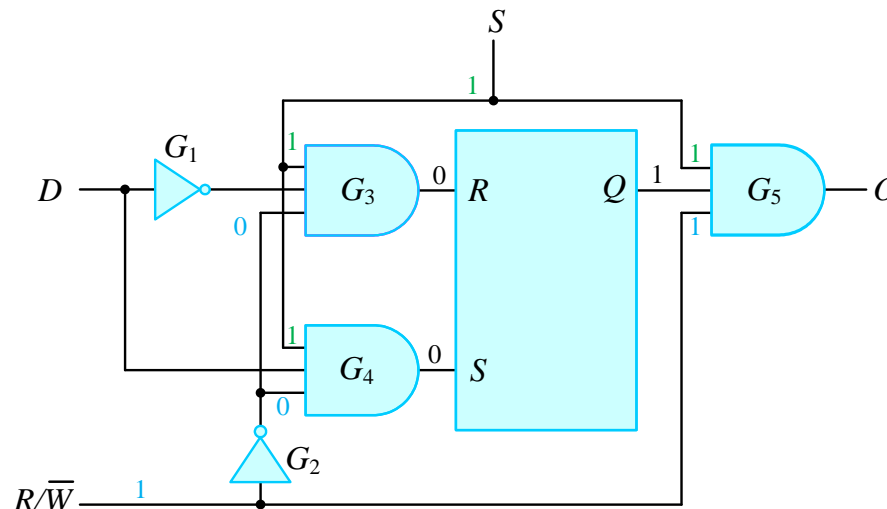


데이터 입력 $D=0$ 인 경우



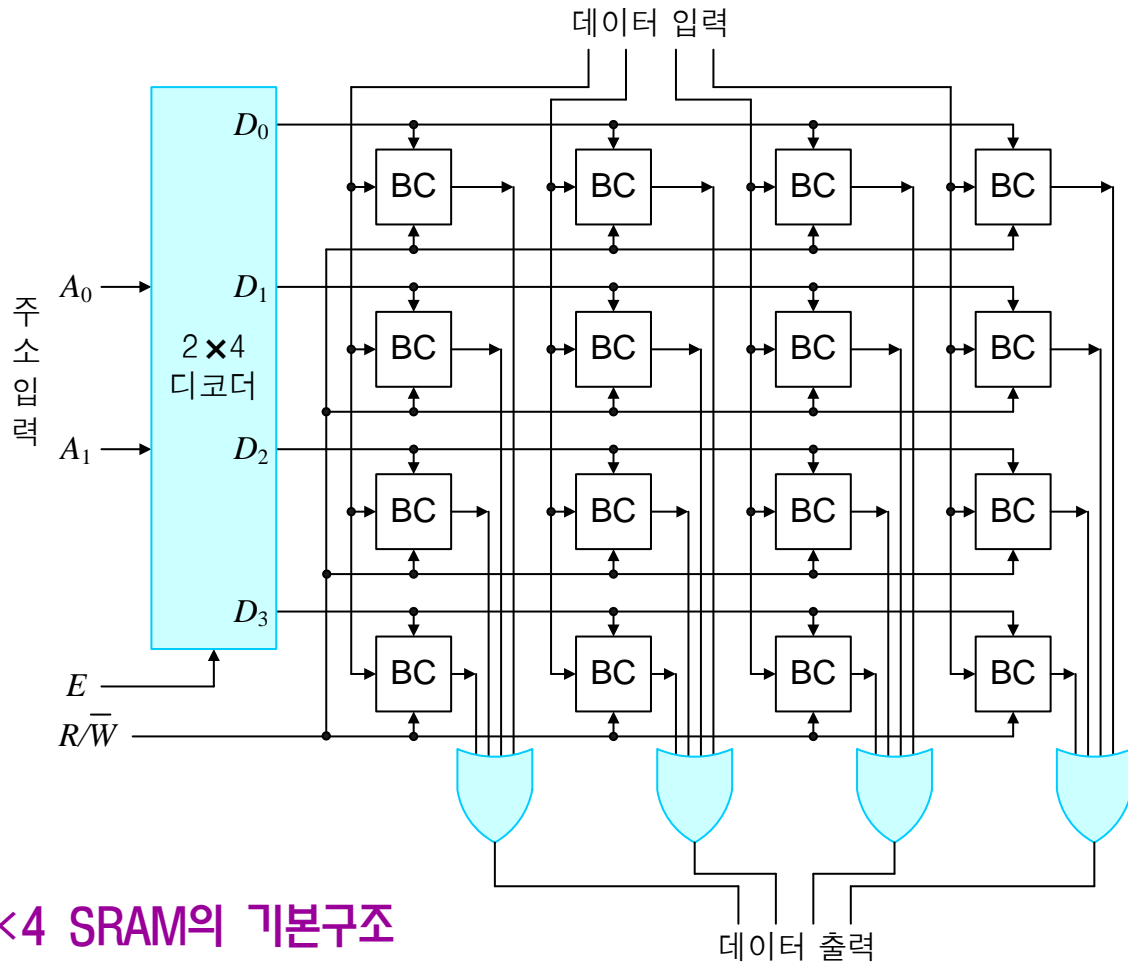
□ 읽기 동작

- $S=1$ 이고, $R/\bar{W}=1$ 이면 읽기 동작이 수행된다. $R/\bar{W}=1$ 이므로 G_2 의 출력은 0이 된다.
- G_3 의 입력은 1, \times , 0이므로 출력은 0이 된다. 또한 G_4 의 입력도 1, \times , 0이므로 출력은 0이 된다.
- 입력이 $S=0, R=0$ 인 래치(플립플롭)의 출력은 불변이다.
- 이전에 저장된 데이터가 1이면 G_5 의 입력은 1, 1, 1이므로 G_5 의 출력은 1이 되어 이전에 저장된 데이터 1이 데이터 출력 단자로 출력된다.
- 이전에 저장된 데이터가 0이면 G_5 의 입력은 1, 0, 1이므로 G_5 의 출력은 0이 되어 이전에 저장된 데이터 0이 데이터 출력 단자로 출력된다.



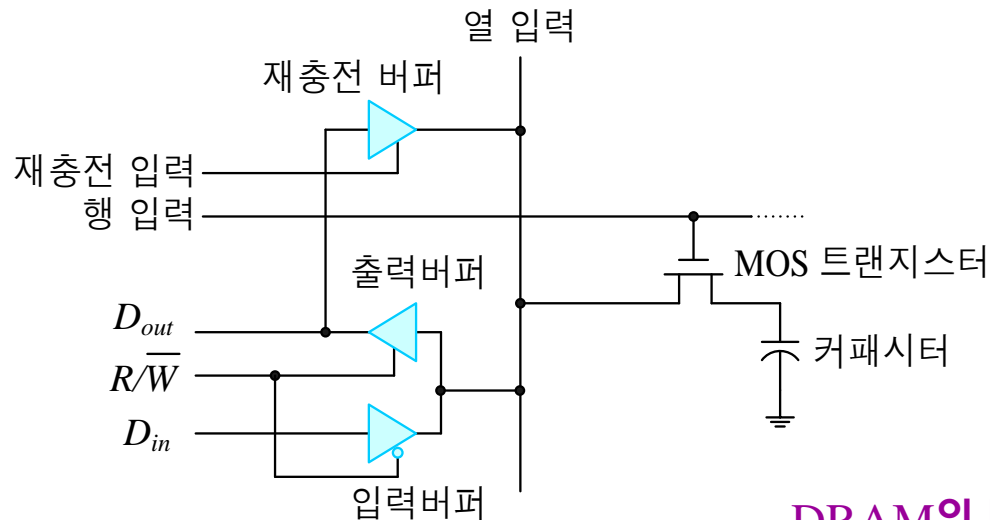
■ SRAM의 기본 구조

- BC(binary cell) : 1개의 메모리 셀을 표시
- $E=1$ 이면 2개의 주소 입력값에 따라 4개의 워드 중 하나가 선택





동적 RAM(DRAM)



DRAM의 메모리 셀 구조



Tip

캐시메모리(cache memory)

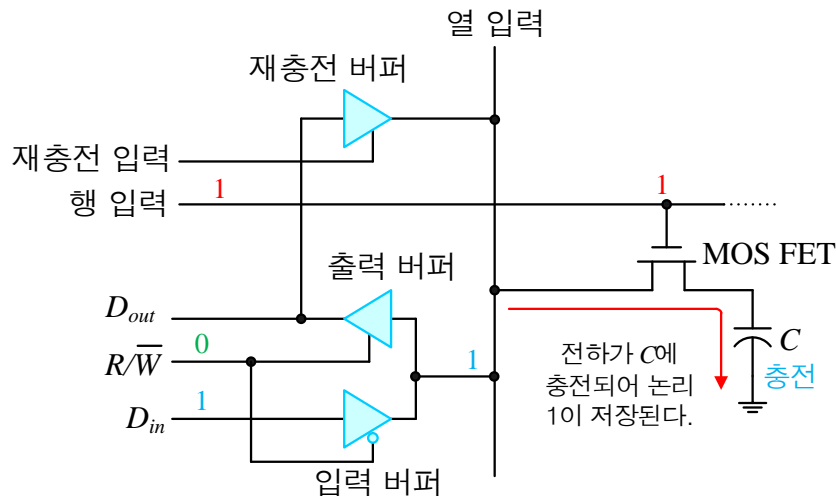
중앙처리장치(CPU)와 상대적으로 느린 주기억장치 사이에서 두 장치 간의 데이터 접근속도를 완충해주기 위해 사용되는 고속의 기억장치이다. 캐시메모리는 주기억장치를 구성하는 DRAM보다 속도가 빠른 SRAM으로 구성되어 전원이 공급되는 상태에서는 기억 내용을 유지하는 임시 메모리이다.

한번 액세스한 정보는 다시 액세스할 확률이 높으므로 주기억장치 내의 정보를 복사하여 일시적으로 고속메모리(캐시메모리)에 보관한 후, 다음 액세스 시 캐시메모리에서 정보를 꺼내면 주기억장치의 액세스 속도를 고속화할 수 있다.

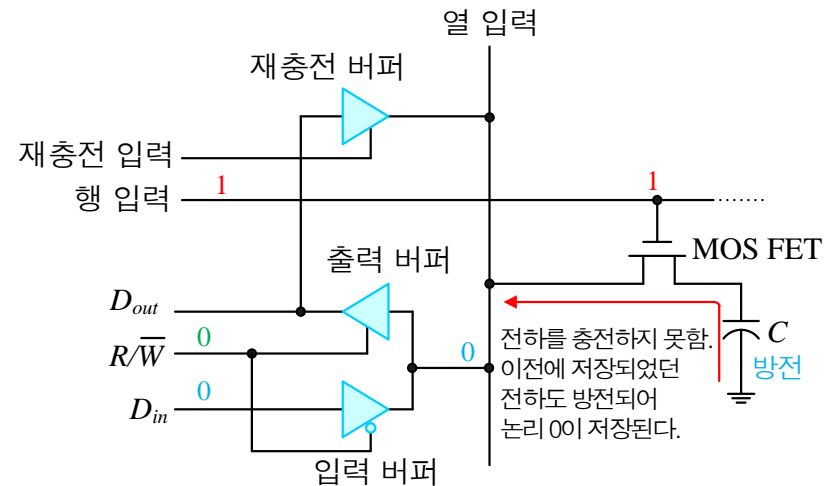


■ 쓰기 모드

- $R/\bar{W}=0$: 입력 버퍼는 enable, 출력 버퍼는 disable.
- 메모리 셀에 논리 1을 저장하기 위해서는 $D_{in}=1$ 로 하고, 행(row) 입력이 논리 1이면 MOS 트랜지스터는 on상태가 되며, 커패시터에는 양(+)의 전압이 충전
- 논리 0을 저장하기 위해서는 $D_{in}=0$ 으로 하면 커패시터는 충전되지 않는다.
- 커패시터에 논리 1이 저장되어 있는 경우는 커패시터는 방전



논리 1을 저장하는 경우

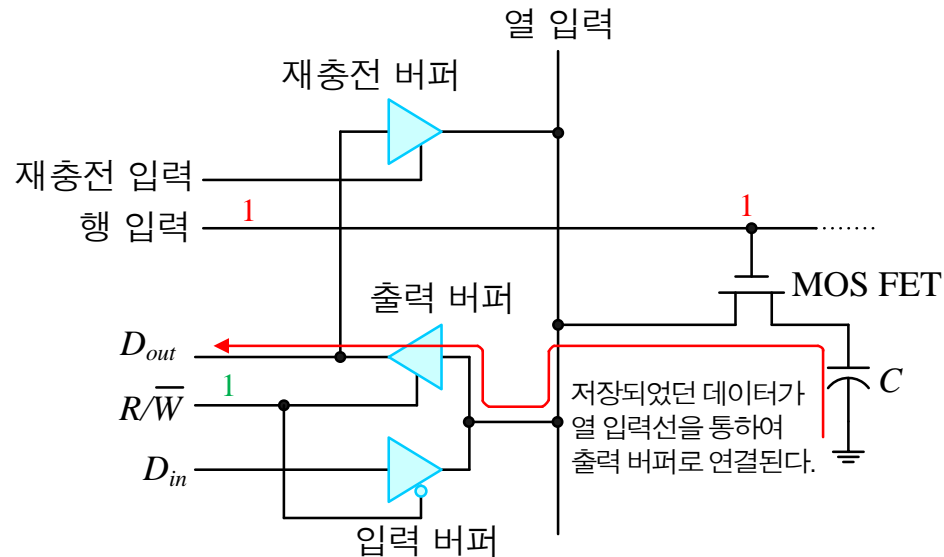


논리 0을 저장하는 경우



■ 읽기 모드

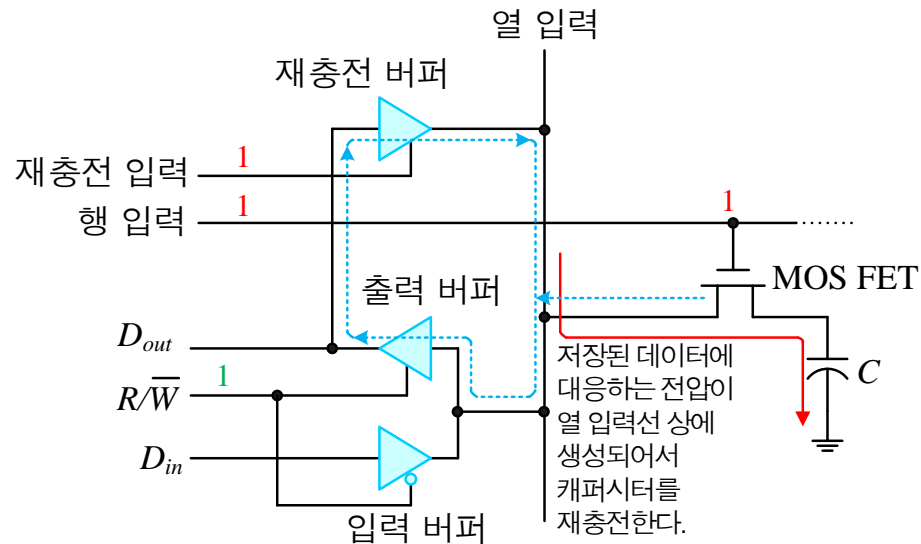
- $R/\bar{W}=1$: 출력 버퍼는 enable, 입력 버퍼는 disable
- 행(row) 입력이 논리 1이면 트랜지스터는 on상태가 되며, 커패시터는 열 입력 선을 통하여 출력 버퍼에 연결
- 저장된 데이터는 출력(D_{out})을 통하여 외부로 출력





■ 재충전(Refresh)

- $R/\bar{W}=1$, 행 입력=1, 재충전 입력=1로 하면 MOS 트랜지스터가 on되어 커패시터는 열 입력선에 연결
- 출력 버퍼는 enable되고, 저장된 데이터 비트는 재충전 입력이 논리 1이 되어 enable 되므로 재충전 버퍼에 다시 입력



04 플래시메모리

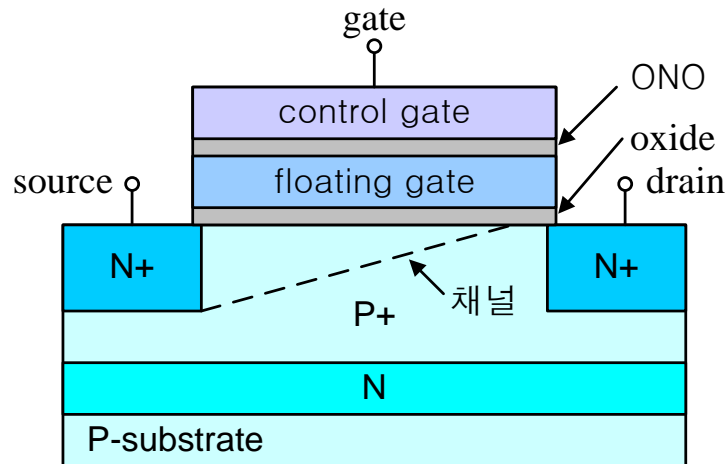


- 플래시메모리(flash memory)는 블록 단위로 읽기 · 쓰기 · 지우기가 가능한 EEPROM의 한 종류
- 전원이 끊겨도 저장된 데이터를 보존하는 ROM의 장점과 정보의 입출력이 자유로운 RAM의 장점을 동시에 지닌 반도체 메모리
- 속도가 빠르며 전력소모가 적고, CD나 DVD처럼 드라이브를 장착해야 하는 번거로움이 없다.
- 2001년부터 USB 드라이브, thumb 드라이브라는 이름으로 소개되면서 주목을 받기 시작했으며, 이후 디지털 캠코더, 휴대폰, 디지털 카메라 등의 휴대용 디지털 기기에 사용되면서 그 사용량이 급격히 증가하기 시작했다.
- 플래시메모리는 반도체 칩 내부의 전자회로 형태에 따라 **NAND 플래시**와 **NOR 플래시**로 나뉜다.
- NAND 플래시는 대용량화에 유리하고 쓰기 및 지우기 속도가 빠르다.
- NOR 플래시는 읽기 속도가 빠른 장점을 갖고 있다.

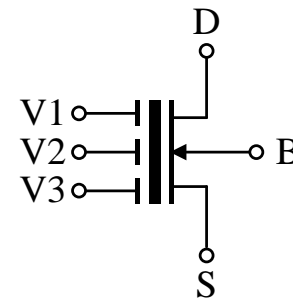


플래시메모리의 셀 구조

- 플래시메모리는 FGMOS(Floating Gate MOSFET)라는 특별한 구조의 MOSFET에 전하(electrical charge)를 축적하여 데이터를 기억한다.
- 플로팅게이트에 축적된 전하의 유무에 따라 0과 1의 데이터를 저장하며, 축적된 전하는 전원 공급이 없어도 2~10년 동안 전하를 저장할 수 있다.
- 플로팅게이트에 저장된 전자가 많으면 논리 0이 저장되고, 전자가 적거나 없을 경우에는 논리 1이 저장된다.



셀 구조



기호



NAND 플래시와 NOR 플래시의 비교

구 분	NAND 플래시	NOR 플래시
용도	데이터 저장용	프로그램 코드 저장용
읽기 속도	느리다	빠르다
쓰기 속도	빠르다	느리다
지우기 속도	빠르다	느리다
구조	셀이 직렬로 연결 데이터/주소 통합구조	셀이 병렬로 연결 데이터/주소 분리구조
액세스 단위	페이지 및 섹터	워드 및 바이트
랜덤액세스	Data Read시 불가능	Data Read시 가능
불량 섹터	있다	없다
단가	단가 낮음	단가 높음
저장용량	대용량	소용량
사용기기	USB드라이브, 메모리 카드에 이용	휴대폰, 셋톱박스용 칩에 사용
주도업체	삼성전자, 도시바	인텔, AMD



플래시메모리와 타 메모리의 비교

□ 각종 메모리 특성 비교

구분	비휘발성	In-system 쓰기	High density	Low power	Low cost
DRAM	No	Yes	Yes	No	Yes
SRAM	No	Yes	No	No	No
EPROM	Yes	No	Yes	Yes	Yes
EEPROM	Yes	Yes	No	Yes	No
FLASH	Yes	Yes	Yes	Yes	Yes



플래시메모리의 종류

■ USB 메모리

- **USB(Universal Serial Bus)**란 컴퓨터와 주변기기 사이에 데이터를 주고받을 때 사용하는 버스 규격의 일종
- USB와 플래시메모리를 결합해 하나의 제품으로 만든 것이 바로 **USB 플래시 드라이브(USB flash drive)**, 흔히 말하는 **USB 메모리**이다.



플래시메모리 컨트롤러 USB 커넥터

USB 메모리 구성도



A타입 커넥터



단자 노출형 커넥터



■ CF(Compact Flash) 카드

- 1994년 SanDisk가 개발한 규격이며, 널리 사용되고 있는 메모리로 크기는 36mm×43mm이다.
- 두께에 따라 Type-I(3.3mm)과 Type-II(5mm)로 구분한다.

■ SMC(Smart Media Card)/XD Picture Card

- 1995년 Toshiba가 개발한 규격화이며, CF만큼 널리 사용되었던 메모리로 사용 전압에 따라 5V용과 3.3V용으로 구분된다.
- 데이터 전송 속도가 느리며 내구력이 취약한 단점이 있어 2005년에 생산이 중단되어 XD 픽처 카드로 대체되었다.
- XD 픽처 카드는 Olympus와 Fuji가 선택한 차세대 메모리로 고급형 디지털카메라에 널리 이용된다.



CF 카드



마이크로 드라이브



SMC



XD 픽처 카드



■ MMC(Multi Media Card)/MMC Micro 메모리/RS-MMC

- 1997년 SanDisk와 Siemens가 공동 개발한 메모리로 대용량 데이터를 저장하기 위한 용도로 개발되어 디지털카메라나 PDA 등에 사용되었다.
- 저가의 장점 때문에 한동안 SD와 공존했지만 저렴한 SD 카드가 대량으로 보급되면서 점차 시장에서 모습을 감추게 되었다.

■ SD(Secure Digital) 카드/미니 SD 카드

- 1999년 Panasonic, SanDisk, Toshiba가 공동 개발한 메모리로 우표 정도의 크기에 2g으로 초경량 제품이다.
- 데이터 전송 속도를 고속화하고 저작권이 보호된 파일의 전송 횟수를 제한하는 규격(Digital Rights Management)을 추가한 것이 특징이다.
- 미니 SD 카드는 기존 SD 카드에 비해 크기를 1/2로 줄인 제품이고, 마이크로 SD(또는 Trans Flash)는 미니 SD 카드에 비해 1/4 정도 크기이며 스마트폰 또는 자동차의 블랙박스에 많이 사용되고 있다.



MMC



SD 카드



■ MS(Memory Stick)

- 1998년 Sony에서 규격을 발표한 메모리로 자사에서 출시되는 디지털 카메라, 바이오 노트북, 보이스 레코더, PDA 등에 이용된다.
- MS는 크기 50mm×21.5mm, 두께 2.8mm이며, 보통 보라색이지만 흰색 MS는 보안 기능을 강화하여 저작권에 민감한 콘텐츠를 저장할 때 사용한다.
- MS Duo는 기존 MS에 비해 1/2 정도의 크기로 소형화한 제품이며, MS Micro는 가장 작은 크기의 제품이다.



MS

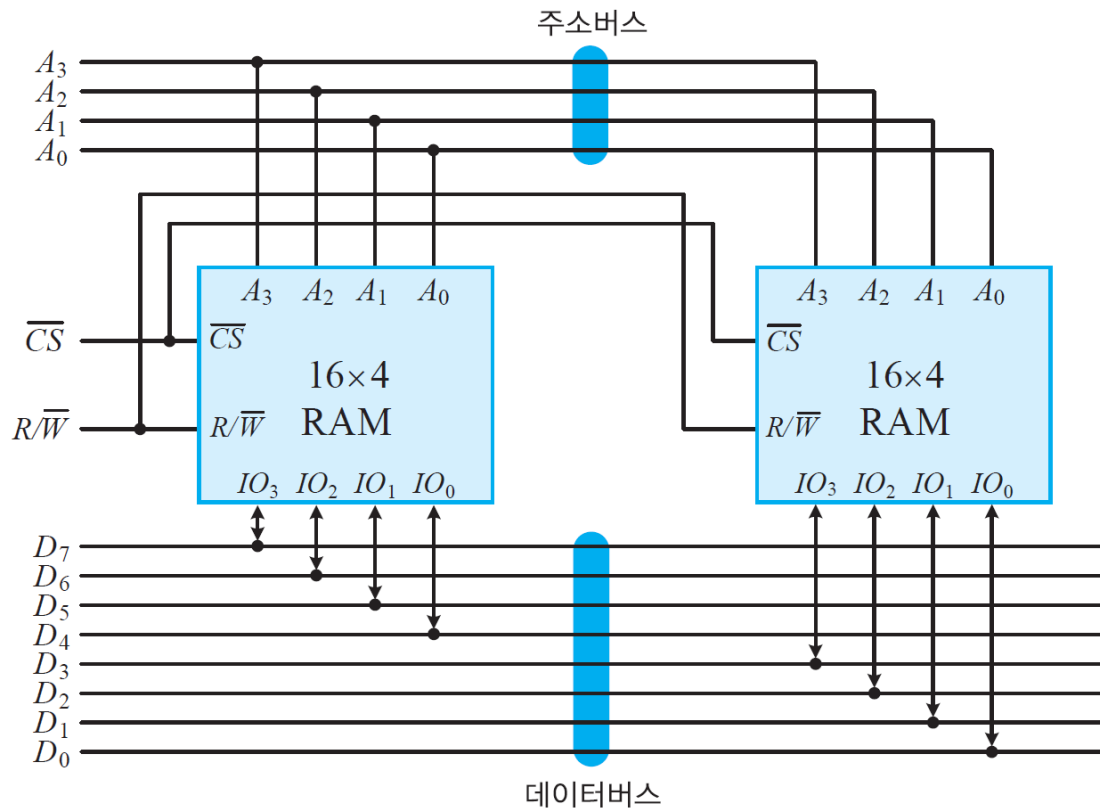


MS Duo(좌)
MS Micro(우)



워드 길이 확장

- R/\overline{W} : 선택된 RAM 칩의 읽기(read)와 쓰기(write) 동작을 제어
- $\overline{CS}=1$ 이면 RAM 칩은 선택되지 않고 출력은 하이 임피던스 상태가 된다.
- $\overline{CS}=0$ 이고 $R/\overline{W}=1$ 이면 주소에 의해 선택된 8비트의 데이터가 출력선을 통하여 출력



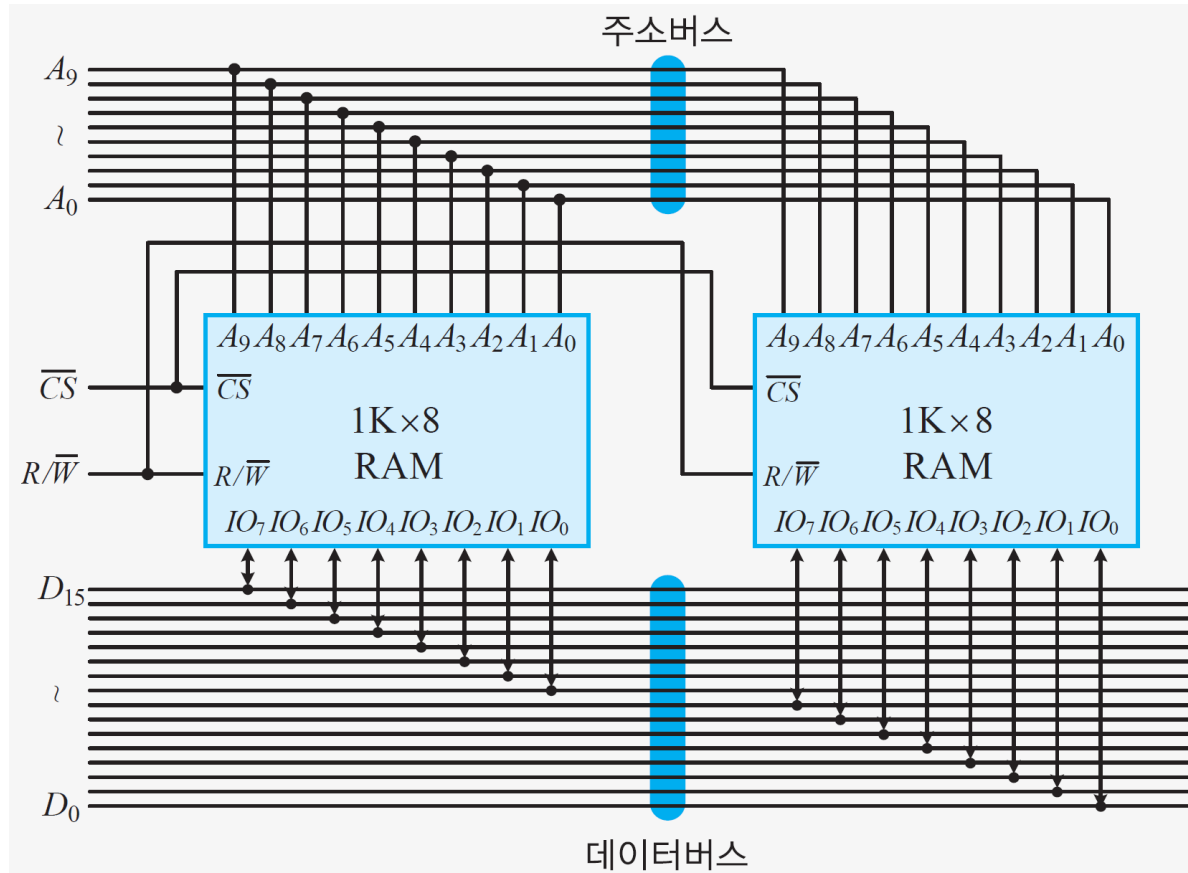
두개의 16×4 RAM을
 16×8 RAM으로 확장

05 메모리 확장



예제 11-5 2개의 $1K \times 8$ RAM을 사용하여 $1K \times 16$ RAM을 구성하여라

풀이

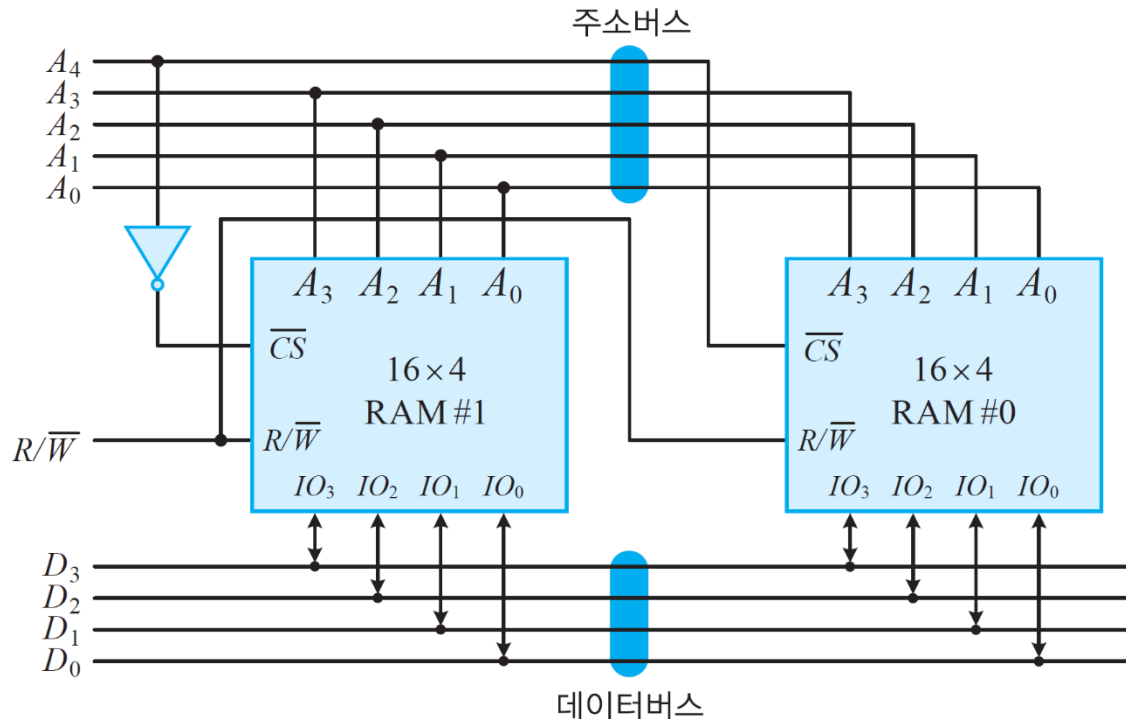


End of Example



워드 용량 확장

- 16×4 RAM 2개를 사용하여 32×4 RAM을 구성하는 경우
- 32개의 서로 다른 주소가 존재하므로 주소버스의 길이는 5
- $A_4=0$ 이면, $A_4A_3A_2A_1A_0=00000 \sim 01111$
- $A_4=1$ 이면, $A_4A_3A_2A_1A_0=10000 \sim 11111$



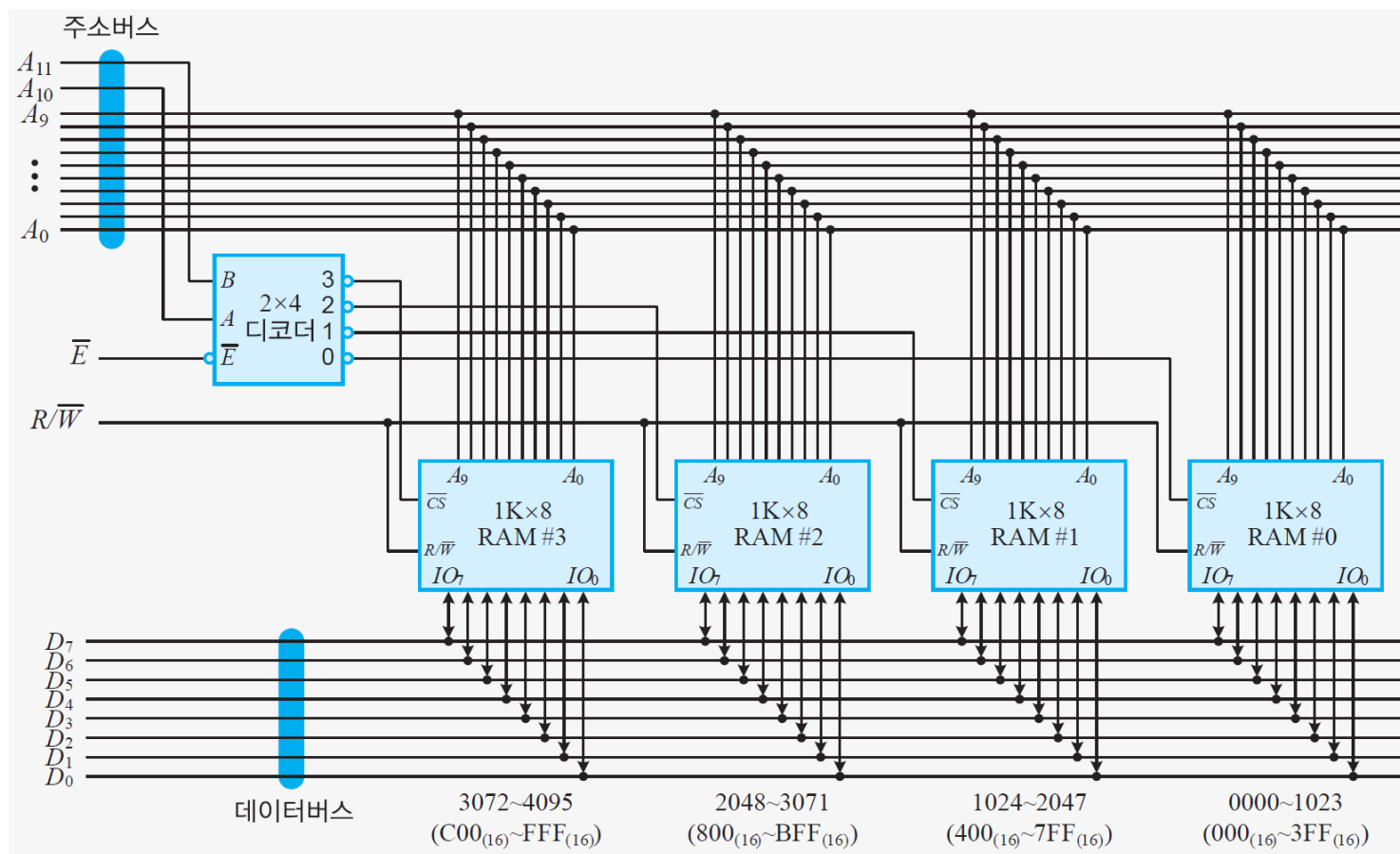
2개의 16×4 RAM을 이용하여 32×4 RAM으로 확장

05 메모리 확장



예제 11-6 1K×8 RAM 4개를 사용하여 4K×8 RAM을 구성하여라.

풀이



End of Example