# Arquitectura del computador II Sistemas de memoria

Edwin Salvador

11 de mayo de 2015

Sesión 6

#### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- 2 Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
    - Escritura
    - Tipos
      - DRAM (Dynamic RAM)
      - SRAM (Static RAM)

#### Contenido II

Instalación

4 Deber

#### Sistemas de memoria: conceptos

- Debido al hecho de que no existe una tecnología de memoria que pueda satisfacer todas las necesidades de un computador, estos están equipados con una jerarquía de memoria.
- $\bullet$  Las memorias pueden ser internas (el procesador puede acceder directamente a ellas) o externas (el procesador accede mediante módulos de E/S)

#### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

Podemos clasificar los tipos de memoria según sus principales características:

Ubicación:

- Ubicación:
  - Procesador:

- Ubicación:
  - Procesador: registros

- Ubicación:
  - Procesador: registros
  - Interna:

Podemos clasificar los tipos de memoria según sus principales características:

Ubicación:

• Procesador: registros

Interna: registros, caché

- Ubicación:
  - Procesador: registros
  - Interna: registros, caché
  - Externa:

- Ubicación:
  - Procesador: registros
  - Interna: registros, caché
  - Externa: dispositivos periféricos de almacenamiento

- Ubicación:
  - Procesador: registros
  - Interna: registros, caché
  - Externa: dispositivos periféricos de almacenamiento
- Capacidad: Tamaño de palabra y Número de palabras (cantidad de bits que se leen o escriben a la vez)

- Ubicación:
  - Procesador: registros
  - Interna: registros, caché
  - Externa: dispositivos periféricos de almacenamiento
- Capacidad: Tamaño de palabra y Número de palabras (cantidad de bits que se leen o escriben a la vez)
- Unidad de transferencia

- Ubicación:
  - Procesador: registros
  - Interna: registros, caché
  - Externa: dispositivos periféricos de almacenamiento
- Capacidad: Tamaño de palabra y Número de palabras (cantidad de bits que se leen o escriben a la vez)
- Unidad de transferencia
  - Palabras (memoria interna)

- Ubicación:
  - Procesador: registros
  - Interna: registros, caché
  - Externa: dispositivos periféricos de almacenamiento
- Capacidad: Tamaño de palabra y Número de palabras (cantidad de bits que se leen o escriben a la vez)
- Unidad de transferencia
  - Palabras (memoria interna)
  - Bloques: unidades más grandes (memoria externa)

Método de acceso:

- Método de acceso:
  - Secuencial: unidades de cinta

Método de acceso:

Secuencial: unidades de cinta

• Directo: unidades de disco

Método de acceso:

Secuencial: unidades de cinta

• Directo: unidades de disco

• Aleatorio:

Método de acceso:

• Secuencial: unidades de cinta

Directo: unidades de disco

Aleatorio: memoria principal (RAM)

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.
- Características físicas:

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.
- Características físicas:
  - Volátil

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.
- Características físicas:
  - Volátil (datos desaparecen)

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.
- Características físicas:
  - Volátil (datos desaparecen)
  - No-volátil

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.
- Características físicas:
  - Volátil (datos desaparecen)
  - No-volátil (datos permanecen)

- Método de acceso:
  - Secuencial: unidades de cinta
  - Directo: unidades de disco
  - Aleatorio: memoria principal (RAM)
  - Asociativo: puede ser la caché
- Prestaciones:
  - Tiempo de acceso: cuanto tarda las operaciones de lectura escritura.
  - Tiempo de ciclo
  - Velocidad de transferencia: de datos
- Dispositivo físico: semiconductor (popular), soporte magnético (popular), soporte óptico, magneto óptico.
- Características físicas:
  - Volátil (datos desaparecen)
  - No-volátil (datos permanecen)
- Organización (estructura física)

#### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

# Jerarquía de memoria

• ¿Cuáles son los tres factores clave para el diseño de la memoria?

#### Jerarquía de memoria

• ¿Cuáles son los tres factores clave para el diseño de la memoria? capacidad, velocidad y costo.

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.
- En cuestión de costo la memoria debería estar en relación con los otros componentes.

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.
- En cuestión de costo la memoria debería estar en relación con los otros componentes.
- Existe una relación entre estas 3 características. ¿Cuáles son?

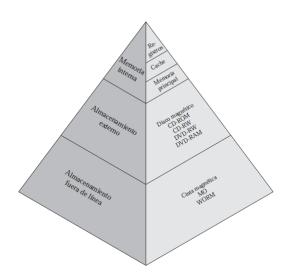
- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.
- En cuestión de costo la memoria debería estar en relación con los otros componentes.
- Existe una relación entre estas 3 características. ¿Cuáles son?

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.
- En cuestión de costo la memoria debería estar en relación con los otros componentes.
- Existe una relación entre estas 3 características. ¿Cuáles son?
  - Mayor velocidad de acceso, mayor coste por bit.

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.
- En cuestión de costo la memoria debería estar en relación con los otros componentes.
- Existe una relación entre estas 3 características. ¿Cuáles son?
  - Mayor velocidad de acceso, mayor coste por bit.
  - Mayor capacidad, menor coste por bit.

- ¿Cuáles son los tres factores clave para el diseño de la memoria?
   capacidad, velocidad y costo.
- El factor de capacidad podríamos decir que es infinito, siempre existirá un programa que ocupe toda la capacidad de memoria.
- En cuestión de velocidad para que sea optima debería seguir el ritmo del procesador, pero sabemos que eso no ocurre.
- En cuestión de costo la memoria debería estar en relación con los otros componentes.
- Existe una relación entre estas 3 características. ¿Cuáles son?
  - Mayor velocidad de acceso, mayor coste por bit.
  - Mayor capacidad, menor coste por bit.
  - Mayor capacidad, menor velocidad de acceso.

La solución a este dilema consiste en emplear jerarquías de memoria.



- Disminución de coste por bit.
- Aumento de la capacidad
- Disminución de velocidad de acceso.
- Disminución de la frecuencia de acceso por parte del procesador

 El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios niveles de memoria.

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios niveles de memoria.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios niveles de memoria.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?
- Explicación de los niveles de memoria:

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios niveles de memoria.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?
- Explicación de los niveles de memoria:
  - Las referencias a memoria por parte del procesador, tanto para las instrucciones como para datos, tienden a estar agrupados dentro de bucles de repetición y subrutinas.

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios niveles de memoria.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?
- Explicación de los niveles de memoria:
  - Las referencias a memoria por parte del procesador, tanto para las instrucciones como para datos, tienden a estar agrupados dentro de bucles de repetición y subrutinas.
  - Cada vez que un bucle o subrutina se ejecuta, se ejecutan solo un pequeño grupo de instrucciones. De manera similar cuando se ejecutan operaciones con matrices o tablas.

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios niveles de memoria.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?
- Explicación de los niveles de memoria:
  - Las referencias a memoria por parte del procesador, tanto para las instrucciones como para datos, tienden a estar agrupados dentro de bucles de repetición y subrutinas.
  - Cada vez que un bucle o subrutina se ejecuta, se ejecutan solo un pequeño grupo de instrucciones. De manera similar cuando se ejecutan operaciones con matrices o tablas.
  - Estos grupos de instrucciones se mantienen en el nivel 1 de memoria para permitir un acceso más rápido por parte del procesador. Mientras el resto de instrucciones del programa se mantienen en el nivel 2.

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios **niveles de memoria**.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?
- Explicación de los niveles de memoria:
  - Las referencias a memoria por parte del procesador, tanto para las instrucciones como para datos, tienden a estar agrupados dentro de bucles de repetición y subrutinas.
  - Cada vez que un bucle o subrutina se ejecuta, se ejecutan solo un pequeño grupo de instrucciones. De manera similar cuando se ejecutan operaciones con matrices o tablas.
  - Estos grupos de instrucciones se mantienen en el nivel 1 de memoria para permitir un acceso más rápido por parte del procesador. Mientras el resto de instrucciones del programa se mantienen en el nivel 2.
  - Eventualmente las instrucciones en nivel 1 tendrán que volver al nivel 2 y un nuevo grupo de instrucciones subirá al nivel 1.

- El punto más importante es el disminuir la frecuencia de acceso hacia las memorias más lentas. Para lograr este objetivo, se utilizan varios **niveles de memoria**.
- ¿Qué son los niveles L1, L2, L3 de memoria caché?
- Explicación de los niveles de memoria:
  - Las referencias a memoria por parte del procesador, tanto para las instrucciones como para datos, tienden a estar agrupados dentro de bucles de repetición y subrutinas.
  - Cada vez que un bucle o subrutina se ejecuta, se ejecutan solo un pequeño grupo de instrucciones. De manera similar cuando se ejecutan operaciones con matrices o tablas.
  - Estos grupos de instrucciones se mantienen en el nivel 1 de memoria para permitir un acceso más rápido por parte del procesador. Mientras el resto de instrucciones del programa se mantienen en el nivel 2.
  - Eventualmente las instrucciones en nivel 1 tendrán que volver al nivel 2 y un nuevo grupo de instrucciones subirá al nivel 1.
  - Así la mayoría de referencias a memoria serán al nivel 1.

### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- 2 Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)

### Contenido II

Instalación



• El objetivo de la memoria caché es que la velocidad de acceso sea lo más rápida posible.

- El objetivo de la memoria caché es que la velocidad de acceso sea lo más rápida posible.
- La memoria caché es más pequeña y rápida que la memoria principal.

- El objetivo de la memoria caché es que la velocidad de acceso sea lo más rápida posible.
- La memoria caché es más pequeña y rápida que la memoria principal.
- Contiene una copia de partes de la memoria principal.

- El objetivo de la memoria caché es que la velocidad de acceso sea lo más rápida posible.
- La memoria caché es más pequeña y rápida que la memoria principal.
- Contiene una copia de partes de la memoria principal.
- ¿Cómo funciona la caché?

- El objetivo de la memoria caché es que la velocidad de acceso sea lo más rápida posible.
- La memoria caché es más pequeña y rápida que la memoria principal.
- Contiene una copia de partes de la memoria principal.
- ¿Cómo funciona la caché?

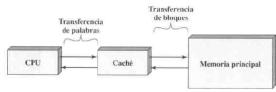
#### Memoria caché

Para leer una palabra de memoria, el procesador primero verifica si esta está en caché. Si la palabra no está en caché entonces se recupera un bloque de palabras de memoria principal, se lo almacena en caché y luego se lo pasa al procesador.

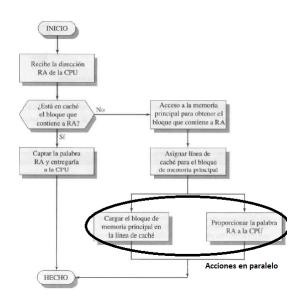
- El objetivo de la memoria caché es que la velocidad de acceso sea lo más rápida posible.
- La memoria caché es más pequeña y rápida que la memoria principal.
- Contiene una copia de partes de la memoria principal.
- ¿Cómo funciona la caché?

#### Memoria caché

Para leer una palabra de memoria, el procesador primero verifica si esta está en caché. Si la palabra no está en caché entonces se recupera un bloque de palabras de memoria principal, se lo almacena en caché y luego se lo pasa al procesador.



# Operación de lectura de caché



### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
    - Escritura
    - Tipos
      - DRAM (Dynamic RAM)
      - SRAM (Static RAM)
    - Instalación
- 4 Deber

#### Tamaño de caché

- El tamaño de caché óptimo es el que logra balancear el coste total por bit y el tiempo de acceso medio. Recordemos que mientras más pequeña sea la memoria se aumentará la velocidad de acceso pero también aumentará su coste por bit.
- Debido a que las prestaciones de la caché dependen del tipo de tarea, es posible predecir un tamaño óptimo (caché para minicomputador, PC, súper computador, servidor, etc).
- El tamaño de la caché está también limitado por el espacio disponible en el chip y las tarjetas madre.

### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

## Función de correspondencia

- Al haber menos líneas de caché que bloques de memoria principal, necesitamos un algoritmo que haga corresponder los bloques a las líneas de caché y determinar que bloque de ocupa actualmente una línea de caché.
- Existen 3 técnicas:
  - Directa
  - Asociativa
  - Asociativa por conjuntos

# Función correspondencia directa

- Hace corresponder cada bloque de memoria principal a solo una línea posible de caché.
- Es la técnica más sencilla y poco costosa de implementar.
- Su desventaja es que al tener una posición concreta de caché para cada bloque de memoria principal, si un programa hace referencia varias veces a palabras de dos bloques diferentes que están asignados a la misma línea, estos bloques se estarían intercambiando continuamente en la caché y la tasa de acierto de caché sería muy baja.

Linea de caché	Bloques de memoria principal asignados
0	0, m, 2m,, 2 <sup>s</sup> - m
1	1, $m + 1$ , $2m + 1$ ,, $2^s - m + 1$
36	¥
m - 1	m - 1, 2m - 1, 3m - 1,, 2 <sup>s</sup> - 1

## Función de correspondencia asociativa

- Soluciona la desventaja de la correspondencia directa.
- Permite que cada bloque de memoria pueda cargarse en cualquier línea de caché.
- Para determinar si un bloque está en caché, se debe examinar simultáneamente todas las líneas de caché hasta encontrar una coincidencia.
- Esto permite que cualquier bloque sea reemplazado cuando uno nuevo se va a escribir en caché.
- Aumenta la tasa de aciertos de caché.
- Su desventaja es la complejidad para examinar en paralelo las etiquetas de todas las líneas de caché.

## Correspondencia asociativa por conjuntos

- Recoge lo positivo de las correspondencias directa y asociativa y elimina sus desventajas.
- La caché se divide en n conjuntos, cada uno de k líneas.
- ullet Un bloque puede asignarse a cualquiera de las k líneas de un conjunto.
- Para determinar si un bloque está en caché se realiza la búsqueda en cada línea del conjunto, por lo tanto la búsqueda es mucho más rápida que en la correspondencia asociativa pura.
- Generalmente se usan dos líneas por conjunto lo cual mejora significativamente la tasa de aciertos con respecto a la correspondencia directa.

### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

# Algoritmos de sustitución

- Se requieren algoritmos de sustitución para reemplazar los bloques existentes en caché por uno nuevo.
- La correspondencia directa no necesita de estos algoritmos ya que se asigna una línea para cada bloque y solo existiría una opción para realizar el reemplazo.
- Estos algoritmos son implementados en hardware para conseguir alta velocidad.

# Algoritmos de sustitución

Los 4 algoritmos más comunes son:

• LRU (last-recently-used): 'utilizado menos recientemente'. Sustituye el bloque que ha permanecido en caché por más tiempo sin ser referenciado. Supone que las posiciones de memoria más recientemente utilizadas tienen más probabilidad de ser referenciadas de nuevo. Con este se obtendría mejor tasa de aciertos.

# Algoritmos de sustitución

Los 4 algoritmos más comunes son:

- LRU (last-recently-used): 'utilizado menos recientemente'. Sustituye el bloque que ha permanecido en caché por más tiempo sin ser referenciado. Supone que las posiciones de memoria más recientemente utilizadas tienen más probabilidad de ser referenciadas de nuevo. Con este se obtendría mejor tasa de aciertos.
- FIFO (first-in-first-out): 'primero en entrar primero en salir'
  Sustituye el bloque que ha estado más tiempo en caché. Sin importar
  si ha sido o no referenciado recientemente.

# Algoritmos de sustitución

Los 4 algoritmos más comunes son:

- LRU (last-recently-used): 'utilizado menos recientemente'. Sustituye el bloque que ha permanecido en caché por más tiempo sin ser referenciado. Supone que las posiciones de memoria más recientemente utilizadas tienen más probabilidad de ser referenciadas de nuevo. Con este se obtendría mejor tasa de aciertos.
- FIFO (first-in-first-out): 'primero en entrar primero en salir'
   Sustituye el bloque que ha estado más tiempo en caché. Sin importar si ha sido o no referenciado recientemente.
- LFU (least-frequently-used): 'utilizado menos frecuentemente'. Sustituye el bloque que ha tenido menos referencias.

# Algoritmos de sustitución

Los 4 algoritmos más comunes son:

- LRU (last-recently-used): 'utilizado menos recientemente'. Sustituye el bloque que ha permanecido en caché por más tiempo sin ser referenciado. Supone que las posiciones de memoria más recientemente utilizadas tienen más probabilidad de ser referenciadas de nuevo. Con este se obtendría mejor tasa de aciertos.
- FIFO (first-in-first-out): 'primero en entrar primero en salir'
  Sustituye el bloque que ha estado más tiempo en caché. Sin importar
  si ha sido o no referenciado recientemente.
- LFU (least-frequently-used): 'utilizado menos frecuentemente'. Sustituye el bloque que ha tenido menos referencias.
- Sustitución aleatoria: No está basado en el grado de utilización del bloque, simplemente elige una línea al azar y la sustituye. Se ha demostrado que proporciona prestaciones solo ligeramente inferiores a los otros algoritmos.

# Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

• Al momento de reemplazar un bloque de la caché se deben tomar en cuenta dos casos.

- Al momento de reemplazar un bloque de la caché se deben tomar en cuenta dos casos.
  - Si el bloque en caché no ha sido modificado entonces puede sobrescribirse sin necesidad de actualizarse.

- Al momento de reemplazar un bloque de la caché se deben tomar en cuenta dos casos.
  - Si el bloque en caché no ha sido modificado entonces puede sobrescribirse sin necesidad de actualizarse.
  - Si alguna palabra del bloque ha sido modificada entonces este cambio debe ser escrito en la memoria principal.

- Al momento de reemplazar un bloque de la caché se deben tomar en cuenta dos casos.
  - Si el bloque en caché no ha sido modificado entonces puede sobrescribirse sin necesidad de actualizarse.
  - Si alguna palabra del bloque ha sido modificada entonces este cambio debe ser escrito en la memoria principal.
- Existen varias políticas de escritura que deben balancear las prestaciones y el coste económico. Se deben tomar en cuenta dos problemas:

- Al momento de reemplazar un bloque de la caché se deben tomar en cuenta dos casos.
  - Si el bloque en caché no ha sido modificado entonces puede sobrescribirse sin necesidad de actualizarse.
  - Si alguna palabra del bloque ha sido modificada entonces este cambio debe ser escrito en la memoria principal.
- Existen varias políticas de escritura que deben balancear las prestaciones y el coste económico. Se deben tomar en cuenta dos problemas:
  - Varios dispositivos E/S pueden leer/escribir directamente en memoria principal. Si una palabra a sido modificada solo en la caché entonces la palabra en memoria se invalida. Además si el dispositivo a modificado una palabra directamente en memoria entonces la palabra en caché se invalida.

- Al momento de reemplazar un bloque de la caché se deben tomar en cuenta dos casos.
  - Si el bloque en caché no ha sido modificado entonces puede sobrescribirse sin necesidad de actualizarse.
  - Si alguna palabra del bloque ha sido modificada entonces este cambio debe ser escrito en la memoria principal.
- Existen varias políticas de escritura que deben balancear las prestaciones y el coste económico. Se deben tomar en cuenta dos problemas:
  - Varios dispositivos E/S pueden leer/escribir directamente en memoria principal. Si una palabra a sido modificada solo en la caché entonces la palabra en memoria se invalida. Además si el dispositivo a modificado una palabra directamente en memoria entonces la palabra en caché se invalida.
  - Otro problema es cuando se cuenta con varios procesadores y cada uno tiene su caché local. Si una palabra se modifica en una de las cachés locales, esto invalidaría las palabras de las otras cachés.

Existen dos técnicas para realizar las escrituras:

• Escritura inmediata:

Existen dos técnicas para realizar las escrituras:

- Escritura inmediata:
  - Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.

Existen dos técnicas para realizar las escrituras:

- Escritura inmediata:
  - Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
  - Se asegura que el contenido de la memoria principal siempre es válido.

Existen dos técnicas para realizar las escrituras:

- Escritura inmediata:
  - Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
  - Se asegura que el contenido de la memoria principal siempre es válido.
  - Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.

Existen dos técnicas para realizar las escrituras:

#### • Escritura inmediata:

- Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
- Se asegura que el contenido de la memoria principal siempre es válido.
- Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.
- La desventaja es que se genera alto tráfico con la memoria y se genera un cuello de botella.

Existen dos técnicas para realizar las escrituras:

#### Escritura inmediata:

- Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
- Se asegura que el contenido de la memoria principal siempre es válido.
- Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.
- La desventaja es que se genera alto tráfico con la memoria y se genera un cuello de botella.

Existen dos técnicas para realizar las escrituras:

#### • Escritura inmediata:

- Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
- Se asegura que el contenido de la memoria principal siempre es válido.
- Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.
- La desventaja es que se genera alto tráfico con la memoria y se genera un cuello de botella.

#### Postescritura:

• Minimiza las escrituras es memoria.

Existen dos técnicas para realizar las escrituras:

#### Escritura inmediata:

- Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
- Se asegura que el contenido de la memoria principal siempre es válido.
- Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.
- La desventaja es que se genera alto tráfico con la memoria y se genera un cuello de botella.

- Minimiza las escrituras es memoria.
- Las actualizaciones se hacen solo en caché donde se activa un bit ACTUALIZAR asociado a la línea.

Existen dos técnicas para realizar las escrituras:

#### Escritura inmediata:

- Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
- Se asegura que el contenido de la memoria principal siempre es válido.
- Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.
- La desventaja es que se genera alto tráfico con la memoria y se genera un cuello de botella.

- Minimiza las escrituras es memoria.
- Las actualizaciones se hacen solo en caché donde se activa un bit ACTUALIZAR asociado a la línea.
- Cuando el bloque es sustituido, es (post) escrito en memoria principal solo si el bit ACTUALIZAR está activo.

Existen dos técnicas para realizar las escrituras:

#### Escritura inmediata:

- Es la más sencilla donde todas las operaciones de escritura se hacen en caché y en memoria principal.
- Se asegura que el contenido de la memoria principal siempre es válido.
- Los procesadores pueden monitorear el tráfico a memoria principal para mantener la consistencia de su propia caché.
- La desventaja es que se genera alto tráfico con la memoria y se genera un cuello de botella.

- Minimiza las escrituras es memoria.
- Las actualizaciones se hacen solo en caché donde se activa un bit ACTUALIZAR asociado a la línea.
- Cuando el bloque es sustituido, es (post) escrito en memoria principal solo si el bit ACTUALIZAR está activo.
- El problema es que se pueden tener porciones de memoria principal no válidas y los accesos de E/S deben hacerse solo por caché lo cual complica la circuitería y podría generar un cuello de botella.

# Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

• Cuando se recupera y ubica en caché un bloque de datos, no se recupera solo la palabra deseada si no también palabras adyacentes.

- Cuando se recupera y ubica en caché un bloque de datos, no se recupera solo la palabra deseada si no también palabras adyacentes.
- El principio de localidad dice que es probable que los datos en la vecindad de una palabra referenciada sean referenciados próximamente.

- Cuando se recupera y ubica en caché un bloque de datos, no se recupera solo la palabra deseada si no también palabras adyacentes.
- El principio de localidad dice que es probable que los datos en la vecindad de una palabra referenciada sean referenciados próximamente.
- Al aumentar el tamaño de bloque también aumenta la tasa de aciertos debido al principio de localidad.

- Cuando se recupera y ubica en caché un bloque de datos, no se recupera solo la palabra deseada si no también palabras adyacentes.
- El principio de localidad dice que es probable que los datos en la vecindad de una palabra referenciada sean referenciados próximamente.
- Al aumentar el tamaño de bloque también aumenta la tasa de aciertos debido al principio de localidad.
- Existen dos motivos por los cuales se debe encontrar un balance entre el tamaño de bloque y el número de bloques que se asocian a las líneas de caché:

- Cuando se recupera y ubica en caché un bloque de datos, no se recupera solo la palabra deseada si no también palabras adyacentes.
- El principio de localidad dice que es probable que los datos en la vecindad de una palabra referenciada sean referenciados próximamente.
- Al aumentar el tamaño de bloque también aumenta la tasa de aciertos debido al principio de localidad.
- Existen dos motivos por los cuales se debe encontrar un balance entre el tamaño de bloque y el número de bloques que se asocian a las líneas de caché:
  - Bloques más grandes reducen el número de bloques que caben en la caché. Al tener pocos bloques en caché se aumenta la frecuencia con que estos son reemplazados.

- Cuando se recupera y ubica en caché un bloque de datos, no se recupera solo la palabra deseada si no también palabras adyacentes.
- El principio de localidad dice que es probable que los datos en la vecindad de una palabra referenciada sean referenciados próximamente.
- Al aumentar el tamaño de bloque también aumenta la tasa de aciertos debido al principio de localidad.
- Existen dos motivos por los cuales se debe encontrar un balance entre el tamaño de bloque y el número de bloques que se asocian a las líneas de caché:
  - Bloques más grandes reducen el número de bloques que caben en la caché. Al tener pocos bloques en caché se aumenta la frecuencia con que estos son reemplazados.
  - Mientras un bloque es más grande, disminuye la probabilidad de que las palabras estén asociadas con la palabra referenciada lo cuál hace más improbable que estas sean referenciadas a corto plazo.

# Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

En los computadores modernos es común tener múltiples cachés. Dos aspectos de diseño son:

En los computadores modernos es común tener múltiples cachés. Dos aspectos de diseño son:

- El número de niveles de caché
  - El aumento de densidad de integración ha hecho posible tener una caché en el mismo chip (on-chip, L1) que reduce la actividad del bus externo y mejora las prestaciones del sistema.

En los computadores modernos es común tener múltiples cachés. Dos aspectos de diseño son:

- El aumento de densidad de integración ha hecho posible tener una caché en el mismo chip (*on-chip*, L1) que reduce la actividad del bus externo y mejora las prestaciones del sistema.
- En los computadores actuales es común tener un segundo nivel de caché (off-chip o externa, L2).

En los computadores modernos es común tener múltiples cachés. Dos aspectos de diseño son:

- El aumento de densidad de integración ha hecho posible tener una caché en el mismo chip (*on-chip*, L1) que reduce la actividad del bus externo y mejora las prestaciones del sistema.
- En los computadores actuales es común tener un segundo nivel de caché (off-chip o externa, L2).
- La caché L2 reduce la frecuencia de acceso a memoria principal.
   Existen casos donde se usan caminos de datos exclusivos para reducir el trafico en el bus del sistema.

En los computadores modernos es común tener múltiples cachés. Dos aspectos de diseño son:

- El aumento de densidad de integración ha hecho posible tener una caché en el mismo chip (*on-chip*, L1) que reduce la actividad del bus externo y mejora las prestaciones del sistema.
- En los computadores actuales es común tener un segundo nivel de caché (off-chip o externa, L2).
- La caché L2 reduce la frecuencia de acceso a memoria principal.
   Existen casos donde se usan caminos de datos exclusivos para reducir el trafico en el bus del sistema.
- Gracias a la reducción de tamaños de los componentes del procesador es posible tener la caché L2 en el propio chip e incluso tener una caché L3 externa o interna.

En los computadores modernos es común tener múltiples cachés. Dos aspectos de diseño son:

- El aumento de densidad de integración ha hecho posible tener una caché en el mismo chip (*on-chip*, L1) que reduce la actividad del bus externo y mejora las prestaciones del sistema.
- En los computadores actuales es común tener un segundo nivel de caché (off-chip o externa, L2).
- La caché L2 reduce la frecuencia de acceso a memoria principal.
   Existen casos donde se usan caminos de datos exclusivos para reducir el trafico en el bus del sistema.
- Gracias a la reducción de tamaños de los componentes del procesador es posible tener la caché L2 en el propio chip e incluso tener una caché L3 externa o interna.
- Las cachés multinivel complican el diseño, tamaño, el algoritmos de sustitución y la política de escritura.

• El uso de caché unificada frente al de cachés separadas.

- El uso de caché unificada frente al de cachés separadas.
  - Al inicio se utilizaba una sola caché para instrucciones y para datos.
     Recientemente es común tener la caché separada en dos: una dedicada a instrucciones y otra a datos.

- El uso de caché unificada frente al de cachés separadas.
  - Al inicio se utilizaba una sola caché para instrucciones y para datos.
     Recientemente es común tener la caché separada en dos: una dedicada a instrucciones y otra a datos.
  - Las cachés unificadas presentan las siguientes ventajas:

- El uso de caché unificada frente al de cachés separadas.
  - Al inicio se utilizaba una sola caché para instrucciones y para datos.
     Recientemente es común tener la caché separada en dos: una dedicada a instrucciones y otra a datos.
  - Las cachés unificadas presentan las siguientes ventajas:
    - Tienen mayor tasa de aciertos que las cachés separadas.

- El uso de caché unificada frente al de cachés separadas.
  - Al inicio se utilizaba una sola caché para instrucciones y para datos.
     Recientemente es común tener la caché separada en dos: una dedicada a instrucciones y otra a datos.
  - Las cachés unificadas presentan las siguientes ventajas:
    - Tienen mayor tasa de aciertos que las cachés separadas.
    - Solo se necesita diseñar una caché.

- El uso de caché unificada frente al de cachés separadas.
  - Al inicio se utilizaba una sola caché para instrucciones y para datos.
     Recientemente es común tener la caché separada en dos: una dedicada a instrucciones y otra a datos.
  - Las cachés unificadas presentan las siguientes ventajas:
    - Tienen mayor tasa de aciertos que las cachés separadas.
    - Solo se necesita diseñar una caché.
  - Las cachés separadas en cambio eliminan la competición por la caché entre el procesador de instrucciones y la unidad de ejecución.

- El uso de caché unificada frente al de cachés separadas.
  - Al inicio se utilizaba una sola caché para instrucciones y para datos.
     Recientemente es común tener la caché separada en dos: una dedicada a instrucciones y otra a datos.
  - Las cachés unificadas presentan las siguientes ventajas:
    - Tienen mayor tasa de aciertos que las cachés separadas.
    - Solo se necesita diseñar una caché.
  - Las cachés separadas en cambio eliminan la competición por la caché entre el procesador de instrucciones y la unidad de ejecución.
    - Son preferidas especialmente en máquinas super-escalares donde se realiza la ejecución en paralelo de instrucciones y la precaptación de instrucciones previstas.

### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- 2 Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)

### Contenido II

Instalación



## Capacidad de almacenamiento

• La capacidad se mide unidades de medida de información.

## Capacidad de almacenamiento

- La capacidad se mide unidades de medida de información.
- El bit (binary digit) dígito binario (0 o 1) es la unidad básica de información.

Unidad	Descripción	
Byte	Conjunto de 8 bits consecutivos.	
Palabra (Word)	En programación se utiliza este término para referirse a un conjunto de bits de longitud igual a la unidad mí- nima de memoria direccionable. Esto depende del ta- maño del registro de direcciones (MAR).	
Kilobyte (KB)	1 024 bytes	
Megabyte (MB)	1 024 Kbytes = 1 048 576 bytes	
Gigabyte (GB)	1 024 Mbytes = 1 073 741 824 bytes	
Otras unidades	Existen otras unidades superiores cada una de las cuales equivale a 1024 veces la anterior: terabyte (1024 Gigas), petabyte, exabyte, zettabyte y Yottabyte.	

 Donde se almacena la información para que el CPU reciba los datos e instrucciones.

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM?

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio?

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio? el tiempo de acceso a cada dirección de memoria es el mismo (no hay que pasar por las posiciones previas).

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio? el tiempo de acceso a cada dirección de memoria es el mismo (no hay que pasar por las posiciones previas).
- Compuesta por celdas donde se almacenan 0 y 1.

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio? el tiempo de acceso a cada dirección de memoria es el mismo (no hay que pasar por las posiciones previas).
- Compuesta por celdas donde se almacenan 0 y 1.
- Dirección de memoria dirección única que identifica a un conjunto de bits al cuál se puede acceder.

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio? el tiempo de acceso a cada dirección de memoria es el mismo (no hay que pasar por las posiciones previas).
- Compuesta por celdas donde se almacenan 0 y 1.
- Dirección de memoria dirección única que identifica a un conjunto de bits al cuál se puede acceder.
- Todo programa antes de ser ejecutado debe ser cargado a memoria principal.

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio? el tiempo de acceso a cada dirección de memoria es el mismo (no hay que pasar por las posiciones previas).
- Compuesta por celdas donde se almacenan 0 y 1.
- Dirección de memoria dirección única que identifica a un conjunto de bits al cuál se puede acceder.
- Todo programa antes de ser ejecutado debe ser cargado a memoria principal.
- ¿Cómo se comunican la CPU y la memoria?

- Donde se almacena la información para que el CPU reciba los datos e instrucciones.
- ¿Qué es RAM? Random Access Memory memoria de acceso aleatorio.
- ¿Qué quiere decir aleatorio? el tiempo de acceso a cada dirección de memoria es el mismo (no hay que pasar por las posiciones previas).
- Compuesta por celdas donde se almacenan 0 y 1.
- Dirección de memoria dirección única que identifica a un conjunto de bits al cuál se puede acceder.
- Todo programa antes de ser ejecutado debe ser cargado a memoria principal.
- ¿Cómo se comunican la CPU y la memoria? por lo buses

## Características principales

 Permite la lectura y la escritura, por lo que se pueden leer y grabar datos.

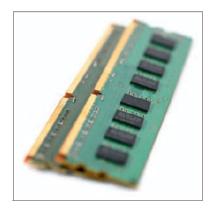
### Características principales

- Permite la lectura y la escritura, por lo que se pueden leer y grabar datos.
- Es una memoria volátil, requiere suministro continuo de energía, su contenido se pierde al apagar el computador.

## Características principales

- Permite la lectura y la escritura, por lo que se pueden leer y grabar datos.
- Es una memoria volátil, requiere suministro continuo de energía, su contenido se pierde al apagar el computador.
- Es una memoria de acceso aleatorio (Random Access Memory), lo que quiere decir que se puede acceder a cualquier dato directamente sin tener que recorrer el medio hasta su posición.

## La memoria RAM

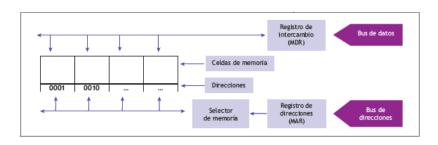


### Memoria direccionable

Cantidad de memoria direccionable según el tamaño del bus de direcciones		
Número de bits	Memoria accesible	
1	21 = 2	
4	2 <sup>4</sup> = 16	
8	28 = 256	
16	2 <sup>16</sup> = 65536	
32	232	
64	2 <sup>64</sup>	

¿Por qué los computadores con arquitectura de 32 bits solo soportan hasta 4GB (aprox)?

## Esquema de la memoria principal

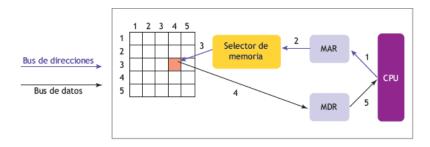


#### Registros del CPU que interactuan:

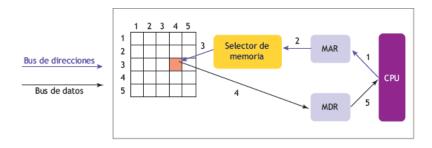
- MAR contiene dirección de memoria a la que se quiere acceder para lectura o escritura.
- MDR contiene información que se desea escribir en memoria o que se acaba de leer de memoria.
- Selector de memoria conecta el MDR con la celda (¿qué celda? la celda cuya dirección corresponda a la almacenada en el MAR) en que se va a realizar la escritura o lectura.

### Contenido I

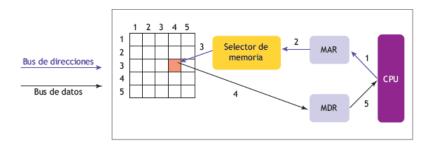
- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- 2 Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber



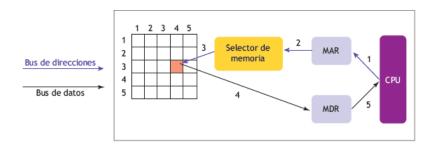
La unidad de control (CU) del CPU carga en el MAR la dirección de memoria que se quiere leer, en este caso la 43.



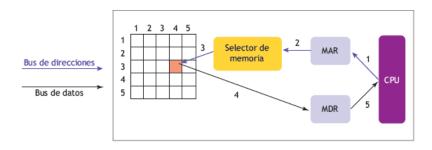
- La unidad de control (CU) del CPU carga en el MAR la dirección de memoria que se quiere leer, en este caso la 43.
- El selector de memoria le indica a la memoria que queremos efectuar una operación de lectura en la posición 43.



- La unidad de control (CU) del CPU carga en el MAR la dirección de memoria que se quiere leer, en este caso la 43.
- El selector de memoria le indica a la memoria que queremos efectuar una operación de lectura en la posición 43.
- Se produce el acceso a memoria, se lee lo que hay en la posición 43, por ejemplo el número 10.



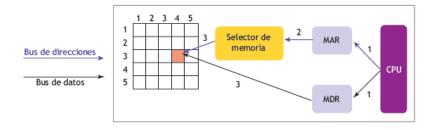
- La unidad de control (CU) del CPU carga en el MAR la dirección de memoria que se quiere leer, en este caso la 43.
- El selector de memoria le indica a la memoria que queremos efectuar una operación de lectura en la posición 43.
- Se produce el acceso a memoria, se lee lo que hay en la posición 43, por ejemplo el número 10.
- El dato leído (el número 10) se carga en el MDR.

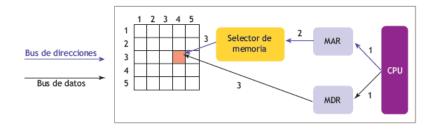


- La unidad de control (CU) del CPU carga en el MAR la dirección de memoria que se quiere leer, en este caso la 43.
- El selector de memoria le indica a la memoria que queremos efectuar una operación de lectura en la posición 43.
- Se produce el acceso a memoria, se lee lo que hay en la posición 43, por ejemplo el número 10.
- El dato leído (el número 10) se carga en el MDR.
- La CU del CPU accede al MDR y obtiene el dato (10).

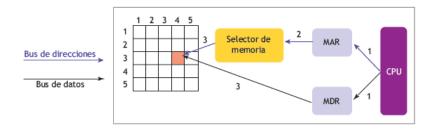
### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

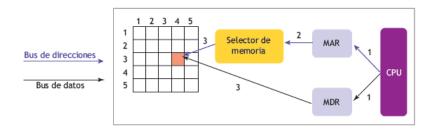




■ La CU del CPU carga en el MAR la dirección de memoria que se quiere escribir, en este caso la 43. También carga el dato a escribir, por ejemplo 27, en el MDR.



- La CU del CPU carga en el MAR la dirección de memoria que se quiere escribir, en este caso la 43. También carga el dato a escribir, por ejemplo 27, en el MDR.
- 2 El selector de memoria le indica a la memoria que queremos efectuar una operación de escritura en la posición 43.



- La CU del CPU carga en el MAR la dirección de memoria que se quiere escribir, en este caso la 43. También carga el dato a escribir, por ejemplo 27, en el MDR.
- 2 El selector de memoria le indica a la memoria que queremos efectuar una operación de escritura en la posición 43.
- Se produce el acceso a memoria y se escribe el número 27 en la posición 43.

### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- 2 Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

Los tipos de memoria RAM se distinguen por:

 Refresco: A menor necesidad de refresco, mayor velocidad y precio más caro. Es necesario recargarlos constantemente para evitar que se pierdan los datos.

Los tipos de memoria RAM se distinguen por:

- Refresco: A menor necesidad de refresco, mayor velocidad y precio más caro. Es necesario recargarlos constantemente para evitar que se pierdan los datos.
- Transferencia de datos: la transferencia de información desde la memoria al bus se realiza siguiendo los ciclos de reloj del sistema.
   Hay memorias que solo utilizan uno de los dos flancos del reloj mientras que otras utilizan ambos (subida y bajada).

Los tipos de memoria RAM se distinguen por:

- Refresco: A menor necesidad de refresco, mayor velocidad y precio más caro. Es necesario recargarlos constantemente para evitar que se pierdan los datos.
- Transferencia de datos: la transferencia de información desde la memoria al bus se realiza siguiendo los ciclos de reloj del sistema.
   Hay memorias que solo utilizan uno de los dos flancos del reloj mientras que otras utilizan ambos (subida y bajada).
- Frecuencia del bus: la velocidad a la que trabaja el reloj del sistema (MHz).

Los tipos de memoria RAM se distinguen por:

- Refresco: A menor necesidad de refresco, mayor velocidad y precio más caro. Es necesario recargarlos constantemente para evitar que se pierdan los datos.
- Transferencia de datos: la transferencia de información desde la memoria al bus se realiza siguiendo los ciclos de reloj del sistema.
   Hay memorias que solo utilizan uno de los dos flancos del reloj mientras que otras utilizan ambos (subida y bajada).
- Frecuencia del bus: la velocidad a la que trabaja el reloj del sistema (MHz).
- Índice PC: define la velocidad de transferencia del módulo y viene determinado por la frecuencia, el tamaño del bus (8 o 16 bytes) y la cantidad de veces que se transfieren datos por cada ciclo de reloj. Por ejemplo, una memoria con una frecuancia del bus de 100 MHz, un bus con un tamaño de 8 bytes y que solo utilice un ciclo de reloj tendría un índice PC800 (100 x 8 x 1)

## DRAM (Dynamic RAM)

• Requiere un constante refresco de los datos contenidos.

## DRAM (Dynamic RAM)

- Requiere un constante refresco de los datos contenidos.
- La más lenta de las RAM pero más económica.

## DRAM (Dynamic RAM)

- Requiere un constante refresco de los datos contenidos.
- La más lenta de las RAM pero más económica.
- Tamaño entre 1 a 4GB repartidos en módulos de 1 o 2 GB (ahora también existen módulos de 4GB).

• Una de las formas más usadas. Memoria de alta velocidad.

- Una de las formas más usadas. Memoria de alta velocidad.
- Va sincronizado con el reloj del sistema para leer y escribir por ráfagas.
   Transmite los datos solo en el flanco de subida del reloj (desventaja)

- Una de las formas más usadas. Memoria de alta velocidad.
- Va sincronizado con el reloj del sistema para leer y escribir por ráfagas.
   Transmite los datos solo en el flanco de subida del reloj (desventaja)
- Se llamaban PCxxx (xxx indica la frecuencia del bus)

- Una de las formas más usadas. Memoria de alta velocidad.
- Va sincronizado con el reloj del sistema para leer y escribir por ráfagas.
   Transmite los datos solo en el flanco de subida del reloj (desventaja)
- Se llamaban PCxxx (xxx indica la frecuencia del bus)
- La versión mejorada de SDRAM es la DDR-SDRAM.

• Double Data Rate SDRAM SDRAM de doble velocidad de datos.

- Double Data Rate SDRAM SDRAM de doble velocidad de datos.
- Son más rápidas, envían información tanto en el flanco de subida como en el de bajada del reloj.

- Double Data Rate SDRAM SDRAM de doble velocidad de datos.
- Son más rápidas, envían información tanto en el flanco de subida como en el de bajada del reloj.
- DDR2 Aumentan su frecuencia de trabajo porque trabajan a menor voltaje y se calientan menos.

- Double Data Rate SDRAM SDRAM de doble velocidad de datos.
- Son más rápidas, envían información tanto en el flanco de subida como en el de bajada del reloj.
- DDR2 Aumentan su frecuencia de trabajo porque trabajan a menor voltaje y se calientan menos.
- DDR3 Trabajan a menor voltaje aún y por ello admiten mayores frecuencias.

• Integra una pequeña caché SRAM en un chip normal de DRAM.

- Integra una pequeña caché SRAM en un chip normal de DRAM.
- Esta SRAM se puede usar de dos formas:

- Integra una pequeña caché SRAM en un chip normal de DRAM.
- Esta SRAM se puede usar de dos formas:
  - Puede utilizarse como una verdadera caché lo cuál es efectivo para accesos a la memoria aleatorios ordinarios.

- Integra una pequeña caché SRAM en un chip normal de DRAM.
- Esta SRAM se puede usar de dos formas:
  - Puede utilizarse como una verdadera caché lo cuál es efectivo para accesos a la memoria aleatorios ordinarios.
  - Puede usarse también como búfer para soportar el acceso serie a un bloque de datos. Ej: refrescar una pantalla gráfica.

- Integra una pequeña caché SRAM en un chip normal de DRAM.
- Esta SRAM se puede usar de dos formas:
  - Puede utilizarse como una verdadera caché lo cuál es efectivo para accesos a la memoria aleatorios ordinarios.
  - Puede usarse también como búfer para soportar el acceso serie a un bloque de datos. Ej: refrescar una pantalla gráfica.
  - La CDRAM precapta los datos de la DRAM en la SRAM y los accesos posteriores al chip se efectúan unicamente a la SRAM.

## SRAM (Static RAM)

• Estáticas porque deben ser refrescadas muchas menos veces que las dinámicas.

## SRAM (Static RAM)

- Estáticas porque deben ser refrescadas muchas menos veces que las dinámicas.
- Son mucho más veloces.pero más caras

## SRAM (Static RAM)

- Estáticas porque deben ser refrescadas muchas menos veces que las dinámicas.
- Son mucho más veloces.pero más caras
- Se reservan para la memoria caché.

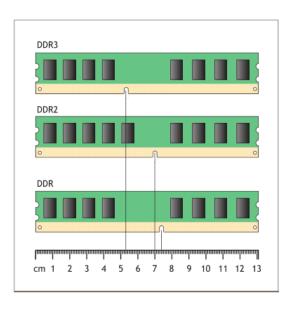
• Ambas son volátiles.

- Ambas son volátiles.
- Las SRAM son un poco más rápidas que las DRAM.

- Ambas son volátiles.
- Las SRAM son un poco más rápidas que las DRAM.
- Las DRAM tienden a ser las preferidas para las memorias grandes por el costo.

- Ambas son volátiles.
- Las SRAM son un poco más rápidas que las DRAM.
- Las DRAM tienden a ser las preferidas para las memorias grandes por el costo.
- SRAM se utilizan para memorias caché (on-chip y off-chip) y las DRAM para la memoria principal.

# ¿Cómo distinguir los tipos de RAM?



### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- 2 Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)
  - Instalación
- 4 Deber

• Destrabar lo seguros laterales

- Destrabar lo seguros laterales
- Tener en cuenta la marca de posición

- Destrabar lo seguros laterales
- Tener en cuenta la marca de posición
- Tomar la RAM desde los lados e insertarla en el socket.

- Destrabar lo seguros laterales
- Tener en cuenta la marca de posición
- Tomar la RAM desde los lados e insertarla en el socket.
- Presionar hasta que los seguros se ajusten al módulo

- Destrabar lo seguros laterales
- Tener en cuenta la marca de posición
- Tomar la RAM desde los lados e insertarla en el socket.
- Presionar hasta que los seguros se ajusten al módulo
- Tener cuidado que el módulo esté en la posición correcta antes de presionar para evitar dañar el módulo o el socket

### Contenido I

- Sistemas de memoria: conceptos
  - Características
  - Jerarquía
- Memoria Caché
  - Tamaño
  - Función de correspondencia
  - Algoritmos de sustitución
  - Política de escritura
  - Tamaño de línea
  - Número de Cachés
- Memoria principal (RAM)
  - Lectura
  - Escritura
  - Tipos
    - DRAM (Dynamic RAM)
    - SRAM (Static RAM)

### Contenido II

Instalación



 Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
 Traer al menos 3 preguntas sobre lo que no entienda en el artículo.

- Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
   Traer al menos 3 preguntas sobre lo que no entienda en el artículo.
- ¿Cuál es la memoria direccionable por un bus de direcciones de 32 bits?

- Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
   Traer al menos 3 preguntas sobre lo que no entienda en el artículo.
- ¿Cuál es la memoria direccionable por un bus de direcciones de 32 bits?
- Investigar cuánta memoria RAM como máximo se puede instalar en una placa Intel Desktop Board DX58SO2.

- Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
   Traer al menos 3 preguntas sobre lo que no entienda en el artículo.
- ¿Cuál es la memoria direccionable por un bus de direcciones de 32 bits?
- Investigar cuánta memoria RAM como máximo se puede instalar en una placa Intel Desktop Board DX58SO2.
- Consultar sobre el principio de localidad y responder las siguientes preguntas:

- Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
   Traer al menos 3 preguntas sobre lo que no entienda en el artículo.
- ¿Cuál es la memoria direccionable por un bus de direcciones de 32 bits?
- Investigar cuánta memoria RAM como máximo se puede instalar en una placa Intel Desktop Board DX58SO2.
- Consultar sobre el principio de localidad y responder las siguientes preguntas:
  - Qué diferencias hay entre localidad espacial y localidad temporal?

- Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
   Traer al menos 3 preguntas sobre lo que no entienda en el artículo.
- ¿Cuál es la memoria direccionable por un bus de direcciones de 32 bits?
- Investigar cuánta memoria RAM como máximo se puede instalar en una placa Intel Desktop Board DX58SO2.
- Consultar sobre el principio de localidad y responder las siguientes preguntas:
  - Qué diferencias hay entre localidad espacial y localidad temporal?
  - Cuáles son las estrategias para explotar la localidad espacial y la localidad temporal?

- Leer el artículo: http://www.bbc.co.uk/mundo/noticias/2015/ 05/150505\_vert\_fut\_numeros\_colapsan\_computadoras\_yv.
   Traer al menos 3 preguntas sobre lo que no entienda en el artículo.
- ¿Cuál es la memoria direccionable por un bus de direcciones de 32 bits?
- Investigar cuánta memoria RAM como máximo se puede instalar en una placa Intel Desktop Board DX58SO2.
- Consultar sobre el principio de localidad y responder las siguientes preguntas:
  - Qué diferencias hay entre localidad espacial y localidad temporal?
  - Cuáles son las estrategias para explotar la localidad espacial y la localidad temporal?
- ¿Qué son las memorias VRAM, GDDR SDRAM, ESDRAM, PSRAM, RDRAM?