

Digital System

Lab #1 - Static CMOS

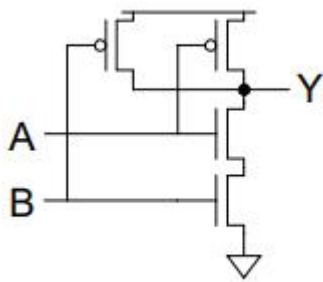
Class : 00
201602004 박태현

1. 실습 목적

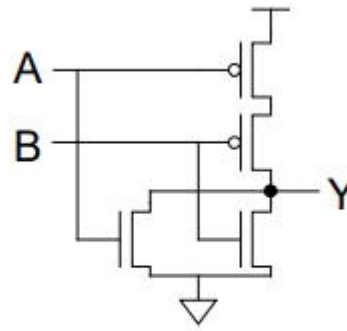
static CMOS 설계를 통한 PMOS와 NMOS 이해

2 in 1 MUX의 설계

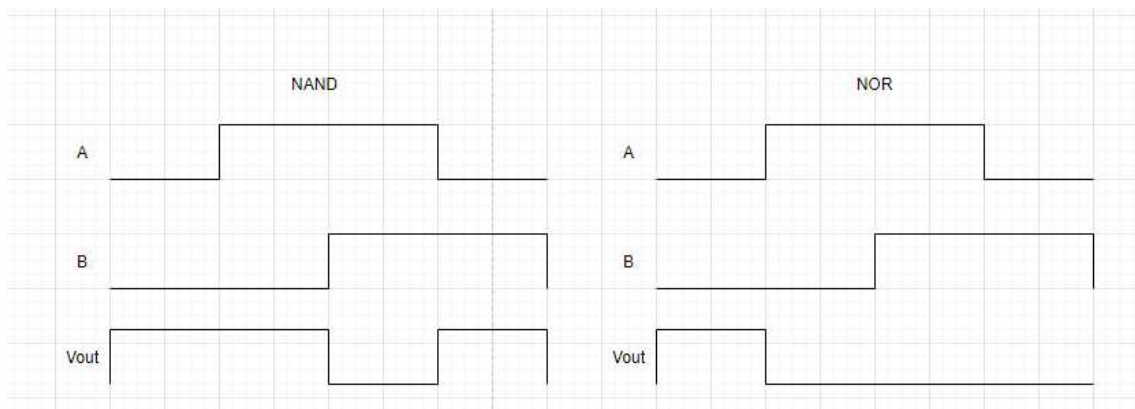
2. Design Procedure

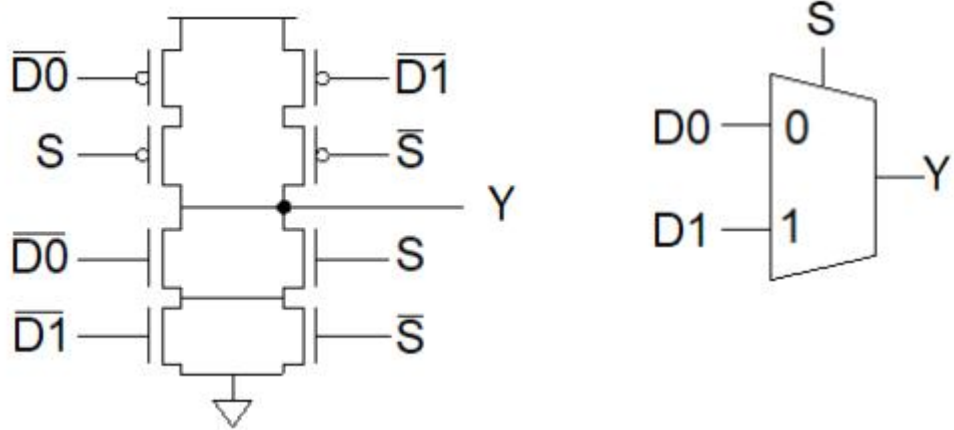


NAND



NOR



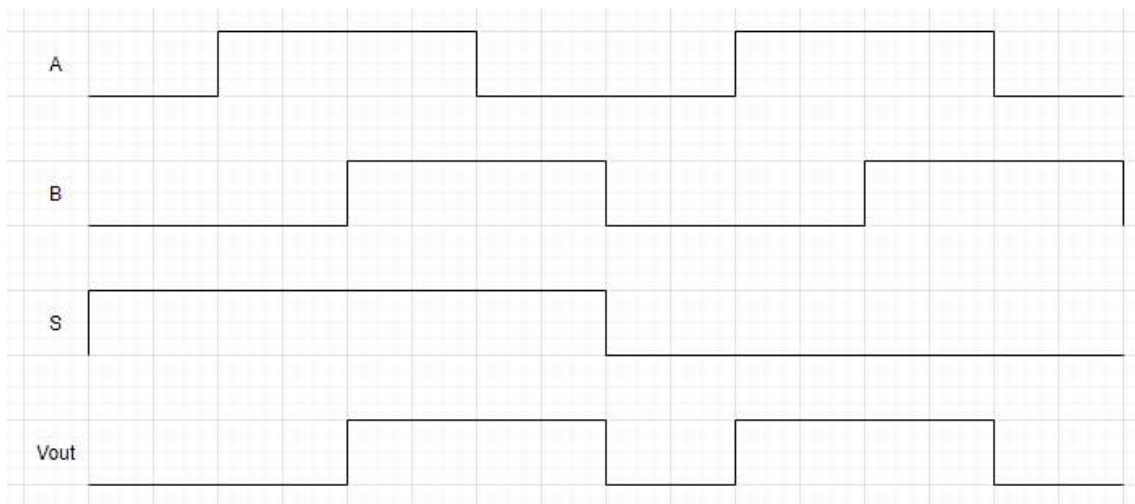


2 in 1 MUX $(S'A + SB)'$ 로 MUX의 인버팅 제거

| S\D0 D1 | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 1 | 0 |

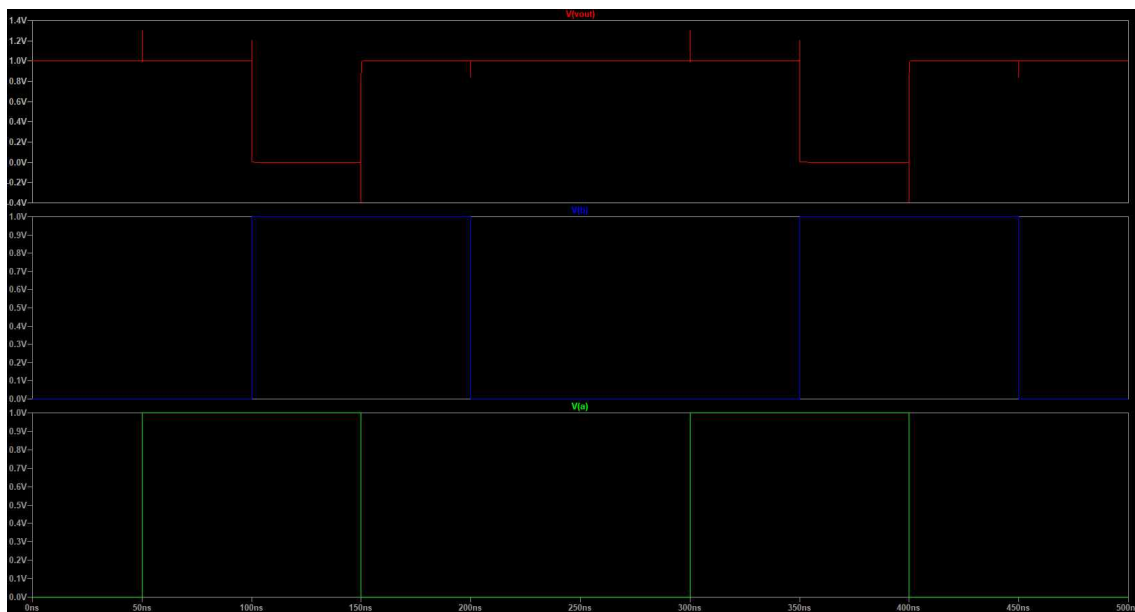
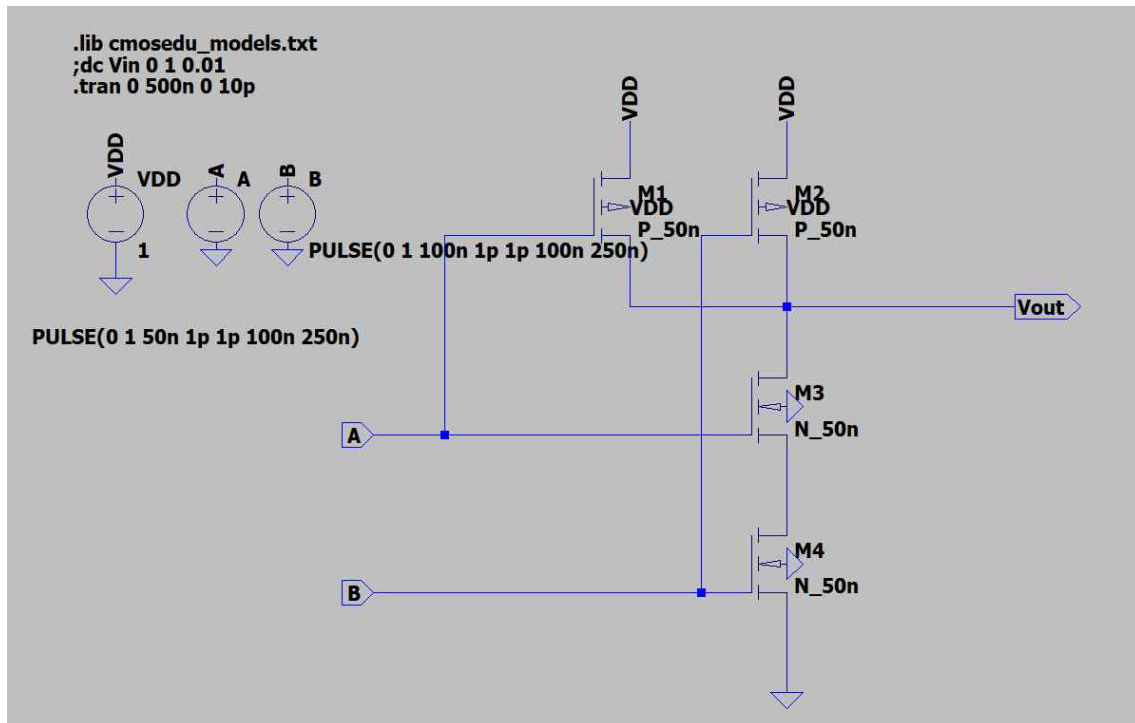
PMOS $S'A'' + S''B'' \Leftrightarrow$ NMOS $(S+A') * (S'+B')$

PMOS에서 NOT 하나는 게이트에 달려있음

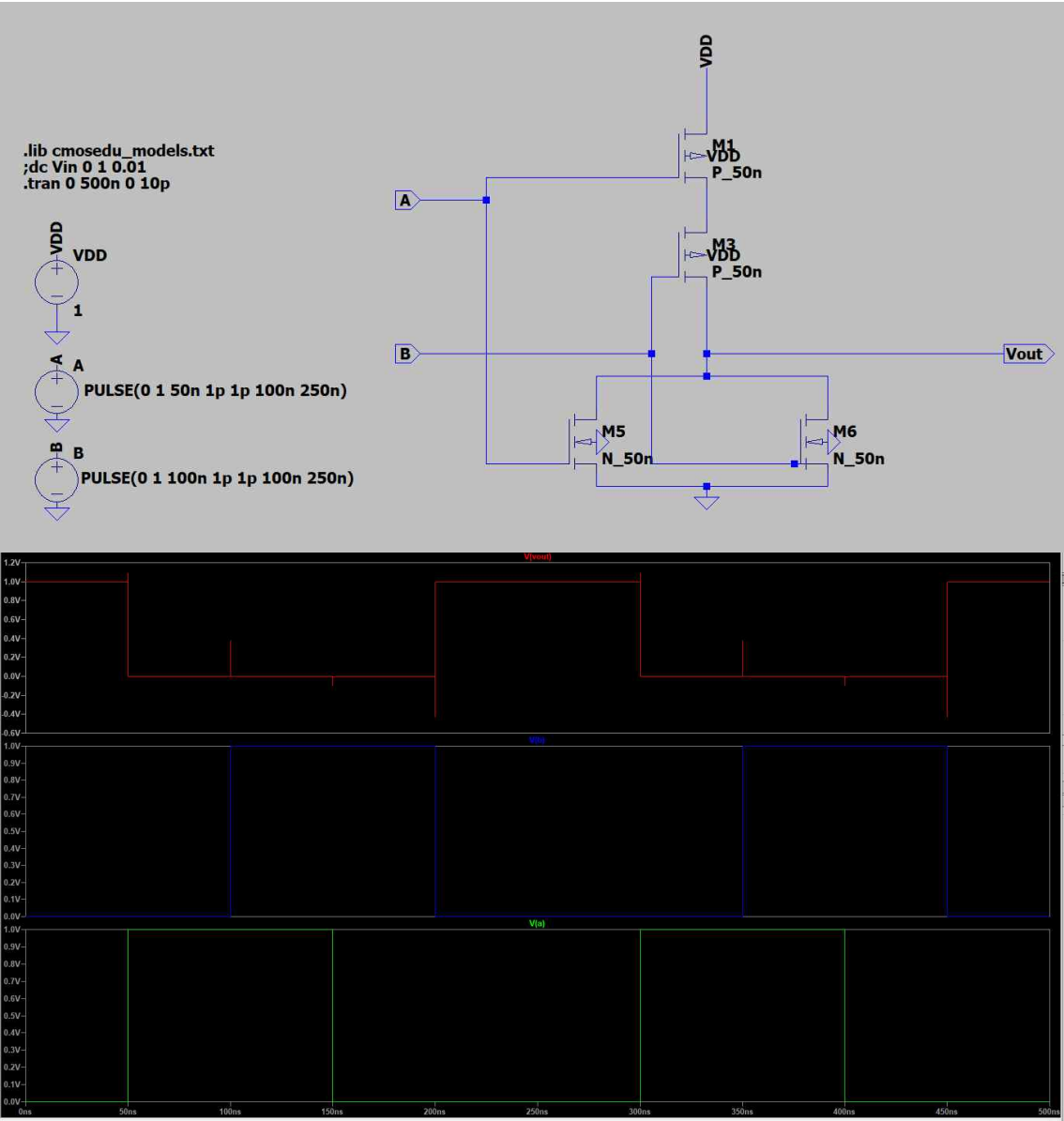


3. Simulation

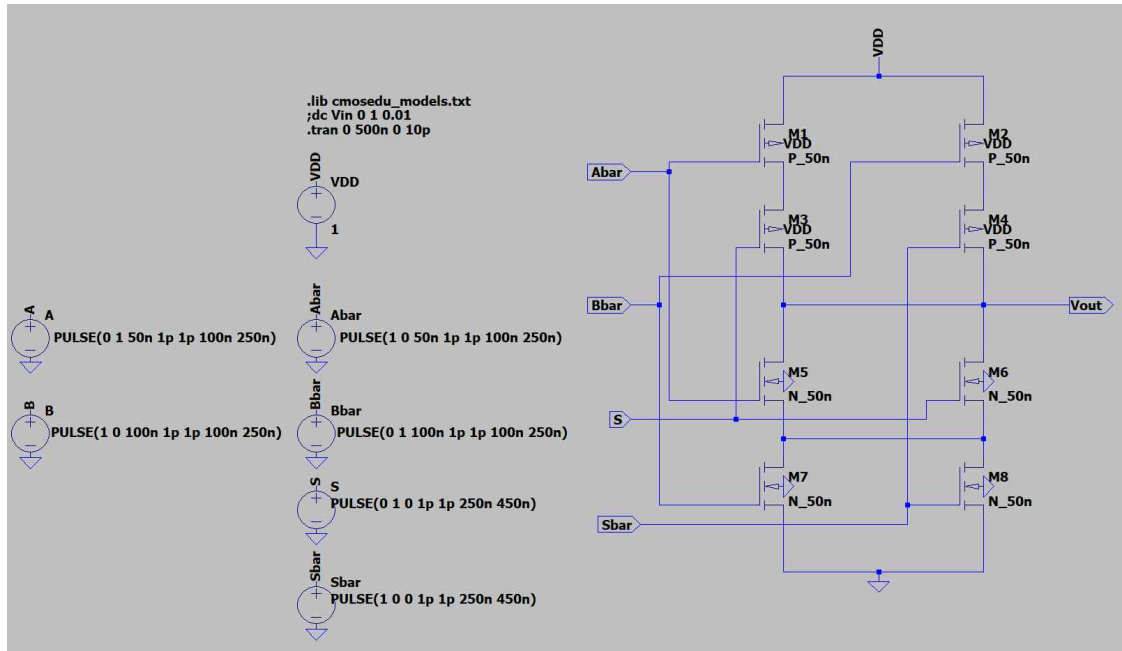
NAND



NOR



MUX



4. evaluation

NOR가 OR의 반대 출력이 나오는 것을 확인했습니다

NAND가 AND의 반대 출력이 나오는 것을 확인했습니다

MUX 확인을 위해 Abar와 반대되는 A와 Bbar와 반대되는 B를 넣어서 일반 입력에 대해 제대로 동작하는지 확인했습니다

S가 1일 때 B가 출력으로 나오고, S가 0일 때 A가 출력으로 나오는 것을 확인했습니다

5.

CMOS 게이트는 나오는 출력을 인버팅 하는 것을 알았고, NMOS와 PMOS의 I_d 가

다르므로 그에 따라서 MOS의 W를 조절해야된다는 것을 알았습니다

게이트의 Width를 조절하는 것이 헛갈렸습니다