

# 이 력 서

지원 분야

RTL 설계



성명	(한글)	박찬호	(한자)	朴贊皓
	(영문)	PARK CHAN HO		
생년월일	1998.02.23		나이	28
휴대폰	010-8210-9943	연락처(집)		
E-mail	pch0223@skuniv.ac.kr			
주소	서울시 노원구 상계동 수락산로12			

학력	졸업연월	학교명	전공	구분	학점	소재지
	2024.02.15	서경대학교	전자공학과	졸업	3.8/4.5	서울
	2017.02.03	상계고등학교	이과	졸업	-	서울

활동사항 (경력)	기관		내용	
	IDEC	활동기간	2024-01~2024-04	
		상세내용	디지털 트랙(칩설계 특화) 과정을 이수하며 CPU 기반의 SoC 동작 원리와 HW/SW 상호작용 메커니즘을 학습한다. Verilog HDL, 컴퓨터 구조, C언어 등 반도체 설계 필수 역량을 다지고, 임베디드 SW 및 마이크로프로세서 실습을 수행한다. 나아가 SoC 시스템에 직접 설계한 모듈을 연동하여 시스템 레벨의 동작을 확인하고, synopsys tool을 통해 Digital Front-end부터 Back-end에 이르는 ASIC Flow 전반을 경험하여 칩 제작 프로세스를 이해한다.	
	기관		내용	
	대한상공회의소 서울기술교육센터	활동기간	2025-07~2026-01	
		상세내용	시스템 반도체 설계 및 검증 엔지니어 양성 과정을 통해 임베디드 SW부터 RTL 설계, UVM 검증까지 전 과정을 학습한다. ARM 및 RISC-V 아키텍처에 대한 이해를 바탕으로 Verilog HDL과 SystemVerilog를 활용해 IP를 설계한다. 특히 Multi-cycle RISC-V 프로세서와 APB-UART Bridge를 직접 구현하고, UVM 방법론을 적용한 테스트벤치 환경을 구축하여 시뮬레이션을 통해 주요 기능을 검증하는 등 실무 중심의 SoC 개발 역량을 확보한다.	
	기관		내용	
		활동기간		
		상세내용		

자 격 사 항	자격명	취득일	발행처

수 상 내 역	수상명	수상연월

외 국 어	시험명	점수/등급	취득일
	TOEIC Speaking	130/IM3	2025.06.07

기 타	병 역	
	<input checked="" type="checkbox"/> 필 <input type="checkbox"/> 미필 <input type="checkbox"/> 해당없음	
	보훈대상	장애여부
	<input type="checkbox"/> 대상 <input checked="" type="checkbox"/> 비대상	<input type="checkbox"/> 있음 <input checked="" type="checkbox"/> 없음