

실험 Verilog-3: 예비보고서

전공: 컴퓨터공학

학년: 2

학번: 20171645 이름 박찬우

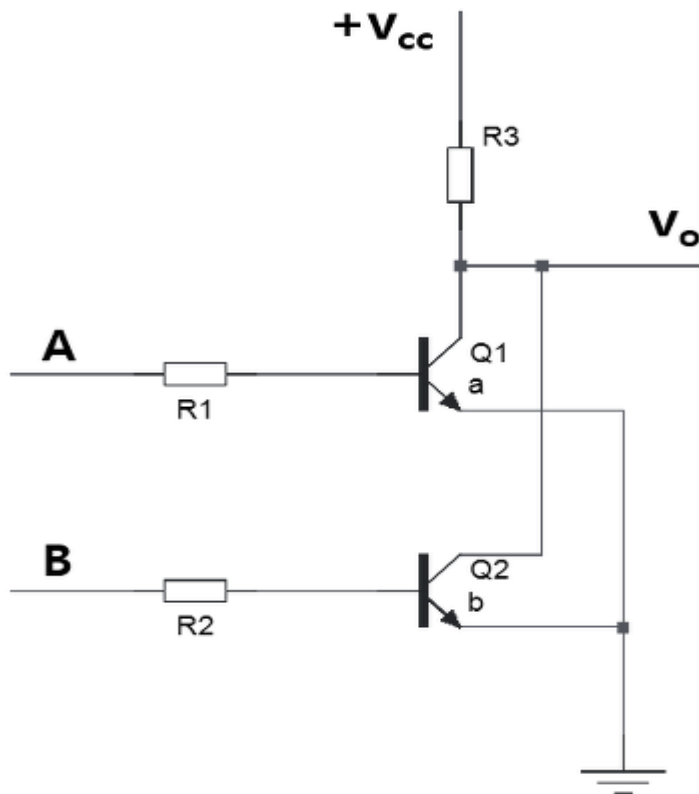
1. 목적

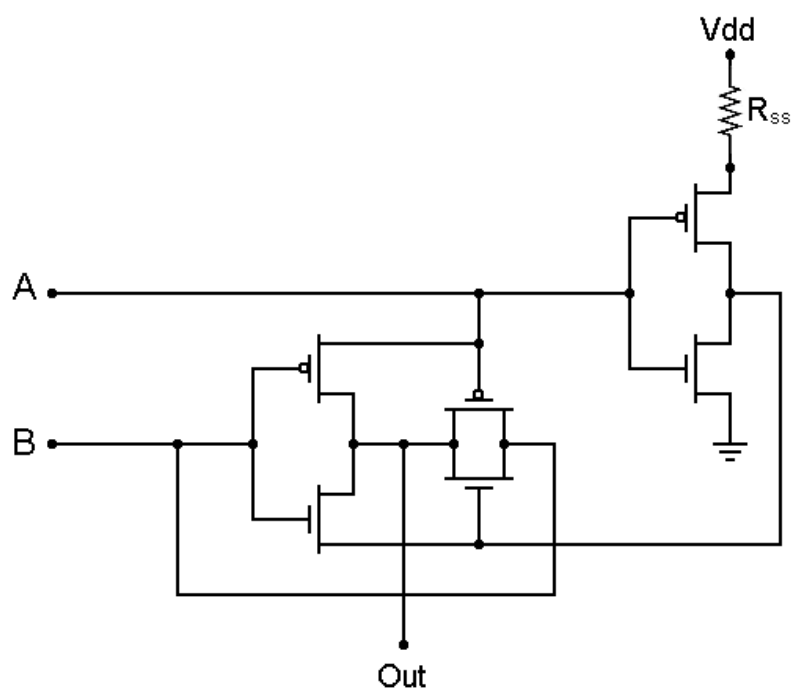
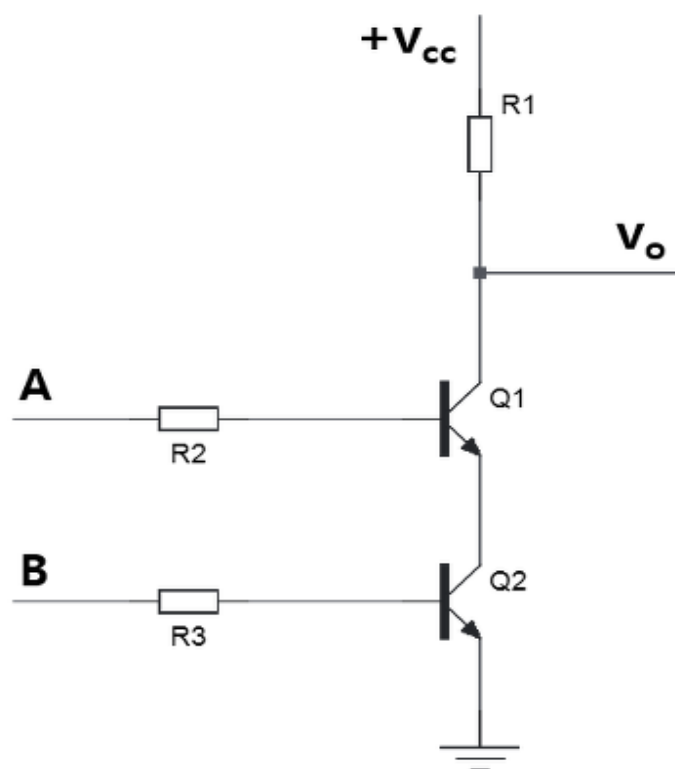
Verilog에 대해 이해한다.

2. 요구 사항

논리게이트 NAND/NOR/XOR의 구조를 Transistor-Level로 그리시오.

각각 NAND, NOR, XOR logic gate를 transistor-level로 그린 그림이다.





NAND/NOR/XOR Logic의 특성을 조사하시오.

NAND logic은 부정 논리곱이라고도 표기하는데, 두 가지 input이 모두 1일때 output이 0으로 나오고, 둘 중 하나라도 0이면 1을 출력하는 논리로, 표기는 AND를 나타내는 $A \cdot B$ 위에 부정을 나타내는 (-)를 넣어 표기한다.

NOR logic은 부정 논리합이라고도 표기하는데, 두가지 input 모두 0일때 output이 1로 나오고, 둘중 하나라도 1이면 0을 출력하는 논리로, 표기는 OR을 나타내는 $A+B$ 위에 부정을 나타내는 (-)를 넣어 표기한다.

XOR logic은 배타적 논리합이라고도 표기하는데, 두 가지 input이 같으면 0을 출력하고, 다르면 1을 출력하는 논리로 표기는 $A \oplus B$ 로 표기한다.

위의 logic의 기본 논리게이트 AND/OR/NOT과의 변환 관계에 대해 정리한다.

AND logic은 두 가지 input이 모두 1이어야 output이 1로 나오고, 둘 중 하나라도 0이면 0을 출력하는 논리로, NAND logic과 부정 관계에 있다. 즉, AND logic을 부정하면 NAND가 된다.

OR logic은 두 가지 input 모두 0이어야 output이 0이고, 둘중 하나라도 1이면 output이 1인 논리로, NOR logic과 부정 관계에 있다. 즉, OR logic을 부정하면 NOR logic이 된다.

XOR logic은 조금 복잡한데, 다음과 같은 논리를 따른다.

$$Y = \overline{A}B + A\overline{B} = A \oplus B$$

이를 풀어 쓰면, (A and NOT B) OR (NOT A and B) 이다.

AND-OR-INVERT logic의 응용에 대해 알아본다.

AND-OR-INVERT logic의 논리는 다음과 같다.

$$\begin{aligned} Y &= \overline{(\overline{A} + \overline{B})(\overline{C} + \overline{D})} = \overline{(\overline{AB})(\overline{CD})} \\ &= \overline{(\overline{AB})(\overline{CD})} = \overline{\overline{AB} + \overline{CD}} \end{aligned}$$

AND-OR-INVERT logic을 적절히 활용하게 되면 AND, OR, INVERT 기능을 회로에 각각 구현하는 것보다 트랜지스터와 logic gate의 사용 수를 아낄 수 있기 때문에 효율적이다. 이는 전력 소모 감소, 속도 증가, 제작단가 감소 등 여러가지 이점을 준다. 따라서, CMOS 회로, NMOS 회로, TTL logic 등에 응용된다.

XOR logic의 구현 방법에 대해 알아본다.

위에서 언급했듯, XOR logic은 $(A \text{ and NOT } B) \text{ OR } (\text{NOT } A \text{ and } B)$ 같은 방식으로 AND, NOT, OR gate를 활용해 구현할 수 있고, 그 외에도 다양한 구현 방법이 있다. 아래는 NOR gate 등을 활용한 XOR gate 구현의 예이다.

