

3D IC晶圓接合製程技術與設備概述

金屬中心產業研究組 ITIS 計畫

陳慧娟

一、前言

為了達到三維積體電路高密度堆疊異質整合多功能元件的目的，晶圓級接合技術扮演著極關鍵的角色，如何在低溫的環境達到高接合強度，並精準的對位使得銅導線能夠完成連接上下層晶圓的電路傳輸，將會是未來晶圓接合技術研發的目標。

二、晶圓接合技術種類與優缺點

在熱壓式接合的過程中，晶圓表面接合材料的平坦度及乾淨度相當重要，因此在晶圓接合前通常會進行清洗，並用氮氣槍吹過，確保在高真空的環境下不會有微粒附著在接合材料表面，進而影響接合強度。透過最佳化製程的接合溫度、接合壓力與時間完成高接合面積(Bonding Area)成效，甚至有時還會給予接合後熱退火(Annealing)機制，提供熱能予材料接合面的晶格重新鍵結以加強接合強度。考量到未來三維積體電路技術的發展以及元件晶圓的熱限制條件(<400°C)，在【表 1】中列出未來適合發展的接合方式以及優缺點比較。

表 1 晶圓接合技術種類與優缺點比較

晶圓接合技術	接合條件	優缺點	應用範圍
直接接合	<ul style="list-style-type: none"> 室溫接合與退火 	+ 高接合品質 + 密封性 - 高表面平坦度要求 - 高溫接合	<ul style="list-style-type: none"> SOI晶圓 三維積體電路
熱壓接合/金屬接合	<ul style="list-style-type: none"> 室溫-400°C 100-800 Mpa 	+ 密封性 + 與元件晶圓整合度高 - 高接合壓力 - 高表面平坦度要求	<ul style="list-style-type: none"> 打線接合 凸塊/覆晶接合 三維積體電路
黏著接合	<ul style="list-style-type: none"> 低/適度的接合壓力 	+ 高接合強度 + 低溫接合 - 非密封性接合 - 受限的接合溫度穩定性	<ul style="list-style-type: none"> 微機電系統 三維積體電路 暫時性接合 封裝系統

資料來源：F.Niklaus et al, JAP/金屬中心 MII-ITIS 計畫整理(2014/08)

三、晶圓接合製程設備介紹

【圖 1】介紹奧地利 EV Group 公司最新發表的晶圓級全自動化接合機 EVG Gemini ® FB，具備高產能、高接合品質良率和降低生產成本的優點。根據 ITRS(International Technology Roadmap Semiconductor)的報告中指出，在 2015 年時，高密度堆疊的矽晶直通孔元件晶圓，其接合對準的精密準確度將縮小達到 500nm 內，如此才能精準地完成混合式晶圓接合(Hybrid Wafer Bonding)甚至是線寬間距更小的接合面積。EVG Gemini ® FB 搭載最新精準對位系統 Smart View® NT2，此技術可以讓其對準準確度達到驚人的 200 nm 以下，這一躍進完全的達成了 ITRS 的預測，另外此系統也具備高真空腔體約 9×10^{-3} mbar，還有接合前的清洗系統及低溫電漿激化前處理，為晶圓級接合技術的高良率產出做了最完整的把關。



資料來源：EV Group 網頁(2014/08)

圖 1 EVG Gemini ® FB 晶圓接合設備

四、晶圓接合製程設備發展趨勢

三維積體電路晶圓級接合設備的未來發展趨勢，將著眼如何達成高產能、高良率的接合強度及生產成本的降低。晶圓接合所需的對準精確度將直接決定上下層晶圓的電路連接以及後續的良率，另外發展低溫晶圓接合技術也是一個重點，起因於後續製程須考量到前段元件晶圓的溫度限制(<400°C)，最後一點會影響良率的就是接合過程中磨薄晶圓因熱膨脹係數不同形成晶格不匹配所引起的熱應力問題，目前解決的方向傾向材料的改變及接合結構的創新，也因此接合材料的選用與發展日益顯著。在降低生產成本上，以台積電(tsmc)為例，雖然於 2012-2013 年即開發出 CoWoS 晶圓級封裝製程，然而因其高生產成本，而使得目前需求市場處於觀望的狀態。因應後摩爾時代的來臨，三維積體電路關鍵製程技術勢必扮演重要角色，此時能降低生

產成本將是進入產品量產化的關鍵。