## NATIONAL CHENG KUNG UNIVERSITY

College of Electrical Engineering and Computer Science

## DEPARTMENT OF ELECTRICAL ENGINEERING

VLSI System Design (Graduate Level) Fall 2022 工作分配表

| 組員   | 黃昱澄  | 黃冠予   |
|------|--|---|
| 負責項目 | 1.建立Convolution<br>3X3 module<br>2.建立max pooling<br>module<br>3.建立DMA module<br>4.整合系統架構 | 1.建立Convolution<br>3X3 module<br>2.建立EPU Wrapper<br>3.建立Convolution<br>1X1 module<br>4.整合系統架構 |

| 組員   | 王昱承  | 陳奕萍                            |
|------|--|--------------------------------|
| 負責項目 | 1. 整體NIN架構建立<br>2. ClipQ實作<br>3.執行main.py並訓練<br>model,並輸出H_data<br>檔 | 1. 測試資料處理<br>2. APR<br>3. 簡報製作 |

| 組員   | 俞杉麒                          | 賴致文  |
|------|------------------------------|--|
| 負責項目 | 1.系統驗證<br>2.APR<br>3.簡報製作及報告 | 1.修改sim資料夾下檔<br>案使其能進行EPU功<br>能驗證<br>2.透過同學輸出的<br>H_data檔案驗證EPU<br>是否在NN有正確的<br>output<br>3.簡報初版製作 |