EBC1			re5	Control1	RF1	RF2	RF3	RF4
MC1 DMA1	L2_15	L2_16	he4 ICache5	L1_4	Core13	Core14	Core15	Core16
L2_4 L2_3	L2_13	L2_14 L2_12	ICache3 ICache4	L1_3	Core9	Core10	Core11	Core12
			ICache2	L1_2	Core5	Core6	Core7	Core8
			ICache1 ]	L1_1	Core1	Core2	Core3	Core4
L2_2	L2_9	L2_10	ICache6	L1_5	Core17	Core18	Core19	Core20
			ICache7	L1_6	Core21	Core22	Core23	Core24
L2_1	L2_7	L2_8	9 ICache8	L1_7	Core25	Core26	Core27	Core28
DMA2 MC2	L2_5	L2_6	e10 ICache9	L1_8	Core29	Core30	Core31	Core32
C2C1			ICache10	Control2	RF5	RF6	RF7	RF8