

## CARRERA DE ESPECIALIZACIÓN EN SISTEMAS EMBEBIDOS

MEMORIA DEL TRABAJO FINAL

### PIDS: Sistema de información visual para pasajeros de Trenes Argentinos

**Autor:**

**Ing. Carlos German Carreño Romano**

Director:

Dr. Ing. Pablo Martín Gomez (UBA)

Jurados:

Nombre del jurado 1 (pertenencia)

Nombre del jurado 2 (pertenencia)

Nombre del jurado 3 (pertenencia)

*Este trabajo fue realizado en la Ciudad Autónoma de Buenos Aires,  
entre marzo de 2020 y diciembre de 2023.*



## *Resumen*

En este trabajo se aborda el desarrollo de un sistema de información visual para pasajeros para la empresa Trenes Argentinos. Las formaciones ferroviarias tienen carteles de matriz led dentro de los coches por donde se comunican mensajes tales como la próxima estación. Estos carteles forman parte de una red de comunicaciones que interconecta distintos sistemas de control dentro del tren. El sistema desarrollado en este trabajo puede recibir datos de la red de comunicaciones y controlar carteles de matriz led compatibles con los existentes. El sistema sigue una arquitectura orientada a eventos, haciendo uso de técnicas de concurrencia y patrones de software tales como objeto activo, máquinas de estado y gestión de memoria dinámica, sobre un sistema operativo de tiempo real. Se han realizado ensayos y mediciones en trenes operativos, que han proporcionado tramas de datos reales que fueron analizadas para usarse como entradas del sistema. En la región del AMBA, los trenes operan aproximadamente con 500 carteles del mismo modelo de forma simultánea. Estos suelen presentar fallas, y su reemplazo se ve dificultado por problemas de importación. Con este trabajo se pretende contribuir a la sustitución de las placas de control y al mantenimiento de las unidades, con el fin de extender la vida útil de los trenes.



## *Agradecimientos*

En primer lugar, quiero agradecer al Dr. Ing. Pablo Gomez por su inagotable paciencia y excelente predisposición a lo largo de todo el tiempo que llevó concluir este trabajo. También quiero agradecer al Dr. Ing. Ariel Lutenberg por su empuje, su espíritu motivador y su actitud de concertación. Me gustaría destacar su liderazgo en la generación de propuestas concretas de vinculación entre la universidad y la industria a través de proyectos de desarrollo de tecnología. Quiero reconocer el valioso aporte de ambos y del cuerpo docente que han volcado a lo largo de los años un enorme y minucioso trabajo en el desarrollo de los contenidos del programa de la Carrera de Especialización en Sistemas Embebidos. Ha sido altamente satisfactorio completar el posgrado.

Asimismo, me gustaría agradecer al personal altamente calificado de la Gerencia de Material Rodante Eléctrico de la compañía Trenes Argentinos Operaciones (SOFSE), el Ing. Sergio Dieleke, y a todos los colaboradores que nos han brindado atención, seguridad y tiempo para realizar mediciones en las formaciones ferroviarias. Quiero hacer una mención especial de reconocimiento a Bruno Pilato por su colaboración desde los talleres de Castelar para realizar pruebas en conjunto durante la etapa de confinamiento debido a la pandemia.

Por último, también agradezco a Magui, que me brindó soporte en todo momento; a mi madre y a mi padre por enseñarme a valorar tanto la formación académica como la experiencia técnica con igual importancia; y a mis tutores y colegas de la empresa con quienes comparto el día a día e intercambio ideas sumamente útiles para pensar fuera de la caja.



# Índice general

<b>Resumen</b>	<b>I</b>
<b>1. Introducción general</b>	<b>1</b>
1.1. Descripción del trabajo . . . . .	1
1.2. Objetivos y alcance . . . . .	2
1.3. Introducción a los sistemas de información visual . . . . .	4
1.4. Estado del arte . . . . .	5
<b>2. Introducción específica</b>	<b>11</b>
2.1. Red de comunicación del tren TCN . . . . .	11
2.2. PIDS: Sistema de información visual para pasajeros . . . . .	15
2.3. Carteles y controladoras de matrices led . . . . .	15
<b>3. Diseño e implementación</b>	<b>19</b>
3.1. Requerimientos . . . . .	19
3.2. Casos de uso . . . . .	21
3.3. Arquitectura del sistema . . . . .	22
3.3.1. Contexto de la solución . . . . .	22
3.3.2. Diseño del sistema . . . . .	24
3.4. Implementación del sistema embebido . . . . .	25
3.4.1. Organización del código fuente . . . . .	26
3.4.2. Uso de recursos en RTOS . . . . .	27
3.4.3. Patrones de software . . . . .	30
Máquinas de estado . . . . .	30
Objeto activo . . . . .	32
3.4.4. Componentes del sistema . . . . .	34
Periférico UART . . . . .	35
Display led . . . . .	36
<b>4. Ensayos y resultados</b>	<b>41</b>
4.1. Primeras mediciones sobre la red de comunicaciones . . . . .	41
4.2. Análisis de mediciones . . . . .	43
4.3. Mediciones sobre la interconexión con los carteles . . . . .	44
4.4. Hardware de control para carteles de matriz led . . . . .	48
<b>5. Conclusiones</b>	<b>53</b>
<b>A. Circuitos esquemáticos</b>	<b>57</b>
<b>Bibliografía</b>	<b>61</b>



# Capítulo 1

## Introducción general

Este capítulo introduce al lector a la motivación original del trabajo realizado. Se explica el marco de investigación del que forma parte este proyecto, se presentan los sistemas de información visual y también el estado del arte en controladores de carteles led para estos sistemas.

### 1.1. Descripción del trabajo

En este trabajo se desarrolla el sistema de control para carteles de matriz led del sistema de información visual para pasajeros (PIDS) de Trenes Argentinos. Las formaciones de Trenes Argentinos cuentan con carteles de matriz led en sus coches, en el frente y en el contrafrente del tren. Todos estos carteles se interconectan a través de una red de comunicaciones propia del PIDS, por la que también se transmiten distintos tipos de datos, como datos de mapas led, mensajes de audio, información para los carteles led e incluso videos de cámaras de seguridad. La red PIDS convive y se interconecta con la red de comunicaciones del tren (TCN), que es una red estándar. Además, en los buses de datos de la red TCN, se transmiten datos de sensores de velocidad, de frenado y eventos que indican apertura o cierre de puertas, entre otros.

Los carteles led del sistema PIDS suelen presentar fallas a lo largo de su ciclo de vida, lo que implica tareas de mantenimiento, reparación o reposición. Si bien existen muchos tipos de carteles led disponibles comercialmente, la integración al sistema de comunicaciones del tren es propietaria del fabricante de trenes. Para el caso de Trenes Argentinos, el proveedor está radicado en China, lo que hace muy costoso y lento el proceso de reposición o mantenimiento de equipamiento. Por esta razón, el desarrollo local de tecnología para sistemas PIDS es estratégico, ya que no solo fomenta la industria local, sino que también extiende la vida útil de los trenes.

El eje de este trabajo es el desarrollo de un sistema a medida para Trenes Argentinos. La necesidad que prima es generar y brindar al personal de operaciones la información necesaria para construir y mantener los sistemas PIDS. Como resultado, este trabajo también tiene impacto directo en el pasajero, ya que contribuye a mejorar la calidad del servicio.

## 1.2. Objetivos y alcance

El contexto de este trabajo se encuentra enmarcado en un Proyecto de Desarrollo Estratégico (PDE) de la Secretaría de Ciencia y Técnica de la Universidad de Buenos Aires (UBACyT). El PDE se titula PDE\_15\_2020 - "Sistema de monitoreo y gestión de la red TCN en formaciones ferroviarias" [1]. Las partes que se involucran y forman parte del equipo de trabajo en este proyecto son el Grupo de Investigación en Calidad y Seguridad de las Aplicaciones Ferroviarias (GICSA-FE), creado en 2017 en el marco del Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET) de la República Argentina, y la Operadora Ferroviaria Sociedad del Estado (SOFSE), también conocida como Trenes Argentinos Operaciones. El proyecto está orientado a cubrir necesidades tecnológicas concretas del sistema ferroviario argentino. Este tipo de proyectos son instrumentos de promoción científico-tecnológica que revalorizan e incrementan el aporte de la Universidad al desarrollo socioproyectivo.

El objetivo principal de este trabajo es diseñar e implementar un sistema de información visual para pasajeros a bordo del tren. El sistema de información visual para pasajeros existente consta de una parte manual y una automática. Cuando el conductor del tren asume su puesto para prestar servicio (o toma cabina), programa en una pantalla cuáles van a ser las estaciones cabecera. Los nombres de estas estaciones cabecera se visualizan en las marquesinas del frente y contrafrente del tren, como puede verse en la figura 1.1.



FIGURA 1.1. Foto de una formación operativa de Trenes Argentinos. Se observa el cartel de matriz led frontal que indica el destino Tigre.

En el interior de los coches, también hay carteles led. Estas marquesinas muestran mensajes a los pasajeros, como el nombre de la próxima estación o la estación arribada (por ejemplo, "Próxima estación Belgrano" o "Estás en estación Belgrano"). La información se presenta de manera automática basándose en variables de sistema que monitorean el detenimiento del tren, su velocidad y la apertura o cierre

de puertas. Toda esta información, junto con otros datos de supervisión y control, se transmite a través de una red de comunicación interna del tren que se denomina TCN (*Train Communication Network*) de acuerdo a las especificaciones definidas en el estándar [2]. Este estándar define para la red TCN dos buses jerárquicos donde se conectan los subsistemas electrónicos: el WTB (*Wire Train Bus*), que se utiliza para supervisar cambios topográficos en el tren y se conecta entre los vagones, y el MVB (*Multi-Vehicle Bus*) [3][4], donde se conectan los sensores y actuadores de cada coche, como los sistemas de frenos, los controles de las puertas, los medidores de velocidad, el sistema de información, entre otros. Ambos buses utilizan interfaces eléctricas que se basan en redes RS485.

El sistema propuesto en este trabajo tiene como objetivo captar los mensajes de información al pasajero que viajan por la red existente y presentarlos en un display led. El sistema se compone principalmente de cuatro partes:

- Display led.
- Placa de control.
- Cableado de interconexión.
- Firmware del sistema embebido

El diagrama del prototipo se presenta en la figura 1.2. El display led matricial representa los carteles de los coches del tren. La placa de control se debe poder conectar a la entrada con al bus de la red RS485 que corresponda y a la salida con un display led matricial.

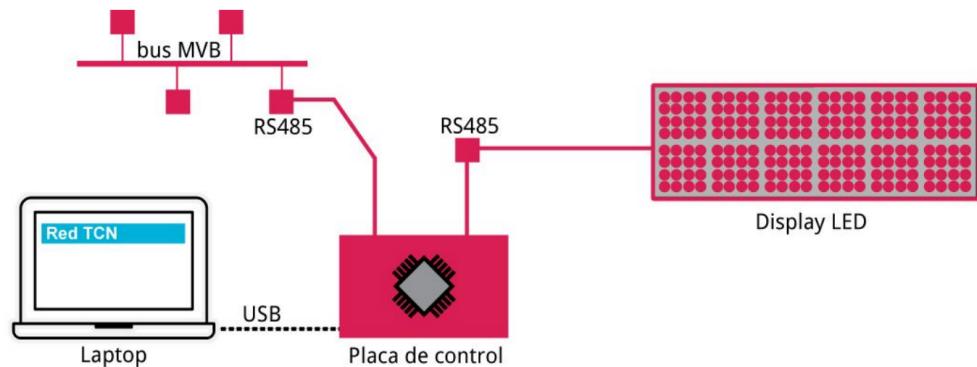


FIGURA 1.2. Diagrama de bloques del sistema embebido propuesto basado en la plataforma EDU-CIAA.

La placa de control está basada en la plataforma EDU-CIAA [5] o en alguna de las plataformas desarrolladas por el CONICET-GICSAFE. La conexión entre el display y la placa así como de la placa con la red TCN deberá ser compatible con el estándar RS-485, definido como capa física de la red TCN. El firmware a desarrollar se carga a la placa de control utilizando el puerto USB de una laptop. Este firmware es el responsable de leer los mensajes del sistema de información al pasajero y presentarlos en el display.

Las cualidades que debe satisfacer este proyecto son:

- Compatibilidad: debe ser compatible con el sistema PIDS existente.

- Practicidad: debe ser de fácil uso para el personal de Trenes Argentinos Operaciones.

Este trabajo permitirá implementar las funciones de visualización del sistema de información al pasajero sin depender del equipamiento existente. El sistema actual es un equipamiento integrado y propietario, y este trabajo busca separar algunas de sus funciones, específicamente las relacionadas con la visualización de información para pasajeros, y presentarlas en un display led genérico. Por otro lado, permitirá reponer los carteles que en la actualidad quedan fuera de servicio por fallas o pérdida del material original y no pueden ser reparados. De esta manera, el valor principal que aporta este trabajo es contribuir con la sustitución de repuestos faltantes por medio de desarrollo y reducir la dependencia tecnológica de la empresa con los fabricantes. Este trabajo tiene impacto directo en las formaciones ferroviarias existentes, que brindan servicio a los pasajeros todos los días.

### 1.3. Introducción a los sistemas de información visual

Los sistemas de información visual para pasajeros están presentes en diversas industrias y aplicaciones. Se encargan de proveer información a pasajeros en movimiento y tienen un rol fundamental en la industria del transporte.

Las personas se trasladan por tierra o aire usando automóviles, ómnibus, subtes, trenes o aviones, entre otros. Los sistemas de información visual presentan necesidades y soluciones distintas en cada caso. Por ejemplo, en autopistas, se comunican accidentes u obras viales en ejecución usando carteles gigantes con información en tiempo real. En aeropuertos, los pasajeros aéreos acceden a información sobre llegada, el estado o la salida de vuelos. A los pasajeros de ómnibus, les interesa conocer los tiempos de espera y las líneas en operación al llegar a una estación. Los pasajeros de trenes utilizan estos sistemas para conocer el destino o la próxima estación cuando están viajando. Estos carteles pueden estar ubicados al aire libre o dentro de un recinto, pero en general, requieren estar sincronizados con los vehículos en movimiento.

Los sistemas de información visual para pasajeros, constan principalmente de tres componentes: un sistema que genera datos, una red de transmisión y un sistema de pantallas. Las especificaciones de cada sistema varían según el ámbito de aplicación. Típicamente, en los trenes se requiere comunicación en tiempo real, lo que conlleva la adopción de protocolos de datos de tiempo real (RTP). En aplicaciones ferroviarias, también es fundamental garantizar la integridad, disponibilidad y confiabilidad de los datos. Además, existen otros requerimientos de carácter operativo, como el mantenimiento y la facilidad de instalación. Estos últimos aspectos son esenciales en la operación de una formación ferroviaria y tienen impacto directo en el ciclo de vida de un tren.

Los sistemas PIDS instalados en los trenes se interconectan con una red TCN. Ésta última, sigue un estándar que define tanto las interfaces eléctricas como los protocolos de comunicación. En la red TCN, se conectan dispositivos para el sensado

y control de frenos, de puertas, de monitoreo, entre otros, usando una arquitectura jerárquica de buses de datos. La red TCN representa un estándar robusto, maduro, probado y con gran adopción internacional. Sin embargo, los sistemas PIDS se presentan sin la necesidad de ser compatibles con los estándares de TCN, al menos hasta la revisión del año 2005. Existen diversas soluciones comerciales de sistemas PIDS, para aplicaciones de entretenimiento por ejemplo, pero se requiere de un trabajo de integración adicional para que funcionen en un tren.

En este trabajo se introduce una breve descripción de las redes TCN y su evolución en el tiempo. Para el caso de las formaciones de Trenes Argentinos, se presenta también el detalle de interconexión TCN-PIDS, el desarrollo de un sistema de control para los carteles led del sistema PIDS y los resultados de las pruebas de campo realizadas en conjunto con la empresa Trenes Argentinos Operaciones (SOFSE). Se ha organizado esta memoria buscando acercar al lector primero los conceptos principales de la aplicación y luego el detalle técnico del diseño del sistema embebido propuesto.

## 1.4. Estado del arte

En esta breve sección, se resumen algunas características y aspectos comunes de los sistemas PIDS, tanto para sistemas ferroviarios como para sistemas de transporte integrados. En lugar de ser un estudio sistemático, la intención es guiar al lector en las consideraciones que fueron tenidas en cuenta en este trabajo. En primer lugar, se describe el rol que juegan estos sistemas y una noción de su mercado, mencionando aquellos proveedores que se consideraron relevantes por claridad en la información, marca global y diseño conceptual de la solución. Luego, se describen algunas soluciones comerciales innovadoras, y finalmente se presenta en tablas algunos aspectos técnicos comunes en distintas soluciones. Adicionalmente, se mencionan algunos trabajos académicos relevados. Se han elegido como dimensiones de análisis las funcionalidades y servicios que debe ofrecer un sistema PIDS, las características principales de la oferta de carteles electrónicos, y por último las características técnicas de las unidades de control.

El cliente de mayor impacto de los servicios que provee un sistema PIDS es la red de transporte (trenes, subtes, metros, ómnibus) de una gran ciudad, debido a su masividad. En términos generales, se observa que las empresas que proveen sistemas PIDS a las redes metropolitanas de transporte de las grandes ciudades lo hacen bajo formatos distintos. Algunas empresas instalan televisores o pantallas de video, otras carteles led, otras incluyen carteles impresos con algún elemento indicador tipo led, o bien leds en forma de flecha mezclándose con la señalización para indicar nombres de estaciones, pantallas led para desplegar publicidad entre mensajes, etcétera. En algunos países, se han realizado esfuerzos durante la última década para que los sistemas PIDS faciliten el acceso a la información del transporte para personas con discapacidades, movilidad reducida y de edad avanzada. Actualmente, estos sistemas se diseñan teniendo en cuenta al pasajero en el centro de todo, buscando ofrecer servicios de información que mejoren la experiencia de viaje.

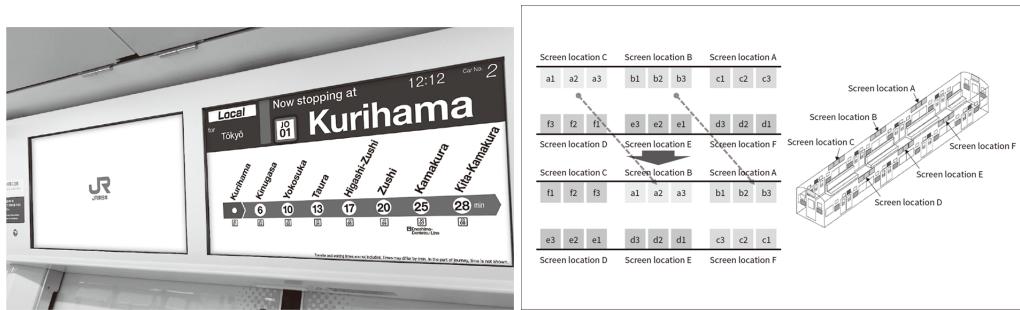


FIGURA 1.3. Solución de carteles para sistemas PIDS de Hitachi.<sup>1</sup>

Hitachi ofrece una solución para publicidad que consiste en tres pantallas en *array*, que se sincronizan para formar una sola y transmitir video con conectividad WiMAX. Cada uno de estos arreglos se posicionan arriba de las ventanas en ambos lados de los coches, alcanzando el despliegue de hasta dieciocho pantallas sincronizadas por coche, como se puede ver en la figura 1.3. De esta manera, logran transmitir varios mensajes distintos en simultáneo a los pasajeros sin que tengan que moverse de su asiento.

Por otro lado, Toshiba ofrece una solución que permite transmitir publicidad e información al pasajero en una misma pantalla LCD en simultáneo. La solución está centrada en la pantalla como dispositivo central, ofreciendo pantallas de 32 y 42 pulgadas, de 1920 x 540 píxeles, full color de hasta 16,7 millones de colores, con amplio ángulo de visión y de gran luminancia [7]. En la mayoría de los casos, las soluciones ofrecidas buscan cubrir tanto la demanda de un sistema PIDS como la oferta de publicidad de cara al pasajero, como es habitual en las estaciones y formaciones ferroviarias.



FIGURA 1.4. Solución de displays LCD para sistemas PIDS de Toshiba.<sup>2</sup>

El grupo austriaco Trapeze [8] distingue cuatro tecnologías principales en sistemas PIDS: Led, LCD, canales móviles o apps, y e-ink que es una tecnología de LCD monocromo relativamente nueva. Al seleccionar carteles, es importante considerar varios factores, como los ángulos de visión, las condiciones del ambiente donde van instalados (por ejemplo, si estarán a la intemperie o requerirán visibilidad con la luz del sol), el tamaño o resolución de los caracteres en pantalla, la selección de colores y su relación con la capacidad estadística de visión de los pasajeros, el diseño mecánico, el acceso a controles para personas con movilidad

<sup>1</sup>Fuente: consultado en [6].

<sup>2</sup>Fuente: consultado en [7].

reducida, la fuente de alimentación eléctrica y la capacidad de realizar actualizaciones de sistema de forma remota.



FIGURA 1.5. Sistema PIDS del proveedor austriaco Trapeze.<sup>3</sup>

Además, se sugiere la importancia de la precisión en la información que ofrece como servicio el sistema PIDS. Si un pasajero recibe el número de andén incorrecto al llegar a la estación muy probablemente perderá el tren, resultando en una mala experiencia de viaje. La capacidad de interconectar el sistema PIDS con otros canales de información, especialmente en puntos nodales de transporte, también ofrece mayores beneficios al usuario final. Si un pasajero puede anticiparse y ver el tiempo estimado entre una línea de omnibus o de tren antes de llegar a la estación donde hace combinación, entonces puede tomar una mejor elección basada en datos ofrecidos por el sistema PIDS. Estos y otros aspectos de sistema centrados en el usuario se resumen en la tabla 1.1.

TABLA 1.1. Principales aspectos y servicios asociados a sistemas PIDS.<sup>4</sup>

Atributo	Tipo de servicios
Conectividad	RS-485, serial, USB. Ethernet, fibra óptica, coaxil. Wi-Fi, WiMax, GPS. 2G / 3G / 4G / 5G.
Interconexión	App del tren, horarios programados. Ómnibus, información multinodal. Portales de noticias, publicidad. Canal de información estatal.
Accesibilidad	Información por audio, ángulos de visión de los carteles. Facilidades para personas en sillas de ruedas. Facilidades para personas de edad avanzada. Correcto y cuidado sistema de señalización.
Información	Estimación de tiempos y aviso de cortes en tiempo real. Correcto trackeo de vehículos y conexiones. Mensajes de alerta o precauciones, números de emergencia.
Mantenibilidad	Fácil instalación, bajo costo de reposición. Consumo eléctrico. Actualizaciones de software.

<sup>3</sup>Fuente: consultado en [8].

Desde el punto de vista centrado en los carteles, se consideran varias especificaciones importantes de los sistemas PIDS, como las dimensiones del cartel, la densidad de píxeles por unidad de área, la cantidad de colores o leds por píxel, los niveles de intensidad lumínica, el brillo y contraste, la potencia eléctrica. Entre estas especificaciones típicas de los carteles de los sistemas PIDS, el ángulo de visión es una de las variables más consideradas ya que en sistemas PIDS implican el alcance a mayor cantidad de pasajeros de la información en pantalla. En la tabla 1.2 se presenta un resumen de estas características. Las fuentes consultadas para la elaboración de esta tabla son diversos portales internacionales de distribución de componentes electrónicos.

TABLA 1.2. Principales características de displays para sistemas PIDS.<sup>5</sup>

<b>Display</b>	<b>led matricial</b>	<b>led RGB</b>	<b>TFT LCD</b>	<b>LCD RGB</b>
	monocromo	desde 256		16.7M
<b>Colores</b>	multicolor (<10 colores)	hasta 16,7 M (típicamente)	hasta 16,7 M (típicamente)	1,000 M
<b>Ángulo de visión</b>	110°	160°	120°-140°	178°
<b>Intensidad cd/m<sup>2</sup></b>	450	1500-2000	350	900
		P16: 3,9 k P12: 6,9 k P10: 10 k P8: 15,6 k P6: 27,7 k P5: 40 k P4: 62,5 k P3: 111 k P2.5: 160 k P2: 250 k		4,26 M/m <sup>2</sup> Pixel size 29 M/m <sup>2</sup> Pixel size 179 x 192 μm Pixel size 179 x 192 μm
<b>Densidad de píxeles</b>	3,9 k 27,7 k 110 k			
<b>Potencia</b>	10 W	15-316 W	20 W	25 W

Cada cartel requiere de un controlador como interfaz para procesar información y la codifica según la lógica que requiera el tipo de cartel. Los controladores de los carteles de matriz led suelen basarse en circuitos digitales, en microcontroladores de 8, 16 o 32 bits o en FPGA. Las tasas de transmisión de datos requieren señales de clock que pueden variar desde algunos kHz hasta cientos de MHz. Los tamaños del buffer de memoria depende de la cantidad de píxeles que tenga la pantalla. Las interfaces físicas pueden ser periféricos de un microcontrolador, un pin de propósito general o bien puertos USB o HDMI. Los carteles LCD en muchos casos requieren de la transmisión de señales de video. Esto implica mayores costos de implementación que la alternativa led, pero también mayor versatilidad en la programación de contenidos. En la tabla 1.3 se resumen algunas características principales de los requerimientos de los controladores.

<sup>4</sup>Fuente: elaboración propia del autor.

<sup>5</sup>Fuente: elaboración propia del autor.

TABLA 1.3. Principales características de controladores de uso general para aplicaciones PIDS.<sup>6</sup>

<b>Unidad de procesamiento</b>	<b>MCU 8/16/32 bits</b>	<b>FPGA / ASIC / DSP</b>	<b>CPU / DSP</b>
<b>Clock</b>	1-200 MHz	10-250 MHz	1-3 GHz
<b>Memory buffer</b>	1 kB	1-512 MB	1-10 GB
<b>Conectividad</b>	UART (1-4)	Pmod	USB
	USB (1-2)	I/O pins (20-800)	VGA
	RS485	Ethernet	HDMI
	GPIO (1-20)	USB	DVI
	Ethernet		display Port PCI / PCI-E Ethernet
<b>Programación</b>	C / C++ / Assembly	VHDL, Verilog, XML	C, C++, Java, Python, XML

Una vez instalados, los sistemas PIDS suelen requerir mantenimiento. Muchas veces hay fallas de hardware, como por ejemplo leds que dejan de funcionar, una fuente de alimentación o una memoria que se debe reemplazar. Otras veces se requieren cambios en el software, por ejemplo actualizar el contenido de un mensaje o bien cambiarlo. Los atributos de mantenibilidad, versatilidad, modularidad y confiabilidad en la implementación pueden tener un impacto económico relevante en la operación de un servicio de transporte. Para líneas de trenes que cuentan con muchas formaciones ferroviarias operando en simultáneo, las tareas de actualización pueden ser muy intensivas en términos de horas de trabajo y requerir también capacitaciones técnicas periódicas al personal de mantenimiento. Incluso no todos los dispositivos pueden recibir actualizaciones en producción, esto es, en la locación física donde funcionan. En muchos casos es necesario desinstalarlos, llevarlos a un centro técnico y actualizarlos fuera de operación, lo que requiere de ventanas de mantenimiento y de tiempos reducidos para realizar tareas que pueden ser susceptibles a errores. Otra forma es enviar un técnico al sitio que pueda conectar algún periférico y actualizar manualmente cada dispositivo.

De los trabajos académicos relevados se mencionan aquellos con propuestas del sistema de control que representan distintas tecnologías. En [9] se utiliza el chip AT89C52 para enviar caracteres chinos sobre matrices de 32 x 192 leds de un solo color; en [10] se implementa una pantalla led RGB de 320 x 240 píxeles que rota 360°, permitiendo visualizar imágenes en color por persistencia de visión; en [11] se desarrollan algoritmos sobre FPGA usando búferes de datos para controlar una pantalla led de 160 x 32 píxeles alcanzando 32.768 colores; en [12] se presenta el control de un micro display de transistores de película delgada (TFT) usando modulación por ancho de pulso (PWM) alcanzando 256 niveles de color a una frecuencia de refresco de 60 Hz, basado también en FPGA; en [13] se presenta el control de píxeles virtuales para matrices led multicolor usando flip-flops tipo D.

En el diseño e implementación del presente trabajo, los carteles son de matriz led

<sup>6</sup>Fuente: elaboración propia del autor.

de un solo color y de distintas dimensiones (8 x 64, 32 x 64, 32 x 128). El control de los carteles tiene como factor común el uso del conjunto de chips digitales 74HC138, 74HC595 y 74HC245. La topología permite interconectar paneles en serie para construir carteles led de distinto tamaño usando la misma lógica de control.

## Capítulo 2

# Introducción específica

En este capítulo se introduce la terminología específica de la red de comunicaciones del tren (TCN) y del sistema de información visual al pasajero (PIDS). La arquitectura del sistema y sus módulos principales son presentados con una descripción general. Además, se introduce el sistema de carteles led de Trenes Argentinos, que son los que brindan información al pasajero en las formaciones ferroviarias operativas de la empresa.

### 2.1. Red de comunicación del tren TCN

La red de comunicaciones del tren TCN presenta una arquitectura de buses jerárquicos de dos niveles, y está especificada en el estándar IEC-61375-1 [2] de la *International Electrotechnical Commission* (IEC). En la figura 2.1 se presenta el esquema de conexión de los buses de datos de la TCN, el *Wire Train Bus* (WTB) que se encarga de las comunicaciones entre coches a través de nodos con redundancia física, y el *Multi Vehicle Bus* (MVB), al que se conectan los dispositivos de cada coche. Cada bus de datos tiene su especificación de detalle en las normas de la IEC [3] y [4].

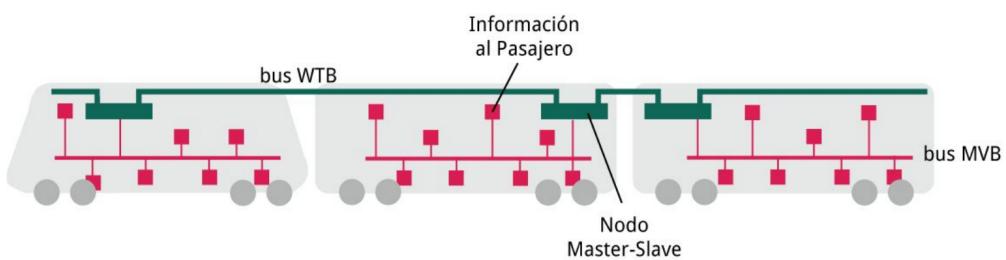


FIGURA 2.1. Diagrama del tren y de los buses WTB/MVB de la red TCN.

En la figura 2.2 se presenta la topología de la red TCN para los trenes de SOFSE. Observar que, leyendo la figura desde arriba hacia abajo, el esquema sugiere la ubicación en los coches de los distintos módulos. En los trenes de SOFSE, existen armarios con racks en los extremos de los coches, donde se alojan los dispositivos de la red.

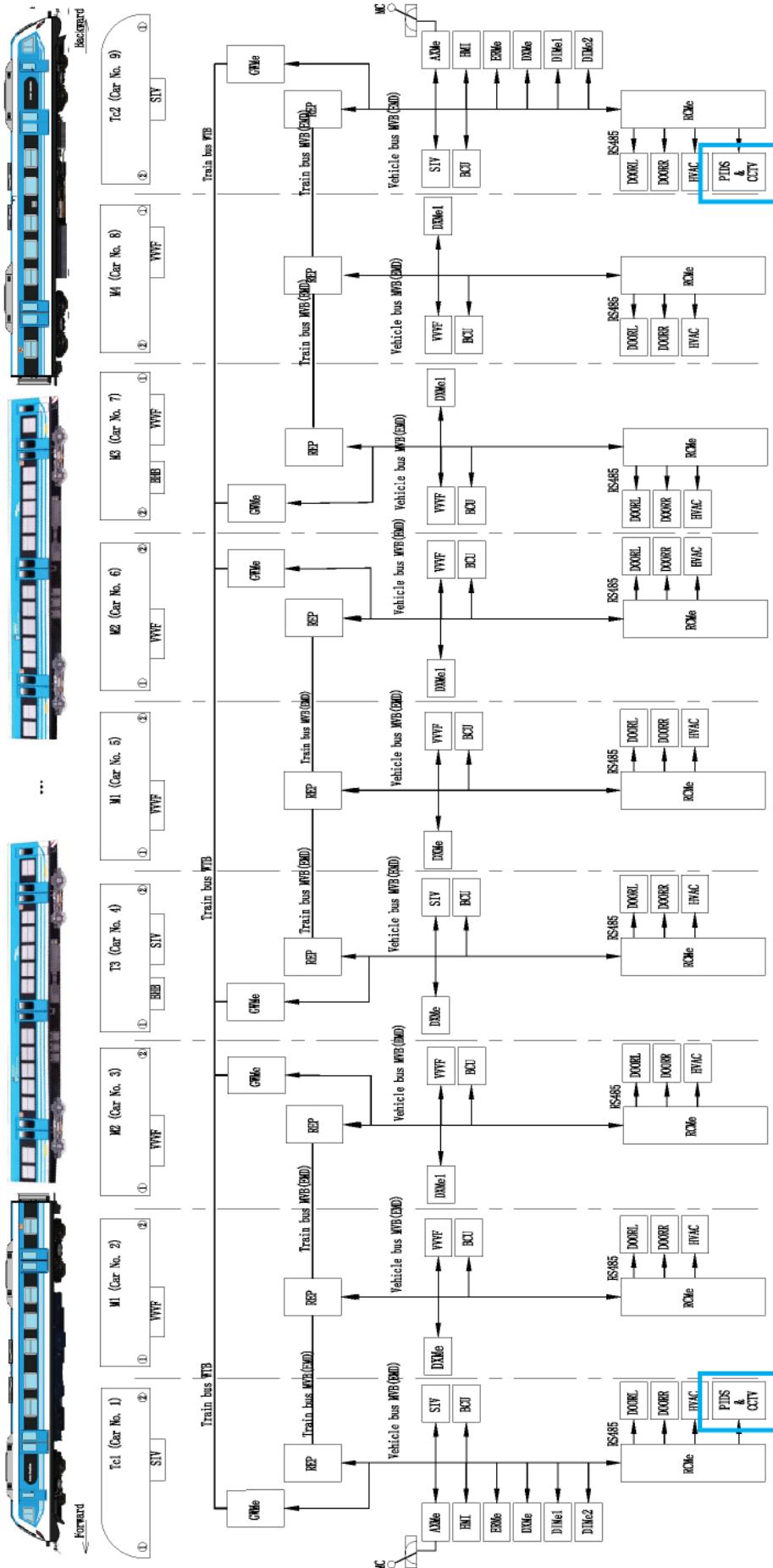


FIGURA 2.2. diagrama de la red TCN de Trenes Argentinos. Plano cortesía SOFSE, editado por el autor.

En la figura 2.2 también se puede observar que varios de los módulos se repiten en cada coche y, resaltado en celeste, se señala la ubicación del sistema PIDS y del circuito cerrado de TV (CCTV) en los coches cabecera. Los buses MVB y WTB también están representados en la topología a lo largo del tren. El nodo *Master-Slave* que interconecta los buses está representado por un bloque denominado GWMe, *Vehicle control module* según la nomenclatura oficial, y funciona de *gateway* entre ambos buses. Siguiendo la cascada de bloques, todos los módulos que le siguen a los bloques REP (*Trunk module*) están conectados al bus MVB. Algunos de los dispositivos y sistemas conectados al MVB que se pueden observar son: el control de puertas (DOORL/R), el aire acondicionado (HVAC), el sistema de tracción (VVVF), el sistema de control de frenos (BCU), entre otros.

En las figuras 2.3 y 2.4 se presentan fotografías de los armarios de los trenes donde se puede ver la disposición de los equipos en los racks de salón. Los módulos negros que se observan en la figura 2.3 se denominan DIMe, DXMe y RCMe, y son parte de la solución TCN del Instituto Zhuzhou, denominada Distribute Train Electric Control System (DTECS) [14].

En la parte inferior del rack, se puede observar un bloque de módulos grises señalados como parte del sistema PIDS. El mapa de recorrido led (LMDU), los carteles de matriz led (IDU), los parlantes (LSP) y las cámaras de video (CCTV), son parte del PIDS, que también se interconectan al bus MVB. Acorde a la topología, el PIDS se conecta a un módulo denominado RCMe, a través de una red RS485. Este último bloque se corresponde con el módulo RCMe, recuadrado en celeste en la figura 2.3. Según lo relevado en las formaciones de Trenes Argentinos, y también en el plano de la red TCN, el PIDS tiene su propia red RS485, aparte de la que corresponde a la interconexión con el MVB. La figura 2.4 es una fotografía en detalle de la unidad de rack donde están instalados los módulos de hardware del PIDS.

Las formaciones existentes de SOFSE fueron adquiridas durante los años 2013-2014. Si bien se observa que las redes RS485 son parte fundamental de la red TCN en estas formaciones, existe una nueva generación de redes TCN basadas en redes *Ethernet* que se comenzó a especificar a partir del año 2008 por la IEC y que se expuso en demostraciones de performance recién a mediados de 2015. En el nuevo estándar de TCN basado en redes *Ethernet* de tiempo real, se definen los análogos a los buses WTB y MVB, los buses ETB (*Ethernet Train Backbone*) y ECN (*Ethernet Consist Network*). Las empresas Siemens, Bombardier, Alstom, Mitsubishi y el Instituto Zhuzhou formaron parte del desarrollo de los nuevos estándares, saliendo al mercado entre los años 2014-2015. En comparación con la versión WTB/MVB, ETB/ECN soporta datos multimedia incluyendo video. Así, en esta nueva generación de TCN *Ethernet*, tanto el CCTV como el PIDS están especificados dentro de las normas IEC62580-2 y IEC62580-4, respectivamente. Sin embargo, el PIDS y el CCTV ya existían en las soluciones de mercado ofrecidas por los fabricantes, como pudimos observar en los coches de SOFSE en los que estos sistemas se basan en redes RS485, aunque no estuvieran especificados por un estándar.

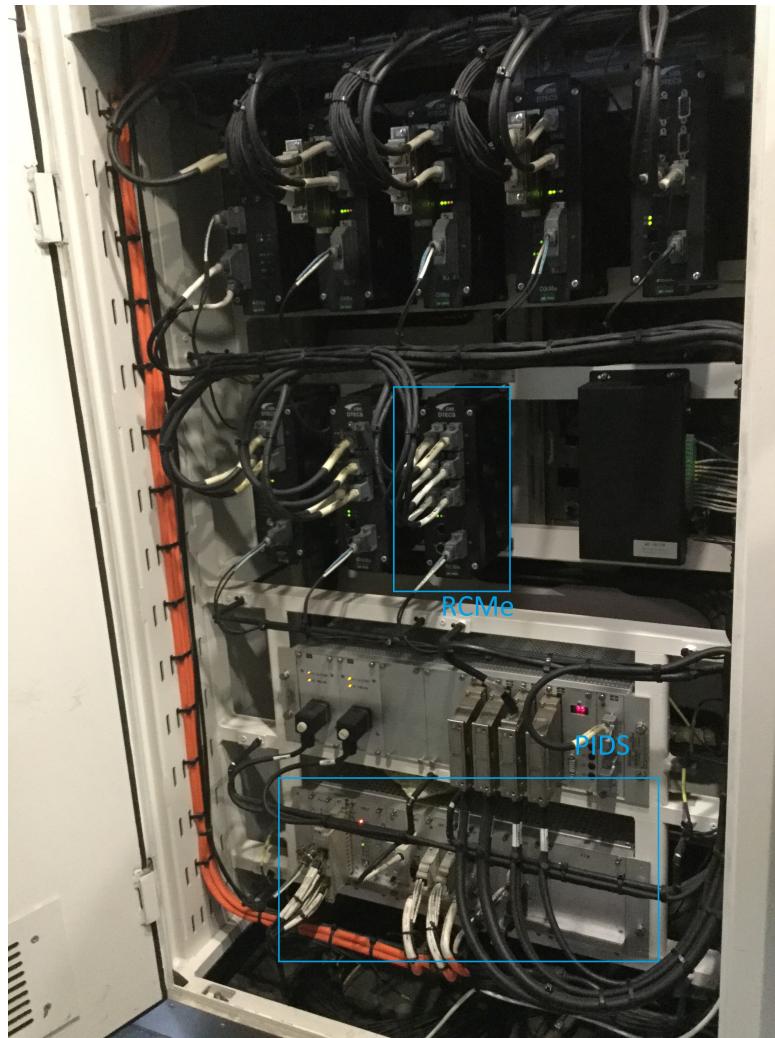


FIGURA 2.3. Fotografía del rack de salón de una formación de Trenes Argentinos.

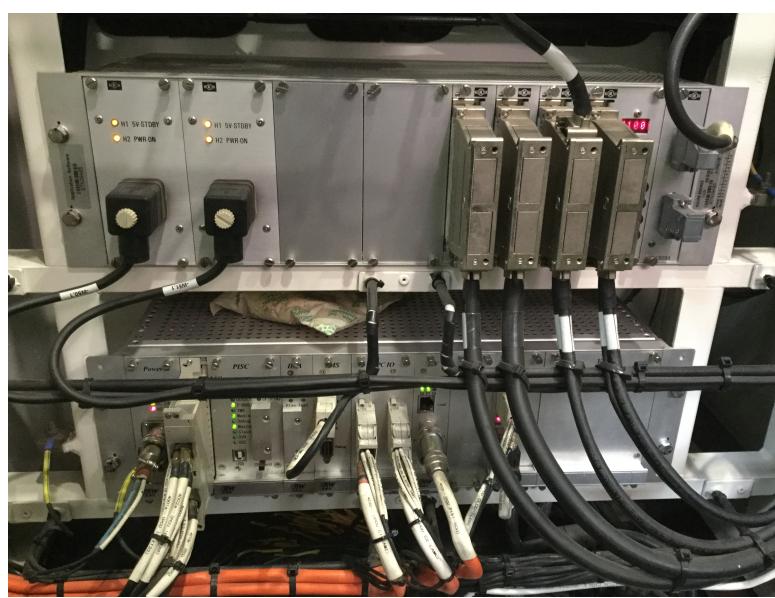


FIGURA 2.4. Fotografía de las unidades de rack del sistema PIDS en el rack de salón.

## 2.2. PIDS: Sistema de información visual para pasajeros

El PIDS de Trenes Argentinos es una solución propietaria, y no está especificada en ningún estándar. Este sistema integra un circuito cerrado de cámaras de TV (CCTV), un sistema de audio (LSP), mapas de recorrido (LDMU) y carteles de matriz led (IDU). En la figura 2.5 se presenta un diagrama de su arquitectura. Se puede observar un bus de datos ubicado en la parte superior, que recorre todo el largo del plano conectándose con todos los bloques. Este bus está formado por los cables 4001, 4002 y 4003, formando una red RS485 a la que se conectan distintos módulos conectorizados. Existen dos módulos denominados DACU y FDU, encargados del micrófono, del audio, de la comunicación con los sistemas CAM T, CAM C, TCMS, OCC y de la pantalla táctil LCD del conductor (TLCD), a través del módulo PCU. Al bus RS485 también se conecta el módulo SCU, que por su ubicación central y conexionado funciona como un *hub* de dispositivos. Al SCU se conecta otro conjunto de módulos: PECU1 y PECU2 indicando referencia de los laterales del tren, cámaras CAM1 y CAM2, y cuatro arreglos serie de dispositivos entre los que se encuentran los carteles de matriz led, los mapas de recorridos y parlantes. Dos de los arreglos serie integran los bloques IDU (carteles de matriz led) y LDMU (mapas de recorrido led), y los otros dos arreglos serie integran los bloques LSP o parlantes. Se puede observar que existen dos unidades IDU: IDU1 al comenzar y IDU2 al finalizar el arreglo serie. La nomenclatura corresponde con la ubicación de los carteles de matriz led en el salón de cada coche.

Los módulos IDU corresponden a las unidades por las que se transmiten datos a los carteles de matriz led. En el SCU termina un conjunto de cables mediante un conector Harting IO/48 P, como se puede observar en la figura 2.6. Dentro del mismo, el bus RS485 que conecta el SCU con las unidades IDU está compuesto por los cables nomenclados como 4330a (RS485A), 4330b (RS485B) y 4330c (RS485C). Este punto de conexión resulta importante porque, según lo relevado en las formaciones de SOFSE, es el punto de conexión física de los carteles de matriz led de salón.

## 2.3. Carteles y controladoras de matrices led

En la sección del estado del arte de sistemas de información visual, se han presentado distintos tipos de carteles led y controladores asociados. Los carteles de matriz led de las formaciones de Trenes Argentinos están compuestos de módulos de 8x8 leds, que forman carteles de 48 módulos monocromo (rojo) para los carteles de salón y de 12 módulos bicolor (rojo-verde) de mayor tamaño para los carteles de frente y contrafrente del tren. Las placas de control de estos carteles tienen, por un lado, conexión eléctrica con la red de 110 VDC del tren, y por otro, un circuito de datos de 5 VDC que se comunica con el conjunto de chips digitales de los módulos 8x8. La figura 2.7 es una fotografía de un cartel de matriz led de salón inicializándose para brindar servicio al pasajero.

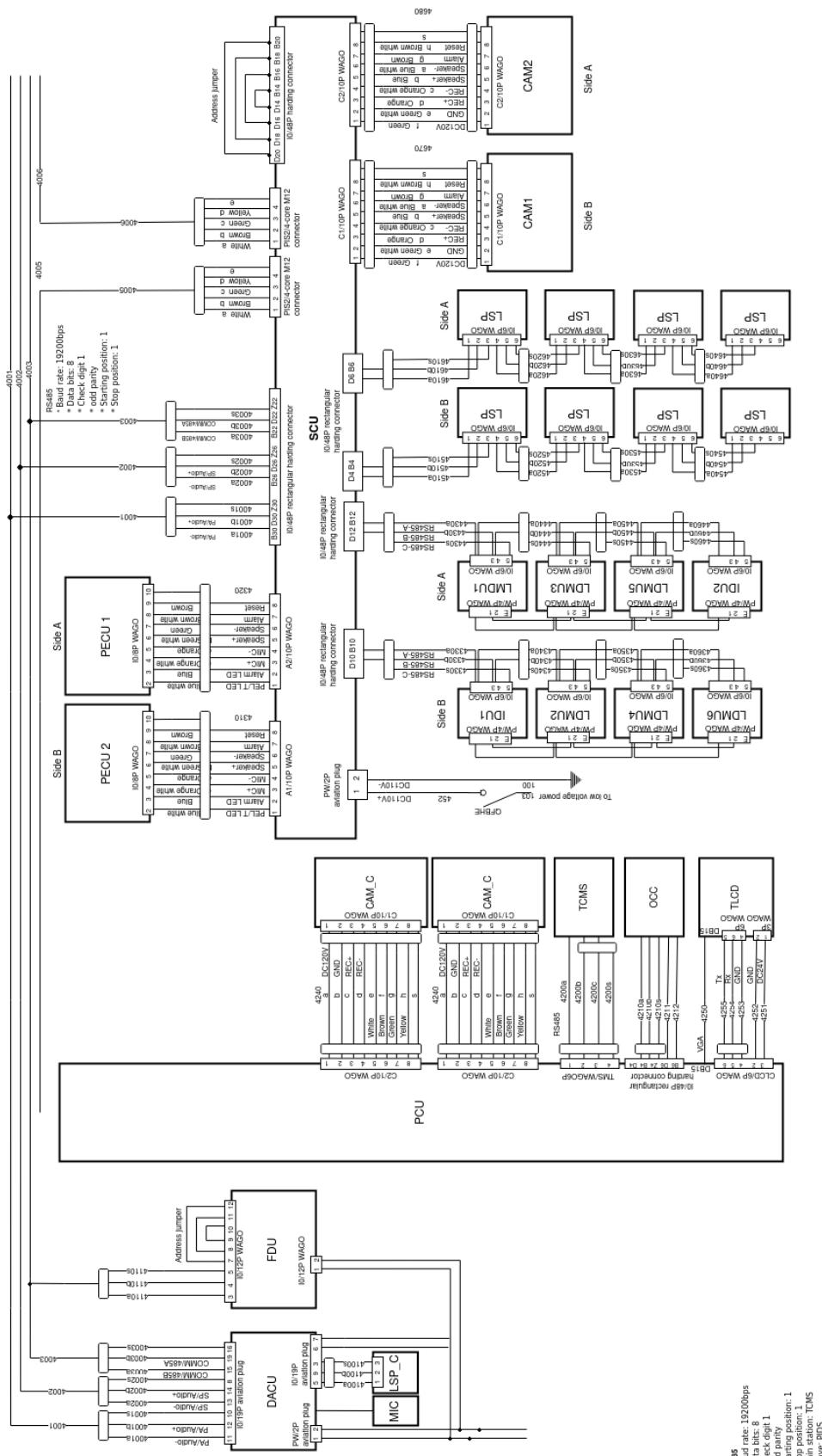


FIGURA 2.5. Diagrama de bloques del sistema PIDS, elaborado por el autor en base al plano de referencia de SOFSE.



FIGURA 2.6. Fotografía del detalle de cableado de la unidad de rack del PIDS que corresponde a los carteles LED de salón.

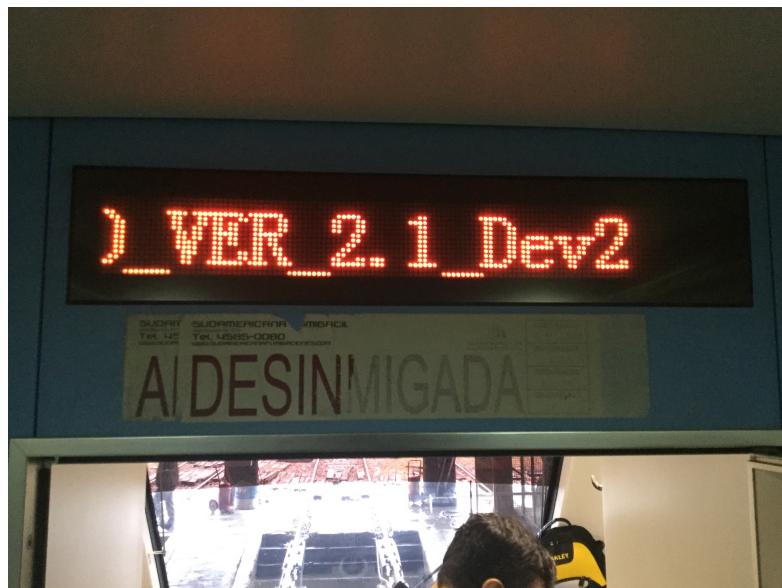


FIGURA 2.7. Fotografía de un cartel de salón inicializándose bajo una prueba de operación.



## Capítulo 3

# Diseño e implementación

En este capítulo, se abordan cuestiones de diseño, se presentan los requerimientos del sistema y se describe la solución propuesta. Se detalla la solución en términos de arquitectura, patrones de software, descripción de componentes e implementación. En el desarrollo, se utiliza la plataforma de hardware EDU-CIAA [15], la API Firmware\_v3 [16], y freeRTOS [17] como sistema operativo de tiempo real.

### 3.1. Requerimientos

El objetivo principal de este trabajo es diseñar e implementar un sistema de información visual para pasajeros a bordo del tren. Está dirigido a:

1. Todos los miembros del grupo de trabajo GICSAFE y SOFSE que participan de proyectos orientados a cubrir necesidades tecnológicas del sistema ferroviario argentino.
2. Alumnos y personal académico con intenciones de participar en proyectos de desarrollo aplicados a la industria.
3. Desarrolladores de software y equipamiento para trenes.

A nivel general, los requerimientos del proyecto son los siguientes:

- El sistema debe leer datos de información al pasajero de la red interna de los trenes y presentarlos en un display led. El sistema no se encargará de presentar los mensajes en formato de audio.
- El sistema permitirá implementar las funciones de visualización del sistema de información al pasajero existente. La solución existente es un sistema propietario que integra también un sistema de audio, un CCTV usando cámaras de seguridad, entre otras funcionalidades.
- El sistema que se especifica busca desacoplar funciones del equipamiento propietario para permitir realizar tareas de mantenimiento. Como ejemplo, la reposición de carteles led que en la actualidad quedan fuera de servicio por fallas o pérdida del material original y que no pueden ser reparados.

Estos requerimientos generales se traducen en requerimientos específicos y se dividen en tres grupos que se detallan a continuación: requerimientos funcionales, de integración y de documentación.

### Requerimientos funcionales

- El sistema debe controlar arreglos de matrices led de 8x8 (64 leds individuales).
- El sistema debe presentar en el display información dinámicamente.
- El sistema debe poder almacenar una cantidad de información para visualización.
- El sistema debe permitir elegir entre distintos mensajes de visualización.
- El sistema debe permitir cargar los mensajes a visualizar a través de una computadora.
- El sistema debe poder reaccionar a un mensaje que es enviado para visualizar.

### Requerimientos de integración con la red TCN

- Las placas de control deben ser compatibles con el sistema PIDS existente.
- Las placas de control deben poder alimentarse con 110 VDC.
- El bus de datos de entrada debe ser una interfaz RS-485.
- El sistema debe interpretar las tramas del PIDS que corresponden a los módulos LDU.
- El sistema debe manejar tramas en ciclos típicos de 16-20 ms.

### Requerimientos de documentación

- Se debe generar un documento de casos de prueba.
- Se debe generar una guía de usuario.
- Se debe generar una presentación del sistema.
- Se debe generar un informe final de proyecto.

La tabla 3.1 sintetiza los requerimientos y les asigna un código de referencia para la evaluación de su cumplimiento.

Por último se explicita que para el desarrollo del presente proyecto se asume que:

- No habrá dependencias directas con otros proyectos enmarcados en el mismo PDE [1].
- No habrá dificultad ni excesivas demoras en la compra de los componentes electrónicos o de software necesarios.
- Se contará con recursos y materiales necesarios para validar las pruebas realizadas. Trenes Argentinos dará acceso a una formación ferroviaria con red TCN para realizar pruebas de campo.
- El sistema de información al pasajero se va a instalar en el sistema PIDS existente de las formaciones ferroviarias en operación.
- El sistema de información al pasajero no se va a instalar en redes TCN de tiempo real basadas en Ethernet (ETB/ECN).

TABLA 3.1. Tabla de requerimientos funcionales, de integración y de documentación del trabajo.

Código	Descripción
PIDS-REQ-FN-01	Control de módulos de matriz led 8x8.
PIDS-REQ-FN-02	Control de paneles de 2x6 modulos.
PIDS-REQ-FN-03	Control de displays basados en arreglos de 3 paneles.
PIDS-REQ-FN-04	Visualización de mensajes en idioma castellano.
PIDS-REQ-FN-05	Visualización de mensajes dinámicos.
PIDS-REQ-FN-06	Almacenamiento de información de trayecto.
PIDS-REQ-FN-07	Selección de contenidos disponibles.
PIDS-REQ-FN-08	Upstream de mensajes desde una computadora personal.
PIDS-REQ-INT-01	Compatibilidad de sistema con sistema existente.
PIDS-REQ-INT-02	Compatibilidad eléctrica.
PIDS-REQ-INT-03	Compatibilidad de interfaces RS485.
PIDS-REQ-INT-04	Compatibilidad con tramas de datos del módulo LDU.
PIDS-REQ-INT-05	Procesamiento de tramas menor a 16 ms.
PIDS-REQ-DOC-01	Documentación de casos de prueba.
PIDS-REQ-DOC-02	Guía de usuario.
PIDS-REQ-DOC-03	Presentación del sistema.
PIDS-REQ-DOC-04	Informe final de proyecto.

## 3.2. Casos de uso

Los casos de uso planteados se presentan como respuesta a historias de usuario. Las historias de usuario propuestas en este trabajo son:

- Como usuario del tren, quiero ver el nombre de la estación a la que estoy arribando.
- Como conductor del tren, quiero elegir el destino y recorrido asociado que se visualizará en los coches.
- Como sistema vinculado, quiero transmitir mensajes de asistencia, emergencia e información al pasajero.
- Como componente de sistema, quiero recibir e interpretar tramas de la red de datos del sistema PIDS

Estas historias de usuario presentan cuatro tipos distintos de usuarios: pasajeros, conductores, sistemas de información al pasajero y componentes internos del sistema. Con esta variedad de usuarios de sistema, se busca definir funcionalidades y casos de uso. Los principales casos de uso del sistema se presentan en la tabla 3.2.

En el caso de uso UC-1, se involucra al tren como sistema disparador cuando arriba a una estación, y se presenta información visual al pasajero usando los carteles led de salón.

TABLA 3.2. Tabla de casos de uso.

Código	Descripción
PIDS-UC-01	Visualizar estación.
PIDS-UC-02	Elegir destino.
PIDS-UC-03	Información de asistencia.
PIDS-UC-04	Receptor de tramas.

En el caso de uso UC-2, se resuelve una acción del conductor al presionar un botón, y también se presenta información visual al pasajero, en este caso las estaciones cabecera del recorrido que se visualizan en los carteles led de frente y contrafrente del tren.

El tercer caso de uso, UC-3, presenta información de asistencia cargada previamente, que se dispara por acción de un temporizador mientras el tren está en circulación.

Por último, el caso de uso UC-4 involucra al módulo SCU (ver figura 2.5 de la red PIDS) y a un sistema externo, como podría ser la computadora de un operador u otro componente de la red. Esto se realiza para codificar las tramas de datos recibidas desde el SCU.

### 3.3. Arquitectura del sistema

El sistema PIDS de Trenes Argentinos es parte de una solución integral de la red TCN del fabricante de los trenes, la empresa China State Railway Group Company, Ltd. En este capítulo, se describen los aspectos más relevantes del sistema PIDS de esa arquitectura y su relación con los componentes del sistema propuesto en este trabajo. El sistema diseñado en este trabajo sigue una arquitectura orientada a eventos. Se desarrollaron e implementaron distintos patrones de software buscando satisfacer propiedades de modularidad, portabilidad y escalabilidad. Algunos de los objetos implementados se describen a nivel de detalle para resaltar criterios y decisiones de diseño relevantes. La relación entre la arquitectura existente del PIDS de trenes y la arquitectura del sistema embebido basado en la plataforma CIAA, busca por un lado satisfacer la compatibilidad eléctrica del hardware, y por otro, las historias de usuario planteadas en los casos de uso, en la etapa de definición de requerimientos.

En las secciones siguientes, se describen los componentes del sistema y sus interacciones de manera más detallada.

#### 3.3.1. Contexto de la solución

El sistema PIDS forma parte de una solución integral: la red de comunicaciones del tren o red TCN. Este sistema proporciona información a los pasajeros y puede ser operado tanto por el conductor del tren como por los operadores. Se representa a nivel sistema con en el diagrama de la figura 3.1.

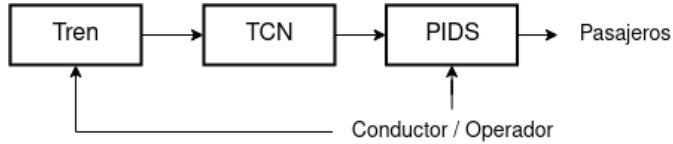


FIGURA 3.1. Diagrama del sistema Tren-TCN-PIDS.

La red TCN define una comunicación estándar usando dos buses jerárquicos llamados WTB (*Wire Train Bus*) y MVB (*Multifunction Vehicle Bus*). El sistema PIDS se interconecta al bus de datos MVB, como se indica en el diagrama de la figura 3.2.

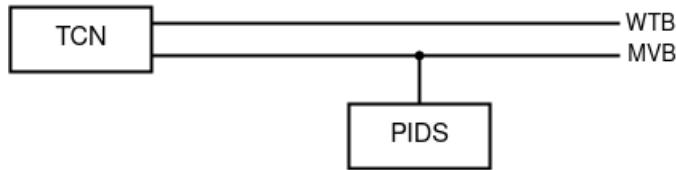


FIGURA 3.2. Diagrama de interconexión TCN-PIDS

El sistema PIDS tiene un bus de comunicación propio a través de una red RS485. Uno de los componentes de esta red es el módulo SCU (descrito en la topología del PIDS en el capítulo 2), al cual se conectan distintos dispositivos, como los display led, los mapas de recorrido led, las cámaras y los parlantes, tal como se indica en la figura 3.3.

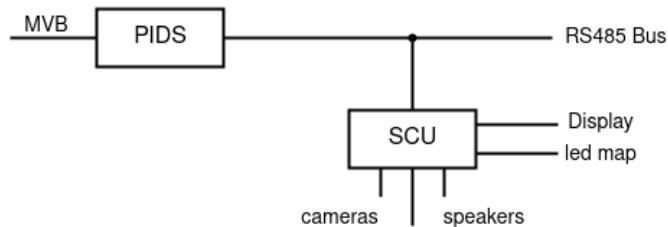


FIGURA 3.3. Diagrama del módulo SCU en la red PIDS.

Al módulo SCU se conectan las unidades IDU, que corresponden a los display led de salón. Cada unidad IDU contiene un controlador (*driver*) y el arreglo de módulos de matriz led que conforman el display. En la figura 3.4 se representan estos bloques funcionales.

El alcance del sistema desarrollado en este trabajo cubre la funcionalidad de este conjunto de bloques *Driver + Display*, que en la nomenclatura del sistema PIDS existente corresponde a los módulos IDU. Existen dos unidades de estos módulos por cada salón o coche. Muchas de las formaciones de SOFSE disponen de siete coches, por lo que se tiene un mínimo de catorce unidades IDU (dos por salón), más dos displays externos adicionales para el frente y contrafrente del tren que indican las estaciones cabecera del recorrido. Esto resulta en un total de al menos diecisésis unidades de control de carteles de matriz led por cada tren. Teniendo en cuenta las formaciones operativas de las líneas Mitre, Sarmiento y Roca del Área

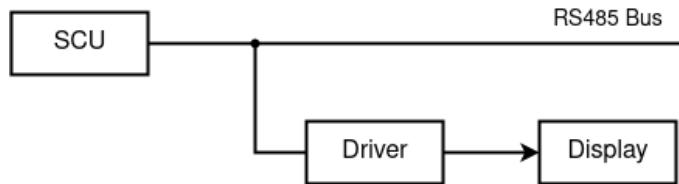


FIGURA 3.4. Diagrama de bloques del sistema SCU, placa de control y carteles led de salón.

Metropolitana de Buenos Aires (AMBA), se puede estimar alrededor de treinta trenes operando en simultáneo, lo que resulta en aproximadamente 500 unidades de carteles operando en vivo. El impacto que puede tener el aporte de este trabajo estará directamente relacionado con la operación de Trenes Argentinos, y puede contribuir a la extensión de la vida útil de los trenes.

### 3.3.2. Diseño del sistema

El diseño propuesto tiene como objetivo abordar las funcionalidades del bloque de control del display led. Mientras que el display led es una unidad que se puede adquirir comercialmente, el controlador para la red PIDS es una solución propietaria del fabricante que se pretende reemplazar con este desarrollo. En la figura 3.5 se presenta un diagrama de bloques del sistema de control propuesto. Este controlador utiliza la comunicación serie a través de interfaces UART-RS485 y UART-USB. La UART (*Universal Asynchronous Receiver Transmitter*) es un periférico del microcontrolador de la plataforma CIAA. Dado que la alimentación de la CIAA difiere de la existente en la red RS485 de Trenes Argentinos, se requiere un bloque de conversión de tensión DC-DC para garantizar compatibilidad eléctrica. La comunicación con el display se realiza mediante un adaptador eléctrico, que consiste principalmente en un puerto de entrada-salida.

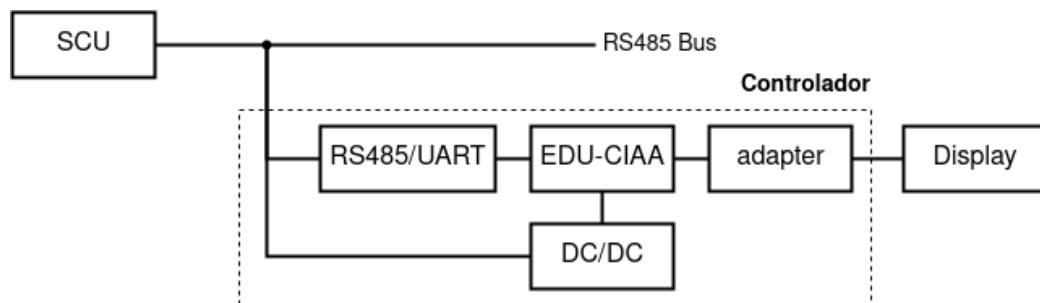


FIGURA 3.5. Diagrama de bloques del controlador propuesto.

A nivel lógico, el sistema que propuesto se compone de cuatro objetos activos que interactúan entre sí, tal como se indica en la figura 3.6. El prefijo 'ao:' señala que el bloque es un objeto activo.

- El objeto activo UART es el encargado de recibir e interpretar las tramas de datos que viajan por la red RS485 del bus de datos del SCU.
- El objeto activo Button es el control manual del operador para accionar el sistema.

- El objeto activo PIDS es una máquina de estados que representa el estado del tren, y contiene los mensajes y nombres de las estaciones.
- El objeto activo DisplayLed es el encargado de codificar los mensajes en el formato correspondiente a la matriz led del display.

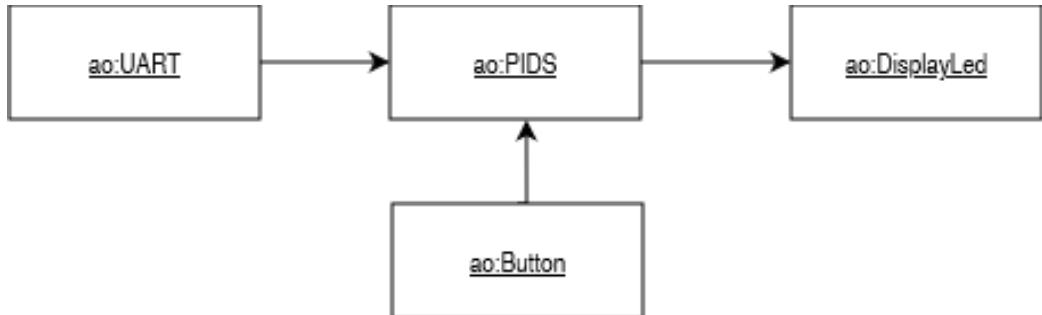


FIGURA 3.6. Vista estructural del sistema propuesto.

Esta vista estructural del sistema describe la interacción entre componentes e indica su dependencia funcional. El diseño modular permite realizar cambios en los componentes de forma independiente. Por ejemplo, se podrían reemplazar los mensajes al pasajero en el objeto PIDS sin afectar el resto del sistema. En caso de ser necesario cambiar el hardware de control, se podría reemplazar la lógica de control del display led modificando únicamente el objeto Displayled.

### 3.4. Implementación del sistema embebido

En este trabajo, se lleva a cabo la implementación de un sistema embebido utilizando el lenguaje de programación C y el sistema operativo de tiempo real freeRTOS. La plataforma de hardware utilizada es la CIAA-EDU-NXP, que dispone de un microcontrolador LPC4337 de la compañía NXP [18], con una arquitectura de 32 bits ARM Cortex-M4/M0. El firmware se desarrolló utilizando la *SAPI* y el *firmwarev3* [16] como capa de abstracción de hardware. Esta API proporciona una interfaz para utilizar las funciones de la biblioteca CMSIS del fabricante del microcontrolador y es un componente fundamental del proyecto CIAA.

Durante el diseño del sistema, se crearon plantillas para implementar patrones de software, como máquinas de estado y objetos activos. Los aspectos de calidad de software, como documentación, pruebas unitarias, mantenimiento y escalabilidad, se tuvieron en cuenta desde el diseño, y su implementación se facilitó mediante el uso de estas plantillas. Los lineamientos y fragmentos de código relevantes de estas plantillas son descriptos en la sección de patrones de software.

La implementación de los objetos activos se detalla en la sección de componentes de sistema. Los atributos clave de la solución y las interacciones entre los componentes forman parte de la documentación presentada. Para una comprensión más profunda, la implementación del controlador del display led incluye una sección con detalles adicionales. El firmware busca ser portable a aquellas versiones de hardware de display de matriz led que utilicen los conjuntos de chips 74HC245,

74HC595 y 74HC138, o sistemas digitales equivalentes.

### 3.4.1. Organización del código fuente

La organización del código fuente que conforma el sistema embebido de este trabajo se detalla en el siguiente árbol de archivos:

```

1 AppRTOS
2 |--- config.mk
3 |--- inc
4 |   |--- common.h
5 |   |--- displayled.h
6 |   |--- FreeRTOSConfig.h
7 |   |--- ISR_GPIO.h
8 |   |--- ISR_UART.h
9 |   |--- main.h
10 |   |--- modulePanelDisplay.h
11 |   |--- portmap.h
12 |   |--- statemachine_AB.h
13 |   |--- statemachine_button.h
14 |   |--- statemachine_displayed.h
15 |   |--- statemachine_PIDS.h
16 |   |--- statemachine_UART.h
17 |   '-- userTasks.h
18 |-- LICENSE.txt
19 '-- src
20   |--- displayled.c
21   |--- ISR_GPIO.c
22   |--- ISR_UART.c
23   |--- main.c
24   |--- statemachine_AB.c
25   |--- statemachine_button.c
26   |--- statemachine_displayed.c
27   |--- statemachine_PIDS.c
28   |--- statemachine_UART.c
29   '-- userTasks.c

```

CÓDIGO 3.1. Árbol de archivos del código fuente del sistema.

Se pueden observar dos directorios principales: *inc* y *src*. En *inc* se incluyen los archivos de encabezados y en *src* los archivos de código ejecutable. Existe un archivo principal o *main* que es el que instancia las secuencias de inicialización, recursos y tareas del sistema operativo. Las tareas, que incluyen a los objetos activos y procesos del sistema, se implementan en los archivos *userTasks*. Luego, para cada implementación de objeto activo existe una máquina de estados asociada en un archivo de encabezados (.h), y un archivo ejecutable (.c) con el prefijo *state-machine*. Finalmente, los archivos con el prefijo *ISR* corresponden a las rutinas de interrupción. Como cada máquina de estado utiliza recursos del sistema operativo, se ha creado un archivo *common.h* que declara aquellos recursos como colas, *handlers* y semáforos que se utilizan entre tareas para comunicación interprocesos.

Esta organización permite encapsulamiento y la modularidad de los componentes del sistema, lo que facilita la escalabilidad y el mantenimiento del sistema.

### 3.4.2. Uso de recursos en RTOS

En este desarrollo, se utiliza freeRTOS, una versión en C de un *kernel* de sistema operativo de tiempo real. La implementación se basa en la inclusión de los archivos de cabecera *FreeRTOS.h* y *FreeRTOSConfig.h*. Esta implementación ha sido validada en arquitecturas ARM Cortex-M4, específicamente en la plataforma EDU-CIAA.

En todos los casos que fue posible, se utilizaron semáforos, colas y *mutex* para organizar y proteger el uso compartido de recursos. El caso de uso típico de *mutex* es la interacción de distintas tareas con la misma interfaz UART-USB para imprimir mensajes por pantalla. En el código fuente de cada objeto implementado, se utiliza la siguiente plantilla para proteger el recurso, evitando accesos múltiples y posibilidad de *deadlock*:

```

1 if (pdTRUE == xSemaphoreTake( xMutexUART, portMAX_DELAY )) {
2     vPrintString( "Task AB is running.\r\n" );
3     xSemaphoreGive(xMutexUART) ;
4 }
```

CÓDIGO 3.2. Ejemplo de protección de recursos compartidos.

Las colas, conocidas como *Queue*, se utilizan principalmente para comunicar eventos entre objetos activos. En todos los casos se referencian con *handlers* usando el prefijo *queueHandle* como nomenclatura. En el siguiente fragmento de código se muestra un ejemplo, exhibiendo los mecanismos de control de errores utilizados.

```

1 queueHandle_button = xQueueCreate(QUEUE_MAX_LENGTH, sizeof(
    eSystemEvent_button));
2 if (queueHandle_button == NULL){
3     perror("Error creating queue");
4     return 1;
5 }
```

CÓDIGO 3.3. Ejemplo de creación de cola.

Todas las tareas y recursos del sistema operativo se han protegido contra errores informando al usuario ante fallas en la instancia, previas al inicio del *scheduler* u orquestador.

```

1 if( xTaskCreate( vTaskReadSerial , "Serial Comm reading task" ,
2 configMINIMAL_STACK_SIZE*4, NULL, tskIDLE_PRIORITY+2, &
3 xTaskReadSerialHandler)
4 == pdFAIL ) {
5     perror("Error creating task");
```

CÓDIGO 3.4. Ejemplo de protección en la creación de tarea al inicio del orquestador.

Se utilizan también punteros de tipo *xTaskHandle* para referenciar las tareas del sistema operativo. Este tipo de referencias son de especial utilidad a la hora de eliminar tareas de forma dinámica en tiempo de ejecución, y también se pueden utilizar para la comunicación entre tareas.

El uso de *timers* por software fue el preferido en aquellos casos que su uso facilita el mantenimiento, legibilidad y comprensión de la implementación. La plantilla

desarrollada para la creación de *timers* se presenta en el siguiente fragmento de código.

```

1 void timerCallback_displayed(TimerHandle_t xTimerDisplayHandle) {
2
3     if (pdTRUE == xSemaphoreTake( xMutexUART, portMAX_DELAY )) {
4         printf("Timer display led is running.\r\n");
5         xSemaphoreGive(xMutexUART);
6     }
7
8     eSystemEvent_displayed = displayed_timer_event =
9     evDisplayed_timeout;
10
11    if (xQueueSend(queueHandle_displayed, &displayed_timer_event, 0U)!=
12        pdPASS) {
13        perror("Error sending data to the queueHandle_displayed\r\n");
14    }
15 }
```

CÓDIGO 3.5. Ejemplo de creación de temporizadores por software.

Se procuró tener especial cuidado de superposición o competición del reloj del sistema operativo entre tareas. Distintos componentes pueden tener requisitos temporales que compiten por la prioridad del orquestador. Para ilustrar este aspecto, se detallará la implementación del display led como un ejemplo que puede competir con el arriba de mensajes por la interfaz UART.

Las rutinas de interrupción por hardware, conocidas como *ISR*, se utilizan cuando se requiere respuesta inmediata. Por ejemplo, al accionar manualmente un interruptor o bien al recibir mensajes o señales eléctricas desde el bus de datos del tren. La implementación elegida para el uso de interrupciones se representa en el diagrama de secuencia de la figura 3.7.

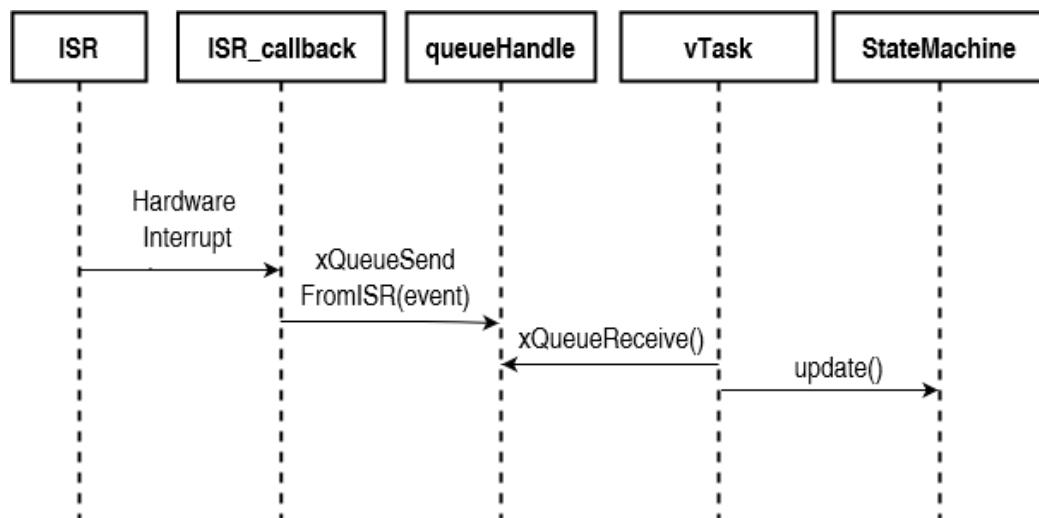


FIGURA 3.7. Diagrama de secuencia que representa la interacción entre componentes del sistema operativo cuando se dispara una interrupción o ISR.

El recurso de hardware que genera interrupciones (ISR) llama a una función *callback* (*ISR callback*), que sólo se encarga de entregar un mensaje de evento al sistema. Esta función no tiene lógica implementada, sólo avisa al sistema que hay una interrupción que atender. El evento se comunica a través de una cola, recurso elegido como interfaz de mensajes de los objetos activos. La cola es atendida por una tarea de sistema (*vTask*) que resuelve el código de ejecución. Esta tarea normalmente implementa un objeto activo que actualiza una máquina de estado.

Aunque la complejidad del mecanismo de atención de interrupciones puede resultar llamativa, este patrón basado en objeto activo permite desacoplar la invocación y la ejecución de una máquina de estados. El objeto activo es una técnica de concurrencia muy utilizada debido a su capacidad para separar en hilos independientes (*threads*) la invocación de funciones (eventos) de las funciones de ejecución. Con este mecanismo aparece la posibilidad de atender múltiples eventos en simultáneo, sin esperar a que se procese cada evento secuencialmente. Esto permite lograr paralelismo, garantizar la atomicidad en la función que atiende la interrupción, mantener una latencia muy baja y asegurar la consistencia con el uso de objetos activos bajo los lineamientos de la arquitectura orientada a eventos.

Por último, se menciona el uso de memoria dinámica. El sistema cuenta con una interfaz de comunicación UART que, en principio, recibirá mensajes de longitud variable y desconocida. Por lo tanto, se optó por utilizar *buffers* dinámicos para el almacenamiento y procesamiento de datos. Para el manejo de memoria dinámica se hace uso de funciones como *memset()*, *pvPortMalloc()*, *memcpy()* y *vPortFree()*, a través de dos instancias de ejecución: una para la recepción y el almacenamiento de datos, y otra para la ejecución y liberación de memoria. En el siguiente fragmento de código se detalla el uso de estas funciones en el contexto de dos tareas: *reader* y *writer*.

```

1 void vTaskReader(void *parameters) {
2     // Clear whole buffer
3     memset(buf, 0, buf_len);
4     // Loop forever
5     while (true) {
6         // Read from UART
7         uint8_t c_data=0;
8         if (uartReadByte( UART_USB, &c_data ) == true ){
9             // Store to buffer if not over buffer limit
10            if (idx < buf_len - 1){
11                buf[idx] = c_data;
12                idx++;
13            }
14            // Create a message ending string with null
15            if (c_data == '\n') {
16                buf[idx - 1] = '\0';
17                // Allocate memory and copy message.
18                if (msg_flag == 0) {
19                    msg_ptr = (char *)pvPortMalloc(idx * sizeof(char));
20                    if (msg_ptr==NULL){
21                        if (pdTRUE == xSemaphoreTake( xMutexUART,
portMAX_DELAY)){
22                            printf("Buffer out of memory\r\n");
23                            xSemaphoreGive(xMutexUART);
24                        }
25                    }
26                    // Copy message

```

```

27         memcpy(msg_ptr, buf, idx);
28         // Notify other task that message is ready
29         msg_flag = 1;
30     }
31     // Reset buffer and index
32     memset(buf, 0, buf_len);
33     idx = 0;
34 }
35 }
36 }
37 }
38
39 void vTaskWriter(void *parameters) {
40     if (uart_msg_flag == true) {
41         // Print the message in the buffer
42         if (pdTRUE == xSemaphoreTake( xMutexUART, portMAX_DELAY )) {
43             printf("%s\r\n", uart_msg_ptr);
44             xSemaphoreGive(xMutexUART);
45         }
46         // Free the memory block
47         vPortFree(uart_msg_ptr);
48         uart_msg_ptr = NULL;
49     }
50 }
```

CÓDIGO 3.6. Ejemplo de memoria dinámica con dos tareas reader y writer.

Como se puede observar, cuando se recibe un carácter por la interfaz UART, se copia este carácter en el *buffer*, siempre y cuando haya espacio disponible. Una vez que el *buffer* se llena, se solicita memoria adicional y se copia el mensaje utilizando un puntero al bloque de memoria asignado. Luego, la tarea de ejecución lee el mensaje de ese puntero a memoria, o bien lo procesa para invocar otra función.

### 3.4.3. Patrones de software

En este desarrollo se ha hecho uso extensivo de los patrones máquina de estado, objeto activo, *pipeline*, observar y reaccionar, y superciclo. Se presenta en detalle el formato de plantillas desarrollado en C para freeRTOS para los patrones de máquinas de estado y de objeto activo.

#### Máquinas de estado

La arquitectura orientada a eventos propuesta se desarrolla a través de la interacción de máquinas de estado mediante el uso de objetos activos. En este trabajo, la implementación de las máquinas de estado se lleva a cabo de manera sistemática en el lenguaje C, siguiendo un procedimiento paso a paso que se describe a continuación. Como ejemplo, se utiliza una máquina de dos estados A y B, que cambia de un estado a otro en respuesta a un evento temporal (*evTimeout*):

1. Representación de los estados y eventos con diagrama de estados.
2. Definición de los estados, usando tipo enumerativo definido con el prefijo *eSystemState*:

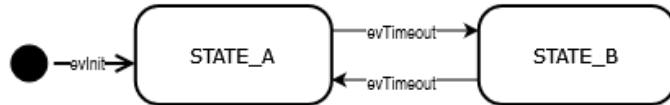


FIGURA 3.8. Diagrama de la máquina de estados AB ejemplo.

```

1 typedef enum{
2
3     STATE_INIT ,
4     STATE_A ,
5     STATE_B
6
7 } eSystemState ;
  
```

CÓDIGO 3.7. Definición de estados.

3. Definición de los eventos. Los eventos representan transiciones entre estados con un tipo enumerativo definido con el prefijo *eSystemEvent*:

```

1 typedef enum{
2
3     evInit ,
4     evTimeout
5
6 } eSystemEvent ;
  
```

CÓDIGO 3.8. Definición de eventos.

4. Definición de un tipo puntero a función usando el prefijo *\*pfEventHandler()* para designar los handlers específicos:

```

1 typedef eSystemState (* pfEventHandler) (void) ;
  
```

CÓDIGO 3.9. Definición de puntero a handlers.

5. Definición de una estructura para la máquina de estados definiendo un tipo *sStateMachine*. Esta estructura debe incluir una variable estado (*eSystemState*), una variable evento (*eSystemEvent*) y un puntero a función (*pfEventHandler*). El puntero a función será una instancia de *handler* específico que maneje las transiciones entre estados.

```

1 typedef struct{
2
3     eSystemState     fsmState ;
4     eSystemEvent    fsmEvent ;
5     pfEventHandler  fsmHandler ;
6
7 } sStateMachine ;
  
```

CÓDIGO 3.10. Estructura para máquina de estados.

6. Definición de los *handlers* a implementar para el manejo de ejecución y transiciones entre estados.

```

1 eSystemState  InitHandler (void) ;
2 eSystemState  AHandler (void) ;
3 eSystemState  BHandler (void) ;
  
```

CÓDIGO 3.11. Definición de handlers.

7. Instanciación de la máquina de estados como un arreglo de estructuras usando el prefijo `sStateMachine_`. Para el ejemplo de la máquina AB, la instancia de arreglo de estructuras sería la siguiente:

```

1 sStateMachine_AB fsmMachineAB [] =
2 {
3     {STATE_INIT_AB, evInit_AB, InitHandler_AB},
4     {STATE_A, evTimeout, AHandler},
5     {STATE_B, evTimeout, BHandler}
6 };

```

CÓDIGO 3.12. Ejemplo de instanciación de una máquina de estados.

En esta definición habrá un *handler* en el momento de inicialización (*initHandler*) y un *handler* específico para cada estado.

8. Escribir el código ejecutable de los *handlers*. Una implementación a modo de ejemplo se presenta en el siguiente fragmento de código:

```

1 eSystemState InitHandler(void){
2     printf("State Machine Init...\n");
3     return STATE_A;
4 }
5
6 eSystemState AHandler(void){
7     printf("State Machine State A\n");
8     return STATE_B;
9 }
10
11 eSystemState BHandler(void){
12     printf("State Machine State B\n");
13     return STATE_A;
14 }

```

CÓDIGO 3.13. Ejemplo de implementación de handlers.

Se debe notar que para este ejemplo cada transición de estados se ejecutará por el evento `evTimeout`. La máquina inicia y se define en el estado `STATE_A` y luego alterna entre `STATE_A` y `STATE_B` por cada evento de timeout.

De esta manera, queda desacoplada la implementación de los *handlers* del resto de la estructura de la máquina de estados, logrando portabilidad, escala y modularidad. Los *handlers* serán funciones que se implementan con el sufijo *Handler()* y que por definición tienen un solo argumento de tipo `void`.

Con esta técnica de desacoplamiento, se implementan dos archivos por cada máquina de estado : uno de encabezados (`stateMachine.h`) con las definiciones, y otro con la implementación (`stateMachine.c`) de los handlers.

## Objeto activo

Los objetos activos se implementan en esta aplicación como tareas de freeRTOS, usando dos superciclos anidados de tipo `while(true)`, tal como se muestra en el siguiente fragmento de código:

```

1 void vTaskAB(void *xTimerHandle)
2 {
3     (void)xTimerHandle;
4
5     // Task successful creation message

```

```

6   if (pdTRUE == xSemaphoreTake( xMutexUART, portMAX_DELAY )) {
7     printf("Task AB is running.\r\n");
8     xSemaphoreGive(xMutexUART);
9   }
10
11  while(true){
12
13    // State machine init
14    eSystemEvent_AB newEvent = evInit_AB;
15    eSystemState_AB nextState = STATE_INIT_AB;
16    fsmMachineAB[nextState].fsmEvent = newEvent;
17    nextState = (*fsmMachineAB[nextState].fsmHandler)();
18
19    // Active object
20    while(true){
21      if( pdPASS == xQueueReceive(queueHandle_AB, &newEvent,
22        portMAX_DELAY )) {
23        fsmMachineAB[nextState].fsmEvent = newEvent;
24        nextState = (*fsmMachineAB[nextState].fsmHandler)();
25      }
26    }
27  }

```

CÓDIGO 3.14. Plantilla de implementación para objetos activos.

Es importante notar que el primer ciclo `while()` es el que corresponde al funcionamiento normal de una tarea o proceso de RTOS. En este caso, es el encargado de inicializar la máquina de estados asociada al objeto activo. El ciclo `while()` de la línea 20 se encarga de bloquear la tarea hasta que se reciba un evento por la interfaz (cola de eventos). La interfaz del objeto activo es una cola FIFO (*First In First Out*) con la función de sistema `xQueueReceive()` (línea 21). Si se recibe un evento, entonces se actualiza el estado de la máquina instanciando el handler que corresponda, como se observa en la línea 25. El diagrama de la figura 3.9 representa el objeto activo detallado.

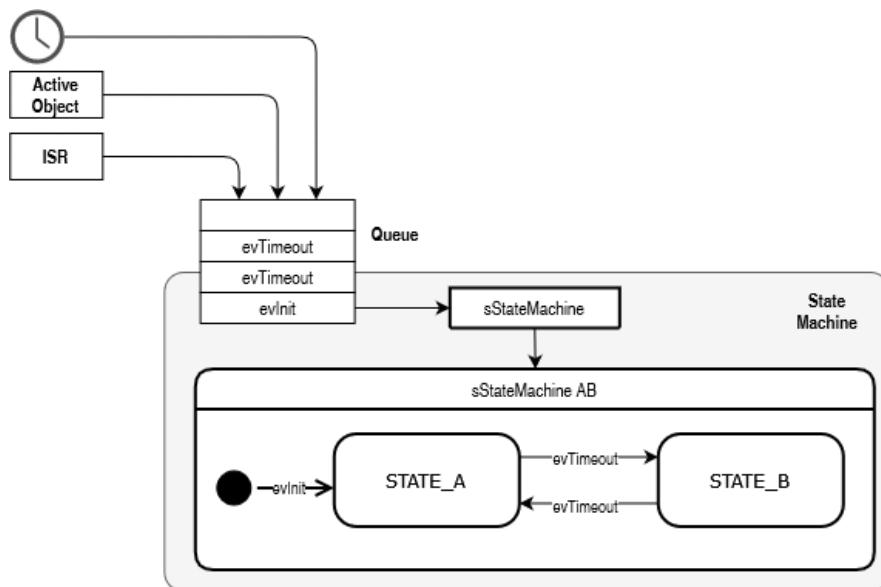


FIGURA 3.9. Diagrama del objeto activo de la máquina de estados AB ejemplo.

Para este ejemplo, la tarea de sistema recibe una referencia a un timer (*xTimerHandle*) que genera eventos de *timeout* y los encola en la interfaz del objeto activo (*Queue*). Con la misma interfaz, los eventos también podrían ser generados por otros objetos activos, o por rutinas de interrupción. Los mensajes en cola los recibe la tarea de sistema que actualiza la máquina de estados (*vTaskAB*).

### 3.4.4. Componentes del sistema

En esta sección, se describen los componentes principales de la solución representada con el diagrama estructural de la figura 3.6. En la figura 3.10 se presentan las interacciones entre componentes en forma de secuencia para los distintos casos de uso. Los cuatro objetos activos utilizados son:

- **UART**: objeto activo que sirve de interfaz de comunicación con la red RS485 del sistema PIDS. Se encarga de recibir los mensajes de la red, identificarlos y enviarlos al objeto PIDS.
- **PIDS**: objeto activo que contiene la lógica de procesamiento de señales del tren, los mensajes que se visualizan en pantalla y los trayectos disponibles.
- **displayLED**: objeto activo responsable de codificar los mensajes que vienen del PIDS para ser visualizados en un display de matriz led.
- **Button**: objeto activo responsable de recibir accionamientos manuales del conductor del tren.

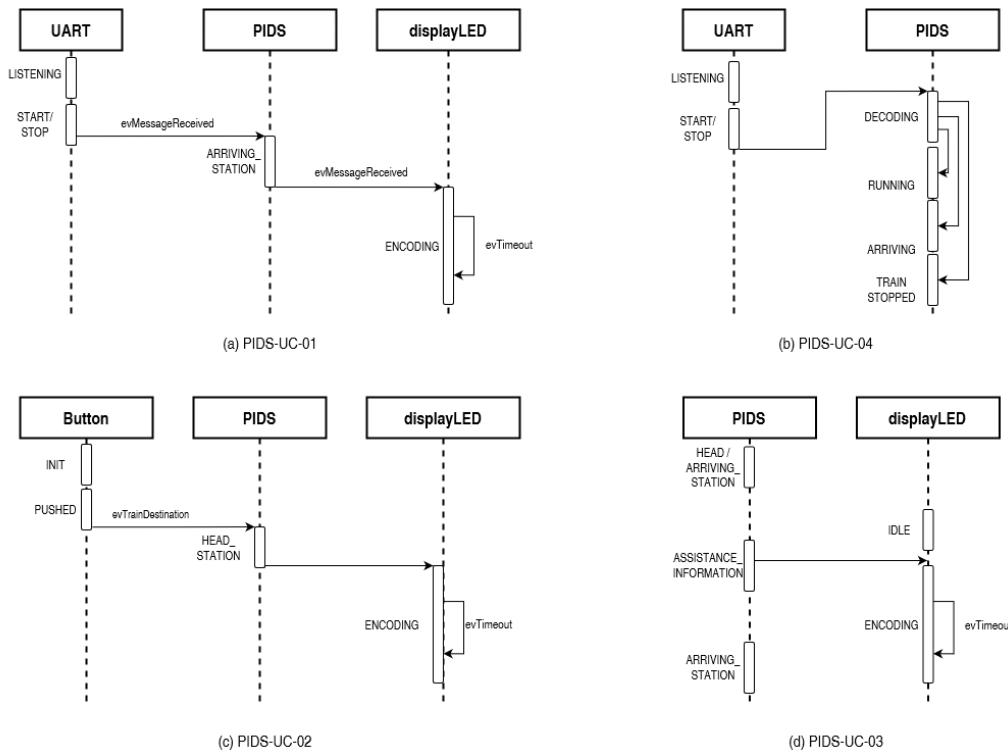


FIGURA 3.10. (a) Caso de uso de visualización de estación; (b) Caso de uso de receptor de tramas; (c) Caso de uso de elección de destino por accionamiento del conductor; (d) Caso de uso de visualización de información de asistencia.

### Periférico UART

Este tipo de interfaz suele ser común en numerosas aplicaciones y abundan ejemplos utilizados para leer y escribir desde y hacia un periférico UART. El caso trivial es una aplicación 'eco': todo lo que se recibe por la UART se vuelve a escribir y enviar por la UART. Sin embargo, la aplicación específica determina la lógica de procesamiento de mensajes. Por ejemplo, si se recibe un carácter determinado, entonces se activa tal objeto; si se genera un evento en tal otro objeto, entonces se envía un mensaje de aviso.

En el sistema desarrollado, la UART es la interfaz de comunicación con el resto de la red PIDS. Esta debe procesar eventos que indican aceleración y desaceleración del tren. Como se verá en la sección de ensayos, se ha observado que las tramas normalmente tienen un encabezado (*header*), una carga de datos (*payload*), y un final de trama (*trailer*). En los ensayos también se ha observado que los mensajes transmitidos en la red PIDS de los trenes de SOFSE pueden tener largo variable. El diseño de este componente se representa con el diagrama de la figura 3.11.

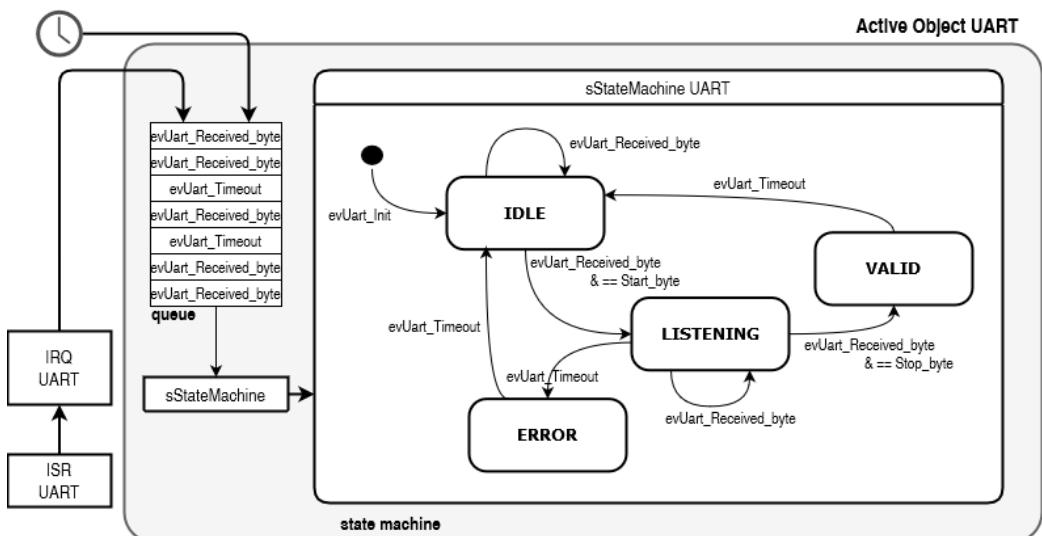


FIGURA 3.11. Diagrama del objeto activo UART implementado.

El periférico UART es un componente de bajo nivel del microcontrolador que admite el control por interrupciones (ISR). Cada byte entrante genera una interrupción y de inmediato el *handler IRQ\_UART* envía un mensaje de actualización al objeto activo. Los eventos admitidos son:

- *evUart\_Received\_byte* para la recepción de un byte de datos;
- *evUart\_Timeout*, generado por un timer específico de control.

La máquina de estados admite cuatro estados distintos:

- *IDLE*: estado inicial y de reposo.
- *LISTENING*: estado generado al recibir el Header o inicio de trama.
- *VALID*: estado generado al completar un mensaje con el Trailer o final de trama.

- *ERROR*: estado alcanzado una vez generado un timeout en el estado listening.

El estado *LISTENING* es el *core* de la máquina de estados. El *handler* de ejecución permite almacenar en memoria dinámica el contenido de un mensaje de longitud variable una vez que se recibe un byte de inicio de trama. El mensaje se completa cuando se recibe un byte de final de trama, que genera mediante *timeout* el evento de transición al estado *Valid*. La lógica detrás de este diseño es que, una vez que se valida una trama de datos, se genera un evento de actualización hacia el componente externo PIDS. De esta manera, se desarrolló un componente UART con flexibilidad, que permite cambiar los bytes de *header* y *trailer* y admite un *buffer* de longitud variable usando memoria dinámica.

### Display led

En esta sección se describe la solución implementada para controlar carteles de matriz led. La estructura de control, el conjunto de chips compatibles, el uso y posible reutilización en otros sistemas se presenta con diagramas y detalles de código fuente.

Los carteles led utilizados en este trabajo se basan en una tecnología de microcontrolador (MCU) y sistema digital. El MCU genera los mensajes a visualizar en formato de datos binarios, y el sistema digital recibe los datos binarios y señales de control para prender los leds del cartel de forma ordenada. Los carteles se componen de módulos matriciales de 8x8 leds, es decir, 8 filas de 8 leds por fila cada módulo. Los arreglos de módulos forman paneles, y los arreglos de paneles forman carteles. Los módulos pueden ser controlados a través de pulsos de tensión sincronizados entre filas y columnas. Sin embargo, si se quisiera controlar varios módulos de matriz led en simultáneo, la cantidad de señales a priori podría ser proporcional al número total de leds. El sistema digital expone una solución para que los paneles, como arreglos de módulos, puedan ser direccionados por un grupo de tres o cuatro señales de control usando técnicas de multiplexación y registros de desplazamiento, o *Shift Registers*, como se describe a continuación.

En la figura 3.12 se presenta un diagrama de bloques del sistema digital de control para carteles de matriz led basados en el *chipset* 74HC245, 74HC595 y 74HC138. Se pueden distinguir los siguientes bloques:

- *MCU*: se encarga de generar y transmitir las señales del sistema a través del conector de entrada del cartel de matriz led.
- *input connector*: conector de pines en el cartel para señales de entrada (*Data*, *Clock*, *Latch*) provenientes del MCU.
- *output connector*: conector de pines en el cartel para señales de salida, para interconexión en serie con otro cartel.
- *Buffer*: adaptador de nivel de la señal de tensión y derivador a izquierda o derecha de la placa física.
- *Shift Registers*: registros de desplazamiento para enviar datos binarios a las columnas de los paneles.

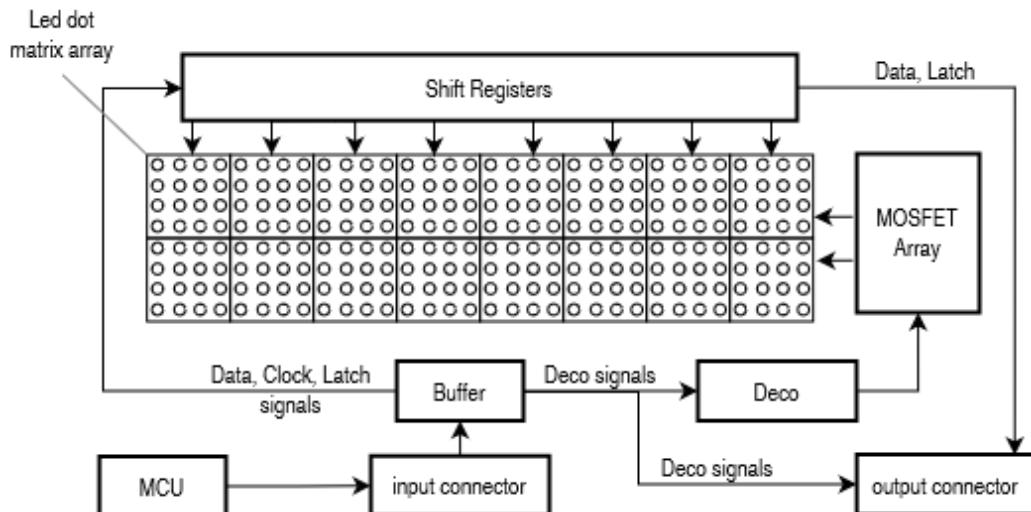


FIGURA 3.12. Diagrama de bloques del controlador de los carteles de matriz led utilizados en esta implementación.

- *Deco*: doble decodificador 3x8 para habilitar secuencialmente las filas de los paneles.
- *MOSFET Array*: circuito de corriente para energizar las filas de los paneles.
- *Led dot matrix array*: el cartel de matriz led propiamente dicho.

El funcionamiento del circuito es el siguiente. Los mensajes y señales de control (*data, clock, latch, deco*) se generan en el MCU y se transmiten al cartel a través de un conector de entrada (*input connector*). Las señales de control se dirigen a izquierda y derecha a través de buffers de la serie 74HC245D, que además entregan un nivel lógico de salida consistente, por ejemplo de 5 Volt. Las señales que van para el lado izquierdo contienen los datos binarios a visualizar en el cartel. A través de los registros de desplazamiento, los datos binarios (*data*) se cargan bit a bit sincronizados con cada ciclo de reloj (*clock*), hasta cargar los leds de una fila completa del cartel. Luego se envía un pulso de *latch* para descargar la fila y habilitar los registros de desplazamiento para los datos de la siguiente fila. Por el lado derecho del *buffer*, un par de decodificadores 74HC138 permiten encender hasta 16 salidas secuencialmente. En cada ejecución de la señal *deco* se energiza una fila usando transistores (*MOSFET Array*), que entregan la corriente necesaria para que todos los leds de cada fila puedan brillar con intensidad. La secuencia coordinada de enviar los datos a una fila, energizarla y luego hacer lo mismo con la fila siguiente, se repite hasta completar todas las filas del cartel en ciclos de 20 ms. De esta manera, se transmite un mensaje completo al cartel aproximadamente 50 veces por segundo, formando una imagen continua vista por el ojo humano.

Para armar carteles más grandes, es común conectar el conector de salida de un cartel al conector de entrada de otro idéntico, logrando conexiones en serie entre paneles. La lógica de codificación de mensajes es la misma, logrando que un solo panel se conecte al MCU y el resto siga una conexión en cascada, usando el mismo grupo de señales generadas.

Los datos que se generan en el MCU para visualizar mensajes responden a un procesamiento ordenado de información. En la implementación desarrollada, se debe transformar el mensaje a visualizar como texto plano, y luego codificarlo en una matriz de unos y ceros que tenga las dimensiones del cartel de matriz led. A modo de ejemplo, si se codificara un carácter por módulo, se podría enviar mensajes de hasta 16 caracteres con un arreglo de 16 módulos 8x8. Cada carácter requiere de un mapa de bits que permita asociarlo con una matriz de datos binarios de 8x8. En la figura 3.13 se muestra un ejemplo con la letra 'H' codificada por la función f1, y se presenta esquemáticamente la implementación desarrollada. Se han diseñado dos funciones f1 y f2 usando el patrón *pipeline* (f1 y f2) para preprocesar mensajes de texto en datos binarios compatibles con el formato de carteles de matriz led. La función f1 se llama "*string\_read\_to\_8x8\_bytes\_out()*", se encarga de recibir un mensaje en texto plano, mapearlo a un diccionario de caracteres y matrices, y entregar un arreglo de números que corresponden al mapa binario de 8x8 de cada carácter. Así, por cada carácter que recibe f1 se generan 8 números binarios. Luego, la función f2 llamada *reshape\_to\_display()* recibe como argumentos las dimensiones del cartel y reordena el arreglo de números binarios acorde al formato del cartel. Esta última función es esencialmente una operación de transposición de matriz y considera tres casos posibles: si el mensaje a visualizar es más corto que el espacio del cartel, si es más largo, o si tiene la misma longitud. En cada caso, la función ajusta la matriz transpuesta, llenando con ceros cuando es necesario.

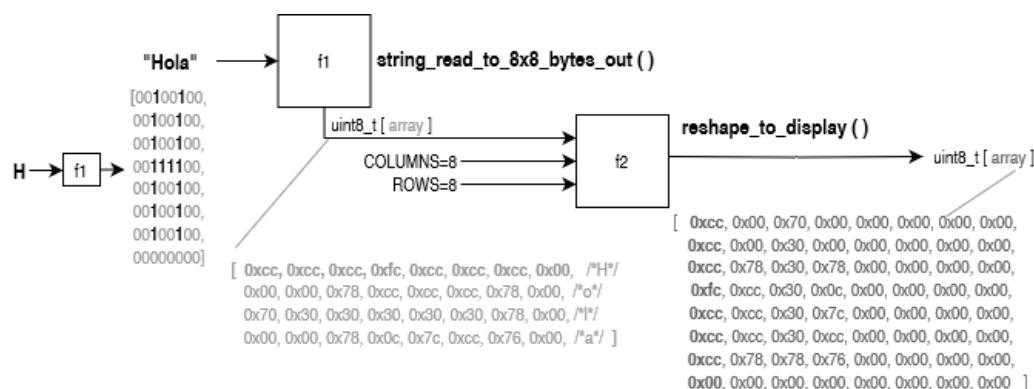


FIGURA 3.13. Procesamiento de datos para codificar mensajes.

La pieza de software desarrollada para el control del display led es un objeto activo consistente con el resto del sistema. El diagrama de la máquina de estados asociada se presenta en la figura 3.14. Se pueden distinguir tres estados, cada uno con un handler asociado. El estado *IDLE* es el estado inicial del sistema y es también el estado de reposo cuando no hay información para visualizar en el cartel. Ante un evento de mensaje recibido (*evDisplayLed\_msg\_received*), hay una transición al estado *PROCESSING* y se ejecuta el *pipeline* descrito para transformar texto plano en matrices de unos y ceros. Finalizado el procesamiento, se entrega al sistema digital para energizar el cartel y visualizar la información dentro del estado *ENCODING*.

En los siguientes fragmentos de código se detallan los *handlers* desarrollados para la máquina de estados presentada. El handler *displayled\_procHandler()* implementa el pipeline de las funciones f1 y f2. Se puede observar que luego del mapeo de

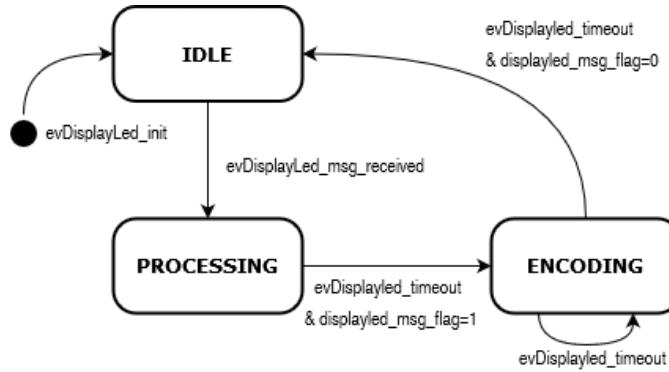


FIGURA 3.14. Diagrama de estados para la máquina de estados del display led.

caracteres a arreglos de bytes en la línea 9, el reordenamiento de los bytes implica pasar de una matriz de dimensiones  $n \times m$ , con ' $n$ ' la cantidad de filas por carácter y ' $m$ ' el largo del mensaje, a una matriz  $p \times q$ , con ' $p$ ' la cantidad de filas del display led y ' $q$ ' la cantidad de columnas. El ciclo de la línea 19 inicializa en cero la nueva matriz y en la línea 22 se completa el pipeline con la función  $f2$ .

```

1 eSystemState_displayed     displayed_procHandler(void) {
2
3     char *str1=messages[ displayed_msg_idx ];
4
5     uint8_t str1_len=strlen(str1);
6     uint8_t buffer_size=str1_len*CHAR_LENGTH;
7     uint8_t buffer[buffer_size];
8
9     string_read_to_8x8_bytes_out(str1,str1_len,buffer);
10
11    int n=CHAR_LENGTH;
12    int m=str1_len;
13    int p=DISPLAYED_ROWS;
14    int q=DISPLAYED_COLS;
15
16    int displayed_size = p*q;
17
18    uint8_t B[displayed_size];
19    for(int i=0; i<displayed_size ;i++)
20        B[i]=0;
21
22    reshape_to_display(buffer , displayed_buffer , buffer_size ,
23    displayed_size );
24
25    displayed_msg_idx++;
26    displayed_msg_idx%MESSAGES_TOTAL_NUMBER;
27    displayed_msg_flag=0;
28
29    return STATE_DISPLAYED_ENCODING;
  
```

CÓDIGO 3.15. Código fuente del handler de procesamiento del display led.

El *handler displayLed\_dataHandler()* implementa la lógica del sistema digital asociado al cartel, detallado al principio. Se pueden observar dos ciclos for anidados en las líneas 12 y 16, uno para recorrer carácter a carácter el mensaje, y otro para

escanear bit a bit cada carácter. La línea 19 implementa una máscara de bit a bit para transmitir el dato al registro de desplazamiento, y las líneas 33-34 generan el pulso de *latch*. La secuencia codificada de las líneas 36 en adelante implementan la habilitación fila a fila usando decodificadores 3 a 8.

```

1 eSystemState_displayed    displayed_dataHandler(void){
2
3     uint8_t  data_8b ;
4     bool_t   value ;
5
6     displayed_timer_cnt--;
7     if(!displayed_timer_cnt){
8         displayed_msg_flag=0;
9         return STATE_DISPLAYED_IDLE;
10    };
11
12    for(int i=0; i<displayed_size; i++){
13        data_8b = displayed_buffer[i];
14        for(int j=0; j<8; j++){
15            // displayed_data
16            value = (((data_8b << j ) & 0x80 ) == 0) ? 1 : 0;
17            printf("%d",value);
18            gpioWrite(displayed_panel_1, value);
19            gpioWrite(displayed_panel_2, value);
20            // displayed_clock
21            gpioWrite(displayed_clk, ON);
22            gpioWrite(displayed_clk, OFF);
23        }
24
25        if( i%DISPLAYED_COLS==0){
26            // displayed_latch
27            gpioWrite(displayed_latch, ON);
28            gpioWrite(displayed_latch, OFF);
29            // displayed_row_scanning
30            displayed_deco_cnt++;
31            displayed_deco_cnt%DISPLAYED_ROWS;
32            if((displayed_deco_cnt %1)==0){
33                gpioToggle(displayed_deco_A0); }
34            if((displayed_deco_cnt %2)==0){
35                gpioToggle(displayed_deco_A1); }
36            if((displayed_deco_cnt %4)==0){
37                gpioToggle(displayed_deco_A2); }
38            if((displayed_deco_cnt %8)==0){
39                gpioToggle(displayed_deco_A3); }
40        }
41    }
42
43    return STATE_DISPLAYED_ENCODING;
44 }
```

CÓDIGO 3.16. Código fuente del handler de encoding del display led.

Con esta implementación de controlador de matriz led, ha sido posible realizar distintas pruebas de funcionamiento que se detallan en el capítulo siguiente.

## Capítulo 4

# Ensayos y resultados

En este capítulo se detallan los ensayos realizados en trenes en conjunto con el personal de SOFSE. En las secciones que siguen se explican las mediciones realizadas en las visitas a los talleres de Victoria y Castelar de Trenes Argentinos Operaciones. Se presenta el detalle de las mediciones, un análisis de datos de las tramas obtenidas, detalle del hardware de las placas de control de los carteles de matriz led, y se presentan algunas pruebas de integración necesarias para validar el desarrollo.

### 4.1. Primeras mediciones sobre la red de comunicaciones

Uno de los objetivos generales del proyecto en el que se enmarcó este trabajo, era relevar las soluciones existentes de la red TCN y PIDS. A lo largo del desarrollo, se realizaron reuniones de trabajo con el personal de Trenes Argentinos Operaciones, y visitas a los talleres de la Gerencia de Material Rodante Eléctrico, para relevar información técnica del sistema de comunicaciones del tren. En orden cronológico, incluyendo trabajo realizado en etapa de confinamiento por COVID-19, se resaltan algunas de las siguientes interacciones con SOFSE:

1. 2020-05-20: se ensayaron mediciones sobre la maqueta de los talleres de Castelar, coordinadas de forma remota, para obtener mediciones de datos de la red RS485 del sistema PIDS.
2. 2020-06-30: se ensayaron mediciones sobre formaciones ferroviarias operativas en los talleres de Victoria, relevando los puntos de interconexión de la red TCN con el TLCD (pantalla táctil del conductor). Se realizaron también mediciones en el punto de interconexión del bus MVB con el módulo RCMe.
3. 2020-09-23: se ensayaron nuevas mediciones, coordinadas de forma remota, en la maqueta de Castelar con un nuevo módulo analizador de datos.
4. 2021-04-09: se relevaron los puntos de interconexión entre RCMe y el PIDS, y entre los módulos IDU y SCU en formaciones operativas en los talleres de Victoria. También se ensayaron mediciones sobre el bus de datos RS485 que conecta el SCU con la DACU.
5. 2021-06-04: se ensambló una maqueta local usando un cartel led compatible con la serie de los carteles de trenes relevados y se presentó como informe de avance.

En la figura 4.1 se muestra la maqueta instalada en los talleres de Castelar. Se puede observar un rack con los módulos del sistema PIDS, incluyendo la pantalla LCD táctil que maneja el conductor. También se observan los carteles de matriz led frontal (cartel grande), de salón (cartel chico) y el mapa led con el recorrido de las estaciones (cartel del medio).



Fig. 5: Maqueta de ensayo con el módulo PIDS y los carteles LED.

FIGURA 4.1. Maqueta en talleres de Castelar.

Durante las visitas a los talleres de Victoria, se pudo acceder a los planos eléctricos del sistema de comunicaciones del tren, correspondientes a la versión de TCN instalada en las formaciones. Esta información resultó muy relevante, ya que permitió comprender la lógica de interconexión de los módulos de hardware del tren y preparar un sistema de medición. La documentación disponible al momento de realizar los ensayos, presentaba detalles de la comunicación entre el módulo TCMS y PIDS. Esta comunicación es bidireccional y sigue un esquema *Master-Slave*, donde el TCMS (Master) envía una trama y el PIDS (Slave) responde con otra. La información disponible de las tramas se detalla con el diagrama de la figura 4.2

MASTER																																	
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22												
0xCC	SDC	Gates	Timestamp										TGN	Batt	CRC	0xC6																	
204			YY/ MM/ DD hh: mm: ss										High	Low	198																		
Header	PAYLOAD (20 Bytes)																						EOF										
MASTER																																	

SLAVE																								
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	33
0xC2												PCU	SCU CAM	SCU CAM	PCU	FMDU [[11-16]-[91-96]]	IDU [[11-12]-[91-92]]	version	CRC	0xCE				
194																								206
Header	PAYLOAD (31 Bytes)																							EOF
SLAVE																								

Byte	Description	bit	7 6 5 4 3 2 1 0							
			7	6	5	4	3	2	1	0
20	FMDU [11-16]:	FMDU11	FMDU12	FMDU13		FMDU14	FMDU15	IDU11	IDU12	
21	FMDU [21-26]:	FMDU21	FMDU22	FMDU23	FMDU24	FMDU25	FMDU26	IDU21	IDU22	
...	...	...	...	...	...	...	...	...	...	
28	FMDU [91-96]:	FMDU91	FMDU92	FMDU93	FMDU94	FMDU95	FMDU96	IDU91	IDU92	

FIGURA 4.2. Contenido de las tramas de datos entre TCMS y PIDS.

Se puede observar que para las tramas del *Master* y del *Slave*, los encabezados (HEADER) y final de trama (EOF) son distintos entre sí, la carga útil (PAYLOAD) reserva 20 y 32 bytes repespectivamente, y por lo tanto la trama que responde el PIDS es de mayor longitud que la que envía TCMS. La información de los módulos IDU está contenida en los bits 0-1 de los bytes 20-28 de la trama respuesta del PIDS. Se ha resaltado en color los bits que corresponden a los módulos IDU, y se puede observar según la nomenclatura, que existen hasta 18 unidades de estos módulos, agrupados de a pares por cada salón.

## 4.2. Análisis de mediciones

Para realizar mediciones entre la red TCN y el PIDS, hizo falta encontrar la interconexión. El punto de medición está entre el módulo TCMS y la PCU, referido al diagrama de la red PIDS de la introducción, y se detalla en el esquema de la figura 4.3. Se puede observar el bus de datos compuesto por las líneas RS485: 4001, 4002 y 4005.

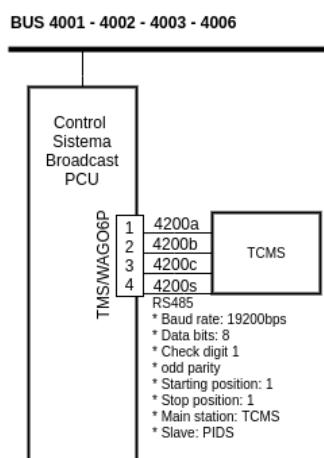


FIGURA 4.3. Diagrama esquemático del punto de medición entre TCMS y PIDS.

Para medir este punto, hizo falta intervenir el cableado con un analizador lógico para obtener tramas de datos. En el análisis de estas tramas, se pudo verificar la consistencia de la comunicación *Master-Slave*, y en particular los encabezados y finales de trama. En la figura 4.2 se presenta una captura del archivo de mediciones, evaluada con el analizador lógico programable, donde se observan los valores 0xCC y 0xC6 para el encabezado y final de tramas tipo Master, y 0xC2 y 0xC6 respectivamente para Slave.



FIGURA 4.4. Captura del análisis de datos donde se verifican encabezados y finales de trama.

Los parámetros de configuración utilizados para el análisis son:

- Baud rate: 19200 bps.
- Data bits: 8.
- Check digit 1 odd parity.
- Starting position: 1.
- Stop position: 1.

Si bien este análisis presenta consistencia con la documentación, no era suficiente para obtener la información de cómo se envían los datos al cartel de matriz led.

### 4.3. Mediciones sobre la interconexión con los carteles

En las sucesivas visitas a las instalaciones de Trenes Argentinos, se pudo estudiar en detalle los componentes internos del sistema PIDS. Hemos visto que los carteles de matriz led se encuentran distribuidos por todos los coches de los trenes, y que se conectan a redes RS485, que son el estándar que siguen las redes del sistema PIDS y de la TCN. Este tipo de redes es muy utilizada para transmisión y recepción de datos, ya que tiene interfaces eléctricas muy robustas que usan señales diferenciales, y que normalmente se implementan en cables de par trenzado, permitiendo cableados extensos con buena inmunidad al ruido eléctrico.

En la figura 4.5 se presenta un diagrama esquemático del punto de medición SCU-IDU, que es donde se conectan los carteles de matriz led, seguido de una

fotografía de la unidad de rack donde se encuentra esta interconexión. La conexión original muestra un grupo de tres cables nomenclados como 4330a, 4330b y 4330s, correspondientes a las líneas RS485a, RS485b y RS485c respectivamente, que son las líneas que llegan a la placa de control del cartel de matriz led (IDU). Como se puede observar en la fotografía, estas líneas en conjunto con otras son cables negros que terminan en un mismo conector Harting de 48 pines. Por lo tanto, había que resolver una manera de intervenir esta interconexión a la hora de realizar mediciones.

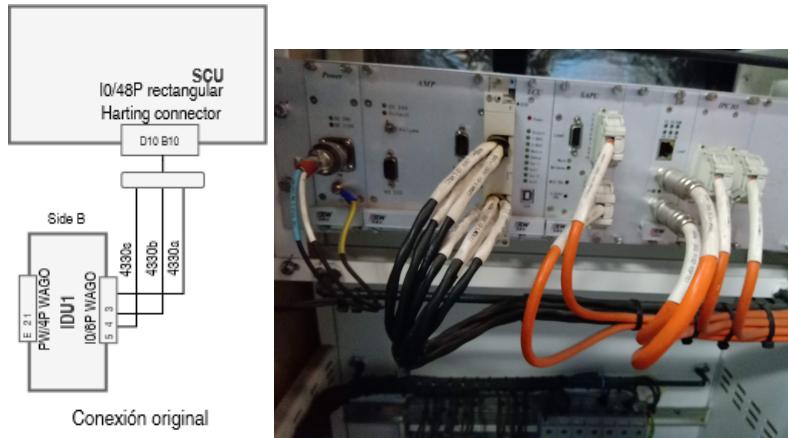


FIGURA 4.5. Diagrama esquemático y fotografía del punto de medida en la conexión SCU-IDU.

Como consecuencia de las visitas, se desarrollaron componentes para realizar mediciones in-situ, a partir del relevamiento de estos conectores y conexiones entre módulos. En la figura 4.6 se muestra una fotografía del kit desarrollado para realizar mediciones en vivo en los trenes. El dispositivo cuenta con conectores de entrada y salida Harting de 48 pines, y funciona como capturador, conversor y analizador de paquetes de red para las líneas de red RS485 que corresponden al IDU, al SCU y al PCU. Este dispositivo permitió conectarse al punto de interconexión IDU-SCU mientras operaba en vivo.



FIGURA 4.6. Pieza de hardware desarrollada ad-hoc para realizar mediciones.

La conexión intervenida se muestra con un diagrama esquemático en la figura fig. 4.7. Por un lado está el camino original, y por el punto de corte aparece un bloque en punteado que contiene un conversor RS485 a Protocolo Serie y un analizador lógico programable, para transmitir los datos en vivo por puerto USB hacia una computadora.

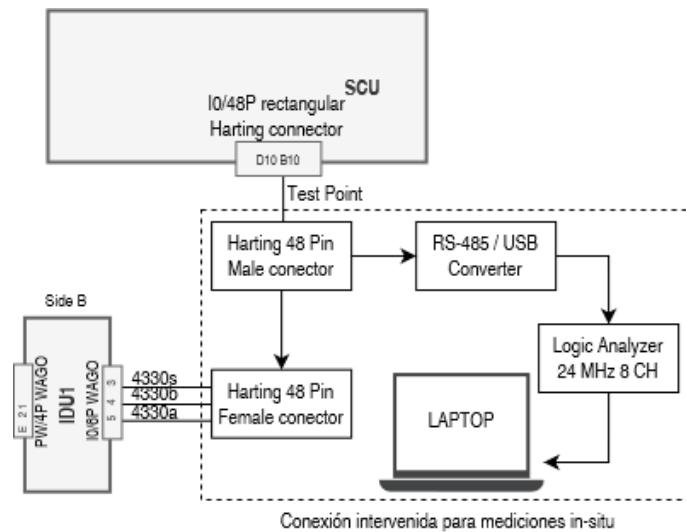


FIGURA 4.7. Diagrama esquemático y fotografía de la intervención para realizar mediciones en vivo en la conexión SCU-IDU.

En el ensayo que se realizaron estas mediciones, también se obtuvieron datos de otros puntos, como la interconexión SCU-LDMU, y SCU. En la figura 4.8 se puede apreciar el dispositivo desarrollando midiendo el punto de interconexión SCU-IDU.

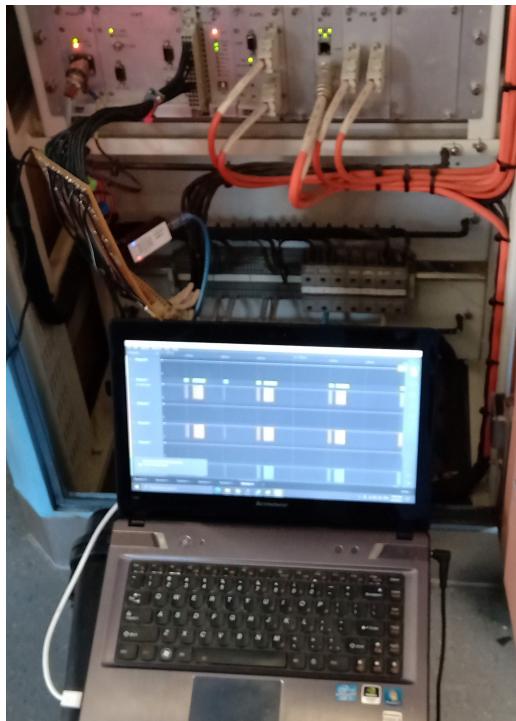


FIGURA 4.8. Foto del banco de prueba midiendo en vivo en los talleres de Victoria.

En la figura 4.9 se muestra una captura de los datos obtenidos en las mediciones SCU-IDU. Las mediciones obtenidas fueron analizadas y presentaron diferencias con las registradas previamente.

```

Terminal log file
Date: 4/14/2021 - 10:27:34 AM
-----
04 EF 7E FF 22 91 04 00 00 00 00 04 00 00 00 00 00 00
00 00 21 FF 7E 11 11 35 8B FF 7E FF 11 1B 02 01
44 02 00 66 00 00 AC 11 02 00 00 00 00 00 00 00 00 00
03 59 FF 7E 12 11 35 8A FF 7E FF 12 91 04 00 00
00 A4 00 00 00 00 00 00 00 2F FF 7E 21 11 35 7B
FF 7E FF 21 19 02 01 44 02 00 06 00 00 AC 11 02
00 00 00 00 00 00 03 A2 FF 7E 22 11 35 7A FF
7E FF 22 91 04 00 00 00 04 00 00 00 00 00 00 00 00
21 FF 7E 11 11 35 8B FF 7E FF 11 1B 02 01 44 02
00 66 00 00 AC 11 02 00 00 00 00 00 00 00 00 03 59
FF 7E 12 11 35 8A FF 7E FF 12 91 04 00 00 00 00 A4
00 00 00 00 00 00 2F FF 7E 21 11 35 7B FF 7E
--More--
  
```

FIGURA 4.9. Detalle de mediciones registradas en formato hexadecimal.

Por empezar, no estaban presentes los encabezados y finales de trama 0xCC, 0xC6, 0xC2 y 0xCE vistos para TCMS. Con un breve preprocesamiento, que primero encontró la mayor cantidad de repeticiones con los códigos 0x7E, se buscó determinar las secuencias más repetidas en las tramas medidas. Se obtuvo como ejemplo las siguientes tramas:

- 7EDFFFFFDEEFBFFF BFF7E
- 7EBDFFFF7FFFFFFFFFFFFFF39F7E
- 7EBDFFFF7FFFFFFFFFFFFFF39F7E
- 7EBDFFFF7FFFFFFFFFFFFFF39F7E
- 7EFFFF7FFFFFFFFFFFFFFEFFFFA317E
- 7E19ABF5FFFFFFFFFFFFFF7F72A85AF7E
- 7E7CB12914AEDFFFFFFFEFFBFFFFFF7F7FFFFFFFDFFFF B77E

Se pudo observar nuevamente que la longitud de las tramas es variable y que a priori el encabezado y final de trama parecen ser 7E. Estas observaciones extraídas del archivo de mediciones, son compatibles con información provista por el personal de SOFSE. El detalle disponible es el siguiente:

- 7E es comienzo y fin de trama.
- 3º byte es con quien se quiere comunicar.
- 5º byte quien habla (hipótesis).
- SCU tiene direcciones referidas a los coches, como 13, 23, 33, 73, 83 y 93. En la línea Sarmiento se agregarían 3 coches más (43, 53 y 63).

La información de las direcciones de los carteles frontales no quedó clara con estos ensayos. Las direcciones de la DACU y PCU, que son bloques interconectados a los SCU, parecen también seguir un patrón:

- Los SCU terminan en 3.
- Las DACU terminan en 2 (DACU TC1 es 12 y DACU TC2 es 22).
- Los PCU terminan en 1 (PCU TC1 es 11 y PCU TC2 es 21).

Según la topología de la red PIDS vista, los buses de datos siguen un esquema de tres cables por bus, nomenclados como RS485-A, RS485-B y RS485-C. En particular, la conexión entre el módulo SCU y los carteles de matriz led es por medio del bloque IDU, con los cables 4330a, 4330b y 4330c, números que corresponden al cableado físico. La conexión del SCU al IDU está incluída en un conector Harting de 48 pines, donde se unen varios buses o cableados RS485 de tres líneas.

#### 4.4. Hardware de control para carteles de matriz led

Los carteles de salón están embebidos en un gabinete de metal, donde se aloja la placa de control y parte del cableado, como se puede observar en la figura 4.10.



FIGURA 4.10. Fotografía del detalle de conexión de la placa de control de los carteles led de salón.

La figura 4.11 muestra una fotografía del hardware de control de los carteles de matriz led de Trenes Argentinos.



FIGURA 4.11. Placa de control (IDU) de los carteles de matriz led.

Esta placa fue revisada en detalle y se han relevado los siguientes bloques de control:

- (a): Módulos de conversión de tensión.
- (b): Circuito de optoacopladores para las señales de datos.
- (c): Microcontrolados y circuito lógico, con conector de programación.
- (d): Conector de entrada del bus RS485.
- (e): Conector de salida para el cartel de matriz led.

El circuito eléctrico completo de esta placa ha sido relevado y se puede encontrar en el apéndice. Su función principal es la de decodificar las señales del tren y

transmitir los mensajes al cartel de matriz led. El bloque de conversión de tensión contiene varios módulos, que son fuentes conmutadas para transformar la tensión de línea del tren de 110 Volt de corriente continua en tensiones compatibles con el circuito de datos, por ejemplo 5 Volt o 3,3 Volt.

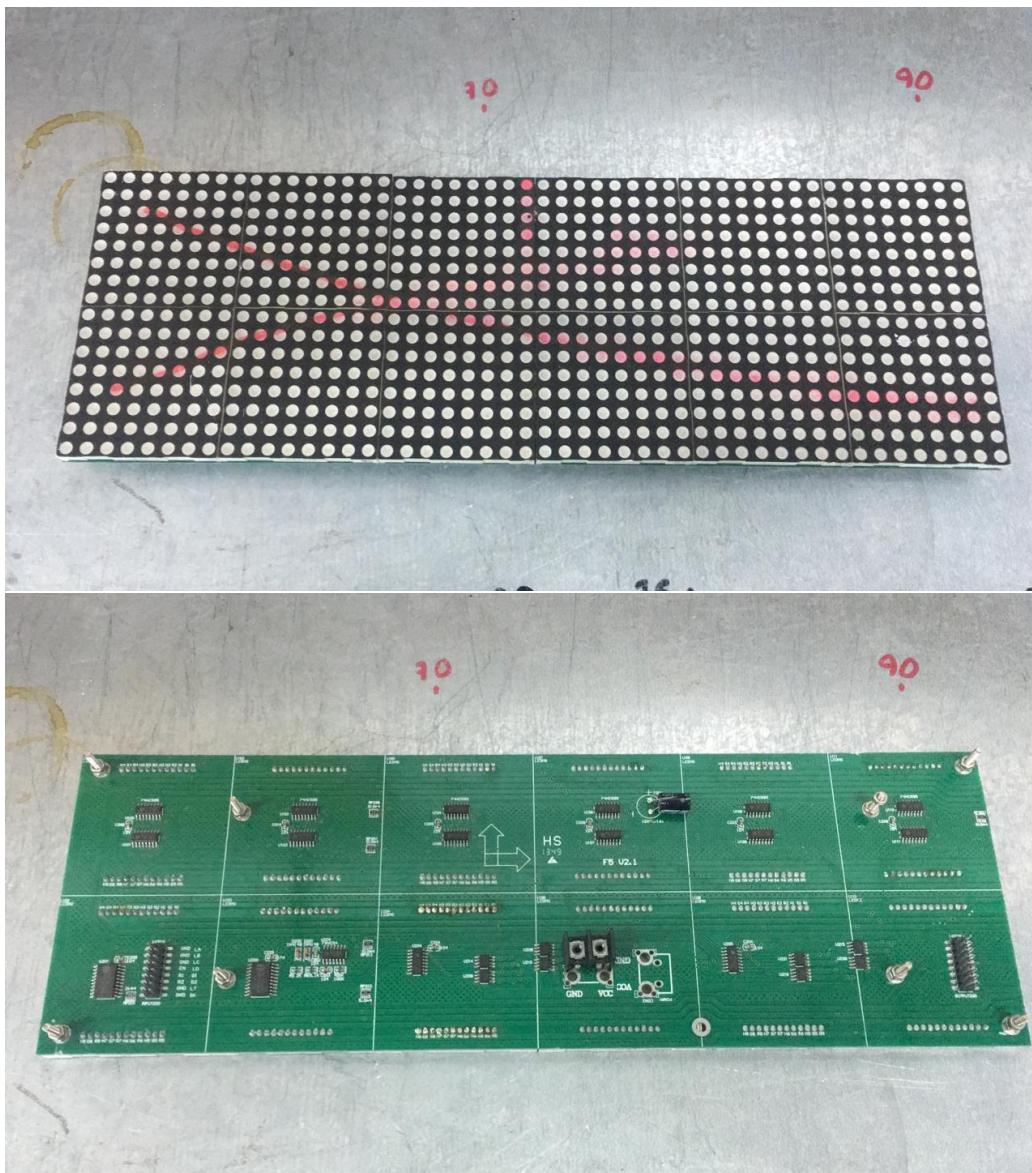


FIGURA 4.12. Placa de los carteles de matriz led. Arriba: frente; abajo: reverso.

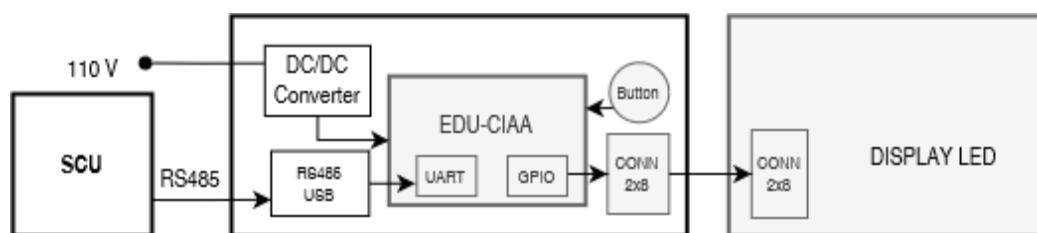


FIGURA 4.13. Sistema.

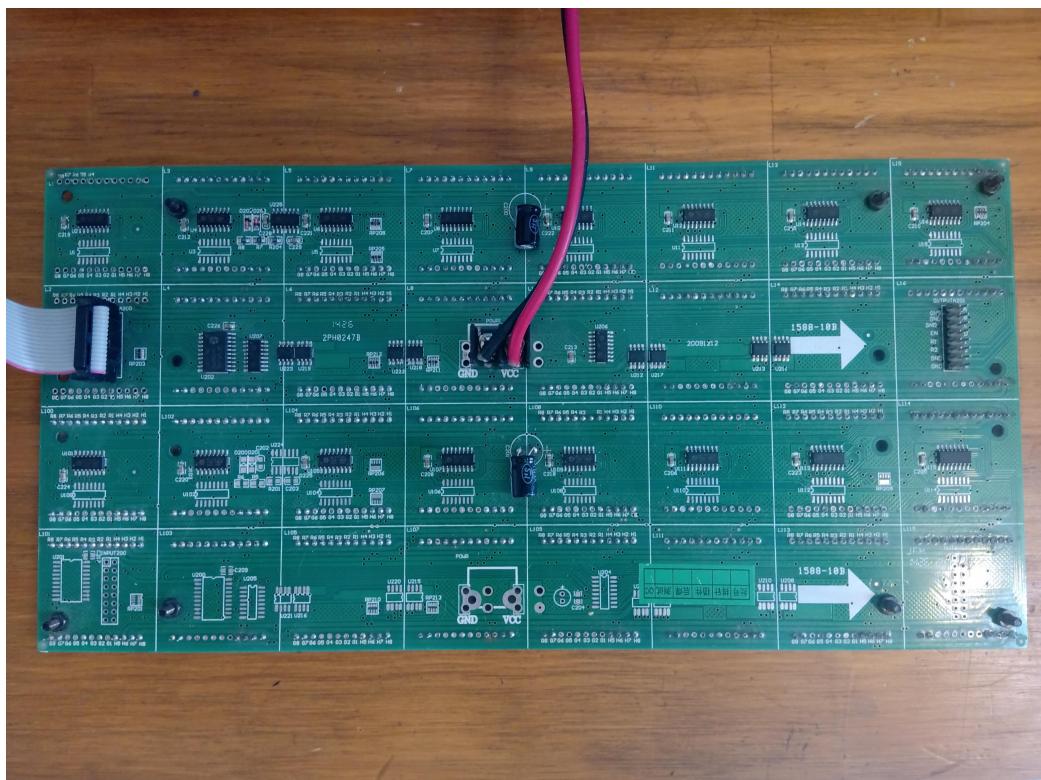


FIGURA 4.14. Fotografías de placas de control de los carteles de matriz led: (a) placa de 2x6 módulos; (b) placa de 4x8 módulos; (c) vista posterior de la placa de 4x8.



FIGURA 4.15. Fotos de la jornada de mediciones en los talleres de Victoria.

En la figura 4.8 se muestra una fotografía del banco de medición operando en vivo en una de las formaciones ferroviarias operativas en los talleres de Victoria. Se puede observar la pieza de hardware desarrollada conectada al SCU de un lado, y a la laptop del otro. En la pantalla de la computadora se observan las líneas de datos capturadas por el analizador lógico programable.

En la figura 4.15 a la izquierda se puede observar la ubicación del rack de salón detrás de los asientos de pasajeros, donde están instalados los equipos de hardware de la red TCN y PIDS, y a la derecha el cartel de matriz led que está en el otro extremo de la interconexión ensayada.

En el circuito esquemático de la figura A.1 se presenta el detalle de conexiones eléctricas entre bloques. Se puede observar que a la salida del conector de datos (CONN 2x8) hay dos buffers de la serie 74HC245D que direccionan las señales eléctricas a izquierda y derecha del arreglo de matrices led. A izquierda viajan las señales SER(data), SRCLK (Clock) y XXX (latch) al arreglo de Shift Registers de la serie 74HC595. Por la derecha se maneja la habilitación secuencial de las filas a través de un arreglo de decodificadores 3x8 de la serie 74HC138. Cada salida de los decodificadores se conecta a un driver de corriente en arreglo de transistores MOSFET FDS4953. Estos decodificadores cableados adecuadamente permiten manejar las 32 señales de un cartel de 4x8 módulos led.

## Capítulo 5

# Conclusiones

En este trabajo se abordó un problema tecnológico de la industria ferroviaria argentina, se desarrolló un sistema embebido, y se realizaron ensayos en las instalaciones de Trenes Argentinos (SOFSE) que aportaron información muy importante para el desarrollo del sistema.

La problemática de Trenes Argentinos expuesta en este trabajo, está asociada al mantenimiento del sistema de visualización de información al pasajero (PIDS). Este sistema presenta carteles de matriz led en los coches, y forma parte de un sistema de red más grande que se encarga de las comunicaciones del tren (TCN). La red TCN está ampliamente utilizada en el transporte ferroviario mundial, y los estándares internacionales que la especifican tienen un rol clave en la industria. Si bien los protocolos y componentes de la red TCN están definidos en las normas o especificaciones, el sistema PIDS no está incluido en el estándar de la versión de red instalada en los trenes de SOFSE, siendo una solución propietaria de un fabricante con escasa documentación disponible. Esto motivó la realización de una serie de ensayos en las formaciones ferroviarias operativas, y en las maquetas de los talleres de SOFSE, para relevar aspectos técnicos de su implementación aplicando técnicas de ingeniería inversa.

A lo largo del trabajo, se expuso la arquitectura del sistema PIDS existente y su relación con la red TCN. En la solución instalada en los trenes, hay una relación física directa entre algunos de los bloques de la arquitectura y el hardware, que fue relevada durante los ensayos. Por el contrario, algunas de las interconexiones de la arquitectura son únicamente a nivel lógico. Se observaron bloques como el SCU o la PCU, que funcionan como concentradores y procesadores de buses de datos, sin tener un módulo único de hardware asociado, sino una serie de equipos funcionando en conjunto en distintas unidades de rack. Con la información de las interconexiones, se ensayaron mediciones en distintos puntos de prueba: entre el TCMS y el PIDS por ejemplo, entre PCU y SCU, o entre el SCU y el IDU.

El análisis de datos de las mediciones, en particular para los puntos de prueba TCMS-PIDS, presentó consistencia para los encabezados y final de trama con la documentación de TCN disponible. Sin embargo, se observó que el comienzo y final de trama era distinto del anterior para el punto de prueba SCU-IDU, donde el IDU corresponde al hardware de control de los carteles de matriz led. Estas observaciones resultaron compatibles con mediciones realizadas por el personal de SOFSE con anterioridad. Si bien esta información fue suficiente para desarrollar

requerimientos, se ha observado también que las tramas contienen información adicional de otros bloques del sistema, aparte de los carteles de matriz led. Aunque no quede claro el contenido completo de las tramas, es decir, todos los bits que forman parte de la carga útil de las tramas recibidas o transmitidas por los módulos IDU, las hipótesis propuestas para el desarrollo del sistema embebido son compatibles con el comportamiento observado.

El desarrollo del sistema embebido ha permitido proponer una solución que otorga cierto grado de abstracción y versatilidad para la interpretación de tramas de datos de la red PIDS. El sistema está diseñado para recibir tramas de longitud variable, que representan eventos, a través de un periférico UART usando técnicas de memoria dinámica. Los datos recibidos pueden ser validados y procesados para activar visualizaciones en carteles de matriz led, compatibles con los que hay instalados en los trenes. El mecanismo de visualización de mensajes para los carteles de matriz led, está desacoplado de la recepción y el procesamiento de las tramas. Es decir, por un lado el sistema puede recibir y reaccionar a eventos externos, y por otro puede generar visualizaciones de mensajes precargados, como por ejemplo el nombre de una estación.

En el diseño se abordaron cuestiones de concurrencia, implementando una arquitectura orientada a eventos. Se desarrollaron módulos que interactúan entre sí de forma dinámica y que responden a eventos asincrónicos, como por ejemplo la recepción de datos vía UART. Así, un objeto recibe un mensaje, otro lo procesa, y otro genera la visualización en el cartel de matriz led. Cada módulo fue implementado utilizando patrones de diseño de software como máquinas de estados, a su vez embebidas en objetos activos, utilizando una interfaz de comunicación estándar a través de colas de mensajes. Al implementar los patrones de diseño en lenguaje C, se buscó construir un conjunto de plantillas que pueda facilitar y satisfacer atributos de calidad de software como modularidad y escalabilidad. Todos los objetos activos implementados funcionan de forma orquestada por un sistema operativo de tiempo real. Las relaciones entre componentes se han presentado con vistas estructurales y de interacciones, siguiendo lineamientos de modelado de software UML. Estas interacciones, cumplen con la solución para los casos de uso detallados en la etapa de requerimientos. Para el desarrollo se ha utilizado la plataforma de hardware EDU-CIAA, la capa de abstracción de hardware firmwareV3, y el sistema operativo de tiempo real freeRTOS. Estas tecnologías son de código abierto y de hardware abierto, es decir que además de estar mantenidas por la comunidad, son de acceso libre y cualquiera las puede usar y mejorar el diseño original.

El sistema embebido desarrollado fue probado en una maqueta. Para desarrollar un producto funcional o comercial a partir de este sistema, hace falta realizar una serie de ensayos adicionales de compatibilidad en las instalaciones de trenes. Por un lado, hace falta resolver cuestiones de compatibilidad eléctrica: la red de trenes tiene una tensión de línea de 110 Volts y el circuito del sistema embebido funciona con 5 Volt. Se ha observado en las placas IDU, distintos módulos conversores de tensión para alimentar el circuito que procesa los datos. El desarrollo de un circuito impreso, incluyendo módulos conversores de tensión, ha quedado fuera

del alcance de este trabajo. Por otro lado, el sistema se ha diseñado para dar versatilidad a la hora de interpretar las tramas de datos de la red PIDS, sin conocer su contenido con completitud. Para completar el estudio integral de las tramas de la red PIDS, hace falta ajustar y verificar el procesamiento de las tramas, por ejemplo vía simulación.

Como prospectiva, aunque se ha observado que la versión instalada de redes TCN y PIDS en los trenes de SOFSE corresponden a redes RS485, al momento de redactar este documento se conoce de la existencia de una nueva norma de TCN basada en redes Ethernet, que incluye al PIDS (nomenclado como PIS) dentro el nuevo estándar. Se propone por lo tanto, explorar este nuevo estándar para comprender aspectos de compatibilidad de sistema en caso de realizar una migración.



## Apéndice A

# Circuitos esquemáticos

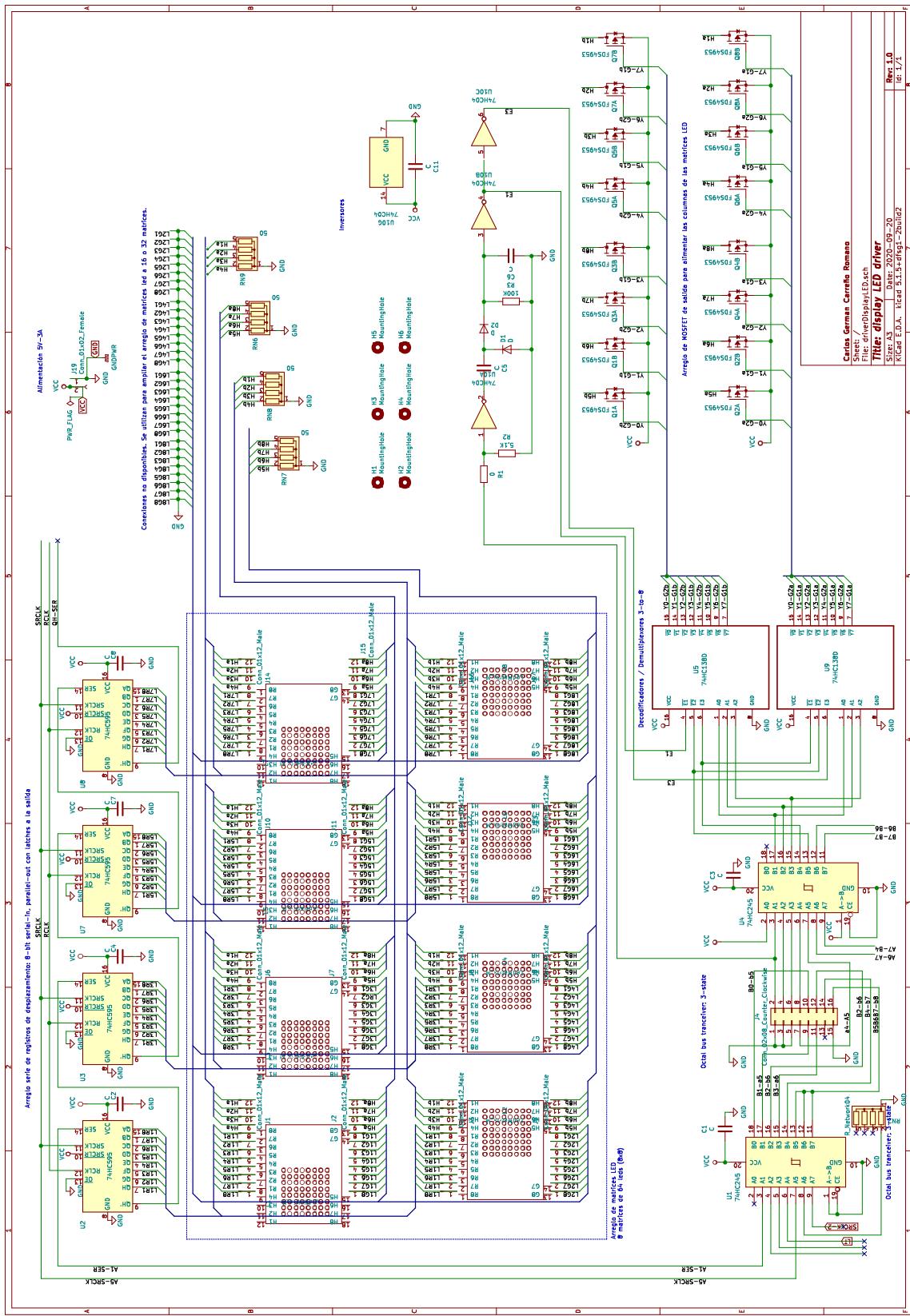


FIGURA A.1. Circuito esquemático de la placa controladora de los carteles de matriz led.

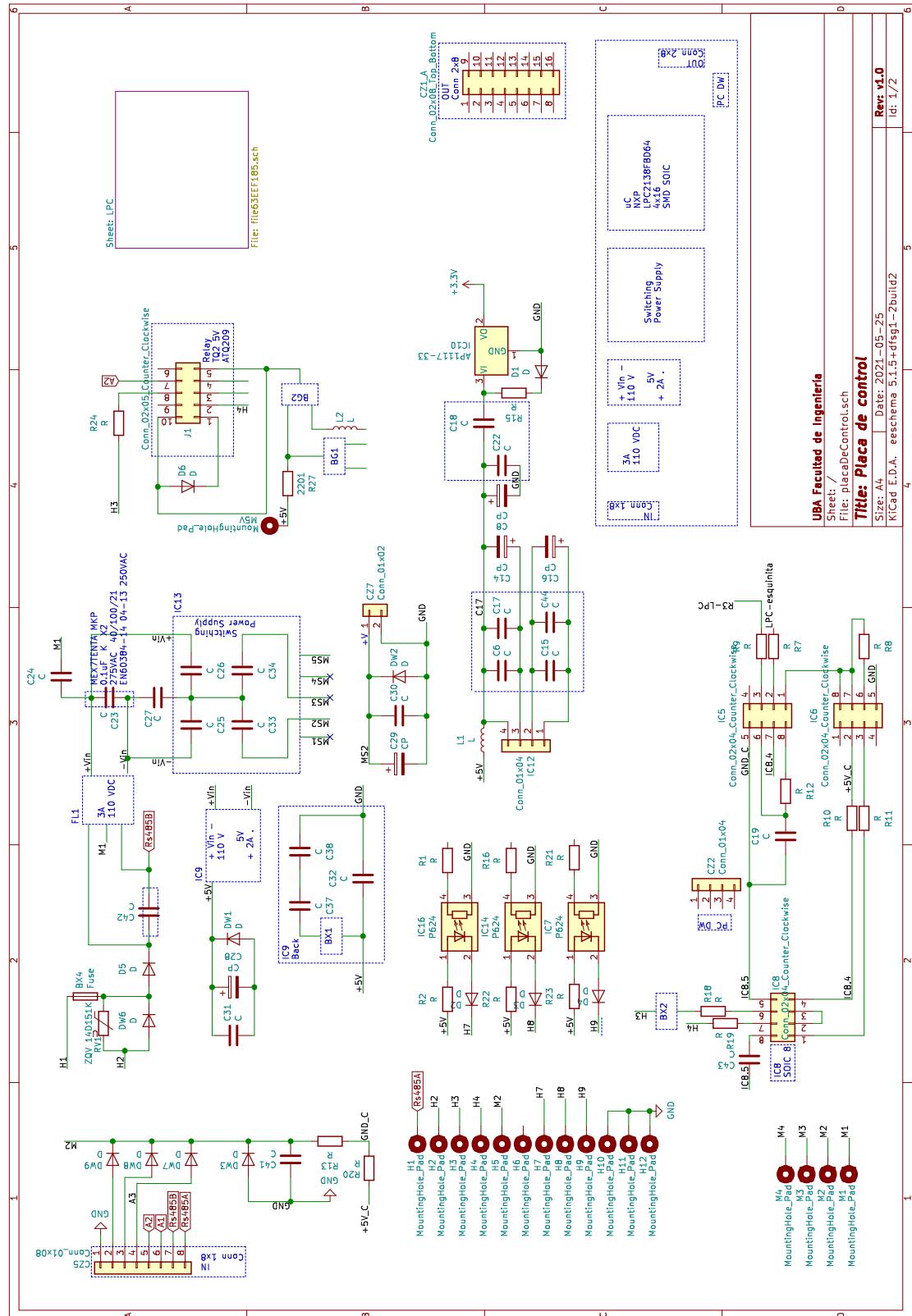


FIGURA A.2. Circuito esquemático de la placa de control de los carteles LED de salón.



# Bibliografía

- [1] Pablo Gomez. *PDE 15 2020 SISTEMA DE MONITOREO Y GESTIÓN DE LA RED TCN EN FORMACIONES FERROVIARIAS*. Visitado el 2023-04-07. 2021.
- [2] IEC-61375-1999.
- [3] *Electronic railway equipment - Train communication network (TCN) - Part 2-1: Wire Train Bus (WTB)*. URL: <https://www.en-standard.eu/csn-en-61375-2-1-electronic-railway-equipment-train-communication-network-tcn-part-2-1-wire-train-bus-wtb/>.
- [4] *Electronic railway equipment - Train communication network (TCN) - Part 3-1 : Multifunction Vehicle Bus (MVB) - Matériel électronique ferroviaire*. URL: <https://www.en-standard.eu/iec-61375-3-1-2012-electronic-railway-equipment-train-communication-network-tcn-part-3-1-multifunction-vehicle-bus-mvb/>.
- [5] *Computadora Industrial Argentina Abierta*. URL: <http://www.proyecto-ciaa.com.ar/>.
- [6] *Digital Transformation of On-board Passenger Information Using Smart LCD Display Unit*. URL: <https://www.hitachi.com/>.
- [7] *Passenger Information Display*. URL: <https://www.global.toshiba/ww/products-solutions/railway/rolling-stock/passenger-information-display.html>.
- [8] *Passenger Information Displays – for Every Stage of the Journey*. URL: <https://www.trapezegroup.com.au/blog/passenger-information-displays-stop-app-website/>.
- [9] Yongxian Song et al. «Design of LED Display Control System Based on AT89C52 Single Chip Microcomputer». En: *J. Comput.* 6.4 (2011), págs. 718-724.
- [10] Shih-Min Liu, Ching-Feng Chen y Kuang-Chung Chou. «The design and implementation of a low-cost 360-degree color LED display system». En: *IEEE transactions on consumer electronics* 57.2 (2011), págs. 289-296.
- [11] W Kurdthongmee. *Design and Implementation of an FPGA-based Multiple-color LED Display*. 2004.
- [12] Yi-Zhen Lin et al. «Active-matrix micro-LED display driven by metal oxide TFTs using digital PWM method». En: *IEEE Transactions on Electron Devices* 68.11 (2021), págs. 5656-5661.
- [13] Alfonso Gago, José Fernández y Alfonso G Bohórquez. «Control architecture of a virtual matrix LED display without current drivers». En: *2009 International Symposium on Intelligent Signal Processing and Communication Systems (ISPACS)*. IEEE. 2009, págs. 53-56.
- [14] Jianghua Feng et al. «Survey of development and application of train communication network». En: *Proceedings of the 2015 International Conference on Electrical and Information Technologies for Rail Transportation*. Springer. 2016, págs. 843-854.

- [15] Proyecto CIAA. *Computadora Industrial Abierta Argentina*. Visitado el 2016-06-25. 2014. URL:  
<http://proyecto-ciaa.com.ar/devwiki/doku.php?id=start>.
- [16] Eric Pernia. *firmware v3*. Visitado el 2023-04-07. 2021. URL:  
[https://github.com/epernia/firmware\\_v3](https://github.com/epernia/firmware_v3).
- [17] Richard Barry. *Free Real Time Operative System*. Visitado el 2023-04-07. 2016. URL: [https://freertos.org/Documentation/RTOS\\_book.html](https://freertos.org/Documentation/RTOS_book.html).
- [18] NXP. *LPC4337*. Visitado el 2023-04-30. 2023. URL:  
<https://www.nxp.com/products/processors-and-microcontrollers/arm-microcontrollers/general-purpose-mcus/lpc4300-arm-cortex-m4-m0/32-bit-arm-cortex-m4-m0-mcu-up-to-1-mb-flash-and-136-kb-sram-ethernet-two-high-speed-usb-lcd-emc:LPC4337FET256>.