2021-2022第一学期《计算机组成原理》期末试题(闭卷考试) 众包回忆版

- 一. 选择题(共10小题,每小题2分,共20分)
- 1、假设将系统中的某一部件处理速度加快到10倍,且该部件在原处理时间中占40%,则采用加速措施后,整个系统的性能能提高到()倍。
- A. 1 B. 1.56 C.2 D.2.5
- 2、某计算机主频为1.2GHz,其指令分为4类,它们在基准程序中所占比例及CPI如下。

指令类型	所占比例	CPI
A	50%	2
В	20%	3
C	10%	4
D	20%	5

则该机的MIPS数是:()

A. 100 B.200 C.400 D.600

- 3、 己知带符号整数用补码表示,变量x、y、z的机器数分别为FFFDH、FFDFH、7FFCH下列结论中,正确的是()
- A. 若x、y和z为无符号整数,则z<x<y
- B. 若 x 、 y 和 z 为 无 符 号 整 数 , 则 x < y < z
- C. 若x、y和z为带符号整数,则x<y<Z
- D. 若x、y和z为带符号整数,则y<x<z
- 4、对于指令bne\$t0,\$s5,Exit,当前指令的地址为80008(十进制),当前指令的MIPS机器码为0x15150002,那么该条指令发生跳转时,会跳转到下列哪个地址?()

A.80010 B.80020 C.80016 D.80024

- 5、 下列寄存器中, 汇编语言程序员可见的是()
- I. 指令寄存器 II. 微指令寄存器 III. 基址寄存器 IV. 标志/状态寄存器

A.仅I、II B.仅I、IV C.仅I、IV D.仅III、IV

- 6、由于在数据通路中存在多个源部件向单个部件发送数据,可能会导致冲突,因此需在基 本结构上添加多路选择器,这些多路选择器如何选择哪条通路应该由什么来决定?()) A. 指令寄存器 B. 程序计数器 C. 算术运算器 D. 控制器
- 7、下列关于数据通路的叙述中,错误的是()
- A. 数据通路包含ALU等组合逻辑(操作)元件
- B. 数据通路包含寄存器等时序逻辑(状态)元件
- C. 数据通路不包含用于异常事件检测及响应的电路
- D. 数据通路中的数据流动路径由控制信号进行控制
- 8、下列选项中,能引起外部中断的事件是()

- A. 键盘输入 B. 除数为0 C. 浮点运算下溢 D. 访存缺页
- 9、假定执行一条指令最多划分为JF、ID、EX、MEM、WB等5个阶段,各阶段时间分别 为: IF 阶段180ps, ID 阶段150ps, EX 阶段200ps, MEM阶段220ps, WB阶段150ps, 对 于指令ADDI \$t1, \$t2, 20,分别按照单周期方式、多周期方式、流水线方式执行,则执行该 单条指令花费总时间最少的方式是:()
- A. 单周期方式 B. 多周期方式 C. 流水线方式 D. 不确定

- 10、某机器具备2级缓存,其中L1 Cache命中率为90%,访问时问1T; L2 Cache命中率为 80%, 访问时间10T; 主存访问时间100T。则该2级缓存总的有效访问时间是: ()
- A. 1.9T
- B. 3.7T
- C. 4.0T
- D. 5.5T

二. 指令设计题(共15分)

假定计算机M字长为16位,按字节编址,连接CPU和主存的系统总线中地址线为20位、 数据线为8位,采用16位定长指令字,指令格式及其说明如下:

格式→	6位	2位	2位	2位	4位
R型	000000	rs	rt	rd	op1
I型	op2	rs	rt	imm	
J型	op3	target			

指令功能或指令类型说明 R[rd] < -R[rs] opl R[rt]含ALU运算、条件转移和访存操作3类指令

其中, opl~op3为操作码, rs、rt、和rd为通用寄存器编号, R[r]表示寄存器r的内容, imm为 立即数,target为转移目标的形式地址。请回答下列问题:

PC的低10位<-target

(1) ALU的宽度是多少位?可寻址主存空间大小为多少字节?指令寄存器、主存地址寄存器

- (MAR)和主存数据寄存器(MDR)分别应有多少位?(4分)
- (2)R型格式最多可定义多少种操作?I型和J型格式总共最多可定义多少种操作?通用寄存器最多有多少个? (3分)
- (3)假定op1为0010和0011时,分别表示带符号整数减法和带符号整数乘法指令,则指令01B2H的功能是什么(参考上述指令功能说明的格式进行描述)?若1、2、3号通用寄存器当前内容分别为B052H、0008H、0020H,则分别执行指令 01B2H 和 01B3H 后,3号通用寄存器内容各是什么?各自结果是否溢出?(6分)
- (4) 若采用I型格式的访存指令中 imm(偏移量) 为带符号整数,则地址计算时应对imm进行零扩展还是符号扩展?(1分)
- (5) 无条件转移指令可以采用上述哪种指令格式? (1分)

三. 计算题(共25分)

- 1、若X=9.625,以IEEE754单精度数表示,Y=-67,以32位整形补码表示。
- (1) 若依次将X、Y以大数端存放方式写入从起始地址2020H开始的内存区域,请以图示方式描述出X和Y在内存中的十六进制形式。(6分)
- (2) 若某程序进行了Z=X+Y计算,请按照浮点运算方法计算出Z,结果以十六进制形式表示。(6分)
- 2、假定一个磁盘的转速为7200RPM, 磁盘的平均寻道时间为8ms, 内部数据传输率为4MB/s, 不考虑排队等待时间,则读一个512B扇区的平均时间大约为多少毫秒? (结果保留两位小数)(6分)
- 3、假定主存地址为32位,按字节编址,主存和Cache之间采用直接映射方式,主存块大小为4个字,每字32位,采用回写方式,则能存放4K字数据的Cache的总容量按位计算至少是多少?(7分)

四. 编码设计题(共8分)

为保证在小于1位错情况下8位数据的可靠传输,为之设计海明校验码SEC(1位纠错),要求海明位编号是从MSB(Most Significant Bit) 向 LSB(Least Significant Bit) 方向增大。请问答:

- (1)需要设置多少校验位才能实现该海明校验码SEC,并给出原因。(2分)
- (2)针对该海明码,如果接收端收到的编码为0×945,判断是否出错?若有错误,请指出 正确的数据信息,并给出计算过程。(6分)

五. 处理器设计题(共20分) 以下是一段MIPS指令序列:

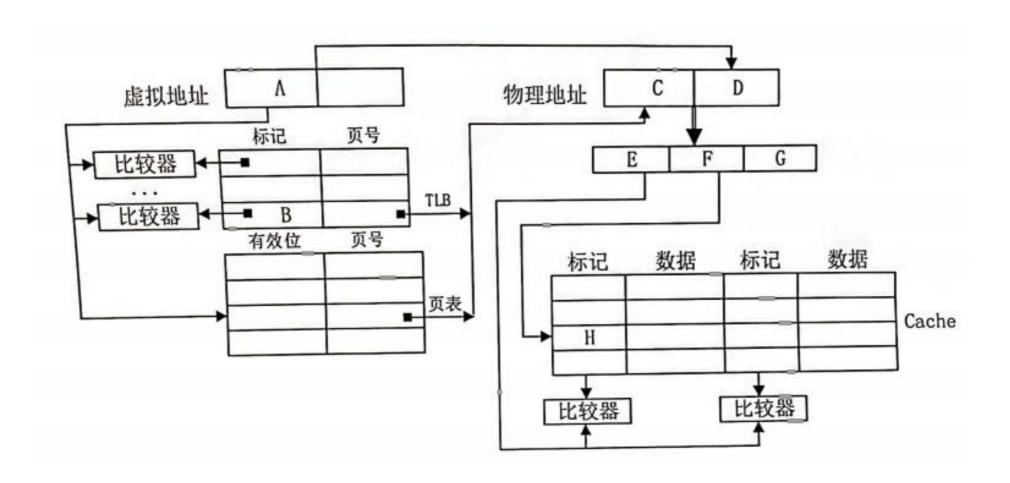
```
1 loop:add $t1, $s3, $s3
2    add $t1, $t1, $t1
3    add $t1, $t1, $s6
4    lw $t0, 0($t1)
5    bne $t0, $s5, exit
6    add $s3, $s3, $s4
7    j loop
8 exit:
```

假定在一个采用"取指、译码/取数、执行、访存、写回"的五段流水线中执行上述指令序列,该流水线数据通路中寄存器写口和寄存器器读口分别安排在一个时钟周期的前、后半个周期内独立工作。要求回答以下问题:

- (1)哪些指令之间发生数据相关?请以"第x条指令与第y条指令关于z相关"的形式描述数据相关。(5分)
 - (2) 哪些指令执行会发生控制相关? (2分)
- (3)如果不采用"转发"技术进行数据冒险处理,那么应该在何处、加入几条nop指令才能避免数据冒险?(3分)
- (4)假定采用"转发"技术,是否可以完全解决冒险?如果不行,需要在发生数据相关的指令前加几条nop指令,才能使这段指令的执行消除数据冒险?(3分)
- (5)对于第5条分支指令引起的控制冒险,假定将检测结果是否为"零"并更新PC的操作放在"访存(Mem)"阶段进行,在何处加入几条 nop指令 可以消除分支冒险? 若将检测结果是否为"零"并更新PC的操作放在"执行(Ex)"阶段进行,则在何处加入几条 nop指令 可以消除分支冒险? (3分)
- (6)对于第7条指令,假定更新PC的操作在"执行(EX)"阶段进行,则流水线会被阻塞几个时钟周期?假定更新PC的操作在"译码(ID)"阶段进行,流水线又将被阻塞几个时钟周期?(4分)

六.虚拟存储器分析题(共12分)

某计算机采用页式虚拟存储管理方式,按字节编址,虚拟地址为32位,物理地址为24位,页大小为4KB; TLB采用全相联映射; Cache数据区大小为64KB, Cache数据块大小为128B,按2路组相联方式组织。存储访问过程的示意图如下:



部分页表内容

虚拟页号	有效位	物理页号	•••
•••		•••	•••
0x12345	1	0x012	•••
0x12346	1	0x123	•••
0x12347	0	0x088	•••
•••			•••

请回答下列问题。

- (1)图中字段A~G的位数各是多少? (7分)
- (2)虚拟地址0x12346789所在的页面是否在主存中?若在主存中,则该虚拟地址对应的物理地址是什么?将该主存块装入到Cache中时,所映射的Cache组号是多少?(5分)