实验题目: 反应速度测试仪

班级: 无06

学号: 2020010796

姓名: 闫珺博

日期: 2022.5.7

一、 实验目的

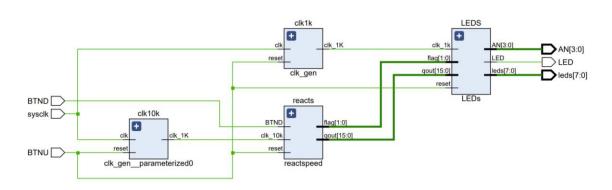
- 1. 简单掌握动态扫描显示数码管的方法。
- 2. 简单掌握从系统时钟中分频得到所需频率时钟的方法。
- 3. 了解实现延时的可能方法。

二、设计方案

共设计了 3 个 module,分别是 module reactspeed、module CNT 和 module leds。 module reactspeed 包含一个 CNT 实例化的计数器,向下一级传递参数 flag; flag=0 是初态; flag=2 是复位态,代表着正在进行 1s 的延时; flag=1 代表着 1s 的延时已经结束,led 灯亮起并应该按下 BTND 键; flag=3 代表着 BTND 键被按下。

module CNT 是一个四位的十进制计数器,仅在 flag=1 时计数。

module leds 控制 led 亮灯,flag=1 时 LED 亮起,flag=3 时 LED 熄灭并根据上一级输入的计数结果输出相应的使能信号和数据信号实现扫描显示。



RTL schematic

三、 关键代码

分频部分使用了网络学堂提供的代码,修改参数 CNT = 16'd5000 实现 10kHz 分频。

跟据 reset 和 BTND 的按键情况改变 flag 的值

```
always @(posedge reset or posedge clk_10k)
begin
if(reset)
begin
cnt<=0;
flag<=2;
end
else if(flag==2)
begin
cnt<=cnt+1;

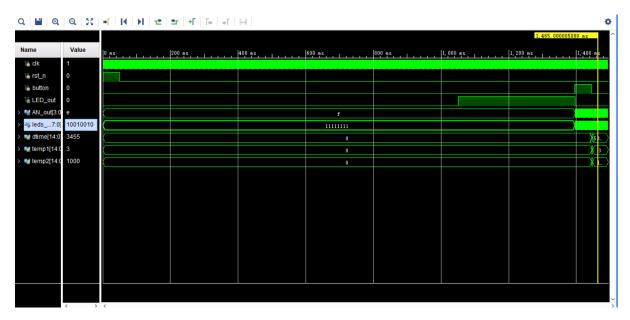
if(cnt>14'b10011100010000) begin flag<=1;end
end
```

```
else if(BTND)
 begin
   flag <= 3;
 end
end
利用四个 4bit 计数器实现四位十进制计数器
always @(posedge reset or posedge clk 10k)
 begin
 if(reset)
  qout <= 0;
 else if(flag==1)
         begin
          if (qout[3:0]==9)
             begin
                  qout[3:0]<=0;
                  if(qout[7:4]==9)
                   begin
                       qout[7:4]<=0;
                     if(qout[11:8]==9)
                        begin
                            qout[11:8]<=0;
                        if(qout[15:12]==9)
                            qout[15:12]<=0;
                        else
                          qout[15:12]<=qout[15:12]+1;
                        end
                     else
                        qout[11:8]<=qout[11:8]+1;
                   end
                  else
                   qout[7:4]<=qout[7:4]+1;
              end
           else qout[3:0]<=qout[3:0]+1;
         end
  end
实现四位数字使能信号的循环,每次只有一位数字有效
case(AN)
        4'b0111:AN<=4'b1110;
        4'b1011:AN<=4'b0111;
        4'b1101:AN<=4'b1011;
        4'b1110:AN<=4'b1101;
        4'b1111:AN<=4'b0111;
endcase
组合逻辑将输入的 4 位数转化为 led 输出信号
```

end

endcase

四、 仿真结果及分析

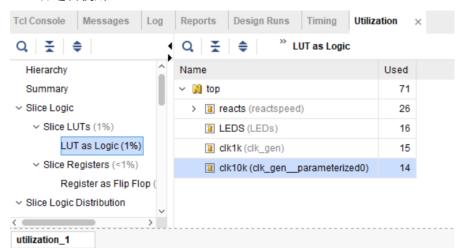


button 即 BTND,从复位键 rst_n 按下,经过 1s,LED 亮起,再经过 345.5ms(testbench 中 预设),BTND 按键按下,此时 LED 立刻熄灭,显示计时结果的数据周期循环改变。dtime(testbench 中通过计算得到的四位循环显示的数字)与预设延时一致。

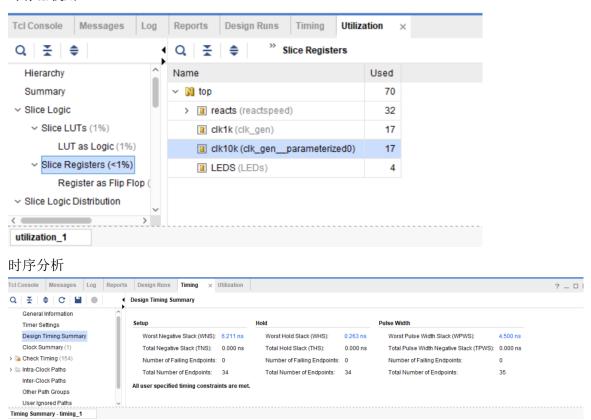
控制台输出正确信息

五、 综合情况(面积和时序性能)

组合逻辑使用 LUT



寄存器使用 LUT



建立时间 6.211ns, 保持时间 0.263ns