

第四章

1、CPU通过使用AP（地址寄存器）和DR（数码寄存器）和主存进行数据传递。若AR为K位字长，DR为n位字长，则允许主存包含 2^K 个可寻址单位（字节或字）。

2、动态存储器DRAM工作原理

DRAM是利用存储元电路中栅极电容上的电荷来存储信息的， DPAM的基本存储元通常只使用一个晶体管， 所以它比SRAM的密度高很多。DPAM采用地址复用技术， 地址线是原来1/2， 地址信号分行、列两次传送。

相对于SRAM， DPAM具有容易集成， 价位低， 容量达和功耗低等优点， 但DRAM的存取速度比SRAM的慢， 一半用来组成大容量主存系统。

DRAM电容上的电荷一般只能维持1~2ms， 因此即使电源不断电， 心系也会自动消失， 为此必须每隔一定时间刷新， 通常取2ms， 称为刷新周期。刷新方式一般为3种：

- 集中刷新 存在死区（集中刷新期间）， 死区不能访问存储器。
- 分散刷新 不存在死区， 工作周期前半部分正常用于读、写或保持； 后半部分用于刷新。缺点加长了系统存取周期， 降低了整机速度。
- 异步刷新 既可缩短死时间， 又能充分利用最大刷新间隔为2ms的特点。

DRAM刷新需要注意问题：

刷新对CPU是透明的， 刷新不依赖与外部的访问

动态RAM的刷新单位是行， 由芯片内部自行生成行地址

刷新操作类似于读操作， 但有所不同

DRAM需要刷新， SRAM不需要刷新， 但两者都满足断电后数据丢失

DRAM发展

同步DRAM（SDRAM）

DDR SDRAM

DDR2 SDRAM

DDR3

Rambus DRAM（RDRAM）

3、非易失性半导体存储器

- (1) 只读存储器（ROM）
内容不会改变
- (2) 可编程序的只读存储器（PROM）
一次性写入存储器
- (3) 可擦可编程序的只读存储器（EPROM）
可实现整体擦除， 编程次数不受限制
- (4) 可电擦可编程序只读存储器（ E^2 PROM）
可用电擦除， 但重复改写的次数有限制快速擦除读写存储器（Flash Memory）

4、存储器的组成与控制（P81,408 P104）

- (1) 位扩展法
- (2) 字扩展法
- (3) 字位同时扩展法

存储器地址寄存器MAR的位数决定了主存地址空间大小（主存容量不能代表MAR位数）
寻址范围与主存地址空间大小有关。

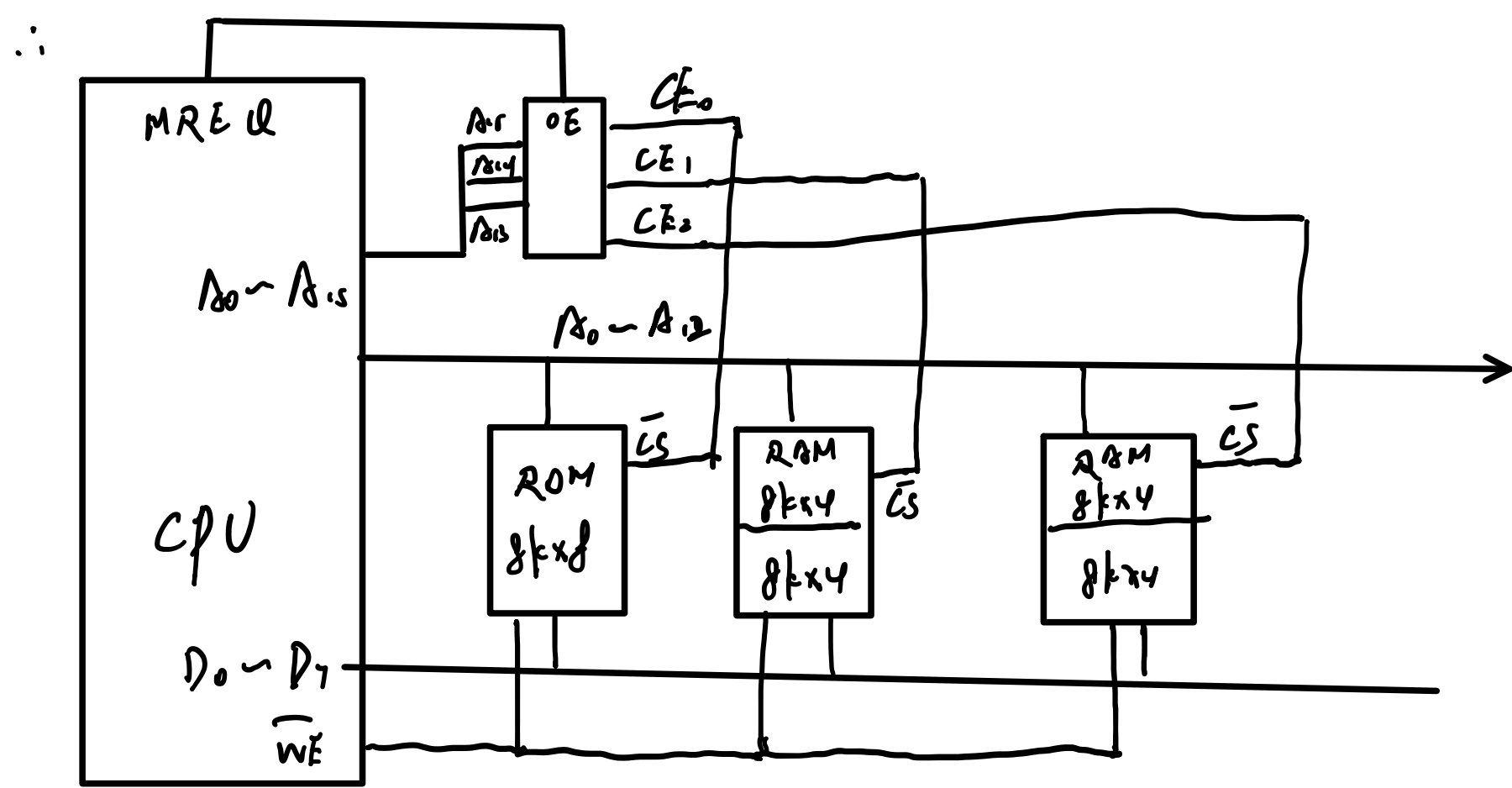
对刷新方式的一点解释

- 分散刷新 $w, 刷, w, 刷$ → 每次读完一行刷一行
- 集中刷新 $w and R, 刷$ → 放到一起刷
- 异步刷新 $w and R, 刷, w and R, 刷$ → $2ms / 总刷数$ (最优)

扩展相关(题 p86 4.6)

∵ 要求从 $8k \times 4 \rightarrow 16k \times 8$. 所以要 $2 \times 2 = 4$ 块

\overline{MREU} 意为低电平有效 地址空间为13位



Tips . $k = 2^n$. $8k = 8 \times 2^n = 2^{13}$ 题目的地址可能不按顺序