



带 LED/LCD 驱动功能触控键 Flash 单片机
BS82B12A-3/BS82C16A-3/BS82D20A-3

版本 : V1.60 日期 : 2016-12-08

www.holtek.com

目 录

特性	6
CPU 特性	6
周边特性	6
概述	7
选型表	7
方框图	8
引脚图	8
引脚说明	12
极限参数	19
直流电气特性	20
交流电气特性	22
感应振荡器电气特性	23
上电复位特性	27
系统结构	28
时序和流水线结构	28
程序计数器	29
堆栈	29
算术逻辑单元 – ALU	30
Flash 程序存储器	30
特殊向量	31
查表	31
查表范例	31
在线烧录	32
片上调试	33
数据存储器	34
结构	34
特殊功能寄存器	38
间接寻址寄存器 – IAR0, IAR1	38
间接寻址指针 – MP0, MP1	38
存储区指针 – BP	39
累加器 – ACC	40
程序计数器低字节寄存器 – PCL	40
表格寄存器 – TBLP, TBHP, TBLH	40
状态寄存器 – STATUS	41
EEPROM 数据存储器	43
EEPROM 数据存储器结构	43
EEPROM 寄存器	43
从 EEPROM 中读取数据	45
写数据到 EEPROM	45

写保护	45
EEPROM 中断	45
编程注意事项	45
振荡器	47
振荡器概述	47
系统时钟配置	47
内部高速 RC 振荡器 – HIRC	48
内部低速 RC 振荡器 – LIRC	48
外部 32.768kHz 晶体振荡器 – LXT	48
LXT 振荡器低功耗功能	49
工作模式和系统时钟	50
系统时钟	50
系统工作模式	51
控制寄存器	52
工作模式切换	54
待机电流的注意事项	57
唤醒	58
编程注意事项	58
看门狗定时器	59
看门狗定时器时钟源	59
看门狗定时器控制寄存器	59
看门狗定时器操作	60
复位和初始化	61
复位功能	61
复位初始状态	63
输入 / 输出端口	67
输入 / 输出寄存器列表	67
上拉电阻	68
PA 口唤醒	68
输入 / 输出端口控制寄存器	68
输入 / 输出引脚结构	68
输入 / 输出引脚源电流选择	69
编程注意事项	71
定时器模块 – TM	72
简介	72
TM 操作	72
TM 时钟源	72
TM 中断	72
TM 外部引脚	73
TM 输入 / 输出引脚控制寄存器	73
编程注意事项	76

简易型 TM – CTM	77
简易型 TM 操作	77
简易型 TM 寄存器介绍	77
简易型 TM 工作模式	81
周期型 TM – PTM	87
周期型 TM 操作	87
周期型 TM 寄存器介绍	87
周期型 TM 工作模式	92
触控按键功能	100
触控按键结构	100
触控按键寄存器	100
触控按键操作	105
触控按键中断	108
编程注意事项	108
I²C 接口	109
I ² C 接口操作	109
I ² C 寄存器	110
I ² C 总线通信	114
I ² C 总线起始信号	115
从机地址	115
I ² C 总线读 / 写信号	115
I ² C 总线从机地址确认信号	115
I ² C 总线数据和确认信号	115
I ² C 溢出控制	117
UART 模块串行接口	118
UART 外部引脚接口	118
UART 数据传输方案	118
UART 状态和控制寄存器	119
波特率发生器	123
UART 模块的设置与控制	125
UART 发送器	126
UART 接收器	127
接收错误处理	128
UART 模块中断结构	129
地址检测模式	129
UART 模块暂停和唤醒	130
中断	131
中断寄存器	131
中断操作	134
外部中断	135
时基中断	136
TM 中断	137
EEPROM 中断	137

LVD 中断	137
触控按键中断	138
I ² C 中断	138
UART 中断	138
中断唤醒功能	138
编程注意事项	138
带 SCOM 和 SSEG 功能的 LCD	139
LCD 操作	139
LCD 偏压控制	141
低电压检测 – LVD	143
LVD 寄存器	143
LVD 操作	144
配置选项	145
应用电路	146
指令集	147
简介	147
指令周期	147
数据的传送	147
算术运算	147
逻辑和移位运算	147
分支和控制转换	148
位运算	148
查表运算	148
其它运算	148
指令集概要	149
惯例	149
指令定义	152
封装信息	164
20-pin SOP (300mil) 外形尺寸	165
24-pin SOP (300mil) 外形尺寸	166
SAW Type 24-pin (4mm×4mm) QFN 外形尺寸	167
28-pin SOP (300mil) 外形尺寸	168
28-pin SSOP (150mil) 外形尺寸	169
SAW Type 32-pin (5mm×5mm) QFN 外形尺寸	170

特性

CPU 特性

- 工作电压：
 - ◆ $f_{\text{SYS}}=8\text{MHz}$: $V_{\text{LVR}}\sim 5.5\text{V}$
 - ◆ $f_{\text{SYS}}=12\text{MHz}$: $2.7\text{V}\sim 5.5\text{V}$
 - ◆ $f_{\text{SYS}}=16\text{MHz}$: $4.5\text{V}\sim 5.5\text{V}$
- $V_{\text{DD}}=5\text{V}$, 系统时钟为 16MHz 时, 指令周期为 $0.25\mu\text{s}$
- 提供暂停和唤醒功能, 以降低功耗
- 三种振荡器:
 - ◆ 高速内部 RC – HIRC: 8/12/16MHz
 - ◆ 低速内部 RC – LIRC: 32kHz
 - ◆ 低速外部晶振 – LXT: 32768Hz (仅 BS82C16A-3/BS82D20A-3)
- 多种工作模式: 正常、低速、空闲和休眠
- 所有指令都可在 1 或 2 个指令周期内完成
- 查表指令
- 63 条指令
- 多达 8 层堆栈
- 位操作指令

周边特性

- Flash 程序存储: $2\text{K}\times 16\sim 8\text{K}\times 16$
- RAM 数据存储: $384\times 8\sim 768\times 8$
- True EEPROM 存储器: 64×8
- 集成 12/16/20 触控按键功能 – 无需外接元件
- 看门狗定时器功能
- 多达 26 个双向 I/O 口
- PMOS 源电流可调
- 4 个软件控制 SCOM 口 1/3 驱动 LCD 驱动
- 1 个外部中断口与 I/O 引脚共用
- 多个定时器模块用于时间测量、捕捉输入、比较匹配输出、PWM 输出及单脉冲输出
- 双时基功能, 可提供固定时间的中断信号
- I²C 接口模块
- UART 接口模块
- 低电压复位功能
- 低电压检测功能
- 封装类型: 20/24/28-pin SOP、28-pin SSOP

概述

该系列单片机是 8 位高性能精简指令集的 Flash 型单片机，具有完全集成的触控按键功能。其内部提供的触控按键功能以及 Flash 存储器可多次编程的特性给用户提供了可靠并易于实现的方式用于应用产品中触摸按键功能的执行。

触摸按键功能完全集成于单片机内部，使用较少的外部元件即可实现触控按键功能。存储器方面，除了 Flash 程序存储器，还包含了一个 RAM 数据存储器和一个可用于存储序列号、校准数据等非易失性数据的 True EEPROM 存储器。保护功能方面，包含内部看门狗定时器、低电压复位和低电压检测等特性，外加优秀的抗干扰和 ESD 保护性能，确保单片机在恶劣的电磁干扰环境下可靠地运行。

该系列单片机提供丰富的 HIRC、LIRC 和 LXT 振荡器功能选项，且内建完整的系统振荡器，无需外围元器件。其在不同工作模式之间动态切换的能力，为用户提供了一个优化单片机操作和减少功耗的手段。内建完整的 I²C 功能，为设计者提供了一个易与外部硬件通信的接口。外加 I/O 使用灵活，定时 / 计数器功能等其它特性，进一步增强了设备的功能性和灵活性。

此系列单片机内含 UART 模块，它可以支持诸如单片机之间的数据通信网络，PC 和外部设备间的低成本数据连接，便携式和电池供电设备的通信等。

该系列触摸按键单片机可以广泛应用于各种产品中，例如电子测量仪器、家用电器、电子控制工具等方面。

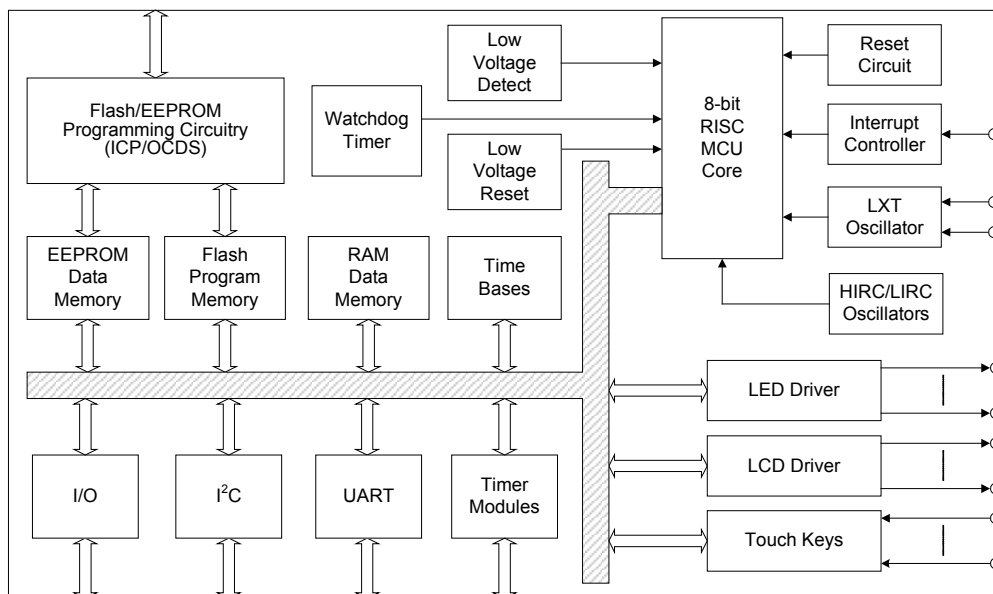
选型表

对此系列单片机而言，大多数的特性参数都是一样的。主要差异在于存储器的容量、I/O 数量、LCD Segment 数量、触控按键数目、堆栈层数及封装类型。下表列出了各单片机的主要特性。

型号	V _{DD}	ROM	RAM	EEPROM	I/O	外部中断	TM 模块
BS82B12A-3	2.7V~5.5V	2K×16	384×8	64×8	22	1	10-bit CTM×1 10-bit PTM×1
BS82C16A-3		4K×16	512×8		26		
BS82D20A-3		8K×16	768×8		26		

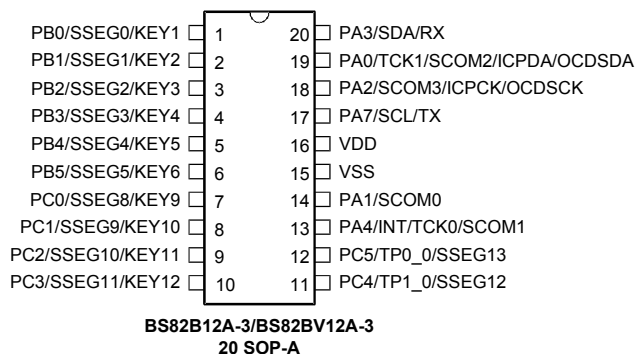
型号	LCD 驱动	触控按键	I ² C	UART	时基	堆栈	封装形式
BS82B12A-3	16×4	12	√	√	2	6	20/24SOP 24QFN
BS82C16A-3	20×4	16				6	24/28SOP 32QFN
BS82D20A-3	20×4	20				8	24/28SOP 28SSOP

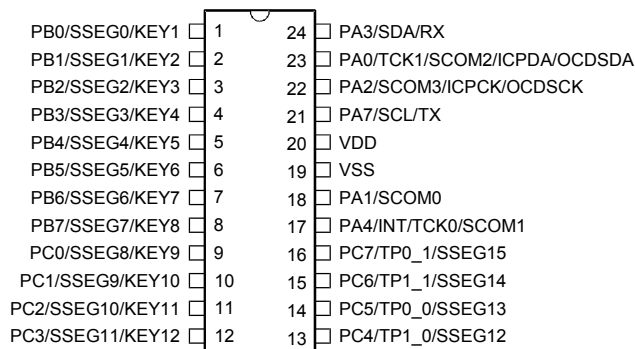
方框图



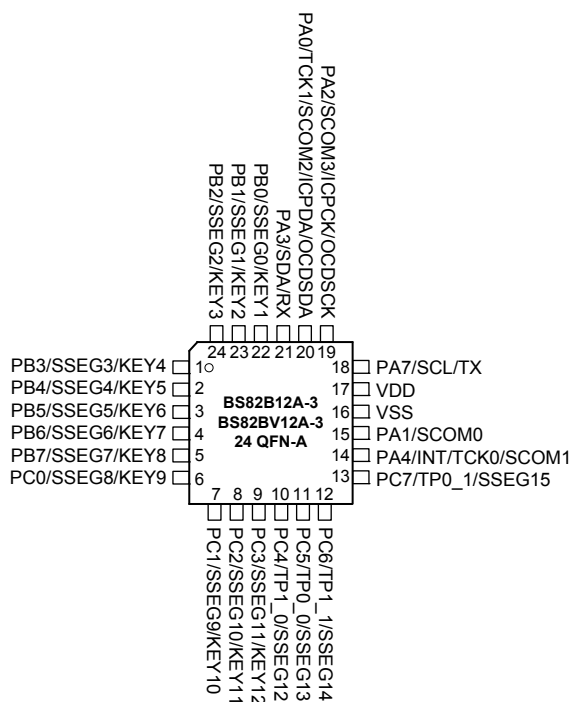
注：LXT 振荡器仅存在于 BS82C16A-3 和 BS82D20A-3。

引脚图

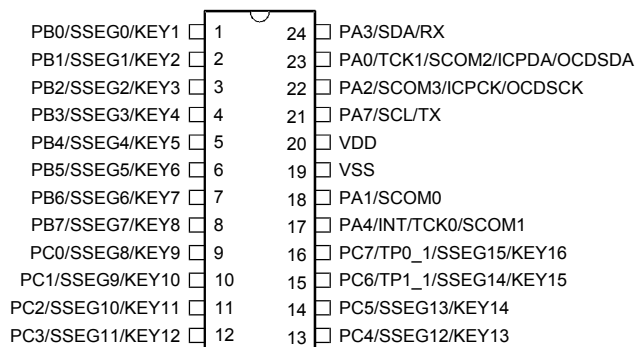




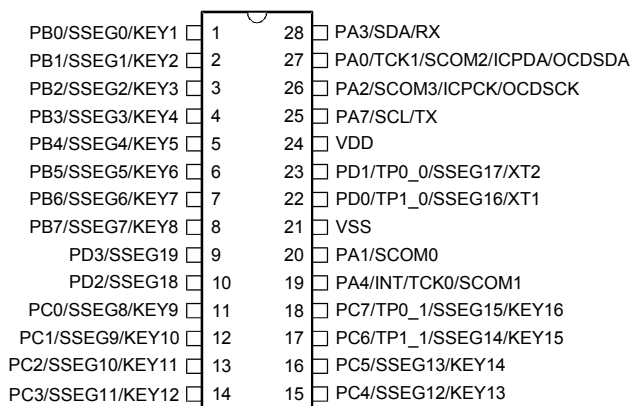
BS82B12A-3/BS82BV12A-3
24 SOP-A



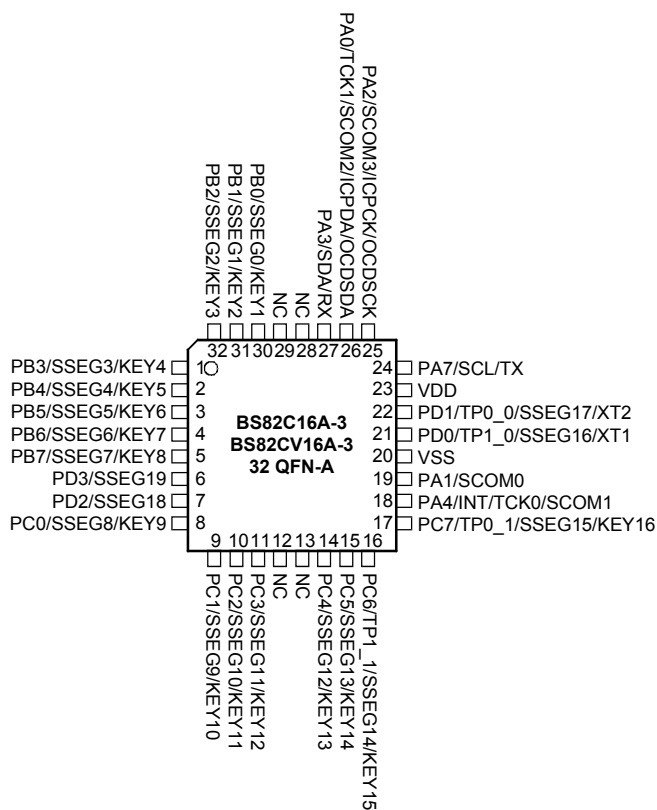
BS82B12A-3
BS82BV12A-3
24 QFN-A



BS82C16A-3/BS82CV16A-3
24 SOP-A



BS82C16A-3/BS82CV16A-3
28 SOP-A



BS82C16A-3
BS82CV16A-3
32 QFN-A

PB0/SSEG0/KEY1	1	24	PA3/SDA/RX
PB1/SSEG1/KEY2	2	23	PA0/TCK1/SCOM2/ICPDA/OCDSDA
PB2/SSEG2/KEY3	3	22	PA2/SCOM3/ICPCK/OCDSCK
PB3/SSEG3/KEY4	4	21	PA7/SCL/TX
PB4/SSEG4/KEY5	5	20	VDD
PB5/SSEG5/KEY6	6	19	VSS
PB6/SSEG6/KEY7	7	18	PA1/SCOM0/KEY20
PB7/SSEG7/KEY8	8	17	PA4/INT/TCK0/SCOM1/KEY19
PC0/SSEG8/KEY11	9	16	PC7/TP0_1/SSEG15/KEY18
PC1/SSEG9/KEY12	10	15	PC6/TP1_1/SSEG14/KEY17
PC2/SSEG10/KEY13	11	14	PC5/SSEG13/KEY16
PC3/SSEG11/KEY14	12	13	PC4/SSEG12/KEY15

BS82D20A-3/BS82DV20A-3
24 SOP-A

PB0/SSEG0/KEY1	1	28	PA3/SDA/RX
PB1/SSEG1/KEY2	2	27	PA0/TCK1/SCOM2/ICPDA/OCDSDA
PB2/SSEG2/KEY3	3	26	PA2/SCOM3/ICPCK/OCDSCK
PB3/SSEG3/KEY4	4	25	PA7/SCL/TX
PB4/SSEG4/KEY5	5	24	VDD
PB5/SSEG5/KEY6	6	23	PD1/TP0_0/SSEG17/XT2
PB6/SSEG6/KEY7	7	22	PD0/TP1_0/SSEG16/XT1
PB7/SSEG7/KEY8	8	21	VSS
PD3/SSEG19/KEY9	9	20	PA1/SCOM0/KEY20
PD2/SSEG18/KEY10	10	19	PA4/INT/TCK0/SCOM1/KEY19
PC0/SSEG8/KEY11	11	18	PC7/TP0_1/SSEG15/KEY18
PC1/SSEG9/KEY12	12	17	PC6/TP1_1/SSEG14/KEY17
PC2/SSEG10/KEY13	13	16	PC5/SSEG13/KEY16
PC3/SSEG11/KEY14	14	15	PC4/SSEG12/KEY15

BS82D20A-3/BS82DV20A-3
28 SOP/SSOP-A

- 注： 1、若共用引脚同时有多种输出，“/”号右侧的引脚名具有更高的优先级。
- 2、BS82BV12A-3、BS82CV16A-3 和 BS82DV20A-3 相应的分别是 BS82B12A-3、BS82C16A-3 和 BS82D20A-3 的 EV 芯片，OCDSCK 和 OCDSDA 引脚仅存在于 OCDS EV 芯片。

引脚说明

除了电源和相关的转换器控制引脚外，该系列单片机的所有引脚都以它们的端口名称进行标注，例如 PA0、PA1 等，用于描述这些引脚的数字输入/输出功能。然而，这些引脚也与其它功能共用，如触控按键功能、定时器模块等。每个引脚的功能如下表所述，而引脚配置的详细内容见规格书其它章节。

BS82B12A-3

引脚名称	功能	OP	I/T	O/T	引脚说明
PA0/TCK1/ SCOM2/ ICPDA/ OCSDSA	PA0	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	TCK1	PTM0C0	ST	—	PTM0 时钟输入
	SCOM2	SLCDC0	—	SCOM	LCD common 输出
	ICPDA	—	ST	CMOS	在线烧录数据 / 地址引脚
	OCSDSA	—	ST	CMOS	片上调试地址 / 数据引脚，仅用于 EV 芯片
PA1/SCOM0	PA1	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCOM0	SLCDC0	—	SCOM	LCD common 输出
PA2/SCOM3/ ICPCK/ OCDSCK	PA2	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCOM3	SLCDC0	—	SCOM	LCD common 输出
	ICPCK	—	ST	—	在线烧录时钟输入
	OCDSCK	—	ST	—	OCDS 时钟输入引脚，仅用于 EV 芯片
PA3/SDA/RX	PA3	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SDA	IICC0	ST	NMOS	I ² C 数据
	RX	UCR1	ST	—	UART 接收器数据输入
PA4/INT/ TCK0/SCOM1	PA4	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	INT	INTC0 INTEG	ST	—	外部中断
	TCK0	CTM0C0	ST	—	CTM0 时钟输入
	SCOM1	SLCDC0	—	SCOM	LCD common 输出
PA7/SCL/TX	PA7	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCL	IICC0	ST	NMOS	I ² C 时钟
	TX	UCR1	—	CMOS	UART 发送器数据输出
PB0/SSEG0/ KEY1	PB0	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG0	SLCDC1	—	CMOS	LCD segment 输出
	KEY1	TKM0C1	NSI	—	触控按键输入
PB1/SSEG1/ KEY2	PB1	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG1	SLCDC1	—	CMOS	LCD segment 输出
	KEY2	TKM0C1	NSI	—	触控按键输入

引脚名称	功能	OP	I/T	O/T	引脚说明
PB2/SSEG2/ KEY3	PB2	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG2	SLCDC1	—	CMOS	LCD segment 输出
	KEY3	TKM0C1	NSI	—	触控按键输入
PB3/SSEG3/ KEY4	PB3	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG3	SLCDC1	—	CMOS	LCD segment 输出
	KEY4	TKM0C1	NSI	—	触控按键输入
PB4/SSEG4/ KEY5	PB4	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG4	SLCDC1	—	CMOS	LCD segment 输出
	KEY5	TKM1C1	NSI	—	触控按键输入
PB5/SSEG5/ KEY6	PB5	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG5	SLCDC1	—	CMOS	LCD segment 输出
	KEY6	TKM1C1	NSI	—	触控按键输入
PB6/SSEG6/ KEY7	PB6	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG6	SLCDC1	—	CMOS	LCD segment 输出
	KEY7	TKM1C1	NSI	—	触控按键输入
PB7/SSEG7/ KEY8	PB7	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG7	SLCDC1	—	CMOS	LCD segment 输出
	KEY8	TKM1C1	NSI	—	触控按键输入
PC0/SSEG8/ KEY9	PC0	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG8	SLCDC2	—	CMOS	LCD segment 输出
	KEY9	TKM2C1	NSI	—	触控按键输入
PC1/SSEG9/ KEY10	PC1	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG9	SLCDC2	—	CMOS	LCD segment 输出
	KEY10	TKM2C1	NSI	—	触控按键输入
PC2/SSEG10/ KEY11	PC2	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG10	SLCDC2	—	CMOS	LCD segment 输出
	KEY11	TKM2C1	NSI	—	触控按键输入
PC3/SSEG11/ KEY12	PC3	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG11	SLCDC2	—	CMOS	LCD segment 输出
	KEY12	TKM2C1	NSI	—	触控按键输入
PC4/TP1_0/ SSEG12	PC4	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP1_0	TMPC	—	CMOS	PTM0 输出
	SSEG12	SLCDC2	—	CMOS	LCD segment 输出
PC5/TP0_0/ SSEG13	PC5	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP0_0	TMPC	—	CMOS	CTM0 输出
	SSEG13	SLCDC2	—	CMOS	LCD segment 输出
PC6/TP1_1/ SSEG14	PC6	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP1_1	TMPC	—	CMOS	PTM0 输出
	SSEG14	SLCDC2	—	CMOS	LCD segment 输出

引脚名称	功能	OP	I/T	O/T	引脚说明
PC7/TP0_1/ SSEG15	PC7	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP0_1	TMPC	—	CMOS	CTM0 output
	SSEG15	SLCDC2	—	CMOS	LCD segment 输出
VDD	VDD	—	PWR	—	电源电压
VSS	VSS	—	PWR	—	地

BS82C16A-3

引脚名称	功能	OP	I/T	O/T	引脚说明
PA0/TCK1/ SCOM2/ ICPDA/ OCDSDA	PA0	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	TCK1	PTM0C0	ST	—	PTM0 时钟输入
	SCOM2	SLCDC0	—	SCOM	LCD common 输出
	ICPDA	—	ST	CMOS	在线烧录数据 / 地址引脚
	OCDSDA	—	ST	CMOS	片上调试地址 / 数据引脚，仅用于 EV 芯片
PA1/SCOM0	PA1	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCOM0	SLCDC0	—	SCOM	LCD common 输出
PA2/SCOM3/ ICPCK/ OCDSCK	PA2	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCOM3	SLCDC0	—	SCOM	LCD common 输出
	ICPCK	—	ST	—	在线烧录时钟输入
	OCDSCK	—	ST	—	OCDS 时钟输入引脚，仅用于 EV 芯片
PA3/SDA/RX	PA3	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SDA	IICC0	ST	NMOS	I ² C 数据
	RX	UCR1	ST	—	UART 接收器数据输入
PA4/INT/ TCK0/ SCOM1	PA4	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	INT	INTC0 INTEG	ST	—	外部中断
	TCK0	CTM0C0	ST	—	CTM0 时钟输入
	SCOM1	SLCDC0	—	SCOM	LCD common 输出
PA7/SCL/TX	PA7	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCL	IICC0	ST	NMOS	I ² C 时钟
	TX	UCR1	—	CMOS	UART 发送器数据输出
PB0/SSEG0/ KEY1	PB0	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG0	SLCDC1	—	CMOS	LCD segment 输出
	KEY1	TKM0C1	NSI	—	触控按键输入

引脚名称	功能	OP	I/T	O/T	引脚说明
PB1/SSEG1/ KEY2	PB1	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG1	SLCDC1	—	CMOS	LCD segment 输出
	KEY2	TKM0C1	NSI	—	触控按键输入
PB2/SSEG2/ KEY3	PB2	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG2	SLCDC1	—	CMOS	LCD segment 输出
	KEY3	TKM0C1	NSI	—	触控按键输入
PB3/SSEG3/ KEY4	PB3	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG3	SLCDC1	—	CMOS	LCD segment 输出
	KEY4	TKM0C1	NSI	—	触控按键输入
PB4/SSEG4/ KEY5	PB4	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG4	SLCDC1	—	CMOS	LCD segment 输出
	KEY5	TKM1C1	NSI	—	触控按键输入
PB5/SSEG5/ KEY6	PB5	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG5	SLCDC1	—	CMOS	LCD segment 输出
	KEY6	TKM1C1	NSI	—	触控按键输入
PB6/SSEG6/ KEY7	PB6	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG6	SLCDC1	—	CMOS	LCD segment 输出
	KEY7	TKM1C1	NSI	—	触控按键输入
PB7/SSEG7/ KEY8	PB7	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG7	SLCDC1	—	CMOS	LCD segment 输出
	KEY8	TKM1C1	NSI	—	触控按键输入
PC0/SSEG8/ KEY9	PC0	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG8	SLCDC2	—	CMOS	LCD segment 输出
	KEY9	TKM2C1	NSI	—	触控按键输入
PC1/SSEG9/ KEY10	PC1	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG9	SLCDC2	—	CMOS	LCD segment 输出
	KEY10	TKM2C1	NSI	—	触控按键输入
PC2/SSEG10/ KEY11	PC2	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG10	SLCDC2	—	CMOS	LCD segment 输出
	KEY11	TKM2C1	NSI	—	触控按键输入
PC3/SSEG11/ KEY12	PC3	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG11	SLCDC2	—	CMOS	LCD segment 输出
	KEY12	TKM2C1	NSI	—	触控按键输入
PC4/SSEG12/ KEY13	PC4	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG12	SLCDC2	—	CMOS	LCD segment 输出
	KEY13	TKM3C1	NSI	—	触控按键输入
PC5/SSEG13/ KEY14	PC5	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG13	SLCDC2	—	CMOS	LCD segment 输出
	KEY14	TKM3C1	NSI	—	触控按键输入

引脚名称	功能	OP	I/T	O/T	引脚说明
PC6/TP1_1/ SSEG14/ KEY15	PC6	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP1_1	TMPC	ST	CMOS	PTM0 输出
	SSEG14	SLCDC2	—	CMOS	LCD segment 输出
	KEY15	TKM3C1	NSI	—	触控按键输入
PC7/TP0_1/ SSEG15/ KEY16	PC7	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP0_1	TMPC	ST	CMOS	CTM0 输出
	SSEG15	SLCDC2	—	CMOS	LCD segment 输出
	KEY16	TKM3C1	NSI	—	触控按键输入
PD0/TP1_0/ SSEG16/XT1	PD0	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP1_0	TMPC	ST	CMOS	PTM0 输出
	SSEG16	SLCDC3	—	CMOS	LCD segment 输出
	XT1	CO	LXT	—	LXT 引脚
PD1/TP0_0/ SSEG17/XT2	PD1	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP0_0	TMPC	ST	CMOS	CTM0 输出
	SSEG17	SLCDC3	—	CMOS	LCD segment 输出
	XT2	CO	—	LXT	LXT 引脚
PD2/SSEG18	PD2	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG18	SLCDC3	—	CMOS	LCD segment 输出
PD3/SSEG19	PD3	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG19	SLCDC3	—	CMOS	LCD segment 输出
VDD	VDD	—	PWR	—	电源电压
VSS	VSS	—	PWR	—	地

BS82D20A-3

引脚名称	功能	OP	I/T	O/T	引脚说明
PA0/TCK1/ SCOM2/ ICPDA/ OCSDSA	PA0	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	TCK1	PTM0C0	ST	—	PTM0 时钟输入
	SCOM2	SLCDC0	—	SCOM	LCD common 输出
	ICPDA	—	ST	CMOS	在线烧录数据 / 地址引脚
	OCSDSA	—	ST	CMOS	片上调试地址 / 数据引脚，仅用于 EV 芯片
PA1/SCOM0/ KEY20	PA1	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCOM0	SLCDC0	—	SCOM	LCD common 输出
	KEY20	TKM4C1	NSI	—	触控按键输入
PA2/SCOM3/ ICPCK/ OCDSCK	PA2	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCOM3	SLCDC0	—	SCOM	LCD common 输出
	ICPCK	—	ST	—	在线烧录时钟输入
	OCDSCK	—	ST	—	OCDS 时钟输入引脚，仅用于 EV 芯片
PA3/SDA/RX	PA3	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SDA	IICC0	ST	NMOS	I ² C 数据
	RX	UCR1	ST	—	UART 接收器数据输入
PA4/INT/ TCK0/ SCOM1/ KEY19	PA4	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	INT	INTC0 INTEG	ST	—	外部中断
	TCK0	CTM0C0	ST	—	CTM0 时钟输入
	SCOM1	SLCDC0	—	SCOM	LCD common 输出
	KEY19	TKM4C1	NSI	—	触控按键输入
PA7/SCL/TX	PA7	PAWU PAPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻和唤醒功能
	SCL	IICC0	ST	NMOS	I ² C 时钟
	TX	UCR1	—	CMOS	UART 发送器数据输出
PB0/SSEG0/ KEY1	PB0	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG0	SLCDC1	—	CMOS	LCD segment 输出
	KEY1	TKM0C1	NSI	—	触控按键输入
PB1/SSEG1/ KEY2	PB1	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG1	SLCDC1	—	CMOS	LCD segment 输出
	KEY2	TKM0C1	NSI	—	触控按键输入
PB2/SSEG2/ KEY3	PB2	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG2	SLCDC1	—	CMOS	LCD segment 输出
	KEY3	TKM0C1	NSI	—	触控按键输入

引脚名称	功能	OP	I/T	O/T	引脚说明
PB3/SSEG3/ KEY4	PB3	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG3	SLCDC1	—	CMOS	LCD segment 输出
	KEY4	TKM0C1	NSI	—	触控按键输入
PB4/SSEG4/ KEY5	PB4	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG4	SLCDC1	—	CMOS	LCD segment 输出
	KEY5	TKM1C1	NSI	—	触控按键输入
PB5/SSEG5/ KEY6	PB5	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG5	SLCDC1	—	CMOS	LCD segment 输出
	KEY6	TKM1C1	NSI	—	触控按键输入
PB6/SSEG6/ KEY7	PB6	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG6	SLCDC1	—	CMOS	LCD segment 输出
	KEY7	TKM1C1	NSI	—	触控按键输入
PB7/SSEG7/ KEY8	PB7	PBPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG7	SLCDC1	—	CMOS	LCD segment 输出
	KEY8	TKM1C1	NSI	—	触控按键输入
PC0/SSEG8/ KEY11	PC0	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG8	SLCDC2	—	CMOS	LCD segment 输出
	KEY11	TKM2C1	NSI	—	触控按键输入
PC1/SSEG9/ KEY12	PC1	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG9	SLCDC2	—	CMOS	LCD segment 输出
	KEY12	TKM2C1	NSI	—	触控按键输入
PC2/SSEG10/ KEY13	PC2	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG10	SLCDC2	—	CMOS	LCD segment 输出
	KEY13	TKM3C1	NSI	—	触控按键输入
PC3/SSEG11/ KEY14	PC3	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG11	SLCDC2	—	CMOS	LCD segment 输出
	KEY14	TKM3C1	NSI	—	触控按键输入
PC4/SSEG12/ KEY15	PC4	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG12	SLCDC2	—	CMOS	LCD segment 输出
	KEY15	TKM3C1	NSI	—	触控按键输入
PC5/SSEG13/ KEY16	PC5	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG13	SLCDC2	—	CMOS	LCD segment 输出
	KEY16	TKM3C1	NSI	—	触控按键输入
PC6/TP1_1/ SSEG14/ KEY17	PC6	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP1_1	TMPC	ST	CMOS	PTM0 输出
	SSEG14	SLCDC2	—	CMOS	LCD segment 输出
	KEY17	TKM4C1	NSI	—	触控按键输入
PC7/TP0_1/ SSEG15/ KEY18	PC7	PCPU	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP0_1	TMPC	ST	CMOS	CTM0 输出
	SSEG15	SLCDC2	—	CMOS	LCD segment 输出
	KEY18	TKM4C1	NSI	—	触控按键输入

引脚名称	功能	OP	I/T	O/T	引脚说明
PD0/TP1_0/ SSEG16/XT1	PD0	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP1_0	TMPC	ST	CMOS	PTM0 输出
	SSEG16	SLCDC3	—	CMOS	LCD segment 输出
	XT1	CO	LXT	—	LXT 引脚
PD1/TP0_0/ SSEG17/XT2	PD1	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	TP0_0	TMPC	ST	CMOS	CTM0 输出
	SSEG17	SLCDC3	—	CMOS	LCD segment 输出
	XT2	CO	—	LXT	LXT 引脚
PD2/SSEG18/ KEY10	PD2	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG18	SLCDC3	—	CMOS	LCD segment 输出
	KEY10	TKM2C1	NSI	—	触控按键输入
PD3/SSEG19/ KEY9	PD3	PDPUP	ST	CMOS	通用 I/O 口，通过寄存器设置上拉电阻
	SSEG19	SLCDC3	—	CMOS	LCD segment 输出
	KEY9	TKM2C1	NSI	—	触控按键输入
VDD	VDD	—	PWR	—	电源电压
VSS	VSS	—	PWR	—	地

注：I/T：输入类型； O/T：输出类型
 OP：通过寄存器或配置选项（CO）选择
 CO：配置选项； PWR：电源； ST：斯密特触发输入
 CMOS：CMOS 输出； NMOS：NMOS 输出
 AN：模拟信号； NSI：非标准输入； SCOM：SCOM 输出
 LXT：低速晶体振荡器

极限参数

电源供应电压	$V_{SS}-0.3V \sim V_{SS}+6.0V$
端口输入电压	$V_{SS}-0.3V \sim V_{DD}+0.3V$
储存温度	-50 ~ 125
工作温度	-40 ~ 85
I_{OH} 总电流	-80mA
I_{OL} 总电流	80mA
总功耗	500mW

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

直流电气特性

Ta=25

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压 (HIRC)	—	f _{SYS} = 8MHz	2.7	—	5.5	V
			f _{SYS} = 12MHz	2.7	—	5.5	V
			f _{SYS} = 16MHz	4.5	—	5.5	V
I _{DD}	工作电流, 正常模式 (HIRC, f _{SYS} =f _H , f _S =f _{SUB})	3V	无负载, f _H = 8MHz, WDT 使能	—	1.2	1.8	mA
		5V	无负载, f _H = 8MHz, WDT 使能	—	2.2	3.3	mA
		3V	无负载, f _H = 12MHz, WDT 使能	—	1.6	2.4	mA
		5V	无负载, f _H = 12MHz, WDT 使能	—	3.3	5.0	mA
		5V	无负载, f _H = 16MHz, WDT 使能	—	4.0	6.0	mA
	工作电流, 正常模式 (HIRC, f _{SYS} =f _L , f _S =f _{SUB})	3V	无负载, f _H = 12MHz, f _L = f _H /2, WDT 使能	—	1.2	2.0	mA
		5V	无负载, f _H = 12MHz, f _L = f _H /2, WDT 使能	—	2.2	3.3	mA
		3V	无负载, f _H = 12MHz, f _L = f _H /4, WDT 使能	—	1.0	1.5	mA
		5V	无负载, f _H = 12MHz, f _L = f _H /4, WDT 使能	—	1.8	2.7	mA
		5V	无负载, f _H = 12MHz, f _L = f _H /8, WDT 使能	—	0.9	1.4	mA
		3V	无负载, f _H = 12MHz, f _L = f _H /8, WDT 使能	—	1.6	2.4	mA
		3V	无负载, f _H = 12MHz, f _L = f _H /16, WDT 使能	—	0.8	1.2	mA
		5V	无负载, f _H = 12MHz, f _L = f _H /16, WDT 使能	—	1.5	2.3	mA
		3V	无负载, f _H = 12MHz, f _L = f _H /32, WDT 使能	—	0.8	1.2	mA
		5V	无负载, f _H = 12MHz, f _L = f _H /32, WDT 使能	—	1.5	2.3	mA
		5V	无负载, f _H = 12MHz, f _L = f _H /64, WDT 使能	—	0.8	1.2	mA
		3V	无负载, f _H = 12MHz, f _L = f _H /64, WDT 使能	—	1.5	2.3	mA
	工作电流, 低速模式 (LXT/LIRC, f _{SYS} =f _L , f _S =f _{SUB})	3V	无负载, f _{SYS} =LXT, WDT 使能, LXTLP=0	—	19	38	μA
		5V	无负载, f _{SYS} =LXT, WDT 使能, LXTLP=0	—	48	96	μA
		3V	无负载, f _{SYS} =LXT, WDT 使能, LXTLP=1	—	16	32	μA
		5V	无负载, f _{SYS} =LXT, WDT 使能, LXTLP=1	—	36	72	μA
		3V	无负载, f _{SYS} =LIRC, WDT 使能	—	10	20	μA
		5V	无负载, f _{SYS} =LIRC, WDT 使能	—	30	50	μA

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{STB}	IDLE1 模式静态电流 (HIRC, f _{SYS} =f _H , f _S =f _{SUB})	3V	无负载, 系统 HALT, WDT 使能,	—	0.9	1.4	mA
		5V	f _{SYS} = 12MHz	—	1.4	2.1	mA
	IDLE0 模式静态电流 (HIRC, f _{SYS} =off, f _S =f _{SUB})	3V	无负载, 系统 HALT, WDT 使能,	—	1.4	3.0	μA
		5V	f _{SYS} = 12MHz	—	2.7	5.0	μA
	IDLE1 模式静态电流 (HIRC, f _{SYS} =f _L , f _S =f _{SUB})	3V	无负载, 系统 HALT, WDT 使能,	—	0.7	1.1	mA
		5V	f _{SYS} = 12MHz/64	—	1.4	2.1	mA
	IDLE0 模式静态电流 (HIRC, f _{SYS} =off, f _S =f _{SUB})	3V	无负载, 系统 HALT, WDT 使能,	—	1.3	3.0	μA
		5V	f _{SYS} = 12MHz/64	—	2.3	5.0	μA
	IDLE1 模式静态电流 (LIRC, f _{SYS} =f _L =f _{LIRC} , f _S =f _{SUB} =f _{LIRC})	3V	无负载, 系统 HALT, WDT 使能,	—	1.9	4.0	μA
		5V	f _{SYS} = LIRC	—	3.3	7.0	μA
	IDLE0 模式静态电流 (LXT/LIRC, f _{SYS} =off, f _S =f _{SUB})	3V	无负载, 系统 HALT, WDT 使能, LXTLP=0 (LXT on)	—	5	10	μA
		5V		—	18	30	μA
		3V	无负载, 系统 HALT, WDT 使能, LXTLP=1 (LXT on)	—	2.5	5	μA
		5V		—	6	10	μA
		3V	无负载, 系统 HALT, WDT 使能 (LIRC on)	—	1.3	3.0	μA
		5V		—	2.4	5.0	μA
	SLEEP 模式静态电流 (HIRC, f _{SYS} =off, f _S =f _{SUB} =off)	3V	无负载, 系统 HALT, WDT 除能	—	0.1	1	μA
		5V	(LXT 和 LIRC off)	—	0.3	2	μA
	SLEEP 模式静态电流 (LXT/LIRC, f _{SYS} =off, f _S =f _{SUB} =off)	3V	无负载, 系统 HALT, WDT 除能	—	0.1	1	μA
		5V	(LXT 和 LIRC off)	—	0.3	2	μA
V _{IL}	输入 / 输出或其它输入 引脚低电平输入电压	5V	—	0	—	1.5	V
		—		0	—	0.2V _{DD}	V
V _{IH}	输入 / 输出或其它输入 引脚高电平输入电压	5V	—	3.5	—	5.0	V
		—		0.8V _{DD}	—	V _{DD}	V
V _{LVR}	低电压复位电压	—	LVR 使能, 2.55V	-5%	2.55	+5%	V
V _{LVD}	低电压检测电压	—	LVDEN = 1, V _{LVD} = 2.7V	-5%	2.7	+5%	V
			LVDEN = 1, V _{LVD} = 3.0V	-5%	3.0	+5%	V
			LVDEN = 1, V _{LVD} = 3.3V	-5%	3.3	+5%	V
			LVDEN = 1, V _{LVD} = 3.6V	-5%	3.6	+5%	V
			LVDEN = 1, V _{LVD} = 4.0V	-5%	4.0	+5%	V
I _{OL}	I/O 口灌电流	3V	V _{OL} =0.1V _{DD}	16	32	—	mA
		5V	V _{OL} =0.1V _{DD}	32	64	—	mA

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{OH}	I/O 口源电流	3V	V _{OH} = 0.9V _{DD} , PxPS=00	-1.0	-2.0	—	mA
		5V		-2.0	-4.0	—	mA
		3V	V _{OH} = 0.9V _{DD} , PxPS=01	-1.75	-3.5	—	mA
		5V		-3.5	-7.0	—	mA
		3V	V _{OH} = 0.9V _{DD} , PxPS=10	-2.5	-5.0	—	mA
		5V		-5.0	-10	—	mA
		3V	V _{OH} = 0.9V _{DD} , PxPS=11	-5.5	-11	—	mA
		5V		-11	-22	—	mA
R _{PH}	I/O 口上拉电阻	3V	—	20	60	100	kΩ
		5V	—	10	30	50	kΩ
V _{BG}	带隙基准缓冲电压	—	—	-3%	1.09	+3%	V

交流电气特性

Ta=25

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
f _{SYS}	系统时钟 (HIRC)	3V/5V	Ta=25	-2%	8	+2%	MHz
				-2%	12	+2%	MHz
		5V		-2%	16	+2%	MHz
t _{TIMER}	定时器输入脉宽	—	—	0.3	—	—	μs
f _{LIRC}	系统时钟 (32kHz)	5V	Ta=25	-10%	32	+10%	kHz
f _{LXT}	系统时钟 (LXT)	—	—	—	32768	—	Hz
t _{INT}	中断脉宽	—	—	1	5	10	μs
t _{LVR}	低电压复位时间	—	—	120	240	480	μs
t _{LVD}	低电压中断时间	—	—	60	120	240	μs
t _{LVDS}	LVDO 稳定时间	—	—	—	—	15	μs
t _{EEERD}	EEPROM 读周期	—	—	1	2	4	t _{SYS}
t _{EEWR}	EEPROM 写周期	—	—	1	2	4	ms
t _{RSTD}	系统复位延迟时间 (上电复位, LVR 复位, WDTC 软件复位)	—	—	25	50	100	ms
	系统复位延迟时间 (WDT 溢出复位)	—	—	8.3	16.7	33.3	ms
t _{SST}	系统启动时间 (从 HALT 中唤醒)	—	f _{SYS} =LXT	1024	—	—	t _{SYS}
			f _{SYS} =HIRC	16	—	—	
			f _{SYS} =LIRC	2	—	—	
	系统启动时间 (从 HALT 中唤醒, HALT 时 f _{SYS} on)	—	—	2	—	—	

注: t_{SYS} = 1/f_{SYS}。

感应振荡器电气特性

Ta=25

触控按键 RC OSC = 500kHz

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{KEYOSC}	感应 (KEY) 振荡器工作电流	3V	*f _{SENOSC} =500kHz, MnFILEN=0	—	30	60	μA
		5V		—	60	120	μA
		3V	*f _{SENOSC} =500kHz, MnFILEN=1	—	40	80	μA
		5V		—	80	160	μA
I _{REFOSC}	参考振荡器工作电流	3V	*f _{REFOSC} =500kHz, MnTSS=0, MnFILEN=0	—	30	60	μA
		5V		—	60	120	μA
		3V	*f _{REFOSC} =500kHz, MnTSS=0, MnFILEN=1	—	30	60	μA
		5V		—	60	120	μA
		3V	*f _{REFOSC} =500kHz, MnTSS=1, MnFILEN=0	—	30	60	μA
		5V		—	60	120	μA
		3V	*f _{REFOSC} =500kHz, MnTSS=1, MnFILEN=1	—	40	80	μA
		5V		—	80	160	μA
C _{KEYOSC}	感应 (KEY) 振荡器外挂电容值	5V	*f _{SENOSC} =500kHz	5	10	20	pF
C _{REFOSC}	参考振荡器内建电容值	5V	*f _{SENOSC} =500kHz	5	10	20	pF
f _{KEYOSC}	感应 (KEY) 振荡器工作频率	5V	* 外挂电容值 =7,8,9,10,11,12,13,14,15, ... 50pF	100	500	1000	kHz
f _{REFOSC}	参考振荡器工作频率	5V	* 内建电容值 =7,8,9,10,11,12,13,14,15, ... 50pF	100	500	1000	kHz

注：*f_{SENOSC}=500kHz: 调整 KEYn 上的电容值，使得感应振荡器频率为 500kHz。

*f_{REFOSC}=500kHz: 调整参考振荡器内建电容值，使得参考振荡器频率为 500kHz。

触控按键 RC OSC = 1000kHz

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{KEYOSC}	感应 (KEY) 振荡器工作电流	3V	*f _{SENOSC} =1000kHz, M0FILEN=0	—	40	80	μA
		5V		—	80	160	μA
		3V	*f _{SENOSC} =1000kHz, M0FILEN=1	—	60	120	μA
		5V		—	100	200	μA
I _{REFOSC}	参考振荡器工作电流	3V	*f _{REFOSC} =1000kHz, MnTSS=0, MnFILEN=0	—	40	80	μA
		5V		—	80	160	μA
		3V	*f _{REFOSC} =1000kHz, MnTSS=0, MnFILEN=1	—	40	80	μA
		5V		—	80	160	μA
		3V	*f _{REFOSC} =1000kHz, MnTSS=1, MnFILEN=0	—	40	80	μA
		5V		—	80	160	μA
		3V	*f _{REFOSC} =1000kHz, MnTSS=1, MnFILEN=1	—	60	120	μA
		5V		—	150	300	μA
C _{KEYOSC}	感应 (KEY) 振荡器外挂电容值	5V	*f _{SENOSC} =1000kHz	5	10	20	pF
C _{REFOSC}	参考振荡器内建电容值	5V	*f _{SENOSC} =1000kHz	5	10	20	pF
f _{KEYOSC}	感应 (KEY) 振荡器工作频率	5V	* 外挂电容值 =1,2,3,4,5,6,7,8,9,10,11,12,13,14,15, ... 50pF	150	1000	2500	kHz
f _{REFOSC}	参考振荡器工作频率	5V	* 内建电容值 =1,2,3,4,5,6,7,8,9,10,11,12,13,14,15, ... 50pF	150	1000	2500	kHz

注: *f_{SENOSC}=1000kHz: 调整 KEYn 上的电容值, 使得感应振荡器频率为 1000kHz。

*f_{REFOSC}=1000kHz: 调整参考振荡器内建电容值, 使得参考振荡器频率为 1000kHz。

触控按键 RC OSC =1500kHz

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{KEYOSC}	感应 (KEY) 振荡器工作电流	3V	*f _{SENOSC} =1500kHz, M0FILEN=0	—	60	120	μA
		5V		—	120	240	μA
		3V	*f _{SENOSC} =1500kHz, M0FILEN=1	—	90	180	μA
		5V		—	150	300	μA
I _{REFOSC}	参考振荡器工作电流	3V	*f _{REFOSC} =1500kHz, MnTSS=0, MnFILEN=0	—	60	120	μA
		5V		—	120	240	μA
		3V	*f _{REFOSC} =1500kHz, MnTSS=0, MnFILEN=1	—	60	120	μA
		5V		—	120	240	μA
		3V	*f _{REFOSC} =1500kHz, MnTSS=1, MnFILEN=0	—	60	120	μA
		5V		—	120	240	μA
		3V	*f _{REFOSC} =1500kHz, MnTSS=1, MnFILEN=1	—	90	180	μA
		5V		—	225	450	μA
C _{KEYOSC}	感应 (KEY) 振荡器外挂电容值	3V	*f _{SENOSC} =1500kHz	4	8	16	pF
		5V		5	10	20	pF
C _{REFOSC}	参考振荡器内建电容值	3V	*f _{SENOSC} =1500kHz	4	8	16	pF
		5V		5	10	20	pF
f _{KEYOSC}	感应 (KEY) 振荡器工作频率	3V	* 外挂电容值 =1,2,3,4,5,6,7,8,9,10,11,12,13,14, 15, ... 50pF	150	1500	3000	kHz
		5V		150	1500	3000	kHz
f _{REFOSC}	参考振荡器工作频率	3V	* 内建电容值 =1,2,3,4,5,6,7,8,9,10,11,12,13,14, 15, ... 50pF	150	1500	3000	kHz
		5V		150	1500	3000	kHz

注：*f_{SENOSC}=1500kHz：调整 KEYn 上的电容值，使得感应振荡器频率为 1500kHz。

*f_{REFOSC}=1500kHz：调整参考振荡器内建电容值，使得参考振荡器频率为 1500kHz。

触控按键 RC OSC =2000kHz

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{KEYOSC}	感应 (KEY) 振荡器工作电流	3V	*f _{SENOSC} =2000kHz, M0FILEN=0	—	80	160	μA
		5V		—	160	320	μA
		3V	*f _{SENOSC} =2000kHz, M0FILEN=1	—	120	240	μA
		5V		—	200	400	μA
I _{REFOSC}	参考振荡器工作电流	3V	*f _{REFOSC} =2000kHz, MnTSS=0, MnFILEN=0	—	80	160	μA
		5V		—	160	320	μA
		3V	*f _{REFOSC} =2000kHz, MnTSS=0, MnFILEN=1	—	80	160	μA
		5V		—	160	320	μA
		3V	*f _{REFOSC} =2000kHz, MnTSS=1, MnFILEN=0	—	80	160	μA
		5V		—	160	320	μA
		3V	*f _{REFOSC} =2000kHz, MnTSS=1, MnFILEN=1	—	120	240	μA
		5V		—	300	600	μA
C _{KEYOSC}	感应 (KEY) 振荡器外挂电容值	3V	*f _{SENOSC} =2000kHz	4	8	16	pF
		5V		5	10	20	pF
C _{REFOSC}	参考振荡器内建电容值	3V	*f _{SENOSC} =2000kHz	4	8	16	pF
		5V		5	10	20	pF
f _{KEYOSC}	感应 (KEY) 振荡器工作频率	3V	* 外挂电容值 =1,2,3,4,5,6,7,8,9,10,11,12,13,14, 15, ... 50pF	150	2000	4000	kHz
		5V		150	2000	4000	kHz
f _{REFOSC}	参考振荡器工作频率	3V	* 内建电容值 =1,2,3,4,5,6,7,8,9,10,11,12,13,14, 15, ... 50pF	150	2000	4000	kHz
		5V		150	2000	4000	kHz

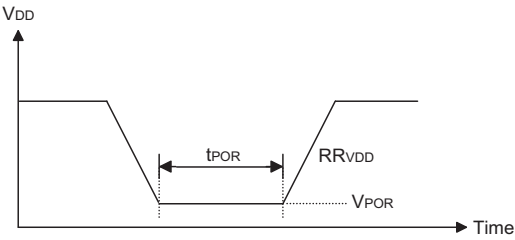
注：*f_{SENOSC}=2000kHz：调整 KEYn 上的电容值，使得感应振荡器频率为 2000kHz。

*f_{REFOSC}=2000kHz：调整参考振荡器内建电容值，使得参考振荡器频率为 2000kHz。

上电复位特性

Ta=25

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{POR}	上电复位电压	—	—	—	—	100	mV
RR _{VDD}	上电复位电压速率	—	—	0.035	—	—	V/ms
t _{POR}	V _{DD} 保持为 V _{POR} 的最小时间	—	—	1	—	—	ms

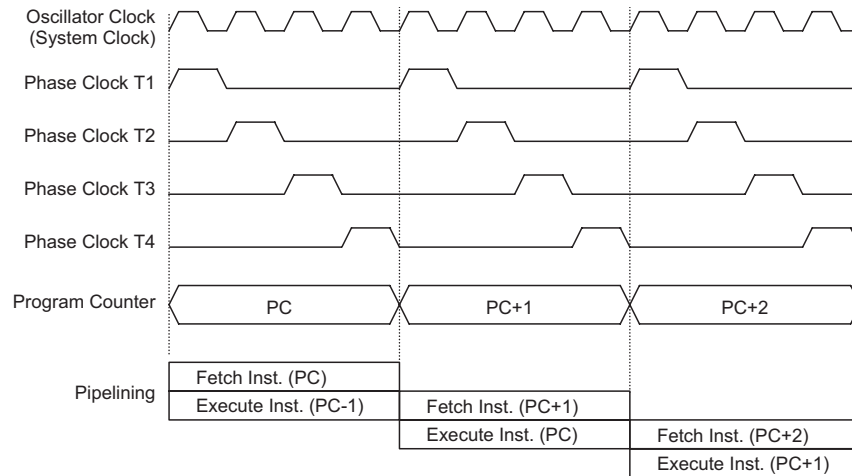


系统结构

内部系统结构是盛群单片机具有良好性能的主要因素。由于采用 RISC 结构，此单片机具有高运算速度和高性能的特点。通过流水线的方式，指令的取得和执行同时进行，此举使得除了跳转和调用指令外，其它指令都能在一个指令周期内完成。8 位 ALU 参与指令集中所有的运算，它可完成算术运算、逻辑运算、移位、递增、递减和分支等功能，而内部的数据路径则是以通过累加器和 ALU 的方式加以简化。有些寄存器在数据存储器中被实现，且可以直接或间接寻址。简单的寄存器寻址方式和结构特性，确保了在提供具有最大可靠度和灵活性的 I/O 控制系统时，仅需要少数的外部器件。使得这些单片机适用于低成本和大批量生产控制应用。

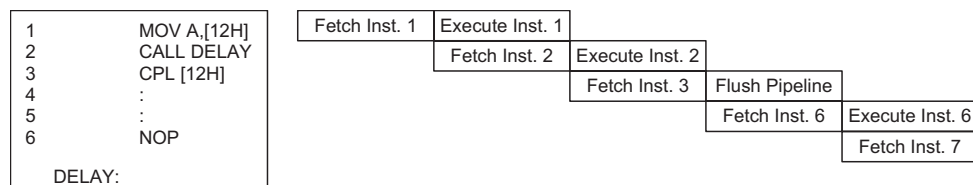
时序和流水线结构

主系统时钟由 LXT、HIRC 或 LIRC 振荡器提供，它被细分为 T1~T4 四个内部产生的非重叠时序。在 T1 时间，程序计数器自动加一并抓取一条新的指令。剩下的时间 T2~T4 完成译码和执行功能，因此，一个 T1~T4 时钟周期构成一个指令周期。虽然指令的抓取和执行发生在连续的指令周期，但单片机流水线结构会保证指令在一个指令周期内被有效执行。除非程序计数器的内容被改变，如子程序的调用或跳转，在这种情况下指令将需要多一个指令周期的时间去执行。



系统时序和流水线

如果指令牵涉到分支，例如跳转或调用等指令，则需要两个指令周期才能完成指令执行。需要一个额外周期的原因是程序先用一个周期取出实际要跳转或调用的地址，再用另一个周期去实际执行分支动作，因此用户需要特别考虑额外周期的问题，尤其是在执行时间要求较严格的时候。



指令捕捉

程序计数器

在程序执行期间，程序计数器用来指向下一个要执行的指令地址。除了“JMP”和“CALL”指令需要跳转到一个非连续的程序存储器地址之外，它会在每条指令执行完成以后自动加一。只有较低的 8 位，即所谓的程序计数器低字节寄存器 PCL，可以被用户直接读写。

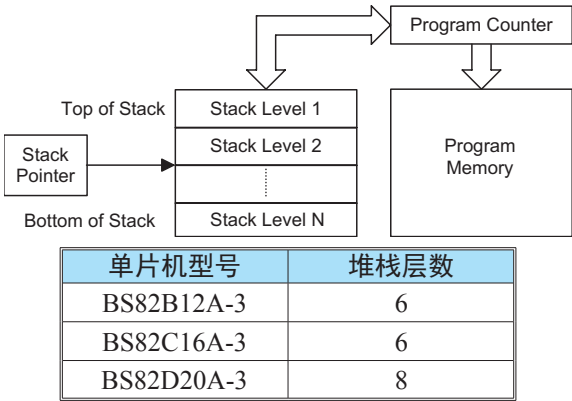
当执行的指令要求跳转到不连续的地址时，如跳转指令、子程序调用、中断或复位等，单片机通过加载所需要的地址到程序寄存器来控制程序，对于条件跳转指令，一旦条件符合，在当前指令执行时取得的下一条指令将会被舍弃，而由一个空指令周期来取代。

单片机型号	程序计数器	
	程序计数器高字节	PCL 寄存器
BS82B12A-3	PC10~PC8	PCL7~PCL0
BS82C16A-3	PC11~PC8	
BS82D20A-3	PC12~PC8	

程序计数器的低字节，即程序计数器的低字节寄存器 PCL，可以通过程序控制，且它是可以读取和写入的寄存器。通过直接写入数据到这个寄存器，一个程序短跳转可直接执行，然而只有低字节的操作是有效的，跳转被限制在存储器的当前页中，即 256 个存储器地址范围内，当这样一个程序跳转要执行时，会插入一个空指令周期。程序计数器的低字节可由程序直接进行读取，PCL 的使用可能引起程序跳转，因此需要额外的指令周期。

堆栈

堆栈是一个特殊的存储空间，用来存储程序计数器中的内容。堆栈既不是数据部分也不是程序空间部分，而且它既不是可读取也不是可写入的。当前层由堆栈指针 (SP) 加以指示，同样也是不可读写的。在子程序调用或中断响应服务时，程序计数器的内容被压入到堆栈中。当子程序或中断响应结束时，返回指令 (RET 或 RETI) 使程序计数器从堆栈中重新得到它以前的值。当一个芯片复位后，堆栈指针将指向堆栈顶部。



如果堆栈已满，且有非屏蔽的中断发生，中断请求标志会被置位，但中断响应将被禁止。当堆栈指针减少 (执行 RET 或 RETI)，中断将被响应。这个特性提供程序设计者简单的方法来预防堆栈溢出。然而即使堆栈已满，CALL 指令仍然可以被执行，而造成堆栈溢出。使用时应避免堆栈溢出的情况发生，因为这可能导致不可预期的程序分支指令执行错误。若堆栈溢出，则首个存入堆栈的程序计数器数据将会丢失。

算术逻辑单元 – ALU

算术逻辑单元是单片机中很重要的部分，执行指令集中的算术和逻辑运算。ALU 连接到单片机的数据总线，在接收相关的指令码后执行需要的算术与逻辑操作，并将结果存储在指定的寄存器，当 ALU 计算或操作时，可能导致进位、借位或其它状态的改变，而相关的状态寄存器会因此更新内容以显示这些改变，ALU 所提供的功能如下：

- 算术运算：ADD, ADDM, ADC, ADCM, SUB, SUBM, SBC, SBCM, DAA
- 逻辑运算：AND, OR, XOR, ANDM, ORM, XORM, CPL, CPLA
- 移位运算：RRA, RR, RRCA, RRC, RLA, RL, RLCA, RLC
- 递增和递减：INCA, INC, DECA, DEC
- 分支判断：JMP, SZ, SZA, SNZ, SIZ, SDZ, SIZA, SDZA, CALL, RET, RETI

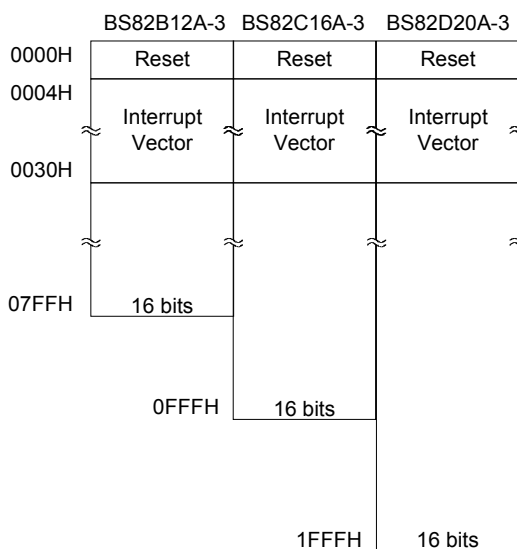
Flash 程序存储器

程序存储器用来存放用户代码即储存程序。程序存储器为 Flash 类型意味着可以多次重复编程，方便用户使用同一芯片进行程序的修改。使用适当的单片机编程工具，此系列单片机提供用户灵活便利的调试方法和项目开发规划及更新。

结构

程序存储器的容量为 2K×16 位到 8K×16 位，程序存储器用程序计数器来寻址，其中也包含数据、表格和中断入口。数据表格可以设置在程序存储器的任何地址，由表格指针来寻址。

单片机型号	容量
BS82B12A-3	2K×16
BS82C16A-3	4K×16
BS82D20A-3	8K×16



程序存储器结构

特殊向量

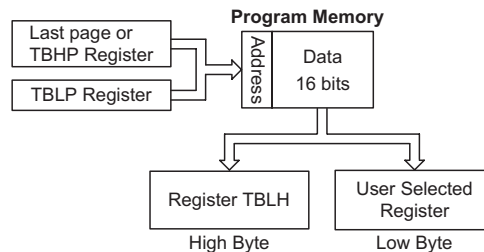
程序存储器内部某些地址保留用做诸如复位和中断入口等特殊用途。地址 000H 是芯片复位后的程序起始地址。在芯片复位之后，程序将跳到这个地址并开始执行。

查表

程序存储器中的任何地址都可以定义成一个表格，以便储存固定的数据。使用表格时，表格指针必须先行设置，其方式是将表格的地址放在表格指针寄存器 TBLP 和 TBHP 中。这些寄存器定义表格总的地址。

在设置完表格指针后，表格数据可以使用“TABRD [m]”或“TABRDL [m]”指令从程序存储器页来查表读取。当这些指令执行时，程序存储器中表格数据低字节，将被传送到使用者所指定的数据存储器 [m]，程序存储器中表格数据的高字节，则被传送到 TBLH 特殊寄存器，而高字节中未使用的位将被读取为“0”。

下图是查表中寻址 / 数据流程：



查表范例

以下范例说明在该系列单片机中，表格指针和表格数据如何被定义和执行。这个例子使用的表格数据用 ORG 伪指令储存在存储器中。BS82B12A-3 中 ORG 指令“0700H”指向的地址是 2K 程序存储器中最后一页的起始地址。表格指针的初始值设为“06H”，这可保证从数据表格读取的第一笔数据位于程序存储器地址 0706H，即最后一页起始地址后的第六个地址。值得注意的是，假如“TABRD [m]”指令被使用，则表格指针指向由 TBHP 和 TBLP 寄存器指定的地址。在这个例子中，表格数据的高字节等于零，而当“TABRD [m]”指令被执行时，此值将会自动的被传送到 TBLH 寄存器。

TBLH 寄存器为只读寄存器，不能重新储存，若主程序和中断服务程序都使用表格读取指令，应该注意它的保护。使用表格读取指令，中断服务程序可能会改变 TBLH 的值，若随后在主程序中再次使用这个值，则会发生错误，因此建议避免同时使用表格读取指令。然而在某些情况下，如果同时使用表格读取指令是不可避免的，则在执行任何主程序的表格读取指令前，中断应该先除能，另外要注意的是所有与表格相关的指令，都需要两个指令周期去完成操作。

表格读取程序范例

```

tempreg1 db ?      ; temporary register #1
tempreg2 db ?      ; temporary register #2
:
:
mov a,06h           ; initialise low table pointer - note that this address
                    ; is referenced

mov tblp,a
mov a,07h           ; initialise high table pointer
mov tbhp,a
:
:
tabrd tempreg1      ; transfers value in table referenced by table pointer
                    ; data at program memory address "0706H" transferred to
                    ; tempreg1 and TBLH
dec tblp            ; reduce value of table pointer by one
tabrd tempreg2      ; transfers value in table referenced by table pointer
                    ; data at program memory address "0705H" transferred to
                    ; tempreg2 and TBLH in this example the data "1AH" is
                    ; transferred to tempreg1 and data "0FH" to register
                    ; tempreg2
:
:
org 0700h           ; sets initial address of program memory
dc 00Ah, 00Bh, 00Ch, 00Dh, 00Eh, 00Fh, 01Ah, 01Bh
:
:

```

在线烧录

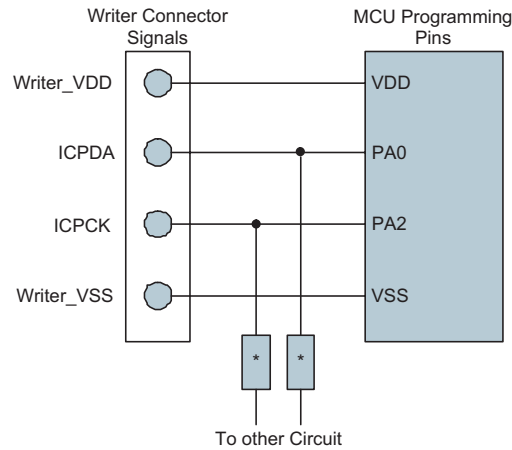
Flash 型程序存储器提供用户便利地对同一芯片进行程序的更新和修改。另外，HOLTEK 单片机提供 4 线接口的在线烧录方式。用户可将进行过烧录或未经过烧录的单片机芯片连同电路板一起制成，最后阶段进行程序的更新和程序的烧录，在无需去除或重新插入芯片的情况下方便地保持程序为最新版。

Holtek Flash MCU 与烧录器引脚对应表如下：

Holtek 烧录器引脚名称	MCU 在线烧录引脚名称	功能
ICPDA	PA0	串行数据 / 地址输入 / 输出
ICPCK	PA2	串行时钟输入
VDD	VDD	电源
GND	VSS	地

芯片内部程序存储器和 EEPROM 存储器都可以通过 4 线的接口在线进行烧录。其中一条用于数据串行下载或上传，一条用于串行时钟输入输出，两条用于提供电源。芯片在线烧写的详细使用说明超出此文档的描述范围，将由专门的参考文献提供。

在烧录过程中，PA0 和 PA2 脚进行数据和时钟烧录，用户必须确保这两个引脚没有连接到其它输出脚。



注：* 可能为电阻或电容。若为电阻则其值必须大于 1kΩ，若为电容则其值必须小于 1nF。

片上调试

BS82BV12A-3、BS82CV16A-3 和 BS82DV20A-3 芯片分别用于对单片机 BS82B12A-3、BS82C16A-3 和 BS82D20A-3 仿真。此 EV 芯片提供片上调试功能 (OCDS—On-chip Debug Support) 用于开发过程中对单片机的调试。除了片上调试功能方面，EV 芯片和实际单片机在功能上几乎是兼容的。用户可将 OCSDA 和 OCDSCK 引脚连接至 Holtek HT-IDE 开发工具，从而实现 EV 芯片对单片机的仿真。OCSDA 引脚为 OCDS 数据 / 地址输入 / 输出脚，OCDSCK 引脚为 OCDS 时钟输入脚。当用户用 EV 芯片进行调试时，单片机中 OCSDA 和 OCDSCK 引脚上的其它共用功能无效。关于 OCDS 功能的详细描述，请参考“Holtek e-Link for 8-bit MCU OCDS 使用手册”。

Holtek e-Link 引脚名称	MCU 引脚名称	功能
OCSDA	OCSDA	片上调试串行数据 / 地址输入 / 输出
OCDSCK	OCDSCK	片上调试时钟输入
VDD	VDD	电源
GND	VSS	地

数据存储器

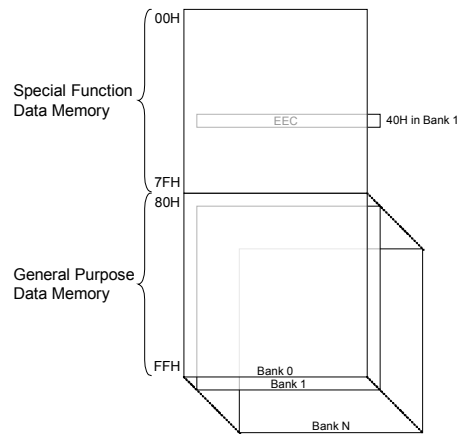
数据存储器是内容可更改的 8 位 RAM 内部存储器，用来储存临时数据。

结构

数据存储器分为两个区，第一部分是特殊功能数据存储器。这些寄存器有固定的地址且与单片机的正确操作密切相关。大多特殊功能寄存器都可在程序控制下直接读取和写入，但有些被加以保护而不对用户开放。

第二部分数据存储器是做一般用途使用，都可在程序控制下进行读取和写入。总的数据存储器被分为几个 Bank，由所选的单片机决定。大部分特殊功能数据寄存器分布在数据存储器 00H ~ 7FH，均可在所有 Bank 被访问，处于“40H”地址的 EEC 寄存器却只能在 Bank 1 中被访问到。切换不同区域可通过设置区域指针 (BP) 实现。所有单片机的数据存储器的起始地址都是“00H”。

存储器类型	单片机型号	容量	
特殊功能数据存储器	BS82B12A-3	Bank 0~2: 00H~7FH (除 EEC 寄存器仅位于 Bank1 40H 位址)	
	BS82C16A-3	Bank 0~3: 00H~7FH (除 EEC 寄存器仅位于 Bank1 40H 位址)	
	BS82D20A-3	Bank 0~5: 00H~7FH (除 EEC 寄存器仅位于 Bank1 40H 位址)	
通用功能数据存储器	BS82B12A-3	384×8	Bank 0: 80H~FFH Bank 1: 80H~FFH Bank 2: 80H~FFH
	BS82C16A-3	512×8	Bank 0: 80H~FFH Bank 1: 80H~FFH Bank 2: 80H~FFH Bank 3: 80H~FFH
	BS82D20A-3	768×8	Bank 0: 80H~FFH Bank 1: 80H~FFH Bank 2: 80H~FFH Bank 3: 80H~FFH Bank 4: 80H~FFH Bank 5: 80H~FFH



N=2 for BS82B12A-3; N=3 for BS82C16A-3; N=5 for BS82D20A-3

数据存储器结构

Bank 0~2		Bank 0,2	Bank 1
00H	IAR0	40H	Unused EEC
01H	MP0	41H	Unused
02H	IAR1	42H	Unused
03H	MP1	43H	Unused
04H	BP	44H	TKTMR
05H	ACC	45H	TKC0
06H	PCL	46H	TK16DL
07H	TBLP	47H	TK16DH
08H	TBLH	48H	TKC1
09H	TBHP	49H	TKM016DL
0AH	STATUS	4AH	TKM016DH
0BH	SMOD	4BH	TKM0ROL
0CH	Unused	4CH	TKM0ROH
0DH	INTEG	4DH	TKM0C0
0EH	INTC0	4EH	TKM0C1
0FH	INTC1	4FH	TKM116DL
10H	INTC2	50H	TKM116DH
11H	INTC3	51H	TKM1ROL
12H	LVDC	52H	TKM1ROH
13H	Unused	53H	TKM1C0
14H	PA	54H	TKM1C1
15H	PAC	55H	TKM216DL
16H	PAPU	56H	TKM216DH
17H	PAWU	57H	TKM2ROL
18H	SLEDC0	58H	TKM2ROH
19H	SLEDC1	59H	TKM2C0
1AH	WDTC	5AH	TKM2C1
1BH	TBC	5BH	Unused
1CH	PSCR	5CH	Unused
1DH	Unused	5DH	Unused
1EH	EEA	5EH	Unused
1FH	EED	5FH	Unused
20H	PB	60H	Unused
21H	PBC	61H	CTM0C0
22H	PBPU	62H	CTM0C1
23H	I2CTOC	63H	CTM0DL
24H	IICC0	64H	CTM0DH
25H	IICC1	65H	CTM0AL
26H	IICD	66H	CTM0AH
27H	IICA	67H	PTM0C0
28H	USR	68H	PTM0C1
29H	UCR1	69H	PTM0DL
2AH	UCR2	6AH	PTM0DH
2BH	BRG	6BH	PTM0AL
2CH	TXR_RXR	6CH	PTM0AH
2DH	Unused	6DH	PTM0RPL
2EH	Unused	6EH	PTM0RPH
2FH	Unused	6FH	
30H	TMPC		
31H	Unused		
32H	Unused		
33H	SLCDC0		
34H	SLCDC1		
35H	SLCDC2		
36H	Unused		
37H	Unused		
38H	Unused		
39H	PC		
3AH	PCC		
3BH	PCPU		
3CH	Unused		
3DH	CTRL		
3EH	Unused		
3FH	Unused	7FH	

BS82B12A-3 特殊功能数据存储器

Bank 0~3		Bank 0,2~3 Bank 1	
00H	IAR0	40H	Unused EEC
01H	MP0	41H	PD
02H	IAR1	42H	PDC
03H	MP1	43H	PDPU
04H	BP	44H	TKTMR
05H	ACC	45H	TKC0
06H	PCL	46H	TK16DL
07H	TBLP	47H	TK16DH
08H	TBLH	48H	TKC1
09H	TBHP	49H	TKM016DL
0AH	STATUS	4AH	TKM016DH
0BH	SMOD	4BH	TKM0ROL
0CH	Unused	4CH	TKM0ROH
0DH	INTEG	4DH	TKM0C0
0EH	INTC0	4EH	TKM0C1
0FH	INTC1	4FH	TKM116DL
10H	INTC2	50H	TKM116DH
11H	INTC3	51H	TKM1ROL
12H	LVDC	52H	TKM1ROH
13H	Unused	53H	TKM1C0
14H	PA	54H	TKM1C1
15H	PAC	55H	TKM216DL
16H	PAPU	56H	TKM216DH
17H	PAWU	57H	TKM2ROL
18H	SLEDC0	58H	TKM2ROH
19H	SLEDC1	59H	TKM2C0
1AH	WDTC	5AH	TKM2C1
1BH	TBC	5BH	TKM316DL
1CH	PSCR	5CH	TKM316DH
1DH	Unused	5DH	TKM3ROL
1EH	EEA	5EH	TKM3ROH
1FH	EED	5FH	TKM3C0
20H	PB	60H	TKM3C1
21H	PBC	61H	CTM0C0
22H	PBPU	62H	CTM0C1
23H	I2CTOC	63H	CTM0DL
24H	IICC0	64H	CTM0DH
25H	IICC1	65H	CTM0AL
26H	IICD	66H	CTM0AH
27H	IICA	67H	PTM0C0
28H	USR	68H	PTM0C1
29H	UCR1	69H	PTM0DL
2AH	UCR2	6AH	PTM0DH
2BH	BRG	6BH	PTM0AL
2CH	TXR_RXR	6CH	PTM0AH
2DH	Unused	6DH	PTM0RPL
2EH	Unused	6EH	PTM0RPH
2FH	Unused	6FH	
30H	TMPC		
31H	Unused		
32H	Unused		
33H	SLCDC0		
34H	SLCDC1		
35H	SLCDC2		
36H	SLCDC3		
37H	Unused		
38H	Unused		
39H	PC		
3AH	PCC		
3BH	PCPU		
3CH	Unused		
3DH	CTRL		
3EH	Unused		
3FH	Unused	7FH	

BS82C16A-3 特殊功能数据存储单元

Bank 0~5		Bank 0,2~5	Bank 1
00H	IAR0	40H	Unused EEC
01H	MP0	41H	PD
02H	IAR1	42H	PDC
03H	MP1	43H	PDPJ
04H	BP	44H	TKTMR
05H	ACC	45H	TKC0
06H	PCL	46H	TK16DL
07H	TBLP	47H	TK16DH
08H	TBLH	48H	TKC1
09H	TBHP	49H	TKM016DL
0AH	STATUS	4AH	TKM016DH
0BH	SMOD	4BH	TKM0ROL
0CH	Unused	4CH	TKM0ROH
0DH	INTEG	4DH	TKM0C0
0EH	INTC0	4EH	TKM0C1
0FH	INTC1	4FH	TKM116DL
10H	INTC2	50H	TKM116DH
11H	INTC3	51H	TKM1ROL
12H	LVDC	52H	TKM1ROH
13H	Unused	53H	TKM1C0
14H	PA	54H	TKM1C1
15H	PAC	55H	TKM216DL
16H	PAPU	56H	TKM216DH
17H	PAWU	57H	TKM2ROL
18H	SLEDC0	58H	TKM2ROH
19H	SLEDC1	59H	TKM2C0
1AH	WDTG	5AH	TKM2C1
1BH	TBC	5BH	TKM316DL
1CH	PSCR	5CH	TKM316DH
1DH	Unused	5DH	TKM3ROL
1EH	EEA	5EH	TKM3ROH
1FH	EED	5FH	TKM3C0
20H	PB	60H	TKM3C1
21H	PBC	61H	CTM0C0
22H	PBPJ	62H	CTM0C1
23H	I2CTOC	63H	CTM0DL
24H	IICC0	64H	CTM0DH
25H	IICC1	65H	CTM0AL
26H	IICD	66H	CTM0AH
27H	IICA	67H	PTM0C0
28H	USR	68H	PTM0C1
29H	UCR1	69H	PTM0DL
2AH	UCR2	6AH	PTM0DH
2BH	BRG	6BH	PTM0AL
2CH	TXR_RXR	6CH	PTM0AH
2DH	Unused	6DH	PTM0RPL
2EH	Unused	6EH	PTM0RPH
2FH	Unused	6FH	TKM416DL
30H	TMPC	70H	TKM416DH
31H	Unused	71H	TKM4ROL
32H	Unused	72H	TKM4ROH
33H	SLCDC0	73H	TKM4C0
34H	SLCDC1	74H	TKM4C1
35H	SLCDC2	75H	
36H	SLCDC3		
37H	Unused		
38H	Unused		
39H	PC		
3AH	PCC		
3BH	PCPU		
3CH	Unused		
3DH	CTRL		
3EH	Unused		
3FH	Unused	7FH	

BS82D20A-3 特殊功能数据存储器

特殊功能寄存器

大部分特殊功能寄存器的细节将在相关功能章节描述，但有几个寄存器需在此章节单独描述。

间接寻址寄存器 – IAR0, IAR1

间接寻址寄存器 IAR0 和 IAR1 的地址虽位于数据存储区，但其并没有实际的物理地址。间接寻址的方法准许使用间接寻址指针做数据操作，以取代定义实际存储器地址的直接存储器寻址方法。在间接寻址寄存器 (IAR0 和 IAR1) 上的任何动作，将对间接寻址指针 (MP0 和 MP1) 所指定的存储器地址产生对应的读 / 写操作。它们总是成对出现，IAR0 和 MP0 可以访问 Bank 0，而 IAR1 和 MP1 可以访问所有 Bank。因为这些间接寻址寄存器不是实际存在的，直接读取将返回 “00H” 的结果，而直接写入此寄存器则不做任何操作。

间接寻址指针 – MP0, MP1

此系列单片机提供两个间接寻址指针，即 MP0 和 MP1。由于这些指针在数据存储区中能像普通的寄存器一般被操作，因此提供了一个寻址和数据追踪的有效方法。当对间接寻址寄存器进行任何操作时，单片机指向的实际地址是由间接寻址指针所指定的地址。MP0, IAR0 用于访问 Bank 0，而 MP1 和 IAR1 可通过 BP 寄存器访问所有的 Bank。仅 Bank 0 可使用直接寻址，其它所有 Bank 只能使用 MP1 和 IAR1 进行间接寻址。

以下例子说明如何清除一个具有 4 RAM 地址的区块，它们已事先定义成地址 adres1 到 adres4。

间接寻址程序举例

```
data .section 'data'
adres1      db ?
adres2      db ?
adres3      db ?
adres4      db ?
block       db ?
code .section at 0 'code'
org 00h
start:
    mov a,04h                ; setup size of block
    mov block,a
    mov a,offset adres1      ; Accumulator loaded with first RAM address
    mov mp0,a                ; setup memory pointer with first RAM address
loop:
    clr IAR0                  ; clear the data at address defined by mp0
    inc mp0                   ; increment memory pointer
    sdz block                  ; check if last memory location has been cleared
    jmp loop
continue:
```

在上面的例子中有一点值得注意，即并没有确定 RAM 地址。

存储区指针 – BP

数据存储器被分为几个部分，具体数目由所选择的单片机型号决定。可以通过设置存储区指针 (Bank Pointer) 值来访问不同的数据存储区。

复位后，数据存储器会初始化到 Bank 0，但是在暂停模式下的 WDT 溢出复位，不会改变通用数据存储器的存储区号。应该注意的是除 Bank 1 中的 EEC 寄存器，其它特殊功能数据存储器不受存储区的影响，也就是说，不论是在哪一个存储区，都能对特殊功能寄存器进行读写操作。而 EEC 寄存器只能通过间接寻址数据存储器进行访问。数据存储器的直接寻址总是访问 Bank 0，无论存储区指针为何值。要访问其它 Bank，则必须要使用间接寻址方式。

单片机型号	7	6	5	4	3	2	1	0
BS82B12A-3	—	—	—	—	—	—	DMBP1	DMBP0
BS82C16A-3	—	—	—	—	—	—	DMBP1	DMBP0
BS82D20A-3	—	—	—	—	—	DMBP2	DMBP1	DMBP0

BP 寄存器列表

BP 寄存器 – BS82B12A-3

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	DMBP1	DMBP0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未使用，读为“0”

Bit 1~0 **DMBP1 ~ DMBP0**: 数据存储区选择位

00: Bank 0

01: Bank 1

10: Bank 2

11: 未定义

BP 寄存器 – BS82C16A-3

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	DMBP1	DMBP0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未使用，读为“0”

Bit 1~0 **DMBP1 ~ DMBP0**: 数据存储区选择位

00: Bank 0

01: Bank 1

10: Bank 2

11: Bank 3

BP 寄存器 – BS82D20A-3

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	DMBP2	DMBP1	DMBP0
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	0	0	0

Bit 7~3 未使用，读为“0”

Bit 2~0 **DMBP1 ~ DMBP0**: 数据存储区选择位

000: Bank 0

001: Bank 1

010: Bank 2

011: Bank 3

100: Bank 4

101: Bank 5

11x: 未定义

累加器 – ACC

对任何单片机来说，累加器是相当重要的，且与 ALU 所完成的运算有密切关系，所有 ALU 得到的运算结果都会暂时存在 ACC 累加器里。若没有累加器，ALU 必须在每次进行如加法、减法和移位的运算时，将结果写入到数据存储器，这样会造成程序编写和时间的负担。另外数据传送也常常牵涉到累加器的临时储存功能，例如在使用者定义的一个寄存器和另一个寄存器之间传送数据时，由于两寄存器之间不能直接传送数据，因此必须通过累加器来传送数据。

程序计数器低字节寄存器 – PCL

为了提供额外的程序控制功能，程序计数器低字节设置在数据存储器的特殊功能区域内，程序员可对此寄存器进行操作，很容易的直接跳转到其它程序地址。直接给 PCL 寄存器赋值将导致程序直接跳转到程序存储器的某一地址，然而由于寄存器只有 8 位长度，因此只允许在本页的程序存储器范围内进行跳转，而当使用这种运算时，要注意会插入一个空指令周期。

表格寄存器 – TBLP, TBHP, TBLH

这三个特殊功能寄存器对存储在程序存储器中的表格进行操作。TBLP 和 TBHP 为表格指针，指向表格数据存储的地址。它们的值必须在任何表格读取指令执行前加以设置，由于它们的值可以被如“INC”或“DEC”的指令所改变，这就提供了一种简单的方法对表格数据进行读取。表格读取数据指令执行之后，表格数据高字节存储在 TBLH 中。其中要注意的是，表格数据低字节会被传送到使用者指定的地址。

状态寄存器 – STATUS

这 8 位的状态寄存器由零标志位 (Z)、进位标志位 (C)、辅助进位标志位 (AC)、溢出标志位 (OV)、暂停标志位 (PDF) 和看门狗定时器溢出标志位 (TO) 组成。这些算术 / 逻辑操作和系统运行标志位是用来记录单片机的运行状态。

除了 PDF 和 TO 标志外，状态寄存器中的位像其它大部分寄存器一样可以被改变。任何数据写入到状态寄存器将不会改变 TO 或 PDF 标志位。另外，执行不同的指令后，与状态寄存器有关的运算可能会得到不同的结果。TO 标志位只会受系统上电、看门狗溢出或执行“CLR WDT”或“HALT”指令影响。PDF 标志位只会受执行“HALT”或“CLR WDT”指令或系统上电影响。

Z、OV、AC 和 C 标志位通常反映最近运算的状态。

- C: 当加法运算的结果产生进位，或减法运算的结果没有产生借位时，则 C 被置位，否则 C 被清零，同时 C 也会被带进位的移位指令所影响。
- AC: 当低半字节加法运算的结果产生进位，或高半字节减法运算的结果没有产生借位时，AC 被置位，否则 AC 被清零。
- Z: 当算术或逻辑运算结果是零时，Z 被置位，否则 Z 被清零。
- OV: 当运算结果高两位的进位状态异或结果为 1 时，OV 被置位，否则 OV 被清零。
- PDF: 系统上电或执行“CLR WDT”指令会清零 PDF，而执行“HALT”指令则会置位 PDF。
- TO: 系统上电或执行“CLR WDT”或“HALT”指令会清零 TO，而当 WDT 溢出则会置位 TO。

另外，当进入一个中断程序或执行子程序调用时，状态寄存器不会自动压入到堆栈保存。假如状态寄存器的内容是重要的且子程序可能改变状态寄存器的话，则需谨慎的去做正确的储存。

STATUS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	TO	PDF	OV	Z	AC	C
R/W	—	—	R	R	R/W	R/W	R/W	R/W
POR	—	—	0	0	×	×	×	×

“×” 为未知

Bit 7~6 未使用，读为“0”

Bit 5 **TO**: 看门狗溢出标志位

0: 系统上电或执行“CLR WDT”或“HALT”指令后

1: 看门狗溢出发生

Bit 4 **PDF**: 暂停标志位

0: 系统上电或执行“CLR WDT”指令后

1: 执行“HALT”指令

Bit 3 **OV**: 溢出标志位

0: 无溢出

1: 运算结果高两位的进位状态异或结果为 1

Bit 2 **Z**: 零标志位

0: 算术或逻辑运算结果不为 0

1: 算术或逻辑运算结果为 0

Bit 1 **AC**: 辅助进位标志位

0: 无辅助进位

1: 在加法运算中低四位产生了向高四位进位，或减法运算中低四位不发生从高四位借位

Bit 0 **C**: 进位标志位

0: 无进位

1: 如果在加法运算中结果产生了进位，或在减法运算中结果不发生借位

C 也受循环移位指令的影响。

EEPROM 数据存储

此系列单片机的一个特性是内建 EEPROM 数据存储。 “Electrically Erasable Programmable Read Only Memory” 为电可擦可编程只读存储器，由于其非易失的存储结构，即使在电源掉电的情况下存储器内的数据仍然保存完好。这种存储区扩展了 ROM 空间，对设计者来说增加了许多新的应用机会。EEPROM 可以用来存储产品编号、校准值、用户特定数据、系统配置参数或其它产品信息等。EEPROM 的数据读取和写入过程也会变的更简单。

EEPROM 数据存储结构

EEPROM 数据存储容量为 64×8。由于映射方式与程序存储器和数据存储器不同，因此不能像其它类型的存储器一样寻址。使用一个地址寄存器和一个数据寄存器以及 Bank 1 中的一个控制寄存器，可以实现对 EEPROM 的单字节读写操作。

单片机型号	容量	地址
BS82B12A-3	64×8	00H~3FH
BS82C16A-3		
BS82D20A-3		

EEPROM 寄存器

有三个寄存器控制内部 EEPROM 数据存储器的操作。地址寄存器 EEA、数据寄存器 EED 及控制寄存器 EEC。EEA 和 EED 位于 Bank 0 中，它们能像其它特殊功能寄存器一样直接被访问。EEC 位于 Bank 1 中，不能被直接访问，仅能通过 MP1 和 IAR1 进行间接读取或写入。由于 EEC 控制寄存器位于 Bank 1 中的“40H”，在 EEC 寄存器上的任何操作被执行前，MP1 必须先设为“40H”，BP 被设为“01H”。

EEPROM 寄存器列表

寄存器名称	位							
	7	6	5	4	3	2	1	0
EEA	—	—	D5	D4	D3	D2	D1	D0
EED	D7	D6	D5	D4	D3	D2	D1	D0
EEC	—	—	—	—	WREN	WR	RDEN	RD

EEA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	D5	D4	D3	D2	D1	D0
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未定义，读为“0”

Bit 5~0 数据 EEPROM 地址

数据 EEPROM 地址 Bit 5~Bit 0

EED 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 EEPROM 数据
EEPROM 数据 Bit 7~Bit 0

EEC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	WREN	WR	RDEN	RD
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定义，读为“0”

Bit 3 **WREN**: 数据 EEPROM 写使能位

0: 除能

1: 使能

此位为数据 EEPROM 写使能位，向数据 EEPROM 写操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 写操作。

Bit 2 **WR**: EEPROM 写控制位

0: 写周期结束

1: 写周期有效

此位为数据 EEPROM 写控制位，由应用程序将此位置高将激活写周期。写周期结束后，硬件自动将此位清零。当 WREN 未先置高时，此位置高无效。

Bit 1 **RDEN**: 数据 EEPROM 读使能位

0: 除能

1: 使能

此位为数据 EEPROM 读使能位，向数据 EEPROM 读操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 读操作。

Bit 0 **RD**: EEPROM 读控制位

0: 读周期结束

1: 读周期有效

此位为数据 EEPROM 读控制位，由应用程序将此位置高将激活读周期。读周期结束后，硬件自动将此位清零。当 RDEN 未首先置高时，此位置高无效。

注：在同一条指令中 WREN、WR、RDEN 和 RD 不能同时置为“1”。WR 和 RD 不能同时置为“1”。

从 EEPROM 中读取数据

从 EEPROM 中读取数据，EEC 寄存器中的读使能位 RDEN 先置为高以使能读功能，EEPROM 中将要被读取数据的地址放入 EEA 寄存器中。若 EEC 寄存器中的 RD 位被置高，一个读周期将开始。若 RD 位已置为高而 RDEN 位还未被设置则不能开始读操作。若读周期结束，RD 位将自动清除为“0”，数据可以从 EED 寄存器中读取。数据在其它读或写操作执行前将一直保留在 EED 寄存器中。应用程序将轮询 RD 位以确定数据可以有效地被读取。

写数据到 EEPROM

写数据至 EEPROM，EEPROM 中写入数据的地址要先放入 EEA 寄存器中。写入的数据要存入 EED 寄存器中。写数据至 EEPROM，EEC 寄存器中的写使能位 WREN 先置为高以使能写功能。之后将 WR 位置为高，初始化一个写周期。这两个指令必须连续执行。在执行任何写操作之前，总中断位 EMI 要先清零，写周期开始后，再将 EMI 置为高。需要注意的是若 WR 位已置为高而 WREN 位还未被设置则不能开始写操作。由于控制 EEPROM 写周期是一个内部时钟，与单片机的系统时钟异步，所以数据写入 EEPROM 的时间将有所延迟。可通过轮询 EEC 寄存器中的 WR 位或判断 EEPROM 中断以侦测写周期是否完成。若写周期完成，WR 位将自动清除为“0”，通知用户数据已写入 EEPROM。因此，应用程序将轮询 WR 位以确定写周期是否结束。

写保护

防止误写入的写保护有以下几种。单片机上电后控制寄存器中的写使能位将被清除以杜绝任何写入操作。上电后 BP 将重置为“0”，这意味着数据存储区 Bank 0 被选中。由于 EEPROM 控制寄存器位于 Bank 1 中，这增加了对写操作的保护措施。在正常程序操作中确保控制寄存器中的写使能位被清除将能防止不正确的写操作。

EEPROM 中断

EEPROM 写周期结束后将产生 EEPROM 写中断，需先通过设置相关中断寄存器的 DEE 位使能 EEPROM 中断。当 EEPROM 写周期结束，DEF 请求标志位将被置位。若总中断和 EEPROM 中断使能且堆栈未满的情况下将跳转到相应的 EEPROM 中断向量中执行。当中断被响应，EEPROM 中断标志位 DEF 将自动复位。

编程注意事项

必须注意的是数据不会无意写入 EEPROM。在没有写动作时写使能位被正常清零可以增强保护功能。BP 指针也可以正常清零以阻止进入 EEPROM 控制寄存器存在的 Bank 1。尽管没有必要，写一个简单的读回程序以检查新写入的数据是否正确还是应该考虑的。WREN 位置位后，EEC 寄存器中的 WR 位需立即置位，否则 EEPROM 写周期将不能被执行。写数据时，WREN 位置为“1”后，WR 须立即设置为高，以确保正确地执行写周期。写周期执行前总中断位 EMI 应先清零，写周期开始执行后再将此位重新使能。注意，EEPROM 读或写周期彻底完成前单片机不能进入 IDLE 或 SLEEP 模式，否则将导致 EEPROM 读或写操作失败。

程序举例

• 从 EEPROM 中读取数据 – 轮询法

```
MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, 040H               ; setup memory pointer MP1
MOV MP1, A                ; MP1 points to EEC register
MOV A, 01H                ; setup Bank Pointer
MOV BP, A
SET IAR1.1                ; set RDEN bit, enable read operations
SET IAR1.0                ; start Read Cycle - set RD bit
BACK:
SZ IAR1.0                 ; check for read cycle end
JMP BACK
CLR IAR1                  ; disable EEPROM read/write
CLR BP
MOV A, EED                ; move read data to register
MOV READ_DATA, A
```

• 写数据到 EEPROM – 轮询法

```
MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, EEPROM_DATA        ; user defined data
MOV EED, A
MOV A, 040H               ; setup memory pointer MP1
MOV MP1, A                ; MP1 points to EEC register
MOV A, 01H                ; setup Bank Pointer BP
MOV BP, A                 ; BP points to data memory bank 1
CLR EMI
SET IAR1.3                ; set WREN bit, enable write operations
SET IAR1.2                ; start Write Cycle - set WR bit - executed
                           ; immediately after
                           ; set WREN bit
SET EMI
BACK:
SZ IAR1.2                 ; check for write cycle end
JMP BACK
CLR IAR1                  ; disable EEPROM read/write
CLR BP
```

振荡器

不同的振荡器选择可以让使用者在不同的应用需求中实现更大范围的功能。振荡器的灵活性使得在速度和功耗方面可以达到最优化。振荡器选择是通过配置选项和寄存器共同完成的。

振荡器概述

该系列单片机中，BS82C16A-3 和 BS82D20A-3 有两个内部振荡器和一个外部振荡器，BS82B12A-3 则仅有两个内部振荡器无外部振荡器。振荡器除了作为系统时钟源，还可以作为看门狗定时器，时基功能和定时 / 计数器的时钟源。外部振荡器需要一些外围器件，而集成的两个内部振荡器不需要任何外接器件。它们提供的高速和低速系统振荡器具有较宽的频率范围。BS82C16A-3 和 BS82D20A-3 低速振荡器的选择通过配置选项设置。较高频率的振荡器提供更高的性能，但要求有更高的功率，反之亦然。动态切换快慢系统时钟的能力使单片机具有灵活而优化的性能 / 功耗比，此特性对功耗敏感的应用领域尤为重要。

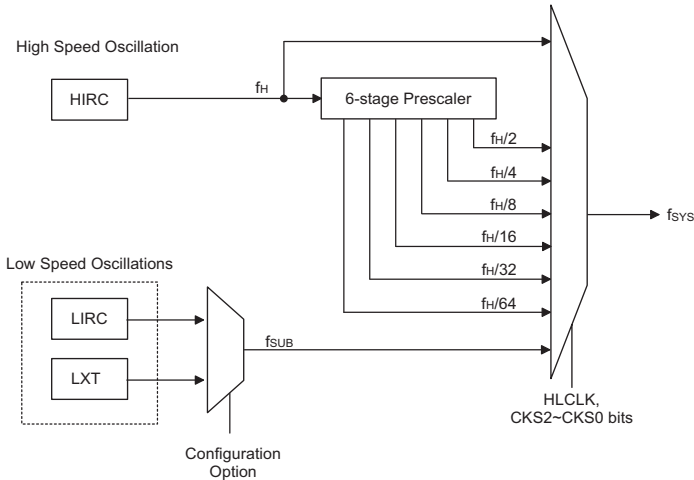
单片机	振荡类型	名称	频率范围	引脚
BS82B12A-3 BS82C16A-3 BS82D20A-3	内部高速 RC	HIRC	8/12/16MHz	—
BS82C16A-3 BS82D20A-3	内部低速 RC	LIRC	32kHz	—
BS82C16A-3 BS82D20A-3	外部低速晶振	LXT	32.768kHz	XT1/XT2

振荡器类型

系统时钟配置

该系列单片机中，BS82C16A-3 和 BS82D20A-3 有三种方式产生系统时钟，一个高速内部时钟源、一个低速内部时钟源和一个低速外部时钟源，BS82B12A-3 则仅有两种方式，一个高速内部时钟源和一个低速内部时钟源。高速振荡器为内部 8MHz、12MHz 或 16MHz RC 振荡器。两个低速振荡器包括内部 32 kHz RC 振荡器和外部 32.768kHz 振荡器。选择高速或低速振荡器作为系统振荡器是通过设置 SMOD 寄存器中的 HLCLK 位及 CKS2~CKS0 位决定的，系统时钟可动态选择。

对于 BS82C16A-3 和 BS82D20A-3 单片机，低速振荡器的实际时钟源由配置选项选择。低速或高速系统时钟频率由 SMOD 寄存器的 HLCLK 位及 CKS2~CKS0 位决定的。请注意，两个振荡器必须做出选择，即一个高速和一个低速振荡器。



注：LXT 振荡器仅存在于 BS82C16A-3 和 BS82D20A-3。

内部高速 RC 振荡器 – HIRC

内部高速 RC 振荡器是一个完全集成的系统振荡器，不需其它外部器件。内部 RC 振荡器上电默认频率为 8MHz，但可通过配置选项或 CTRL 寄存器的 HIRCS1 和 HIRCS0 位选择为 8 MHz、12 MHz 或 16 MHz。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡频率因 V_{DD} 、温度以及芯片制成工艺不同的影响减至最低程度。

内部低速 RC 振荡器 – LIRC

内部 32kHz 系统振荡器是一个低频振荡器，经由配置选项选择。它是一个完全集成 RC 振荡器，在 5V 电压下运行的典型频率值为 32kHz 且无需外部元件。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡器因电源电压、温度及芯片制成工艺不同的影响减至最低。

外部 32.768kHz 晶体振荡器 – LXT

对于 BS82C16A-3 和 BS82D20A-3 单片机，外部 32.768kHz 晶体振荡器是另外一个可选的低频振荡器，经由配置选项选择。时钟频率固定为 32.768kHz，此时 XT1 和 XT2 引脚必须连接 32.768kHz 的晶体振荡器。需要外部电阻和电容连接到 32.768kHz 晶振以帮助起振。对于那些要求精确频率的场合中，可能需要这些元件来对由制程产生的误差提供频率补偿。在系统上电期间，LXT 振荡器启动需要一定的延时。

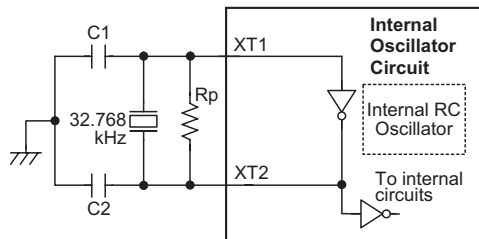
当系统进入空闲 / 休眠模式，系统时钟关闭以降低功耗。然而在某些应用，比如空闲 / 休眠模式下要保持内部定时器功能，必须提供额外的时钟，且与系统时钟无关。

然而，对于一些晶体，为了保证系统频率的启动与精度要求，需要外接两个小容量电容 C1 和 C2，具体数值与客户选择的晶体规格有关。外部并联的反馈电阻 R_p ，是必需的。需要注意的是为了确保振荡器的稳定性及减少噪声和串扰的影响，晶体振荡器及其相关的电阻和电容以及它们之间的连线都应尽可能的接近单片机。

由配置选项决定 XT1/XT2 脚是用于 LXT 还是作为普通 I/O 口或其它引脚共用功能使用。

- 若 LXT 振荡器未被用于任何时钟源，XT1/XT2 脚能被用作一般 I/O 口或其它引脚共用功能使用。
- 若 LXT 振荡器被用于一些时钟源，32.768kHz 晶体应被连接至 XT1/XT2 脚。

为了确保振荡器的稳定性及减少噪声和串扰的影响，晶体振荡器及其相关的电阻和电容以及他们之间的连线都应尽可能的接近单片机。



Note: 1. R_p , C1 and C2 are required.
2. Although not shown pins have a parasitic capacitance of around 7pF.

外部晶体振荡器

LXT 振荡器 C1 和 C2 值		
晶振频率	C1	C2
32.768kHz	10pF	10pF
注：1、C1 和 C2 数值仅作参考用 2、R _p 的建议值为 5 MΩ~10MΩ		

32.768kHz 振荡器电容推荐值

LXT 振荡器低功耗功能

LXT 振荡器可以工作在快速启动模式或低功耗模式，可通过设置 CTRL 寄存器中的 LXTLP 位进行模式选择。

LXTLP	LXT 模式
0	快速启动
1	低功耗

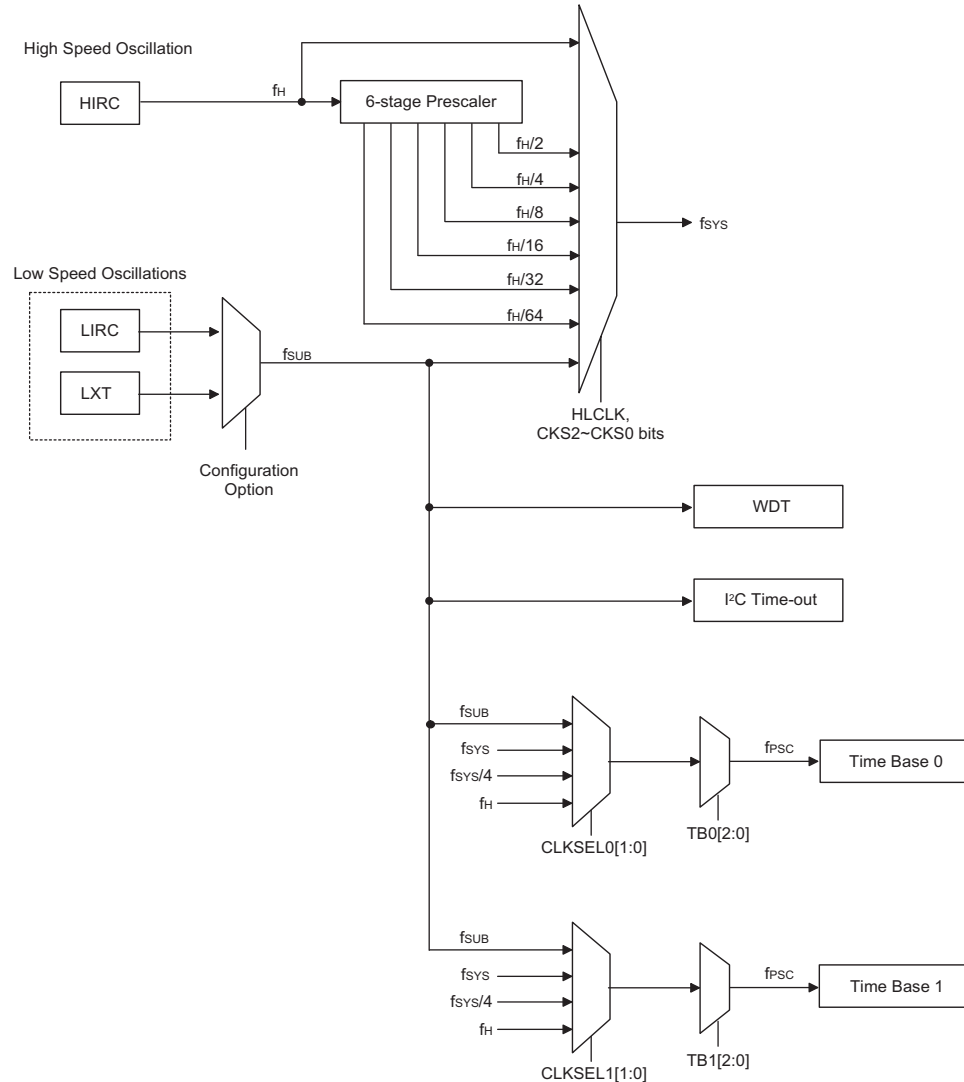
系统上电时会清零 LXTLP 位来快速启动 LXT 振荡器。在快速启动模式，LXT 振荡器将起振并快速稳定下来。LXT 振荡器完全起振后，可以通过设置 LXTLP 位为高进入低功耗模式。振荡器可以继续运行，其间耗电将少于快速启动模式。在功耗敏感的应用领域如电池应用方面，功耗必须限制为一个最小值。为了降低功耗，建议系统上电 2 秒后，在应用程序中将 LXTLP 位设为“1”。应注意的是，无论 LXTLP 位为何值，LXT 振荡器都会正常运作，不同的只是在低功耗模式时启动时间更长。

工作模式和系统时钟

现今的应用要求单片机具有较高的性能及尽可能低的功耗，这种矛盾的要求在便携式电池供电的应用领域尤为明显。高性能所需要的高速时钟将增加功耗，反之亦然。此系列单片机提供高、低速两种时钟源，它们之间可以动态切换，用户可通过优化单片机操作来获得最佳性能 / 功耗比。

系统时钟

主系统时钟可来自高频时钟源 f_H 或低频时钟源 f_{SUB} ，通过 SMOD 寄存器中的 HLCLK 位及 CKS2~CKS0 位进行选择。高频时钟来自内部 HIRC 振荡器。低频系统时钟源来自内部时钟源 f_{SUB} ，对于 BS82C16A-3 和 BS82D20A-3 单片机，若 f_{SUB} 被选择，可通过配置选项设置为 LXT 或 LIRC 振荡器。其它系统时钟还有高速系统振荡器的分频 $f_H/2 \sim f_H/64$ 。



系统时钟选项

注: LXT 振荡器仅存在于 BS82C16A-3 和 BS82D20A-3。当系统时钟源 f_{SYS} 由 f_H 到 f_{SUB} 转换时，高速振荡器将停止以节省耗电。因此，没有为外围电路提供 $f_H \sim f_H/64$ 的频率。

系统工作模式

该系列单片机有 5 种不同的工作模式，每种有它自身的特性，根据应用中不同的性能和功耗要求可选择不同的工作模式。单片机正常工作有两种模式：正常模式和低速模式。剩余的 3 种工作模式：休眠模式、空闲模式 0 和空闲模式 1 用于单片机 CPU 关闭时以节省耗电。

工作模式	说明		
	CPU	f _{sys}	f _{sub}
正常模式	On	f _H ~f _H /64	On
低速模式	On	f _{sub}	On
空闲模式 0	Off	Off	On
空闲模式 1	Off	On	On
休眠模式	Off	Off	Off

正常模式

顾名思义，这是主要的工作模式之一，单片机的所有功能均可在此模式中实现且系统时钟由一个高速振荡器提供。该模式下单片机正常工作的时钟源来自 HIRC 振荡器。高速振荡器频率可被分为 1~64 的不等比率，实际的比率由 SMOD 寄存器中的 CKS2~CKS0 位及 HLCLK 位选择的。单片机使用高速振荡器分频作为系统时钟可减少工作电流。

低速模式

此模式的系统时钟虽为较低速时钟源，但单片机仍能正常工作。该低速时钟源来自 f_{sub}。单片机在此模式中运行所耗工作电流较低。在低速模式下，f_H 关闭。

休眠模式

在 HALT 指令执行后且 SMOD 寄存器中 IDLEN 位为低时，系统进入休眠模式。在休眠模式中，CPU 停止运行，f_{sub} 停止运行，看门狗定时器除能。

空闲模式 0

执行 HALT 指令后且 SMOD 寄存器中 IDLEN 位为高，CTRL 寄存器中 FSYSON 位为低时，系统进入空闲模式 0。在空闲模式 0 中，系统振荡器停止，CPU 停止工作。

空闲模式 1

执行 HALT 指令后且 SMOD 寄存器中 IDLEN 位为高，CTRL 寄存器中 FSYSON 位为高时，系统进入空闲模式 1。在空闲模式 1 中，CPU 停止，但会提供一个时钟源给一些外围功能。在空闲模式 1 中，系统振荡器继续运行，该系统振荡器可以为高速或低速系统振荡器。

控制寄存器

单个寄存器 SMOD 用于控制单片机内部时钟。

SMOD 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CKS2	CKS1	CKS0	—	LTO	HTO	IDLEN	HLCLK
R/W	R/W	R/W	R/W	—	R	R	R/W	R/W
POR	0	0	0	—	0	0	1	1

Bit 7~5 **CKS2~CKS0**: 当 HLCLK 为“0”时系统时钟选择位

000: f_{SUB} (LIRC 或 LXT)

001: f_{SUB} (LIRC 或 LXT)

010: $f_H/64$

011: $f_H/32$

100: $f_H/16$

101: $f_H/8$

110: $f_H/4$

111: $f_H/2$

这三位用于选择系统时钟源。除了 LXT 或 LIRC 振荡器提供的系统时钟源外，也可使用高频振荡器的分频作为系统时钟。

Bit 4 未定义，读为“0”

Bit 3 **LTO**: 低速振荡器就绪标志位

0: 未就绪

1: 就绪

此位为低速系统振荡器就绪标志位，用于表明低速系统振荡器在系统上电复位或经唤醒后何时稳定下来。当系统处于 SLEEP 模式时，该标志为低。若系统时钟来自 LXT 振荡器，系统唤醒后该位转换为高需 1024 个时钟周期；若系统时钟来自 LIRC 振荡器，该位转换为高需 1~2 个时钟周期。

Bit 2 **HTO**: 高速振荡器就绪标志位

0: 未就绪

1: 就绪

此位为高速系统振荡器就绪标志位，用于表明高速系统振荡器何时稳定下来。此标志在系统上电后经硬件清零，高速系统振荡器稳定后变为高电平。因此，此位在单片机上电后由应用程序读取的总为“1”。该标志位在休眠模式或空闲模式 0 处于低电平状态，被唤醒后转为高电平状态，此过程需 15~16 个时钟周期。

Bit 1 **IDLEN**: 空闲模式控制位

0: 除能

1: 使能

此位为空闲模式控制位，用于决定 HALT 指令执行后发生的动作。若此位为高，当指令 HALT 执行后，单片机进入空闲模式。若 FSYSON 位为高，在空闲模式 1 中 CPU 停止运行，系统时钟将继续工作以保持外围功能继续工作；若 FSYSON 为低，在空闲模式 0 中 CPU 和系统时钟都将停止运行。若此位为低，单片机将在 HALT 指令执行后进入休眠模式。

Bit 0 **HLCLK**: 系统时钟选择位

0: $f_H/2 \sim f_H/64$ 或 f_{SUB}

1: f_H

此位用于选择 f_H 或 $f_H/2 \sim f_H/64$ 还是 f_{SUB} 作为系统时钟。该位为高时选择 f_H 作为系统时钟，为低时则选择 $f_H/2 \sim f_H/64$ 或 f_{SUB} 作为系统时钟。当系统时钟由 f_H 时钟向 f_{SUB} 时钟转换时， f_H 将自动关闭以降低功耗。

CTRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSYSON	—	HIRCS1	HIRCS0	LXTLP	LVRF	D1	WRF
R/W	R/W	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	—	0	0	0	×	0	0

“×”表示未知

Bit 7 **FSYSON**: 空闲模式下的 f_{SYS} 控制

0: 除能

1: 使能

Bit 6 未使用, 读为 “0”

Bit 5~4 **HIRCS1~HIRCS0**: 高频时钟选择位

00: 8MHz

01: 12 MHz

10: 16 MHz

11: 8 MHz

建议此处选择的高频时钟频率与配置选项中所设置的频率保持一致, 以保证 HIRC 的频率精度。

Bit 3 **LXTLP**: LXT 低功耗控制位

0: 快速启动模式

1: 低功耗模式

Bit 2 **LVRF**: 有效低电压复位标志位

具体描述见其它章节

Bit 1 未定义位

可通过应用程序读或写。

Bit 0 **WRF**: 由设置 WE[4:0] 引起的复位

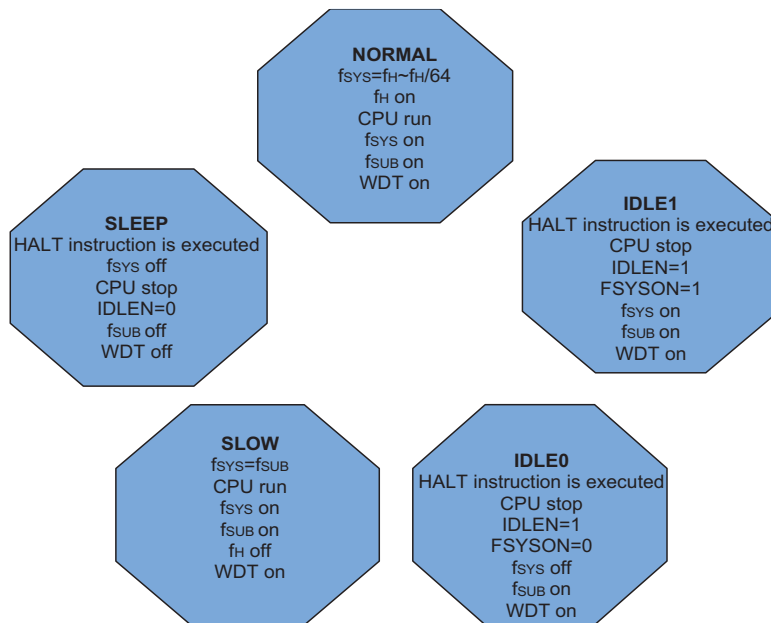
具体描述见其它章节

工作模式切换

单片机可在各个工作模式间自由切换，使得用户可根据所需选择最佳的性能 / 功耗比。用此方式，对单片机工作的性能要求不高的情况下，可使用较低频时钟以减少工作电流，在便携式应用上延长电池的使用寿命。

简单来说，正常模式和低速模式间的切换仅需设置 SMOD 寄存器中的 HLCLK 位及 CKS2~CKS0 位即可实现，而正常模式 / 低速模式与休眠模式 / 空闲模式间的切换经由 HALT 指令实现。当 HALT 指令执行后，单片机是否进入空闲模式或休眠模式由 SMOD 寄存器中的 IDLEN 位和 CTRL 寄存器中的 FSYSON 位决定的。

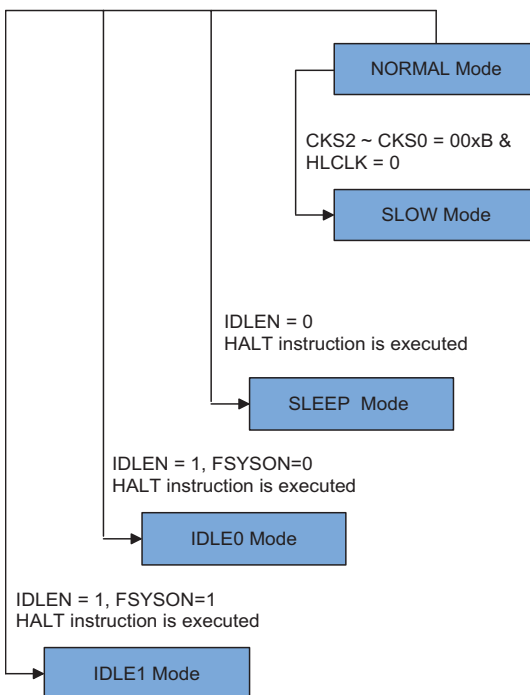
当 HLCLK 位变为低电平时，时钟源将由高速时钟源 f_H 转换成时钟源 $f_H/2 \sim f_H/64$ 或 f_{SUB} 。若时钟源来自 f_{SUB} ，高速时钟源将停止运行以节省耗电。此时须注意， $f_H/16$ 和 $f_H/64$ 时钟源也将停止运行。所附流程图显示了单片机在不同工作模式间切换时的变化。



正常模式切换到低速模式

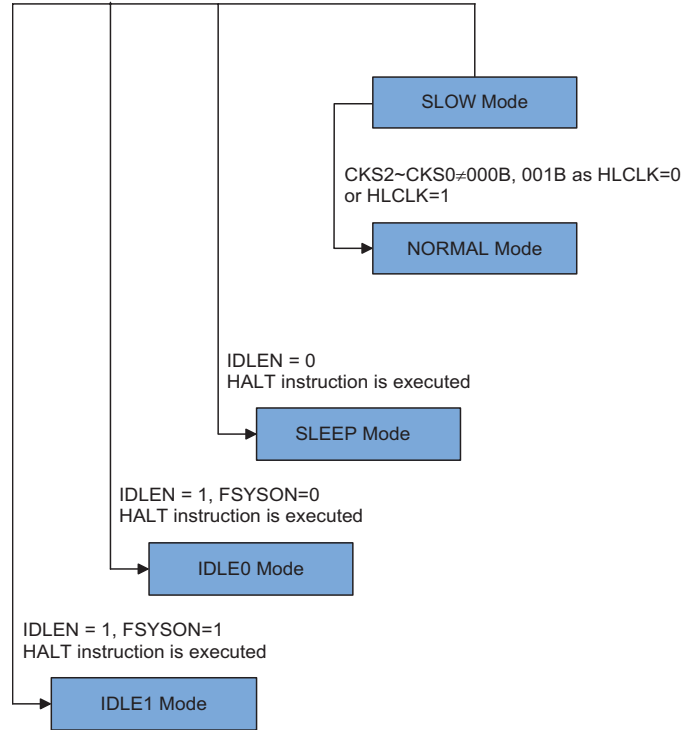
系统运行在正常模式时使用高速系统振荡器，因此较为耗电。可通过设置 SMOD 寄存器中的 HLCLK 位为“0”及 CKS2~CKS0 位为“000”或“001”使系统时钟切换至运行在低速模式下。此时将使用低速系统振荡器以节省耗电。用户可在对性能要求不高的操作中使用此方法以减少耗电。

低速模式的时钟源来自 LXT 或 LIRC 振荡器，因此要求这些振荡器在所有模式切换动作发生前稳定下来。该动作由 SMOD 寄存器中 LTO 位控制。



低速模式切换到正常模式

在低速模式系统使用 LXT 或 LIRC 低速振荡器。切换到使用高速系统时钟振荡器的正常模式需设置 HLCLK 位为“1”，也可设置 HLCLK 位为“0”但 CKS2~CKS0 需设为“010”、“011”、“100”、“101”、“110”或“111”。高频时钟需要一定的稳定时间，通过检测 HTO 位的状态可进行判断。高速振荡器的稳定时间为 15~16 个时钟周期。



进入休眠模式

进入休眠模式的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“0”。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- WDT 将被清零并停止计数。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

进入空闲模式 0

进入空闲模式 0 的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“1”且 CTRL 寄存器中的 FSYSON 位为“0”。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处， f_{SUB} 时钟将继续运行。
- 数据存储器中的内容和寄存器将保持当前值。
- WDT 将被清零并重新开始计数。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

进入空闲模式 1

进入空闲模式 1 的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“1”且 CTRL 寄存器中的 FSYSON 位为“1”。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟和 f_{SUB} 开启，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- WDT 将被清零并重新开始计数。
- 输入 / 输出将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

待机电流的注意事项

由于单片机进入休眠或空闲模式的主要原因是将 MCU 的电流降低到尽可能低，可能到只有几个微安的级别（空闲模式 1 除外），所以如果要将电路的电流降到最低，电路设计者还应有其它的考虑。应该特别注意的是单片机的输入 / 输出引脚。所有高阻抗输入脚都必须连接到固定的高或低电平，因为引脚浮空会造成内部振荡并导致耗电增加。这也应用于有不同封装的单片机，因为它们可能含有未引出的引脚，这些引脚也必须设为输出或带有上拉电阻的输入。

另外还需注意单片机设为输出的 I/O 引脚上的负载。应将它们设置在有最小拉电流的状态或将它们和其它的 CMOS 输入一样接到没有拉电流的外部电路上。在空闲模式 1 中，系统时钟开启。若系统时钟来自高速系统振荡器，额外的静态电流也可能会有几百微安。

唤醒

系统进入休眠或空闲模式之后，可以通过以下几种方式唤醒：

- PA 口下降沿
- 系统中断
- WDT 溢出

若由 WDT 溢出唤醒，则会发生看门狗定时器复位。可以通过状态寄存器中 TO 和 PDF 位来判断它的唤醒源。系统上电或执行清除看门狗的指令，会清零 PDF；执行 HALT 指令，PDF 将被置位。看门狗计数器溢出将会置位 TO 标志并唤醒系统，这种复位会重置程序计数器和堆栈指针，其它标志保持原有状态。

PA 口中的每个引脚都可以通过 PAWU 寄存器使能下降沿唤醒功能。PA 端口唤醒后，程序将在“HALT”指令后继续执行。如果系统是通过中断唤醒，则有两种可能发生。第一种情况是：相关中断除能或是中断使能且堆栈已满，则程序会在“HALT”指令之后继续执行。这种情况下，唤醒系统的中断会等到相关中断使能或有堆栈层可以使用之后才执行。第二种情况是：相关中断使能且堆栈未滿，则中断可以马上执行。如果在进入休眠或空闲模式之前中断标志位已经被设置为“1”，则相关中断的唤醒功能将无效。

系统 振荡器	唤醒时间 (休眠模式)	唤醒时间 (空闲模式 0)	唤醒时间 (空闲模式 1)
HIRC	15~16 HIRC 周期		1~2 HIRC 周期
LIRC	1~2 LIRC 周期		1~2 LIRC 周期
LXT	1024 LXT 周期		1~2 LXT 周期

唤醒时间

编程注意事项

高速和低速振荡器使用相同的 SST 计数器。例如，若系统从休眠模式中唤醒，HIRC 振荡器需从关闭状态启动。

若单片机从休眠模式唤醒后进入正常模式，高速系统振荡器需要一个 SST 周期。在 HTO 位为“1”后，单片机开始执行首条指令。此时，若 f_{SUB} 时钟来源于 LXT 振荡器，LXT 振荡器可能不是稳定的，上电状态可能会发生类似情况，首条指令执行时 LXT 振荡器还未就绪。

看门狗定时器

看门狗定时器的功能在于防止如电磁的干扰等外部不可控制事件，所造成的程序不正常动作或跳转到未知的地址。

看门狗定时器时钟源

WDT 定时器时钟源来自于内部时钟 f_{SUB} ，而 f_{SUB} 时钟源由 LXT 或 LIRC 振荡器 (BS82B12A-3 仅有 LIRC 振荡器) 提供，可通过配置选项设置。电压为 5V 时内部振荡器 LIRC 的频率大约为 32kHz。需要注意的是，这个特殊的内部时钟周期随 V_{DD} 、温度和制成的不同而变化。LXT 振荡器由一个外部 32.768kHz 晶振提供。看门狗定时器的时钟源可分频为 $2^8 \sim 2^{18}$ 以提供更大的溢出周期，分频比由 WDTC 寄存器中的 WS2~WS0 位来决定。

看门狗定时器控制寄存器

WDTC 寄存器用于控制 WDT 功能的使能及溢出周期选择。除了 WDT 溢出复位外的其它复位发生后 WDTC 的值为 01010011B。

WDTC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WE4	WE3	WE2	WE1	WE0	WS2	WS1	WS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	0	1	1

Bit 7~3 **WE4 ~ WE0:** WDT 软件控制

10101 或 01010: 使能

其它值: MCU 复位

如果单片机复位，需要 2~3 个 LIRC 周期响应复位。且在复位后 CTRL 寄存器中的 WRF 标志位会被置位。

Bit 2~0 **WS2 ~ WS0:** WDT 溢出周期选择位

000: $2^8/f_{SUB}$

001: $2^{10}/f_{SUB}$

010: $2^{12}/f_{SUB}$

011: $2^{14}/f_{SUB}$

100: $2^{15}/f_{SUB}$

101: $2^{16}/f_{SUB}$

110: $2^{17}/f_{SUB}$

111: $2^{18}/f_{SUB}$

这三位控制 WDT 时钟源的分频比，从而实现对 WDT 溢出周期的控制。

CTRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSYSON	—	HIRCS1	HIRCS0	LXTLP	LVRF	D1	WRF
R/W	R/W	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	—	0	0	0	×	0	0

“×”表示未知

Bit 7 **FSYSON**: 空闲模式下的 f_{sys} 控制

具体描述见其它章节

Bit 6 未使用, 读为 “0”

Bit 5~4 **HIRCS1~HIRCS0**: 高频时钟选择位

具体描述见其它章节

Bit 3 **LXTLP**: LXT 低功耗控制位

具体描述见其它章节

Bit 2 **LVRF**: 有效低电压复位标志位

具体描述见其它章节

Bit 1 未定义位

可通过应用程序读或写。

Bit 0 **WRF**: 由设置 WE[4:0] 引起的复位

0: 无效

1: 有效

当 WDT 控制寄存器软件复位时此位设置为 “1”。此位只能通过程序清零。

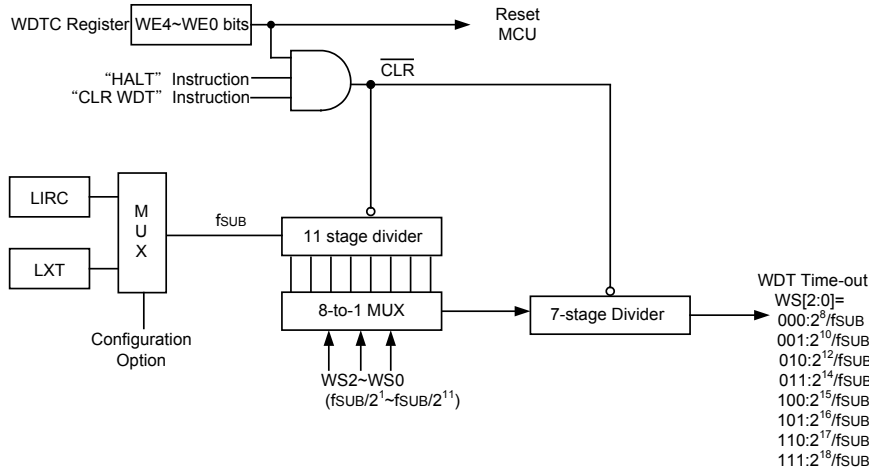
看门狗定时器操作

当 WDT 溢出时, 它产生一个芯片复位的动作。这也就意味着正常工作期间, 用户需在应用程序中看门狗定时器溢出前将看门狗定时器清零以防止其产生复位, 可使用清看门狗指令实现。在程序运行过程由于某些无法预知的原因会使程序跳转到一个未知的地址或进入一个死循环, 此时清除指令无法被正确执行, 在这种情况下, 看门狗定时器会计数溢出以使单片机复位。WDTC 寄存器中的 WE4~WE0 位可提供使能控制以及看门狗定时器复位操作。如果 WE4~WE0 设置为 “10101B” 或 “01010B”, 则 WDT 使能; 如果 WE4~WE0 设置为除 “10101B” 和 “01010B” 以外的其它任意值, 则经过 2~3 个 LIRC 时钟周期后单片机复位。上电后这些位初始化为 “01010B”。

程序正常运行时, WDT 溢出将导致芯片复位, 并置位状态标志位 TO。若系统处于休眠或空闲模式, 当 WDT 发生溢出时, 状态寄存器中的 TO 标志位会被置位, 且只有程序计数器 PC 和堆栈指针 SP 会被复位。有三种方法可以用来清除 WDT 的内容。第一种是 WDT 软件复位, 即将 WE4~WE0 位设置成除了 “10101B” 和 “01010B” 外的任意值; 第二种是通过看门狗定时器软件清除指令, 而第三种是通过 “HALT” 指令。

该系列单片机只使用一条看门狗指令 “CLR WDT”。因此只要执行 “CLR WDT” 便能清除 WDT。

当设置分频比为 2^{18} 时, 溢出周期最大。例如, 时钟源为 32kHz LIRC 振荡器, 分频比为 2^{18} 时最大溢出周期约 8s, 分频比为 2^8 时最小溢出周期约 7.8ms。



注：LXT 振荡器仅存在于 BS82C16A-3 和 BS82D20A-3。

看门狗定时器

复位和初始化

复位功能是整个单片机中基本的部分，使得单片机可以设置一些与外部参数无关的先置条件。最重要的复位条件是在单片机首次上电以后，经过短暂的延迟，内部硬件电路使得单片机处于预期的稳定状态并开始执行第一条程序指令。上电复位以后，在程序执行之前，部分重要的内部寄存器将会被设置为预先设置的状态。程序计数器就是其中之一，它会被清除为零，使得单片机从最低的程序存储器地址开始执行程序。

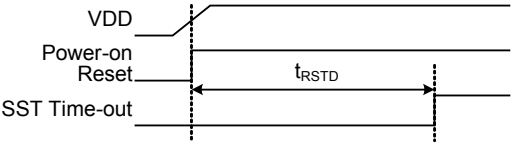
另一种复位为看门狗溢出单片机复位。不同方式的复位操作会对寄存器产生不同的影响。另一种复位为低电压复位即 LVR 复位，在电源供应电压低于 LVR 设置值时，系统会产生 LVR 复位。

复位功能

单片机的几种复位方式将在此处做具体介绍。

上电复位

这是最基本且不可避免的复位，发生在单片机上电后。除了保证程序存储器从开始地址执行，上电复位也使得其它寄存器被设置在预设条件。所有的输入/输出端口控制寄存器在上电复位时会保持高电平，以确保上电后所有引脚被设置为输入状态。

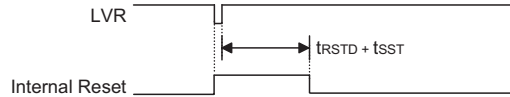


注：t_{RSTD} 为上电延迟时间，典型值为 50ms

上电复位时序图

低电压复位 – LVR

单片机具有低电压复位电路，用来监测它的电源电压。LVR 始终使能，并会设置一个电源复位低电压， V_{LVR} 。例如在更换电池的情况下，单片机供应的电压可能会在 $0.9V \sim V_{LVR}$ 之间，这时 LVR 将会自动复位单片机且 CTRL 寄存器中的 LVRF 标志位置位。LVR 包含以下的规格：有效的 LVR 信号，即在 $0.9V \sim V_{LVR}$ 的低电压状态的时间，必须超过交流电气特性中 t_{LVR} 参数的值。如果低电压存在不超过 t_{LVR} 参数的值，则 LVR 将会忽略它且不会执行复位功能。 V_{LVR} 参数值固定为 2.55V。注意当单片机进入空闲或休眠模式，LVR 功能将自动关闭。



注： t_{RSTD} 为上电延迟时间，典型值为 50ms

低电压复位时序图

• CTRL 寄存器

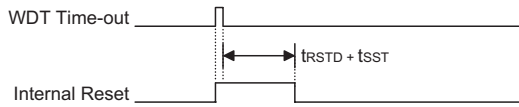
Bit	7	6	5	4	3	2	1	0
Name	FSYSON	—	HIRCS1	HIRCS0	LXTLP	LVRF	D1	WRF
R/W	R/W	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	—	0	0	0	×	0	0

“×”表示未知

- Bit 7 **FSYSON**: 空闲模式下的 f_{SYS} 控制
具体描述见其它章节
- Bit 6 未使用，读为“0”
- Bit 5~4 **HIRCS1~HIRCS0**: 高频时钟选择位
具体描述见其它章节
- Bit 3 **LXTLP**: LXT 低功耗控制位
详见别处描述。
- Bit 2 **LVRF**: 有效低电压复位标志位
0: 无效
1: 有效
当低电压复位情况发生时此位设置为“1”。此位只能通过程序清零。
- Bit 1 未定义位
可通过应用程序读或写。
- Bit 0 **WRF**: 由设置 WE[4:0] 引起的复位
具体描述见其它章节

正常运行时看门狗溢出复位

除了看门狗溢出标志位 TO 将被设为“1”之外，正常运行时看门狗溢出复位和 LVR 复位相同。

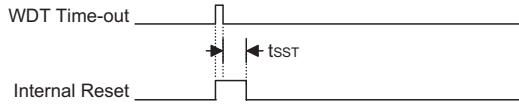


注：t_{RSTD} 为上电延迟时间，典型值为 16.7ms

正常运行时看门狗溢出时序图

休眠或空闲时看门狗溢出复位

休眠或空闲时看门狗溢出复位和其它种类的复位有些不同。除了程序计数器与堆栈指针将被清“0”及 TO 位被设为“1”外，绝大部分的条件保持不变。图中 t_{SST} 的详细说明请参考交流电气特性。



注：若系统时钟源为 HIRC 时，t_{SST} 为 15 ~ 16 个时钟周期。
若系统时钟源为 LIRC 时，则 t_{SST} 为 1 ~ 2 个时钟周期。
若系统时钟源为 LXT 时，则 t_{SST} 为 1024 个时钟周期。

休眠或空闲时看门狗溢出复位时序图

复位初始状态

不同的复位形式以不同的途径影响复位标志位。这些标志位，即 PDF 和 TO 位存放在状态寄存器中，由休眠或空闲模式功能或看门狗计数器等几种控制器操作控制。复位标志位如下所示：

TO	PDF	复位条件
0	0	上电复位
u	u	正常模式或低速模式时的 LVR 复位
1	u	正常模式或低速模式时的 WDT 溢出复位
1	1	空闲或休眠模式时的 WDT 溢出复位

注：“u”代表不改变

在单片机上电复位之后，各功能单元初始化的情形，列于下表。

项目	复位后情况
程序计数器	清除为零
中断	所有中断被除能
看门狗定时器	WDT 清除并重新计数
定时模块	定时 / 计数器停止
输入 / 输出口	I/O 口设为输入模式
堆栈指针	堆栈指针指向堆栈顶端

不同的复位形式对单片机内部寄存器的影响是不同的。为保证复位后程序能正常执行，了解寄存器在特定条件复位后的设置是非常重要的。下表即为不同方式复位后内部寄存器的状况。此系列单片机有多种封装类型，表格反应较大的封装的情况。

寄存器	BS82B12A-3	BS82C16A-3	BS82D20A-3	上电复位	LVR 复位 (正常模式)	WDT 溢出 (正常模式)	WDT 溢出 (空闲或休眠模式)*
程序计数器	●	●	●	0000H	0000H	0000H	0000H
MP0	●	●	●	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
MP1	●	●	●	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
BP	●	●		---- --00	---- --00	---- --00	---- --00
			●	---- -000	---- -000	---- -000	---- -000
ACC	●	●	●	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLP	●	●	●	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLH	●	●	●	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBHP	●			---- -xxx	---- -uuu	---- -uuu	---- -uuu
		●		---- xxxx	---- uuuu	---- uuuu	---- uuuu
			●	---x xxxx	---u uuuu	---u uuuu	---u uuuu
STATUS	●	●	●	--00 xxxx	--uu uuuu	--1u uuuu	--11 uuuu
SMOD	●	●	●	000- 0011	000- 0011	000- 0011	uuu- uuuu
INTEG	●	●	●	---- --00	---- --00	---- --00	---- --uu
INTC0	●	●	●	-000 0000	-000 0000	-000 0000	-uuu uuuu
INTC1	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
INTC2	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
INTC3	●	●	●	---0 ---0	---0 ---0	---0 ---0	---u ---u
LVDC	●	●	●	--00 -000	--00 -000	--00 -000	--uu -uuu
PA	●	●	●	1--1 1111	1--1 1111	1--1 1111	u--u uuuu
PAC	●	●	●	1--1 1111	1--1 1111	1--1 1111	u--u uuuu
PAPU	●	●	●	0--0 0000	0--0 0000	0--0 0000	u--u uuuu
PAWU	●	●	●	0--0 0000	0--0 0000	0--0 0000	u--u uuuu
SLEDC0	●	●	●	0101 0101	0101 0101	0101 0101	uuuu uuuu
SLEDC1	●			---- 0101	---- 0101	---- 0101	---- uuuu
		●	●	--01 0101	--01 0101	--01 0101	--uu uuuu
WDTC	●	●	●	0101 0011	0101 0011	0101 0011	uuuu uuuu
TBC	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
PSCR	●	●	●	--00 --00	--00 --00	--00 --00	--uu --uu
EEA	●	●	●	--00 0000	--00 0000	--00 0000	--uu uuuu
EED	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
PB	●	●	●	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBC	●	●	●	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBPU	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
I2CTOC	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
IICC0	●	●	●	---- 000-	---- 000-	---- 000-	---- uuu-
IICC1	●	●	●	1000 0001	1000 0001	1000 0001	uuuu uuuu
IICD	●	●	●	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu

寄存器	BS82B12A-3	BS82C16A-3	BS82D20A-3	上电复位	LVR 复位 (正常模式)	WDT 溢出 (正常模式)	WDT 溢出 (空闲或休眠模式)*
IICA	●	●	●	0000 000-	0000 000-	0000 000-	uuuu uuu-
USR	●	●	●	0000 1011	0000 1011	0000 1011	uuuu uuuu
UCR1	●	●	●	0000 00x0	0000 00x0	0000 00x0	uuuu uuuu
UCR2	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
BRG	●	●	●	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
TXR_RXR	●	●	●	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu xxxx
TMPC	●	●	●	---- 0000	---- 0000	---- 0000	---- uuuu
SLCDC0	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
SLCDC1	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
SLCDC2	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
SLCDC3	●	●	●	---- 0000	---- 0000	---- 0000	---- uuuu
PC	●	●	●	1111 1111	1111 1111	1111 1111	uuuu uuuu
PCC	●	●	●	1111 1111	1111 1111	1111 1111	uuuu uuuu
PCPU	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTRL	●	●	●	0-00 0x00	0-00 0x00	0-00 0x00	u-uu uuuu
PD		●	●	---- 1111	---- 1111	---- 1111	---- uuuu
PDC		●	●	---- 1111	---- 1111	---- 1111	---- uuuu
PDPU		●	●	---- 0000	---- 0000	---- 0000	---- uuuu
TKTMR	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKC0	●	●	●	-000 0000	-000 0000	-000 0000	-uuu uuuu
TK16DL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TK16DH	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKC1	●	●	●	---- --11	---- --11	---- --11	---- --uu
TKM016DL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM016DH	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0ROL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0ROH	●	●	●	---- --00	---- --00	---- --00	---- --uu
TKM0C0	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM0C1	●	●	●	0-00 0000	0-00 0000	0-00 0000	u-uu uuuu
TKM116DL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM116DH	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM1ROL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM1ROH	●	●	●	---- --00	---- --00	---- --00	---- --uu
TKM1C0	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM1C1	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM216DL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM216DH	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM2ROL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu

寄存器	BS82B12A-3	BS82C16A-3	BS82D20A-3	上电复位	LVR 复位 (正常模式)	WDT 溢出 (正常模式)	WDT 溢出 (空闲或休眠模式)*
TKM2ROH	●	●	●	---- --00	---- --00	---- --00	---- --uu
TKM2C0	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM2C1	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM316DL		●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM316DH		●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM3ROL		●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM3ROH		●	●	---- --00	---- --00	---- --00	---- --uu
TKM3C0		●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM3C1		●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTM0C0	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTM0C1	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTM0DL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTM0DH	●	●	●	---- --00	---- --00	---- --00	---- --uu
CTM0AL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTM0AH	●	●	●	---- --00	---- --00	---- --00	---- --uu
PTM0C0	●	●	●	0000 0---	0000 0---	0000 0---	uuuu u---
PTM0C1	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTM0DL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTM0DH	●	●	●	---- --00	---- --00	---- --00	---- --uu
PTM0AL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTM0AH	●	●	●	---- --00	---- --00	---- --00	---- --uu
PTM0RPL	●	●	●	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTM0RPH	●	●	●	---- --00	---- --00	---- --00	---- --uu
TKM416DL			●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM416DH			●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM4ROL			●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM4ROH			●	---- --00	---- --00	---- --00	---- --uu
TKM4C0			●	0000 0000	0000 0000	0000 0000	uuuu uuuu
TKM4C1			●	0000 0000	0000 0000	0000 0000	uuuu uuuu
EEC	●	●	●	---- 0000	---- 0000	---- 0000	---- uuuu

注：“*”表示热复位
“u”表示不改变
“x”表示未知
“-”表示未定义

输入 / 输出端口

盛群单片机的输入 / 输出控制具有很大的灵活性。大部分引脚都可在用户程序控制下被设置为输入或输出，所有引脚的上拉电阻设置以及指定引脚的唤醒设置也都由软件控制，这些特性也使得此类单片机在广泛应用上都能符合开发的需求。

此系列单片机提供 PA~PD 双向输入 / 输出口。这些寄存器在数据存储器有特定的地址。所有 I/O 口用于输入输出操作。作为输入操作，输入引脚无锁存功能，也就是说输入数据必须在执行“MOV A, [m]”，T2 的上升沿准备好，m 为端口地址。对于输出操作，所有数据都是被锁存的，且保持不变直到输出锁存被重写。

输入 / 输出寄存器列表

单片机	寄存器名称	位							
		7	6	5	4	3	2	1	0
BS82B12A-3 BS82C16A-3 BS82D20A-3	PAWU	PAWU7	—	—	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
	PAPU	PAPU7	—	—	PAPU4	PAPU3	PAPU2	PAPU1	PAPU0
	PA	PA7	—	—	PA4	PA3	PA2	PA1	PA0
	PAC	PAC7	—	—	PAC4	PAC3	PAC2	PAC1	PAC0
	PBPU	PBPU7	PBPU6	PBPU5	PBPU4	PBPU3	PBPU2	PBPU1	PBPU0
	PB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0
	PBC	PBC7	PBC6	PBC5	PBC4	PBC3	PBC2	PBC1	PBC0
	PCPU	PCPU7	PCPU6	PCPU5	PCPU4	PCPU3	PCPU2	PCPU1	PCPU0
	PC	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
	PCC	PCC7	PCC6	PCC5	PCC4	PCC3	PCC2	PCC1	PCC0
BS82C16A-3 BS82D20A-3	PDPU	—	—	—	—	PDPU3	PDPU2	PDPU1	PDPU0
	PD	—	—	—	—	PD3	PD2	PD1	PD0
	PDC	—	—	—	—	PDC3	PDC2	PDC1	PDC0

PAWUn: PA 口唤醒功能控制

0: 除能

1: 使能

PAn/PBn/PCn/PDn: I/O 口数据

0: 0

1: 1

PACn/PBCn/PCCn/PDCn: I/O 口输入 / 输出控制

0: 输出

1: 输入

PAPUn/PBPUn/PCPUn/PDPU: I/O 口上拉电阻控制

0: 除能

1: 使能

上拉电阻

许多产品应用在端口处于输入状态时需要外加一个上拉电阻来实现上拉的功能。为了免去外部上拉电阻，当引脚规划为输入时，可由内部连接到一个上拉电阻，这些上拉电阻可通过寄存器 PAPU~PDPU 来设置，它用一个 PMOS 晶体管来实现上拉电阻功能。

PA 口唤醒

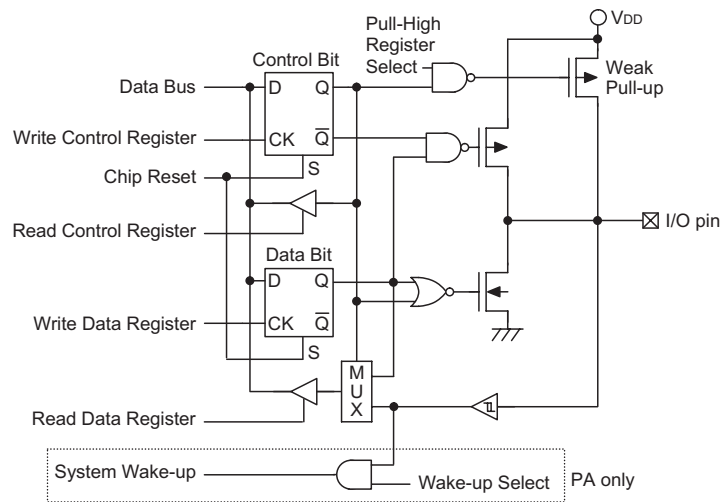
当使用暂停指令“HALT”迫使单片机进入空闲 / 休眠模式状态，单片机的系统时钟将会停止以降低功耗，此功能对于电池及低功耗应用很重要。唤醒单片机有很多种方法，其中之一就是使 PA 口的其中一个引脚从高电平转为低电平。这个功能特别适合于通过外部开关来唤醒的应用。PA 口上的每个引脚是可以通过设置 PAWU 寄存器来单独选择是否具有唤醒功能。

输入 / 输出端口控制寄存器

每一个输入 / 输出端口都具有各自的控制寄存器，即 PAC~PDC，用来控制输入 / 输出状态。通过这些控制寄存器，每个 CMOS 输出或输入都可以通过软件动态控制。所有的 I/O 端口的引脚都各自对应于 I/O 端口控制寄存器的某一位。若 I/O 引脚要实现输入功能，则对应的控制寄存器的位需要设置为“1”，这时程序指令可以直接读取输入脚的逻辑状态。若控制寄存器相应的位被设置为“0”，则此引脚被设置为 COMS 输出。当引脚设置为输出状态时，程序指令读取的是输出端口寄存器的内容。注意，如果对输出口做读取动作时，程序读取到的是内部输出数据锁存器中的状态，而不是输出引脚上实际的逻辑状态。

输入 / 输出引脚结构

下图为输入 / 输出引脚的内部结构图。输入 / 输出引脚的准确逻辑结构图可能与此图不同，这里只是为了方便对功能的理解提供的一个参考。图中引脚共用并非针对所有单片机。



通用输入 / 输出端口结构

输入 / 输出引脚源电流选择

对于此系列单片机，每个引脚的源电流可以通过寄存器相应位设置，但前提是引脚已被设置为 CMOS 输出模式，否则源电流选择位无效。用户可以参考直流电气特性部分 I_{OH} 在不同设置下的精确值。

SLEDC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PBPS3	PBPS2	PBPS1	PBPS0	PAPS3	PAPS2	PAPS1	PAPS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	1	0	1

Bit 7~6 **PBPS3~PBPS2**: PB7~PB4 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PB7~PB4 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

Bit 5~4 **PBPS1~PBPS0**: PB3~PB0 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PB3~PB0 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

Bit 3~2 **PAPS3~PAPS2**: PA7 和 PA4 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PA7 和 PA4 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

Bit 1~0 **PAPS1~PAPS0**: PA3~PA0 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PA3~PA0 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

SLEDC1 寄存器 –BS82B12A-3

Bit	7	6	5	4	3	2	1	0
Name					PCPS3	PCPS2	PCPS1	PCPS0
R/W					R/W	R/W	R/W	R/W
POR					0	1	0	1

Bit 7~4 未定义，读为“0”

Bit 3~2 **PCPS3~PCPS2**: PC7~PC4 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PC7~PC4 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

Bit 1~0 **PCPS1~PCPS0**: PC3~PC0 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PC3~PC0 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

SLEDC1 寄存器 –BS82C16A-3/BS82D20A-3

Bit	7	6	5	4	3	2	1	0
Name			PDPS1	PDPS0	PCPS3	PCPS2	PCPS1	PCPS0
R/W			R/W	R/W	R/W	R/W	R/W	R/W
POR			0	1	0	1	0	1

Bit 7~6 未定义，读为“0”

Bit 5~4 **PDPS1~PDPS0**: PD3~PD0 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PD3~PD0 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

Bit 3~2 **PCPS3~PCPS2**: PC7~PC4 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PC7~PC4 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

Bit 1~0 **PCPS1~PCPS0**: PC3~PC0 引脚源电流选择位

00: 源电流 = Level 0 (最小)

01: 源电流 = Level 1

10: 源电流 = Level 2

11: 源电流 = Level 3 (最大)

PC3~PC0 引脚为 CMOS 输出时，相应源电流选择位的设置才有效。

编程注意事项

在编程中，最先要考虑的是端口的初始化。复位之后，所有的输入 / 输出数据及端口控制寄存器都将被设为逻辑高。所有输入 / 输出引脚默认为输入状态，而其电平则取决于其它相连接电路以及是否选择了上拉电阻。如果端口控制寄存器 PAC~PDC，某些引脚位被设置输出状态，这些输出引脚会有初始高电平输出，除非数据寄存器端口 PA~PD 在程序中被预先设置。设置哪些引脚是输入及哪些引脚是输出，可通过设置正确的值到适当的端口控制寄存器，或使用指令“SET [m].i”及“CLR [m].i”来设置端口控制寄存器中个别的位。注意，当使用这些位控制指令时，系统即将产生一个读 - 修改 - 写的操作。单片机需要先读入整个端口上的数据，修改个别的位，然后重新把这些数据写入到输出端口。

PA 口的每个引脚都带唤醒功能。单片机处于休眠或空闲模式时，有很多方法可以唤醒单片机，其中之一就是通过 PA 口任一引脚电平从高到低转换的方式，可以设置 PA 口一个或多个引脚具有唤醒功能。

定时器模块 – TM

控制和测量时间在任何单片机中都是一个很重要的部分。每个单片机提供多个定时器模块，简称 TM，来实现和时间有关的功能。定时器模块式包括多种操作的定时单元，提供的操作有：定时 / 事件计数器、捕捉输入、比较匹配输出、单脉冲输出以及 PWM 输出等功能。每个定时器模块有两个独立中断。每个 TM 外加的输入输出引脚，扩大了定时器的灵活性，便于用户使用。

这里只介绍各种 TM 的共性，更多详细资料请参考相关定时器章节。

简介

该系列的每一个单片机包含一个 10-bit 简易型 TM, CTM0 和一个 10-bit 周期型 TM, PTM0。虽然性质相似，但不同 TM 特性复杂度不同。本章介绍简易型和周期型 TM 的共性，更多详细资料分别见后面各章。两种类型 TM 的特性和区别见下表。

功能	CTM	PTM
定时 / 计数器	√	√
捕捉输入	—	√
比较匹配输出	√	√
PWM 通道数	1	1
单脉冲输出	—	1
PWM 对齐方式	边沿对齐	边沿对齐
PWM 调节周期 & 占空比	占空比或周期	占空比或周期

TM 功能概要

CTM0	PTM0
10-bit CTM	10-bit PTM

TM 名称 / 类型参考

TM 操作

两种不同类型的 TM 提供从简单的定时操作到 PWM 信号产生等多种功能。理解 TM 操作的关键是比较 TM 内独立运行的计数器的值与内部比较器的预置值。当计数器的值与比较器的预置值相同时，则比较匹配，TM 中断信号产生，清零计数器并改变 TM 输出引脚的状态。用户选择内部时钟或外部时钟来驱动内部 TM 计数器。

TM 时钟源

驱动 TM 计数器的时钟源很多。通过设置 TM 控制寄存器的 xTnCK2~xTnCK0 位，选择所需的时钟源。其中“x”代表“C”或“P”，“n”代表序列号。该时钟源来自系统时钟 f_{SYS} 或内部高速时钟 f_H 或 f_{SUB} 时钟源或外部 TCKn 引脚时钟的分频比。TCKn 引脚时钟源用于允许外部信号作为 TM 时钟源或用于事件计数。

TM 中断

简易型和周期型 TM 都有两个内部中断，分别是内部比较器 A 或比较器 P，当比较匹配发生时产生 TM 中断。当 TM 中断产生时，计数器清零并改变 TM 输出引脚的状态。

TM 外部引脚

简易型和周期型 TM，都有一个 TM 输入引脚分别为 TCK0 和 TCK1。通过设置 xTM0C0 寄存器中的 xT0CK2~xT0CK0 位，选择 TM 功能并将该引脚作为 TM 时钟源输入脚。外部时钟源可通过该引脚来驱动内部 TM。外部 TM 输入脚也与其它功能共用，但是，如果设置适当值给 xT0CK2~xT0CK0，该引脚会连接到内部 TM。TM 引脚可选择上升沿有效或下降沿有效。TCK1 引脚也可以作为 PTM0 单脉冲输出模式时的外部触发输入引脚。

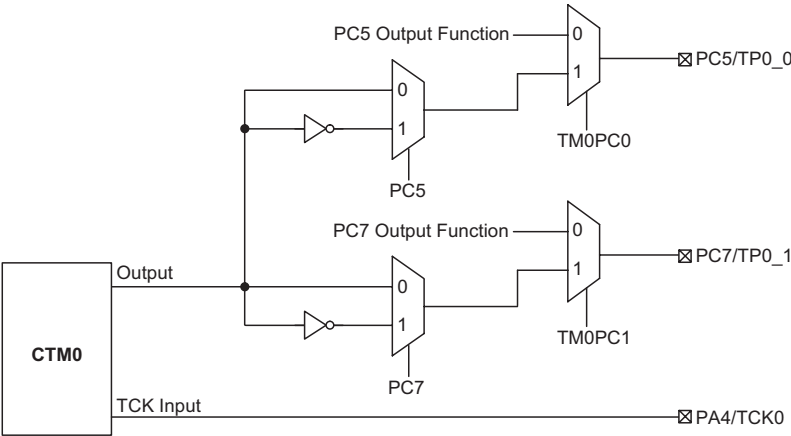
每个 TM 有两个输出引脚。当 TM 工作在比较匹配输出模式且比较匹配发生时，这些引脚会由 TM 控制切换到高电平或低电平或翻转。当 TM 输出引脚与其它功能共用时，TM 输出功能需要通过寄存器先被设置。寄存器中的一个单独位用于决定其相关引脚用于外部 TM 输出还是用于其它功能。

单片机型号	CTM0	PTM0
BS82B12A-3 BS82C16A-3 BS82D20A-3	TCK0, TP0_0, TP0_1	TCK1, TP1_0, TP1_1

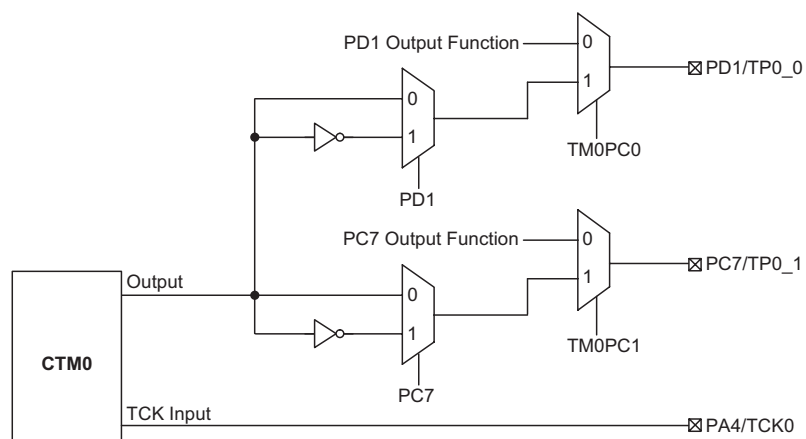
TM 输入 / 输出引脚

TM 输入 / 输出引脚控制寄存器

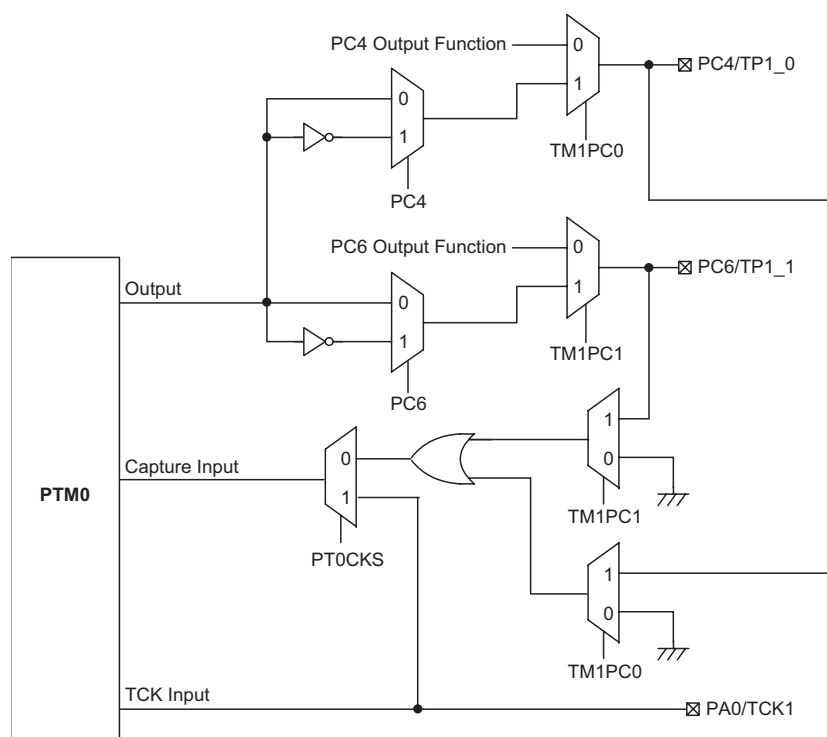
通过设置一个与 TM 输入 / 输出引脚相关的寄存器的一位，选择作为 TM 输入 / 输出功能或其它共用功能。设置为高时，相关引脚用作 TM 输入 / 输出，清零时将保持原来的功能。



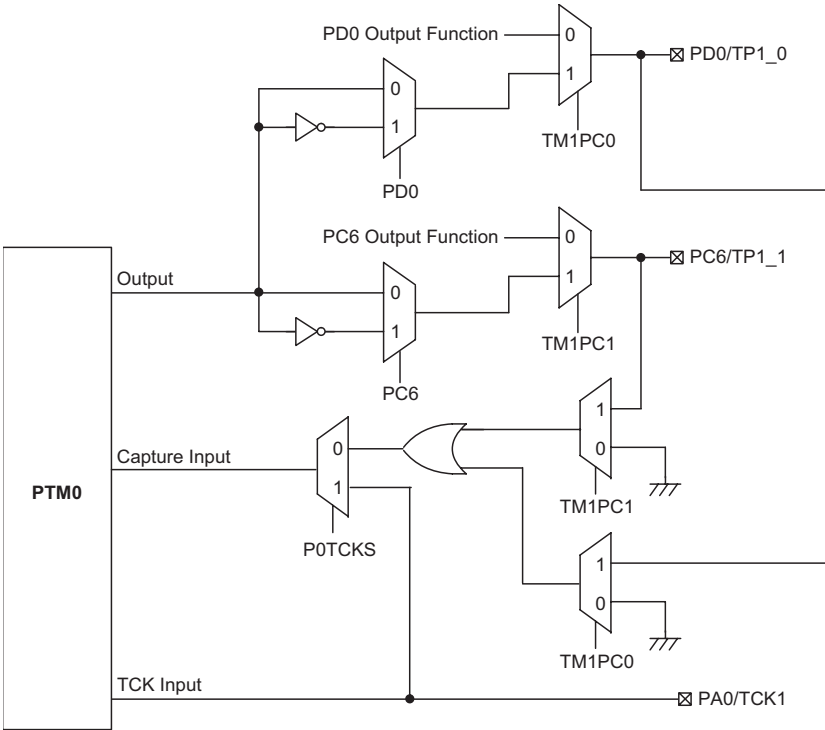
BS82B12A-3 CTM 功能引脚控制方框图



BS82C16A-3/BS82D20A-3 CTM 功能引脚控制方框图



BS82B12A-3 PTM 功能引脚控制方框图



BS82C16A-3/BS82D20A-3 PTM 功能引脚控制方框图

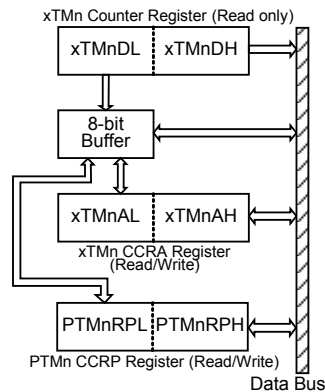
TMPC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	TM1PC1	TM1PC0	TM0PC1	TM0PC0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

- Bit 7~4 未定义，读为“0”
- Bit 3 **TM1PC1**: TP1_1 引脚控制位
0: 除能
1: 使能
- Bit 2 **TM1PC0**: TP1_0 引脚控制位
0: 除能
1: 使能
- Bit 1 **TM0PC1**: TP0_1 引脚控制位
0: 除能
1: 使能
- Bit 0 **TM0PC0**: TP0_0 引脚控制位
0: 除能
1: 使能

编程注意事项

TM 计数寄存器和捕捉 / 比较寄存器 CCRA 和 CCRP 为 10-bit 的寄存器，含有低字节和高字节结构。高字节可直接访问，低字节则仅能通过一个内部 8-bit 的缓存器进行访问。值得注意的是 8-bit 缓存器的存取数据及相关低字节的读写操作仅在其相应的高字节读取操作执行时发生。CCRA 和 CCRP 寄存器访问方式如下图所示，读写这些成对的寄存器需通过特殊的方式。建议使用“MOV”指令按照以下步骤访问 CCRA 或 CCRP 低字节寄存器，xTMnAL 或 PTMnRPL，否则可能导致无法预期的结果。



读写流程如下步骤所示：

- 写数据至 CCRA 或 CCRP
 - ◆ 步骤 1. 写数据至低字节寄存器 xTMnAL 或 PTMnRPL
 - 注意，此时数据仅写入 8-bit 缓存器。
 - ◆ 步骤 2. 写数据至高字节寄存器 xTMnAH 或 PTMnRPH
 - 注意，此时数据直接写入高字节寄存器，同时锁存在 8-bit 缓存器中的数据写入低字节寄存器。
- 由计数器寄存器和 CCRA 或 CCRP 中读取数据
 - ◆ 步骤 1. 由高字节寄存器 xTMnDH、xTMnAH 或 PTMnRPH 读取数据
 - 注意，此时高字节寄存器中的数据直接读取，同时由低字节寄存器读取的数据锁存至 8-bit 缓存器中。
 - ◆ 步骤 2. 由低字节寄存器 xTMnDL、xTMnAL 或 PTMnRPL 读取数据
 - 注意，此时读取 8-bit 缓存器中的数据。

CTM0C0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CT0PAU	CT0CK2	CT0CK1	CT0CK0	CT0ON	CT0RP2	CT0RP1	CT0RP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **CT0PAU**: CTM0 计数器暂停控制位

- 0: 运行
- 1: 暂停

通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，CTM0 保持上电状态并继续耗电。当此位由低到高转换时，计数器将保留其剩余值，直到此位再次改变为低电平，从此值开始继续计数。

Bit 6~4 **CT0CK2~CT0CK0**: 选择 CTM0 计数时钟位

- 000: $f_{SYS}/4$
- 001: f_{SYS}
- 010: $f_{H}/16$
- 011: $f_{H}/64$
- 100: f_{SUB}
- 101: f_{SUB}
- 110: TCK0 上升沿时钟
- 111: TCK0 下降沿时钟

此三位用于选择 CTM0 的时钟源。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_{H} 和 f_{SUB} 是其它的内部时钟源，细节方面请参考振荡器章节。

Bit 3 **CT0ON**: CTM0 计数器 On/Off 控制位

- 0: Off
- 1: On

此位控制 CTM0 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 CTM0。清零此位将停止计数器并关闭 CTM0 减少耗电。当此位由低到高转换时，内部计数器值将复位为零；当此位由高到低转换时，内部计数器将保持其剩余值，直到此位再次改变为高电平。

若 CTM0 处于比较匹配输出模式时，当 CT0ON 位经由低到高的转换时，CTM0 输出脚将复位至 CT0OC 位指定的初始值。

Bit 2~0 **CT0RP2~CT0RP0**: CTM0 CCRP 3-bit 寄存器，对应于 CTM0 计数器 bit 9~bit 7 比较器 P 匹配周期

- 000: 1024 个 CTM0 时钟周期
- 001: 128 个 CTM0 时钟周期
- 010: 256 个 CTM0 时钟周期
- 011: 384 个 CTM0 时钟周期
- 100: 512 个 CTM0 时钟周期
- 101: 640 个 CTM0 时钟周期
- 110: 768 个 CTM0 时钟周期
- 111: 896 个 CTM0 时钟周期

此三位设置内部 CCRP 3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 CT0CCLR 位设置为 0 时，该比较结果用于清除内部计数器。CT0CCLR 位设为低，内部计数器在比较器 P 比较匹配发生时被重置；由于 CCRP 只与计数器高三位比较，比较结果是 128 时钟周期的倍数。CCRP 被清零时，实际上会使得计数器在最大值溢出。

CTM0C1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CT0M1	CT0M0	CT0IO1	CT0IO0	CT0OC	CT0POL	CT0DPX	CT0CCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **CT0M1~CT0M0**: 选择 CTM0 工作模式位

- 00: 比较匹配输出模式
- 01: 未定义
- 10: PWM 模式
- 11: 定时 / 计数器模式

这两位设置 CTM0 需要的工作模式。为了确保操作可靠, CTM0 应在 CT0M1 和 CT0M0 位有任何改变前先关掉。在定时 / 计数器模式, CTM0 输出脚控制必须除能。

Bit 5~4 **CT0IO1~CT0IO0**: 选择 TP0 输出功能位

比较匹配输出模式

- 00: 无变化
- 01: 输出低
- 10: 输出高
- 11: 输出翻转

PWM 模式

- 00: 强制无效状态
- 01: 强制有效状态
- 10: PWM 输出
- 11: 未定义

定时 / 计数器模式

未使用

此两位用于决定在一定条件达到时 CTM0 输出脚如何改变状态。这两位值的选择决定 CTM0 运行在何种模式下。

在比较匹配输出模式下, CT0IO1 和 CT0IO0 位决定当比较器 A 比较匹配输出发生时 CTM0 输出脚如何改变状态。当比较器 A 比较匹配输出发生时 CTM0 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时, 这个输出将不会改变。CTM 输出脚的初始值通过 CTM0C1 寄存器的 CT0OC 位设置取得。注意, 由 CT0IO1 和 CT0IO0 位得到的输出电平必须与通过 CT0OC 位设置的初始值不同, 否则当比较匹配发生时, CTM0 输出脚将不会发生变化。在 CTM0 输出脚改变状态后, 通过 CT0ON 位由低到高电平的转换复位至初始值。

在 PWM 模式, CT0IO1 和 CT0IO0 用于决定比较匹配条件发生时怎样改变 CTM0 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。仅在 CTM0 关闭时改变 CT0IO1 和 CT0IO0 位的值是很有必要的。若在 CTM0 运行时改变 CT0IO1 和 CT0IO0 的值, PWM 输出的值是无法预料的。

Bit 3 **CT0OC**: TP0 输出控制位

比较匹配输出模式

- 0: 初始低
- 1: 初始高

PWM 模式

- 0: 低有效
- 1: 高有效

这是 CTM0 输出脚输出控制位。它取决于 CTM0 此时正运行于比较匹配输出模式还是 PWM 模式。若 CTM 处于定时 / 计数器模式, 则其不受影响。在比较匹配输出模式时, 比较匹配发生前其决定 CTM 输出脚的逻辑电平值。在 PWM 模式时, 其决定 PWM 信号是高有效还是低有效。

- Bit 2 **CT0POL**: TP0 输出极性控制位
0: 同相
1: 反相
此位控制 CTM0 输出脚的极性。此位为高时 CTM0 输出脚反相，为低时 CTM0 输出脚同相。若 CTM0 处于定时 / 计数器模式时其不受影响。
- Bit 1 **CT0DPX**: CTM0 PWM 周期 / 占空比控制位
0: CCRP - 周期; CCRA - 占空比
1: CCRP - 占空比; CCRA - 周期
此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。
- Bit 0 **CT0CCLR**: 选择 CTM0 计数器清零条件位
0: CTM0 比较器 P 匹配
1: CTM0 比较器 A 匹配
此位用于选择清除计数器的方法。简易型 TM 包括两个比较器 - 比较器 A 和比较器 P。这两个比较器每个都可以用作清除内部计数器。CT0CCLR 位设为高，计数器在比较器 A 比较匹配发生时被清除；此位设为低，计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。CT0CCLR 位在 PWM 模式时未使用。

CTM0DL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **CTM0DL**: CTM0 计数器低字节寄存器 bit 7~bit 0
CTM0 10-bit 计数器 bit 7~bit 0

CTM0DH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

- Bit 7~2 未定义，读为“0”
- Bit 1~0 **CTM0DH**: CTM0 计数器高字节寄存器 bit 1~bit 0
CTM0 10-bit 计数器 bit 9~bit 8

CTM0AL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **CTM0AL**: CTM0 CCRA 低字节寄存器 bit 7~bit 0
CTM0 10-bit CCRA bit 7~bit 0

CTM0AH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”
Bit 1~0 **CTM0AH**: CTM0 CCRA 高字节寄存器 bit 1~bit 0
 CTM0 10-bit CCRA bit 9~bit 8

简易型 TM 工作模式

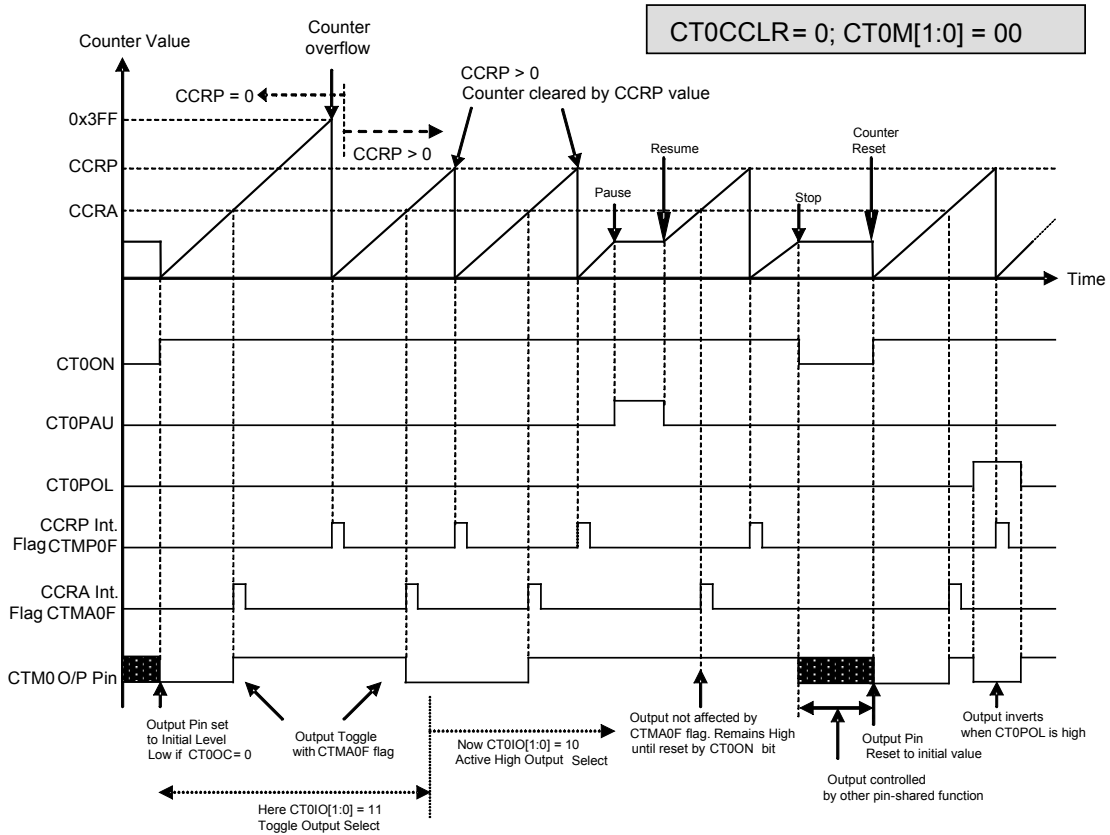
简易型 TM 有三种工作模式，即比较匹配输出模式，PWM 模式或定时 / 计数器模式。通过设置 CTM0C1 寄存器的 CT0M1 和 CT0M0 位选择任意工作模式。

比较匹配输出模式

为使 CTM0 工作在此模式，CTM0C1 寄存器中的 CT0M1 和 CT0M0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 CT0CCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 CTMA0F 和 CTMP0F 将分别置起。

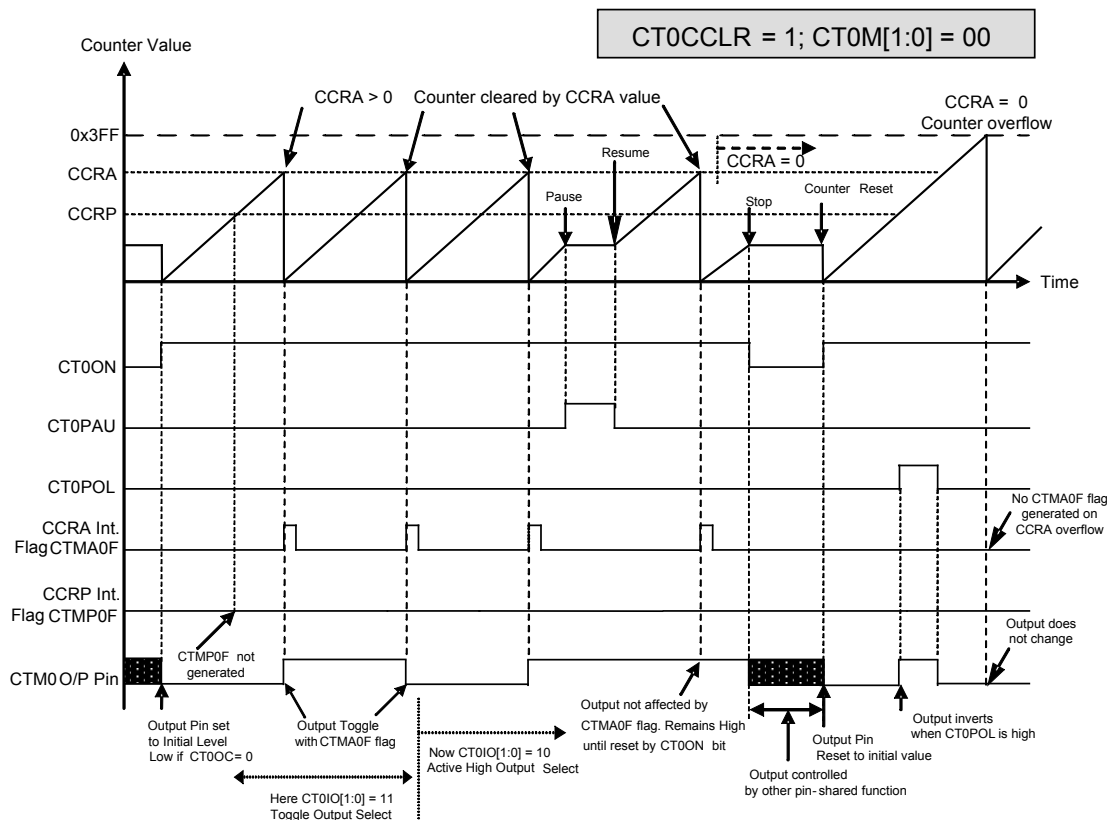
如果 CTM0C1 寄存器的 CT0CCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 CTMA0F 中断请求标志产生。所以当 CT0CCLR 为高时，不产生 CTMP0F 中断请求标志。如果 CCRA 被清零，当计数达到最大值 3FFH 时，计数器溢出，而此时不产生 CTMA0F 请求标志。

正如该模式名所言，当比较匹配发生后，CTM0 输出脚状态改变。当比较器 A 比较匹配发生后 CTMA0F 标志产生时，CTM 输出脚状态改变。比较器 P 比较匹配发生时产生的 CTMP0F 标志不影响 CTM 输出脚。CTM 输出脚状态改变方式由 CTM0C1 寄存器中 CT0IO1 和 CT0IO0 位决定。当比较器 A 比较匹配发生时，CT0IO1 和 CT0IO0 位决定 CTM0 输出脚输出高，低或翻转当前状态。CTM0 输出脚初始值，在 CT0ON 位由低到高电平的变化后通过 CT0OC 位设置。注意，若 CT0IO1 和 CT0IO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 – CT0CCLR=0

- 注：1. CT0CCLR=0，比较器 P 匹配将清除计数器
2. CTM0 输出脚仅由 CTMA0F 标志位控制
3. 在 CT0ON 上升沿 CTM0 输出脚复位至初始值



比较匹配输出模式 – CT0CCLR=1

- 注：
1. CT0CCLR=1，比较器 A 匹配将清除计数器
 2. CTM0 输出脚仅由 CTMA0F 标志位控制
 3. 在 CT0ON 上升沿 CTM0 输出脚复位至初始值
 4. 当 CT0CCLR=1 时，CTMP0F 标志位不会产生

定时 / 计数器模式

为使 CTM0 工作在此模式，CTM0C1 寄存器中的 CT0M1 和 CT0M0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 CTM0 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 CTM0 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

为使 CTM0 工作在此模式，CTM0C1 寄存器中的 CT0M1 和 CT0M0 位需要设置为“10”。CTM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 CTM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可调，其波形的选择就极其灵活。在 PWM 模式中，CT0CCLR 位不影响 PWM 操作。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 CTM0C1 寄存器的 CT0DPX 位。所以 PWM 波形频率和占空比由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。CTM0C1 寄存器中的 CT0OC 位决定 PWM 波形的极性，CT0IO1 和 CT0IO0 位使能 PWM 输出或将 CTM 输出脚置为逻辑高或逻辑低。CT0POL 位对 PWM 输出波形的极性取反。

• CTM, PWM 模式，边沿对齐模式，CT0DPX=0

CCRP	001b	010b	011b	100b	101b	110b	111b	000b
Period	128	256	384	512	640	768	896	1024
Duty	CCRA							

若 $f_{SYS}=16\text{MHz}$ ，CTM0 时钟源选择 $f_{SYS}/4$ ，CCRP=100b，CCRA=128，

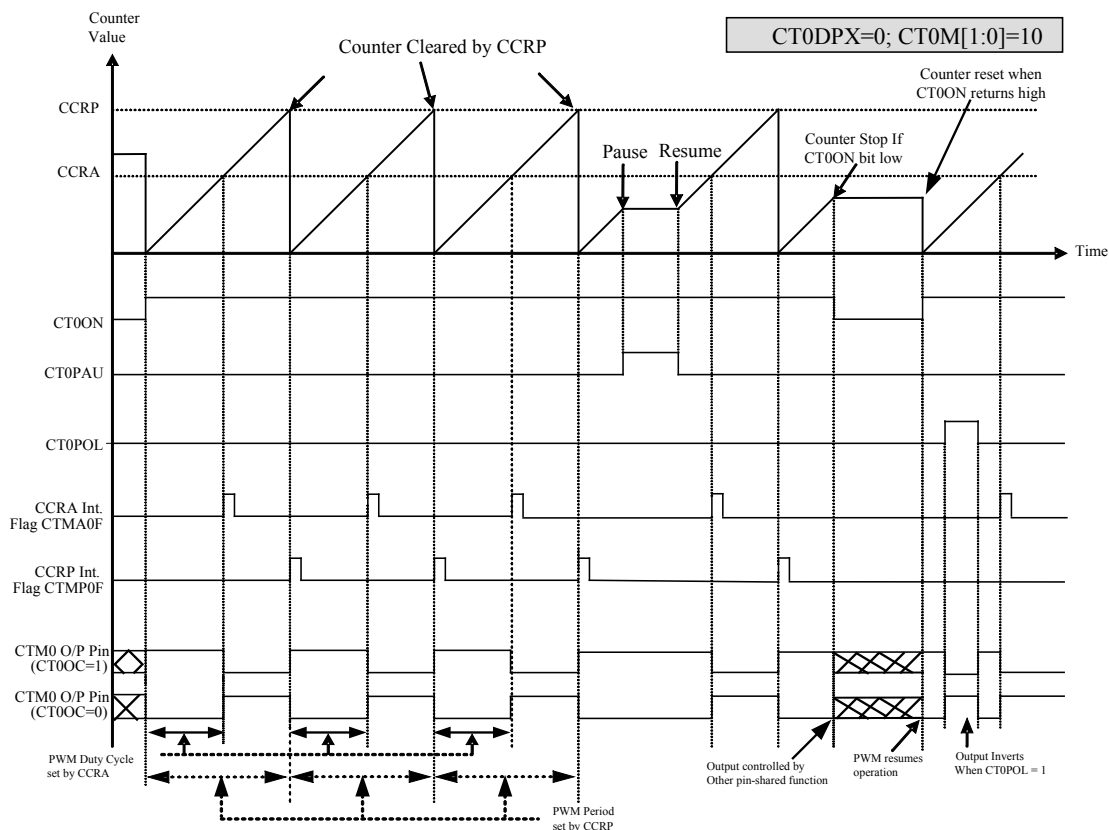
CTM0 PWM 输出频率 $= (f_{SYS}/4)/512 = f_{SYS}/2048 = 7.8125\text{kHz}$ ， $duty=128/512=25\%$ ，

若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%。

• CTM, PWM 模式，边沿对齐模式，CT0DPX=1

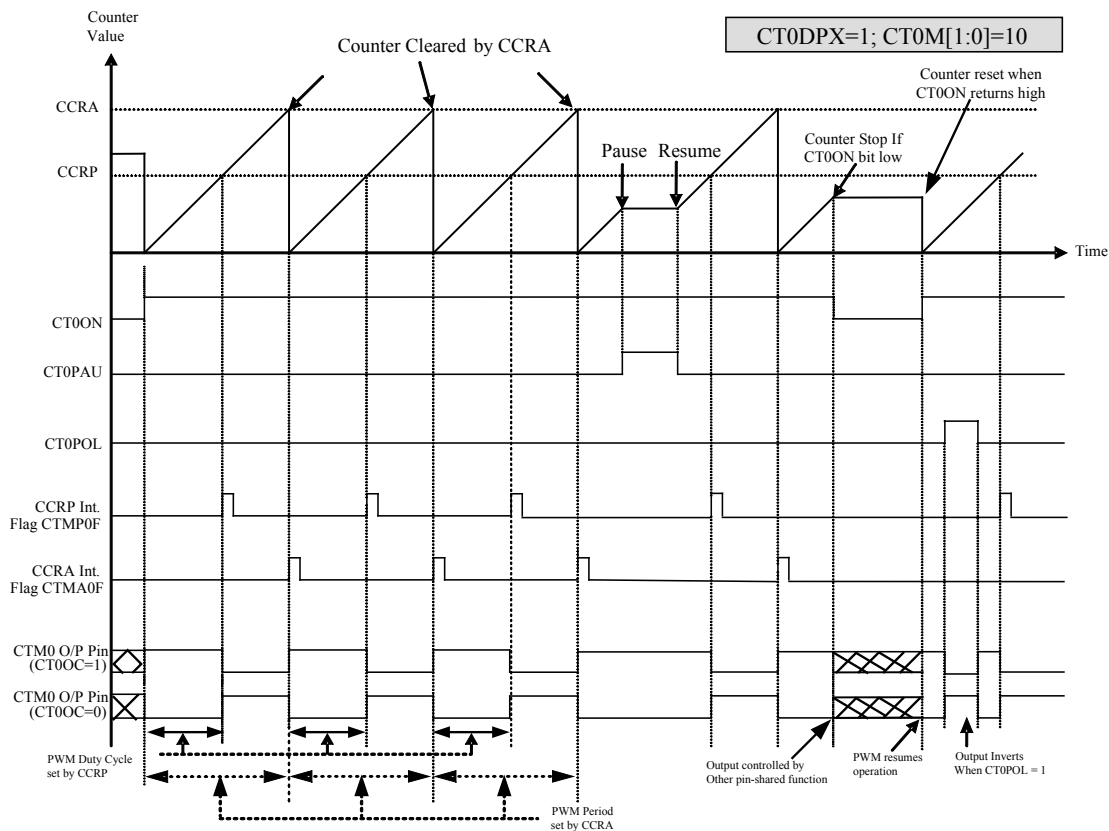
CCRP	001b	010b	011b	100b	101b	110b	111b	000b
Period	CCRA							
Duty	128	256	384	512	640	768	896	1024

PWM 的输出周期由 CCRA 寄存器的值与 CTM0 的时钟共同决定，PWM 的占空比由 CCRP 寄存器的值决定。



PWM 模式 – CT0DPX=0

- 注：
1. CT0DPX=0, CCRP 清除计数器
 2. 计数器清零并设置 PWM 周期
 3. 当 CT0IO[1:0]=00 或 01, PWM 功能不变
 4. CT0CCLR 位不影响 PWM 操作

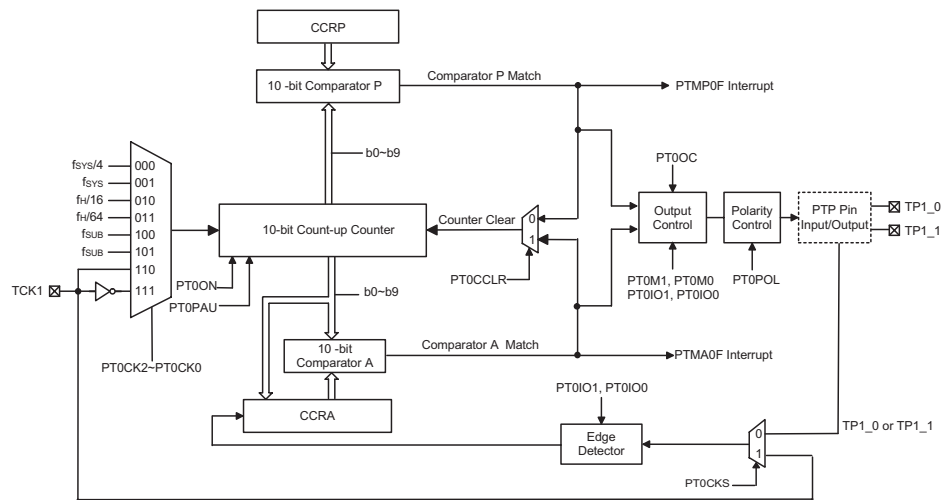


PWM 模式 – CT0DPX=1

- 注：
1. CT0DPX=1, CCRA 清除计数器
 2. 计数器清零并设置 PWM 周期
 3. 当 CT0IO[1:0]=00 或 01, PWM 功能不变
 4. CT0CCLR 位不影响 PWM 操作

周期型 TM – PTM

周期型 TM 包括 5 种工作模式，即比较匹配输出、定时 / 事件计数器、捕捉输入、单脉冲输出和 PWM 输出模式。周期型 TM 也由一个外部输入脚控制并驱动两个外部输出脚。



周期型 TM 框图

周期型 TM 操作

周期型 TM 的核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRP 和 CCRA 寄存器中的值进行比较。CCRP 是 10 位宽度。通过应用程序改变 10 位计数器值的唯一方法是使 PT0ON 位发生上升沿跳变清除计数器。此外，计数器溢出或比较匹配也会自动清除计数器。上述条件发生时，通常情况会产生 PTM0 中断信号。周期型 TM 可工作在不同的模式，可由包括来自输入脚的不同时钟源驱动，也可以控制输出脚。所有工作模式的设置都是通过设置相关寄存器来实现的。

周期型 TM 寄存器介绍

周期型 TM 的所有工作模式由一系列寄存器控制。一对只读寄存器用来存放 10 位计数器的值，两对读 / 写寄存器存放 10 位 CCRA 和 CCRP 的值。剩下两个控制寄存器用来设置不同的操作和工作模式。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PTM0C0	PT0PAU	PT0CK2	PT0CK1	PT0CK0	PT0ON	—	—	—
PTM0C1	PT0M1	PT0M0	PT0IO1	PT0IO0	PT0OC	PT0POL	PT0CKS	PT0CCLR
PTM0DL	D7	D6	D5	D4	D3	D2	D1	D0
PTM0DH	—	—	—	—	—	—	D9	D8
PTM0AL	D7	D6	D5	D4	D3	D2	D1	D0
PTM0AH	—	—	—	—	—	—	D9	D8
PTM0RPL	D7	D6	D5	D4	D3	D2	D1	D0
PTM0RPH	—	—	—	—	—	—	D9	D8

10-bit 周期型 TM 寄存器列表

PTM0C0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PT0PAU	PT0CK2	PT0CK1	PT0CK0	PT0ON	—	—	—
R/W	R/W	R/W	R/W	R/W	R/W	—	—	—
POR	0	0	0	0	0	—	—	—

Bit 7 **PT0PAU**: PTM0 计数器暂停控制位

0: 运行

1: 暂停

通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，PTM0 保持上电状态并继续耗电。当此位由低到高转换时，计数器将保留其剩余值，直到此位再次改变为低电平，并从此值开始继续计数。

Bit 6 ~ 4 **PT0CK2 ~ PT0CK0**: 选择 PTM0 计数时钟位

000: $f_{SYS}/4$

001: f_{SYS}

010: $f_H/16$

011: $f_H/64$

100: f_{SUB}

101: f_{SUB}

110: TCK1 上升沿时钟

111: TCK1 下降沿时钟

此三位用于选择 PTM0 的时钟源。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考振荡器章节。

Bit 3 **PT0ON**: PTM0 计数器 On/Off 控制

0: Off

1: On

此位控制 PTM0 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 PTM0。清零此位将停止计数器并关闭 PTM0 减少耗电。当此位经由低到高转换时，内部计数器将复位清零；当此位经由高到低转换时，内部计数器将保持其剩余值，直到此位再次改变为高电平。

若 PTM0 处于比较匹配输出模式时，当 PT0ON 位经由低到高的转换时，PTM0 输出脚将复位至 PT0OC 位指定的初始值。

Bit 2 ~ 0 未定义，读为“0”

PTM0C1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PT0M1	PT0M0	PT0IO1	PT0IO0	PT0OC	PT0POL	PT0CKS	PT0CCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 ~ 6 **PT0M1~PT0M0**: 选择 PTM0 工作模式

- 00: 比较匹配输出模式
- 01: 捕捉输入模式
- 10: PWM 模式或单脉冲输出模式
- 11: 定时 / 计数器模式

这两位设置 PTM0 需要的工作模式。为了确保操作可靠, PTM0 应在 PT0M1 和 PT0M0 位有任何改变前先关掉。在定时 / 计数器模式, PTM0 输出脚控制必须除能。

Bit 5 ~ 4 **PT0IO1~PT0IO0**: 选择 TP1 输出功能位

比较匹配输出模式

- 00: 无变化
- 01: 输出低
- 10: 输出高
- 11: 输出翻转

PWM 模式 / 单脉冲输出模式

- 00: 强制无效状态
- 01: 强制有效状态
- 10: PWM 输出
- 11: 单脉冲输出

捕捉输入模式

- 00: 在 TP1_0、TP1_1 或 TCK1 上升沿输入捕捉
- 01: 在 TP1_0、TP1_1 或 TCK1 下降沿输入捕捉
- 10: 在 TP1_0、TP1_1 或 TCK1 双沿输入捕捉
- 11: 输入捕捉除能

定时 / 计数器模式

未使用

此两位用于决定在一定条件达到时 PTM0 输出脚如何改变状态。这两位值的选择决定 PTM0 运行在哪种模式下。

在比较匹配输出模式下, PT0IO1 和 PT0IO0 位决定当从比较器 A 比较匹配输出发生时 PTM0 输出脚如何改变状态。当从比较器 A 比较匹配输出发生时 PTM0 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时, 这个输出将不会改变。PTM0 输出脚的初始值通过 PTM0C1 寄存器的 PT0OC 位设置取得。注意, 由 PT0IO1 和 PT0IO0 位得到的输出电平必须与通过 PT0OC 位设置的初始值不同, 否则当比较匹配发生时, PTM 输出脚将不会发生变化。在 PTM 输出脚改变状态后, 通过 PT0ON 位由低到高电平的转换复位至初始值。

在 PWM 模式, PT0IO1 和 PT0IO0 用于决定比较匹配条件发生时怎样改变 PTM0 输出脚的状态。PWM0 输出功能通过这两位的变化进行更新。仅在 PTM0 关闭时改变 PT0IO1 和 PT0IO0 位的值是很有必要的。若在 PTM0 运行时改变 PT0IO1 和 PT0IO0 的值, PWM 输出的值是无法预料的。

- Bit 3 **PT0OC**: TP1 输出控制位
比较匹配输出模式
0: 初始低
1: 初始高
PWM 模式 / 单脉冲输出模式
0: 低有效
1: 高有效
这是 PTM0 输出脚输出控制位。它取决于 PTM0 此时正运行于比较匹配输出模式还是 PWM 模式 / 单脉冲输出模式。若 PTM0 处于定时 / 计数器模式, 则其不受影响。在比较匹配输出模式时, 比较匹配发生前其决定 PTM0 输出脚的逻辑电平值。在 PWM 模式时, 其决定 PWM 信号是高有效还是低有效。
- Bit 2 **PT0POL**: TP1 输出极性控制位
0: 同相
1: 反相
此位控制输出脚的极性。此位为高时 PTM 输出脚反相, 为低时 PTM 输出脚同相。若 PTM 处于定时 / 计数器模式时其不受影响。
- Bit 1 **PT0CKS**: PTM0 捕捉输入触发源选择位
0: 来自 TP1_0 或 TP1_1 引脚
1: 来自 TCK1 引脚
- Bit 0 **PT0CCLR**: 选择 PTM0 计数器清零条件位
0: PTM0 比较器 P 匹配
1: PTM0 比较器 A 匹配
此位用于选择清除计数器的方法。周期型 TM 包括两个比较器—比较器 A 和比较器 P。这两个比较器每个都可以用作清除内部计数器。PT0CCLR 位设为高, 计数器在比较器 A 比较匹配发生时被清除; 此位设为低, 计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。PT0CCLR 位在 PWM, 单脉冲或输入捕捉模式时未使用。

PTM0DL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

- Bit 7 ~ 0 **PTM0DL**: PTM0 计数器低字节寄存器 bit 7 ~ bit 0
PTM0 10-bit 计数器 bit 7 ~ bit 0

PTM0DH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

- Bit 7 ~ 2 未定义, 读为 “0”
Bit 1 ~ 0 **PTM0DH**: PTM0 计数器高字节寄存器 bit 1 ~ bit 0
PTM0 10-bit 计数器 bit 9 ~ bit 8

PTM0AL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PTM0AL**: PTM0 CCRA 低字节寄存器 bit 7~bit 0
PTM0 10-bit CCRA bit 7~bit 0

PTM0AH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”
Bit 1~0 **PTM0AH**: PTM0 CCRA 高字节寄存器 bit 1~bit 0
PTM0 10-bit CCRA bit 9~bit 8

PTM0RPL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PTM0RPL**: PTM0 CCRP 低字节寄存器 bit 7~bit 0
PTM0 10-bit CCRP bit 7~bit 0

PTM0RPH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”
Bit 1~0 **PTM0RPH**: PTM0 CCRP 高字节寄存器 bit 1~bit 0
PTM0 10-bit CCRP bit 9~bit 8

周期型 TM 工作模式

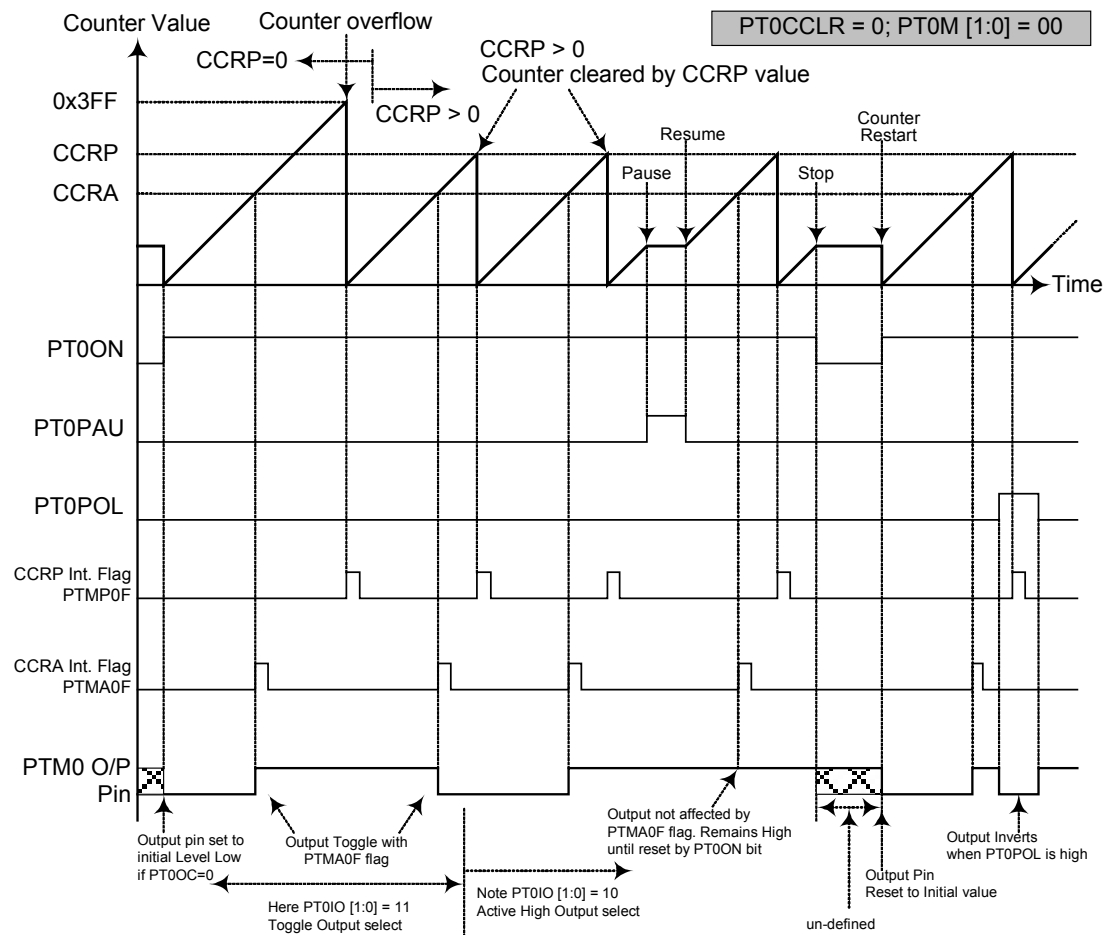
周期型 TM 有五种工作模式，即比较匹配输出模式、PWM 输出模式、单脉冲输出模式、捕捉输入模式或定时 / 计数器模式。通过设置 PTM0C1 寄存器的 PT0M1 和 PT0M0 位选择任意模式。

比较匹配输出模式

为使 PTM 工作在此模式，PTM0C1 寄存器中的 PT0M1 和 PT0M0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 PT0CCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 PTMA0F 和 PTMP0F 将分别置位。

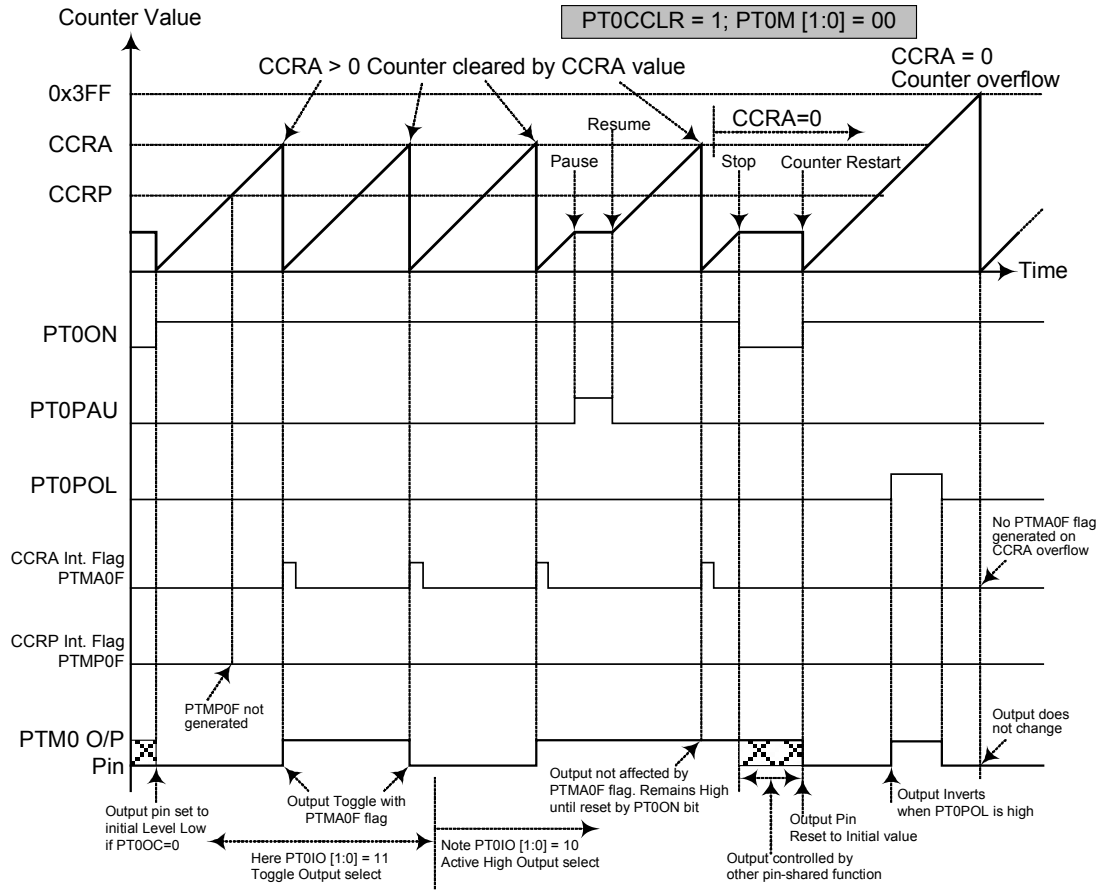
如果 PTM0C1 寄存器的 PT0CCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅产生 PTMA0F 中断请求标志。所以当 PT0CCLR 为高时，不会产生 PTMP0F 中断请求标志。在比较匹配输出模式下，CCRA 不能设为“0”。如果 CCRA 被清零，当计数达到最大值 3FFH 时，计数器溢出，而此时不产生 PTMA0F 请求标志。

正如该模式名所言，当比较匹配发生后，PTM0 输出脚状态改变。当比较器 A 比较匹配发生后 PTMA0F 标志产生时，PTM0 输出脚状态改变。比较器 P 比较匹配发生时产生的 PTMP0F 标志不影响 TM 输出脚。PTM 输出脚状态改变方式由 PTM0C1 寄存器中 PT0IO1 和 PT0IO0 位决定。当比较器 A 比较匹配发生时，PT0IO1 和 PT0IO0 位决定 TM 输出脚输出高，低或翻转当前状态。PTM0 输出脚初始值，在 PT0ON 位由低到高电平的变化后通过 PT0OC 位设置。注意，若 PT0IO1 和 PT0IO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 – PT0CCLR=0

- 注：
1. PT0CCLR=0，比较器 P 匹配将清除计数器
 2. PTM0 输出脚仅由 PTMA0F 标志位控制
 3. 在 PT0ON 上升沿 PTM0 输出脚复位至初始值



比较匹配输出模式 – PT0CCLR=1

- 注：
1. PT0CCLR=1，比较器 A 匹配将清除计数器
 2. PTM0 输出脚仅由 PTMA0F 标志位控制
 3. 在 PT0ON 上升沿 TM 输出脚复位至初始值
 4. 当 PT0CCLR=1 时，不会产生 PTMP0F 标志

定时 / 计数器模式

为使 PTM0 工作在此模式，PTM0C1 寄存器中的 PT0M1 和 PT0M0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 PTM0 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 PTM0 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

为使 PTM 工作在此模式，PTM0C1 寄存器中的 PT0M1 和 PT0M0 位需要设置为“10”。PTM 的 PWM 功能在马达控制、加热控制、照明控制等方面十分有用。给 TM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

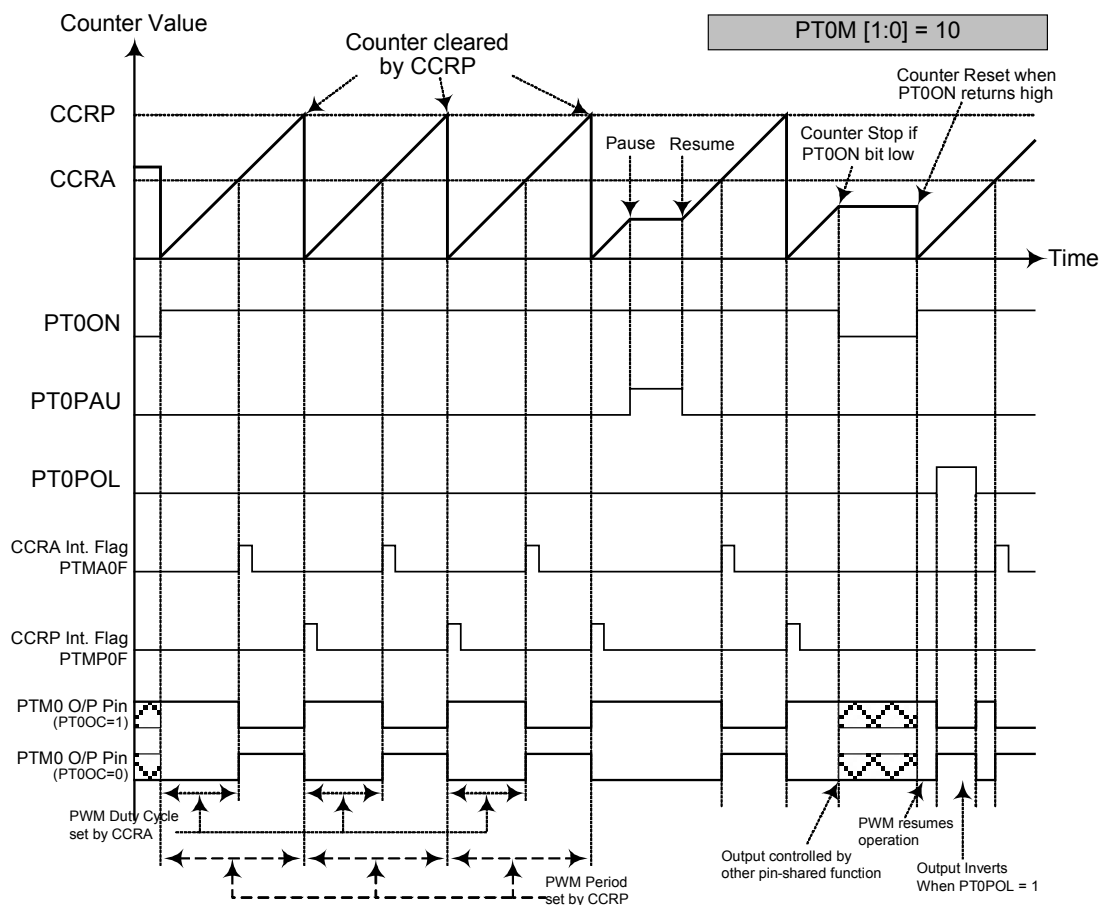
由于 PWM 波形的周期和占空比可调，其波形的选择就极其灵活。在 PWM 模式中，PT0CCLR 位不影响 PWM 周期。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。所以 PWM 波形由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。PTM0C1 寄存器中的 PT0OC 位决定 PWM 波形的极性，PT0IO1 和 PT0IO0 位使能 PWM 输出或将 PTM 输出脚置为逻辑高或逻辑低。PT0POL 位对 PWM 输出波形的极性取反。

● 10-bit PTM, PWM 模式 , 边沿对齐模式

CCRP	1~1023	0
Period	1~1023	1024
Duty	CCRA	

若 $f_{SYS}=16\text{MHz}$ ，PTM0 时钟源选择 $f_{SYS}/4$ ，CCRP=512，CCRA=128，
PTM0 PWM 输出频率 $= (f_{SYS}/4)/512 = f_{SYS}/2048 = 7.8125\text{kHz}$ ， $duty=128/512=25\%$
若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%



PWM 模式

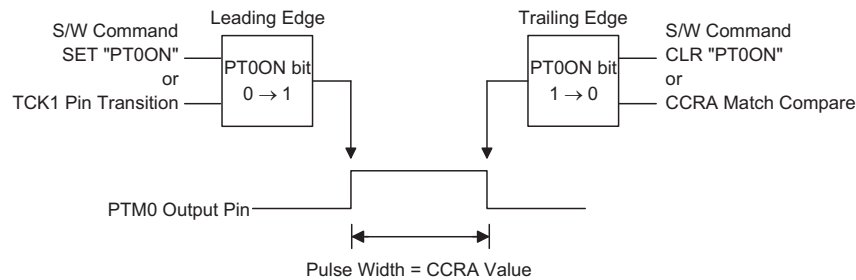
- 注： 1. 计数器清零并设置 PWM 周期
2. 当 PT0IO[1:0]=00 或 01，PWM 功能不变
3. PT0CCLR 位不影响 PWM 操作

单脉冲模式

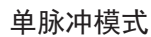
为使 PTM0 工作在此模式，PTM0C1 寄存器中的 PT0M1 和 PT0M0 位需要设置为“10”，同时 PT0IO1 和 PT0IO0 位需要设置为“11”。正如模式名所言，单脉冲输出模式，在 PTM0 输出脚将产生一个脉冲输出。

脉冲输出可以通过应用程序控制 PT0ON 位由低到高的转变来触发。而处于单脉冲模式时，PT0ON 位可在 TCK1 脚发生有效边沿跳转时自动由低转变为高，进而开始单脉冲输出。当 PT0ON 位转变为高电平时，计数器将开始运行，并产生脉冲前沿。当脉冲有效时 PT0ON 位保持高电平。通过应用程序使 PT0ON 位清零或比较器 A 比较匹配发生时，产生脉冲下降沿。

然而，比较器 A 比较匹配发生时，会自动清除 PT0ON 位并产生单脉冲输出边沿跳变。CCRA 的值通过这种方式控制脉冲宽度。比较器 A 比较匹配发生时，也会产生 PTM0 中断。PT0ON 位在计数器重启时会发生由低到高的转变，此时计数器才复位至零。在单脉冲模式中，CCRP 寄存器和 PT0CCLR 位未使用。



单脉冲产生示意图



注：

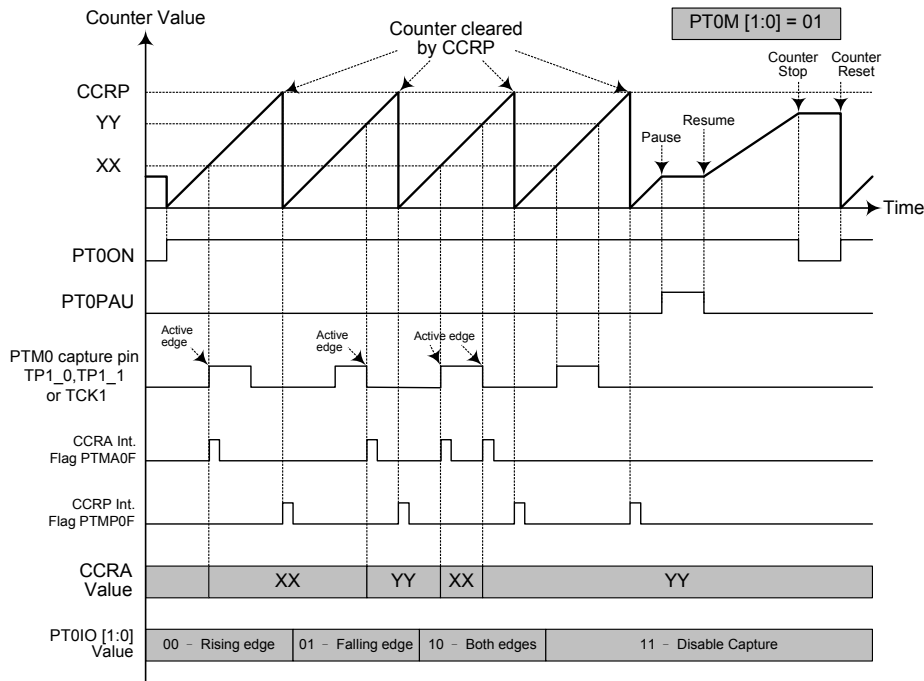
1. 通过 CCRA 匹配停止计数器
2. CCRP 未使用
3. 通过 TCK1 脚或设置 PT0ON 位为高来触发脉冲
4. TCK1 脚有效沿会自动置位 PT0ON
5. 单脉冲模式中，PT0IO[1:0] 需置位“11”，且不能更改。

捕捉输入模式

为使 PTM0 工作在此模式，PTM0C1 寄存器中的 PT0M1 和 PT0M0 位需要设置为“01”。此模式使能外部信号捕捉并保存内部计数器当前值，因此被用于诸如脉冲宽度测量的应用中。TP1_0、TP1_1 或 TCK1 脚上的外部信号，通过设置 PTM0C1 寄存器的 PT0CKS 位选择。可通过设置 PTM0C1 寄存器的 PT0IO1 和 PT0IO0 位选择有效边沿类型，即上升沿，下降沿或双沿有效。通过应用程序将 PT0ON 位由低到高转变时，计数器启动。

当 TP1_0、TP1_1 或 TCK1 引脚出现有效边沿转换时，计数器当前值被锁存到 CCRA 寄存器，并产生 PTM0 中断。不考虑 TP1_0、TP1_1 或 TCK1 引脚事件，计数器继续工作直到 PT0ON 位发生下降沿跳变。当 CCRP 比较匹配发生时计数器复位至零；CCRP 的值通过这种方式控制计数器的最大值。当比较器 P CCRP 比较匹配发生时，也会产生 PTM0 中断。记录 CCRP 溢出中断信号的值可以测量脉宽。通过设置 PT0IO1 和 PT0IO0 位选择 TP1_0、TP1_1 或 TCK1 引脚为上升沿、下降沿或双沿有效。如果 PT0IO1 和 PT0IO0 位都设置为高，无论 TP1_0、TP1_1 或 TCK1 引脚发生哪种边沿转换都不会产生捕捉操作，但计数器将会继续运行。

当 TP1_0、TP1_1 或 TCK1 引脚与其它功能共用，PTM0 工作在输入捕捉模式时需多加注意。这是因为如果引脚被设为输出，那么该引脚上的任何电平转变都可能执行输入捕捉操作。PT0CCLR、PT0OC 和 PT0POL 位在此模式中未使用。



捕捉输入模式

- 注：
1. PT0M[1:0]=01 并通过 PT0IO[1:0] 位设置有效边沿
 2. PTM0 捕捉输入脚的有效边沿将计数器的值转移到 CCRA 中
 3. PT0CCLR 位未使用
 4. 无输出功能 – PT0OC 和 PT0POL 位未使用
 5. 计数器值由 CCRP 决定，在 CCRP 为“0”时，计数器计数值可达最大

触控按键功能

该系列单片机提供多触控按键功能。该触控按键功能完全内部集成不需外接元件，通过内部寄存器对其进行简单的操作。

触控按键结构

触控按键与 PA~PD 的 I/O 引脚共用。通过寄存器的位来选择此功能。按键被分成 n 个部分，即 M0~Mn 模块。每个模块为独立的一组包含四个触控按键且每个按键有各自的振荡器。每个模块具有单独的控制逻辑电路和配套的寄存器系列。寄存器的名称和它相关的模块编号相对应。

单片机型号	按键个数	触控按键模块	触控按键	共用 I/O 口
BS82B12A-3	12	M0	Key1~Key4	PB0~PB3
		M1	Key5~Key8	PB4~PB7
		M2	Key9~Key12	PC0~PC3
BS82C16A-3	16	M0	Key1~Key4	PB0~PB3
		M1	Key5~Key8	PB4~PB7
		M2	Key9~Key12	PC0~PC3
		M3	Key13~Key16	PC4~PC7
BS82D20A-3	20	M0	Key1~Key4	PB0~PB3
		M1	Key5~Key8	PB4~PB7
		M2	Key9~Key12	PD3, PD2, PC0, PC1
		M3	Key13~Key16	PC2~PC5
		M4	Key17~Key20	PC6, PC7, PA4, PA1

触控按键寄存器

每个触控按键模块包含四个触控按键功能，且都有配套的 6 个寄存器。以下表格显示了每个触控按键模块的寄存器系列。寄存器名称里的 Mn 对应触控按键模块的序号，BS82B12A-3 触控按键模块序号为 M0~M2，BS82C16A-3 触控按键模块序号为 M0~M3，BS82D20A-3 触控按键模块序号为 M0~M4。

名称	作用
TKTMR	触控按键 8 位定时 / 计数器寄存器
TKC0	计数器 on-off 和清零控制 / 参考时钟控制 / TKST 开始位
TK16DL	16 位计数器低字节内容
TK16DH	16 位计数器高字节内容
TKC1	触控按键感应振荡器频率选择
TKMn16DL	模块 n 16 位计数器低字节计数器
TKMn16DH	模块 n 16 位计数器高字节计数器
TKMnROL	模块 n 参考振荡器内建电容选择
TKMnROH	模块 n 参考振荡器内建电容选择
TKMnC0	模块 n 控制寄存器 0 复合按键选择
TKMnC1	模块 n 控制寄存器 1 按键感应振荡器控制 / 参考振荡器控制 / I/O 或触控按键选择

寄存器列表 (n=0~4)

寄存器名称	位							
	7	6	5	4	3	2	1	0
TKTMR	D7	D6	D5	D4	D3	D2	D1	D0
TKC0	—	TKRCOV	TKST	TKCFOV	TK16OV	TSCS	TK16S1	TK16S0
TK16DL	D7	D6	D5	D4	D3	D2	D1	D0
TK16DH	D7	D6	D5	D4	D3	D2	D1	D0
TKC1	—	—	—	—	—	—	TKFS1	TKFS0
TKMn16DL	D7	D6	D5	D4	D3	D2	D1	D0
TKMn16DH	D7	D6	D5	D4	D3	D2	D1	D0
TKMnROL	D7	D6	D5	D4	D3	D2	D1	D0
TKMnROH	—	—	—	—	—	—	D9	D8
TKMnC0	MnMXS1	MnMXS0	MnDFEN	MnFILEN	MnSOFC	MnSOF2	MnSOF1	MnSOF0
TKMnC1	MnTSS	—	MnROEN	MnKOEN	MnK4IO	MnK3IO	MnK2IO	MnK1IO

触控按键寄存器列表 (n=0~4)

TKTMR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 触控按键 8 位定时 / 计数器寄存器
时隙计数器溢出设置的时间为 $(256 - \text{TKTMR}[7:0]) \times 32$

TKC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	TKRCOV	TKST	TKCFOV	TK16OV	TSCS	TK16S1	TK16S0
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未使用，读为“0”

Bit 6 **TKRCOV**: 时隙计数器溢出标志位
0: 无溢出
1: 溢出
如果模块 0 或所有模块 (通过 TSCS 位选择) 时隙计数器溢出，则触控按键中断请求标志位 (TKMF) 将会被置位且所有模块按键振荡器和参考振荡器自动停止。所有模块的 16 位 C/F 计数器、16 位计数器、5 位时隙计数器和 8 位时隙时钟计数器都会自动关闭。

Bit 5 **TKST**: 触控按键检测开启控制位
0: 停止
0 → 1: 开启
当该位为“0”时，所有模块的 16 位 C/F 计数器、16 位计数器和 5 位时隙计数器会自动清零 (8 位可编程时隙计数器不清，由用户设置溢出时间)。当该位由 0 → 1 时，16 位 C/F 计数器、16 位计数器、5 位时隙计数器和 8 位时隙时钟计数器都会自动开启，并使能按键振荡器和参考振荡器输出时钟输入到这些计数器。

Bit 4 **TKCFOV**: 触控按键模块 16 位 C/F 计数器溢出标志位
0: 无溢出
1: 溢出
该位必须通过应用程序清零。

- Bit 3 **TK16OV**: 触控按键模块 16 位计数器溢出标志位
0: 无溢出
1: 溢出
该位必须通过应用程序清零。
- Bit 2 **TSCS**: 触控按键时隙计数器选择位
0: 每个模块使用自己的时隙计数器
1: 所有触控按键模块使用模块 0 的时隙计数器
- Bit 1~0 **TK16S1~TK16S0**: 触控按键模块 16 位计数器时钟选择位
00: f_{SYS}
01: $f_{SYS}/2$
10: $f_{SYS}/4$
11: $f_{SYS}/8$

TKC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	TKFS1	TKFS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	1	1

- Bit 7~2 未使用, 读为 “0”
- Bit 1~0 **TKFS1~TKFS0**: 触控按键感应振荡器频率选择位
00: 500kHz
01: 1000 kHz
10: 1500 kHz
11: 2000 kHz

TK16DL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

- Bit 7~0 触控按键模块 16 位计数器低字节内容

TK16DH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

- Bit 7~0 触控按键模块 16 位计数器高字节内容

TKMn16DL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

- Bit 7~0 模块 n 16 位计数器低字节内容

TKMn16DH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 模块 n 16 位计数器高字节内容

TKMnROL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 模块 n 参考振荡器内建电容选择
振荡器内建电容选择为 (TKMnRO[9:0] x 50pF)/1024

TKMnROH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未使用，读为“0”

Bit 1~0 模块 n 参考振荡器内建电容选择
振荡器内建电容选择为 (TKMnRO[9:0] x 50pF)/1024

TKMnC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	MnMXS1	MnMXS0	MnDFEN	MnFILEN	MnSOFC	MnSOF2	MnSOF1	MnSOF0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **MnMXS1, MnMXS0:** 复合按键选择位

Bit		模块序号				
MnMXS1	MnMXS0	M0	M1	M2	M3	M4
0	0	Key 1	Key 5	Key 9	Key 13	Key 17
0	1	Key 2	Key 6	Key 10	Key 14	Key 18
1	0	Key 3	Key 7	Key 11	Key 15	Key 19
1	1	Key 4	Key 8	Key 12	Key 16	Key 20

Bit 5 **MnDFEN:** 倍频功能控制位

0: 除能
1: 使能

Bit 4 **MnFILEN:** 滤波器功能控制位

0: 除能
1: 使能

Bit 3 **MnSOFC:** C/F 振荡器跳频功能选择位

0: 软件处理跳频功能，由 MnSOF2~MnSOF0 位决定 C/F 振荡器微调频率
1: 硬件处理跳频功能，MnSOF2~MnSOF0 位无作用

Bit 2~0 **MnSOF2~MnSOF0**: 选择按键振荡器和参考振荡器频率 (MnSOF0=0)

000: 1380kHz
001: 1500kHz
010: 1670kHz
011: 1830kHz
100: 2000kHz
101: 2230kHz
110: 2460kHz
111: 2740kHz

上述频率会依外挂或是内建电容值的不同而变。触控按键感应振荡器频率选择 2MHz，选择其他频率时依比例调整。

TKMnC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	MnTSS	—	MnROEN	MnKOEN	MnK4IO	MnK3IO	MnK2IO	MnK1IO
R/W	R/W	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	—	0	0	0	0	0	0

Bit 7 **MnTSS**: 时隙计数器时钟选择位

0: 来自参考振荡器
1: $f_{sys}/4$

Bit 6 未使用，读为“0”

Bit 5 **MnROEN**: 参考振荡器控制位

0: 除能
1: 使能

Bit 4 **MnKOEN**: 按键振荡器控制位

0: 除能
1: 使能

Bit 3~0 **MnK4IO~MnK1IO**: I/O 引脚或触控按键功能选择

MnK4IO	M0	M1	M2	M3	M4
	PB3/Key4	PB7/Key8	PC3/Key12 或 PC1/Key12	PC7/Key16 或 PC5/Key16	PA1/Key20
0	I/O				
1	触控按键				

MnK3IO	M0	M1	M2	M3	M4
	PB2/Key3	PB6/Key7	PC2/Key11 或 PC0/Key11	PC6/Key15 或 PC4/Key15	PA4/Key19
0	I/O				
1	触控按键				

MnK2IO	M0	M1	M2	M3	M4
	PB1/Key2	PB5/Key6	PC1/Key10 或 PD2/Key10	PC5/Key14 或 PC3/Key14	PC7/Key18
0	I/O				
1	触控按键				

MnK1IO	M0	M1	M2	M3	M4
	PB0/Key1	PB4/Key5	PC0/Key9 或 PD3/Key9	PC4/Key13 或 PC2/Key13	PC6/Key17
0	I/O				
1	触控按键				

触控按键操作

手指接近或接触到触控面板时，面板的电容量会增大，电容量的变化会轻微改变内部感应振荡器的频率，通过测量频率的变化可以感知触控动作。参考时钟通过内部可编程分频器能够产生一个固定的时间周期。在这个时间周期内，通过在此固定时间周期内对感应振荡器产生的时钟周期计数，可确定触控按键的动作。

每个触控按键模块包含四个与 I/O 引脚共用的触控按键。通过寄存器可设置相应引脚功能。每个触控按键具有独立的感应振荡器，因此每个模块包含四个感应振荡器。

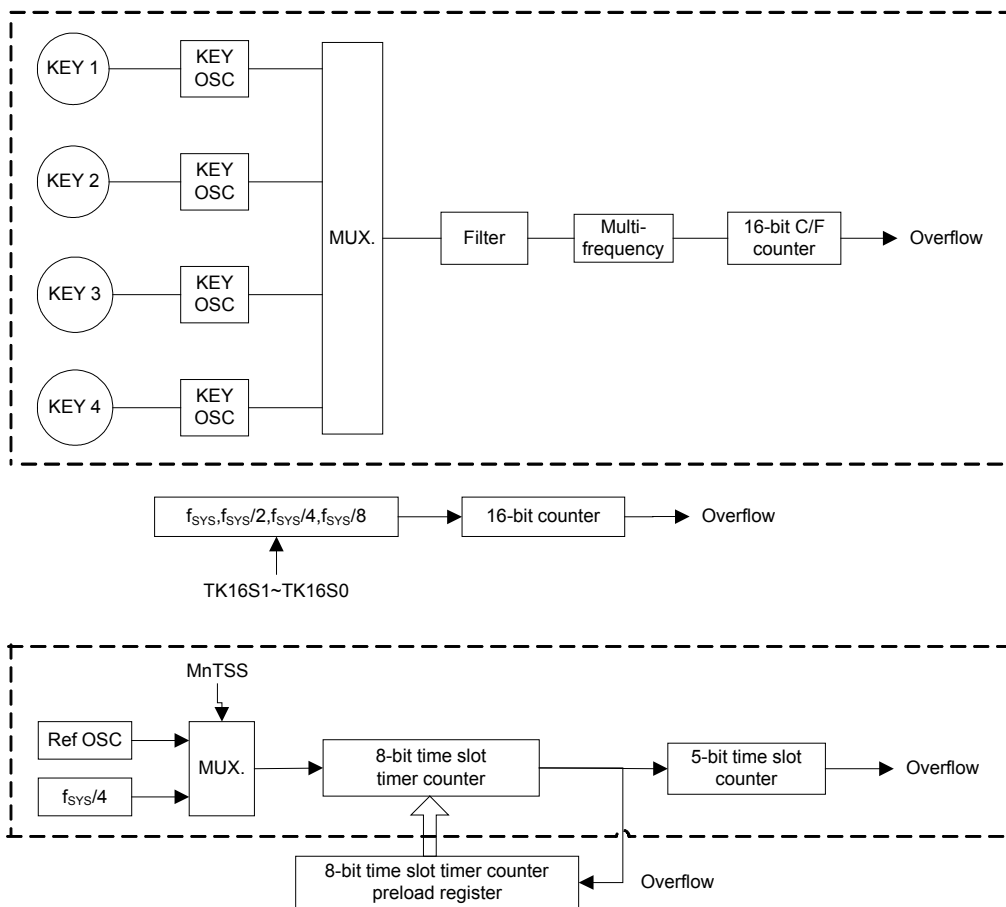
在参考时钟固定的时间间隔内，感应振荡器产生的时钟周期数是可以测量的。测到的周期数可以用于判断触控动作是否有效发生。在最后一个时间间隔后，会产生一个触控按键中断信号。

通过设置 TKC0 寄存器中的 TSCS 位可以选择模块 0 的时隙计数器作为所有模块的时隙计数器。全部的触控按键模块共用一个起始信号，在 TKC0 寄存器中的 TKST 下降沿时，所有模块的 16 位 C/F 计数器、16 位计数器和 5 位时隙计数器会自动清零，而 8 位可编程时隙计数器不清零，由用户设置溢出时间。在 TKST 上升沿时，16 位 C/F 计数器、16 位计数器、5 位时隙计数器和 8 位时隙计数器会自动开启。

5 位时隙计数器溢出，所有模块的按键振荡器和参考振荡器都会自动停止且 16 位 C/F 计数器、16 位计数器、5 位时隙计数器和 8 位时隙计数器会自动停止。时隙计数器和 8+5 位计数器时钟来自参考振荡器或 $f_{SYS}/4$ 。当 TKMnC1 寄存器中的 MnROEN 位为“1”时，选到的参考振荡器就使能。当 TKMnC1 寄存器中的 MnKOEN 为“1”时，选到的按键振荡器就使能。

当所有触控按键模块的时隙计数器都溢出时，或模块 0 时隙计数器溢出，才产生中断。这里所有的触控按键是指已使能的触控按键。

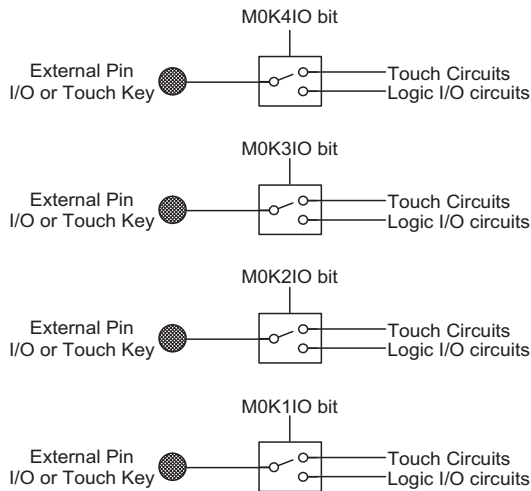
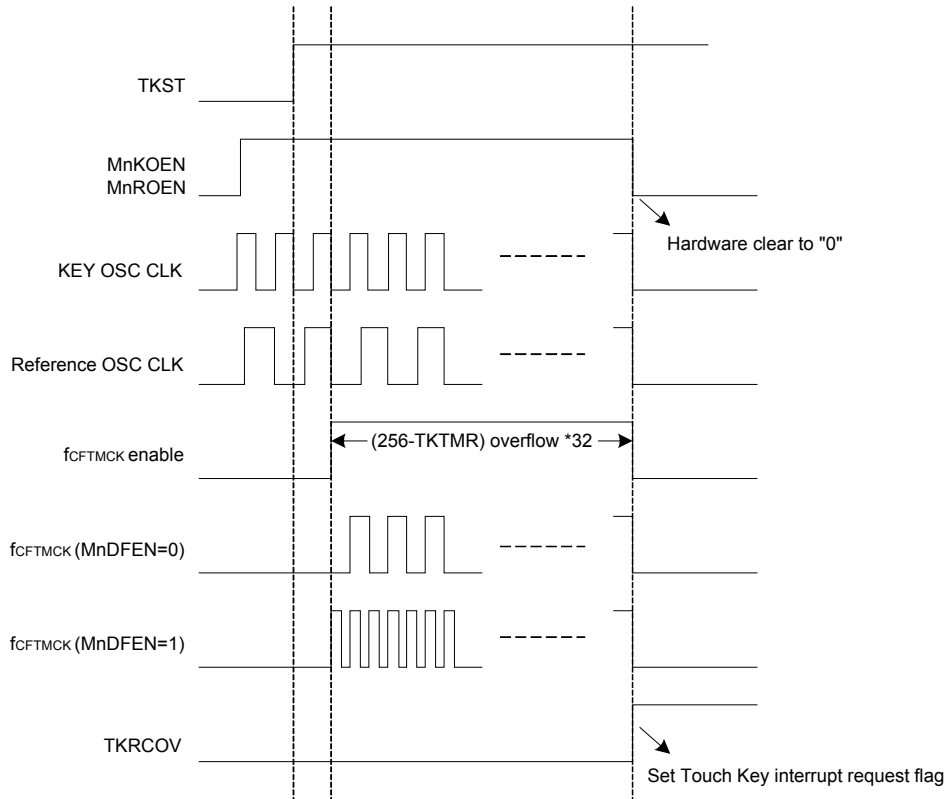
每 4 个按键为一个模块，所以 Key 1 ~ Key 4 为模块 0，Key 5 ~ Key 8 为模块 1，Key 9 ~ Key 12 为模块 2，Key 13 ~ Key 16 为模块 3，Key 17 ~ Key 20 为模块 4。每个模块都是相同的架构。



注：虚线部分是每个触控按键都单独有的部分

触控开关模块方框图

触控感应振荡器和参考振荡器时序图如下所示：



触控按键或输入 / 输出功能选择

触控按键中断

所有触控按键只有一个中断，所有触控按键模块的时隙计数器都溢出时，或模块 0 时隙计数器溢出时，才产生中断，此时所有模块的 16 位 C/F 计数器、16 位计数器，5 位时隙计数器和 8 位时隙计数器会自动清零。这里所有的触控按键是指已使能的触控按键。

任何一个触控按键模块的 16 位 C/F 计数器溢出就会把 16 位 C/F 计数器溢出标志位 TKCFOV 设为“1”，此中断标志位不会自动复位，必须通过应用程序将其复位。

模块 0 中只包含一组 16 位计数器，16 位计数器溢出就会把 16 位计数器溢出标志位 TK16OV 设为“1”，此中断标志位不会自动复位，必须通过应用程序将其复位。触控按键中断的详细说明见中断部分。

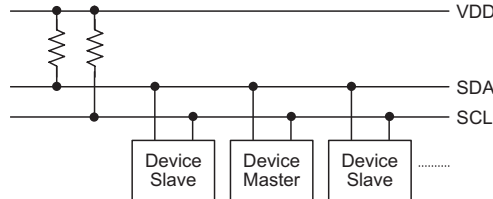
编程注意事项

相关寄存器设置后，TKST 位由低电平变为高电平，触控按键检测程序初始化。此时所有相关的振荡器将使能并同步。时隙计数器标志位 TKRCOV 将变为高电平直到计数器溢出。计数器溢出发生时，会产生一个中断信号。

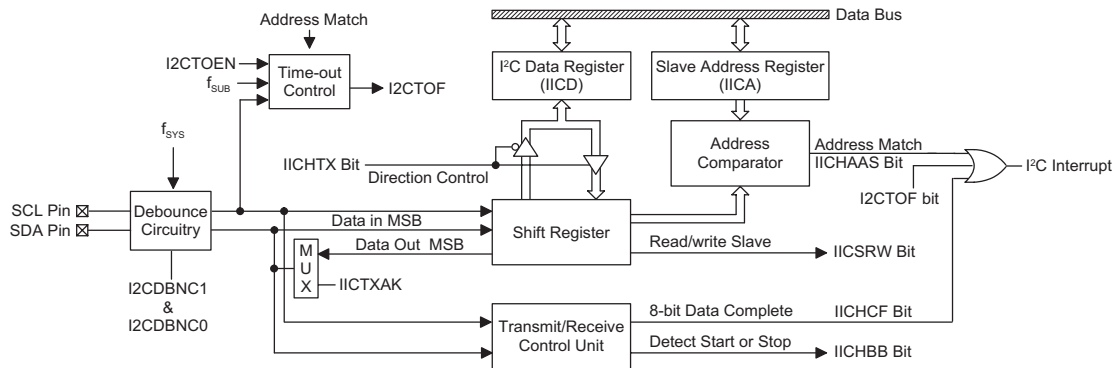
当外部触控按键的大小和布局确定时，其相关的电容将决定感应振荡器的频率。

I²C 接口

I²C 可以和传感器，EEPROM 内存等外部硬件接口进行通信。最初是由飞利浦公司研制，是适用于同步串行数据传输的双线式低速串行接口。I²C 接口具有两线通信，非常简单的通信协议和在同一总线上和多个设备进行通信的能力的优点，使之在很多的场合中大受欢迎。



I²C 主从总线连接图



I²C 方框图

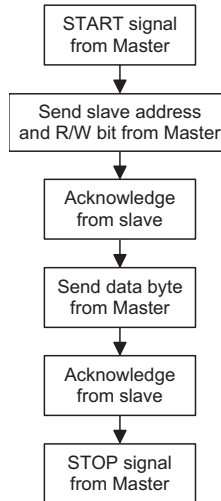
I²C 接口操作

I²C 串行接口是一个双线的接口，有一条串行数据线 SDA 和一条串行时钟线 SCL。由于可能有多个设备在同一条总线上相互连接，所以这些设备的输出都是开漏型输出。因此应在这些输出上都应加上拉电阻。应注意的是：I²C 总线上的每个设备都没有选择线，但分别与唯一的地址一一对应，用于 I²C 通信。

如果有两个设备通过双向的 I²C 总线进行通信，那么就存在一个主机和一个从机。主机和从机都可以用于传输和接收数据，但只有主机才可以控制总线动作。那些处于从机模式的设备，要在 I²C 总线上传输数据只有两种方式，一是从机发送模式，二是从机接收模式。

在 I²C 通信进行时建议不要进入暂停模式。

若与 SDA 和 SCL 共用的 I/O 口选择为 I²C 功能引脚，则该引脚为开集输入 / 输出口，其上拉电阻功能由相关上拉电路控制寄存器控制。



I2CDBNC1 和 I2CDBNC0 位决定 I²C 接口的去抖时间。这个功能可以使用内部时钟在外部时钟上增加一个去抖间隔，会减小时钟线上毛刺发生的可能性，以避免单片机发生误动作。如果选择了这个功能，去抖时间可以选择 2 个或 4 个系统时钟。为了达到需要的 I²C 数据传输速度，系统时钟 f_{SYS} 和 I²C 去抖时间之间存在一定的关系。I²C 标准模式或者快速模式下，用户需注意所选的系统时钟频率与标准匹配去抖时间的设置，其具体关系如下表所示。

I ² C 去抖时间选择	I ² C 标准模式 (100kHz)	I ² C 快速模式 (400kHz)
无去抖时间	$f_{\text{SYS}} > 2\text{MHz}$	$f_{\text{SYS}} > 5\text{MHz}$
2 个系统时钟去抖时间	$f_{\text{SYS}} > 4\text{MHz}$	$f_{\text{SYS}} > 10\text{MHz}$
4 个系统时钟去抖时间	$f_{\text{SYS}} > 8\text{MHz}$	$f_{\text{SYS}} > 20\text{MHz}$

I²C 最小 f_{SYS} 频率

I²C 寄存器

I²C 总线的四个控制寄存器是 IICC0、IICC1、I2CTOC 和 IICA 及一个数据寄存器 IICD。IICD 寄存器，用于存储正在传输和接收的数据，当单片机将数据写入 I²C 总线之前，实际将被传输的数据存放在寄存器 IICD 中。从 I²C 总线接收到数据之后，单片机就可以从寄存器 IICD 中得到这个数据。I²C 总线上的所有传输或接收到的数据都必须通过 IICD。IICA 寄存器用于保存从机接口的地址。当外部设备试图通过 I²C 总线访问它时需要使用该地址。IICC0 寄存器用来控制 I²C 接口操作。IICC1 寄存器用来反映 I²C 总线的状态。I2CTOC 寄存器用于控制 I²C 接口的溢出功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
IICC0	—	—	—	—	I2CDBNC1	I2CDBNC0	IICEN	—
IICC1	IICHCF	IICHAAS	IICHBB	IICHTX	IICTXAK	IICSRW	IICAMWU	IICRXAK
IICD	IICD7	IICD6	IICD5	IICD4	IICD3	IICD2	IICD1	IICD0
IICA	IICA6	IICA5	IICA4	IICA3	IICA2	IICA1	IICA0	—
I2CTOC	I2CTOEN	I2CTOF	I2CTOS5	I2CTOS4	I2CTOS3	I2CTOS2	I2CTOS1	I2CTOS0

I²C 寄存器列表

IICC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	I2CDBNC1	I2CDBNC0	IICEN	—
R/W	—	—	—	—	R/W	R/W	R/W	—
POR	—	—	—	—	0	0	0	—

Bit 7~4 未使用，读为“0”

Bit 3~2 **I2CDBNC1~I2CDBNC0**: I²C 去抖时间选择位

- 00: 无去抖时间
- 01: 2 个系统时钟去抖时间
- 10: 4 个系统时钟去抖时间
- 11: 4 个系统时钟去抖时间

Bit 1 **IICEN**: I²C 控制位

- 0: 除能
- 1: 使能

Bit 0 未使用，读为“0”

I²C 的使能 / 除能是通过 IICEN 位控制的。若与 SDA 和 SCL 引脚共用的 I/O 口通过引脚共用寄存器选择作为非 I²C 功能引脚且 IICEN 位为低，则 I²C 除能，其工作电流减小至最小值。相反地，若选择 I²C 功能引脚且 IICEN 位为高，则 I²C 使能。

IICC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IICHCF	IICHAAS	IICHBB	IICHTX	IICTXAK	IICSRW	IICAMWU	IICRXAK
R/W	R	R	R	R/W	R/W	R	R/W	R
POR	1	0	0	0	0	0	0	1

Bit 7 **IICHCF**: I²C 总线数据传输结束标志位

- 0: 数据正在被传输
- 1: 8 位数据传输完成

该位为数据传输标志位。数据正在传输时该位为低。当 8 位数据传输完成时，此位为高并产生一个中断。下面举例说明 I²C 传输 2- 字节数据的流程。

一，I²C 从机设备收到来自主机的开始信号后，IICHCF 位自动清零。二，当 I²C 从机接收完第一个字节数据后，IICHCF 位自动置高。三，用户可通过应用程序从 IICD 寄存器读取第一字节数据，IICHCF 位自动清零。四，I²C 从机设备接收完第二字节数据后，IICHCF 位自动置高，以此类推。最后，当 I²C 从机设备接收到来自主机的停止信号后，IICHCF 位自动置高。

Bit 6 **IICHAAS**: I²C 地址匹配标志位

- 0: 地址不匹配
- 1: 地址匹配

此标志位为地址匹配标志位，用于决定从机地址是否与主机发送地址相同。若地址匹配此位为高，否则此位为低。

Bit 5 **IICHBB**: I²C 总线忙标志位

- 0: I²C 总线闲
- 1: I²C 总线忙

此位为 I²C 忙标志位。当检测到 START 信号时 I²C 忙，此位变为高电平。当检测到 STOP 信号时 I²C 总线停止，该位变为低电平。

- Bit 4 **IICHTX**: 从机处于发送或接收模式标志位
0: 从机处于接收模式
1: 从机处于发送模式
- Bit 3 **IICTXAK**: I²C 总线发送确认标志位
0: 从机发送确认标志
1: 从机没有发送确认标志
该位为发送确认标志位。单片机接收 8 位数据之后会将该位在第九个时钟传到总线上。如果单片机想要接收更多的数据, 则应在接收数据之前将此位设置为“0”。
- Bit 2 **IICSRW**: I²C 从机读 / 写位
0: 从机应处于接收模式
1: 从机应处于发送模式
IICSRW 位是从机读写位。决定主机是否希望传输或接收来自 I²C 总线的的数据。当传输地址和从机的地址相同时, IICHAAS 位会被设置为高, 从机将检测 IICSRW 位来决定进入发送模式还是接收模式。如果 IICSRW 位为高时, 主机请求从总线上读数据, 此时从机设备处于传输模式。当 IICSRW 位为“0”时, 主机往总线上写数据, 从机设备处于接收模式以读取该数据。
- Bit 1 **IICAMWU**: I²C 地址匹配控制位
0: 除能
1: 使能 – 唤醒后或必须由应用程序清零
此位应设置为“1”使能 I²C 地址匹配以使系统从休眠或空闲模式中唤醒。若进入休眠或空闲模式前 IICAMWU 已经设置以使能 I²C 地址匹配唤醒功能, 在系统唤醒后须软件清除此位以确保单片机正确地运行。
- Bit 0 **IICRXAK**: I²C 总线接收确认标志位
0: 从机接收到确认标志
1: 从机没有接收到确认标志
IICRXAK 位是接收确认标志位。如果 IICRXAK 位为“0”即 8 位数据传输之后, 设备在第九个时钟有接受到一个正确的确认位。如果从机设备处于发送状态, 从机传输方会检查 IICRXAK 位来判断主机接收方是否愿意继续接收下一个字节。因此, 传输方一直发送数据直到 IICRXAK 为“1”。这时, 传输方将释放 SDA 线, 主机发出停止信号。

IICD 用于存储发送和接收的数据。在单片机尚未将数据写入到 I²C 总线中时, 要传输的数据应存在 IICD 中。I²C 总线接收到数据之后, 单片机就可以从 IICD 数据寄存器中读取。所有通过 I²C 传输或接收的数据都必须通过 IICD 实现。

IICD 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IICD7	IICD6	IICD5	IICD4	IICD3	IICD2	IICD1	IICD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	×	×	×	×	×	×	×	×

“×” 为未知

IICA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	IICA6	IICA5	IICA4	IICA3	IICA2	IICA1	IICA0	—
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	—
POR	0	0	0	0	0	0	0	—

- Bit 7~1 **IICA6~IICA0: I²C 从机地址位**
IICA6~IICA0 是从机地址对应的 6~0 位。IICA 寄存器用于存放 7 位从机地址，寄存器 IICA 中的第 7~1 位是单片机的从机地址，位 0 未定义。如果接至 I²C 的主机发送出的地址和寄存器 IICA 中存储的地址相符，那么就选中了这个从机。
- Bit 0 未定义，读为“0”

I2CTOC 寄存器

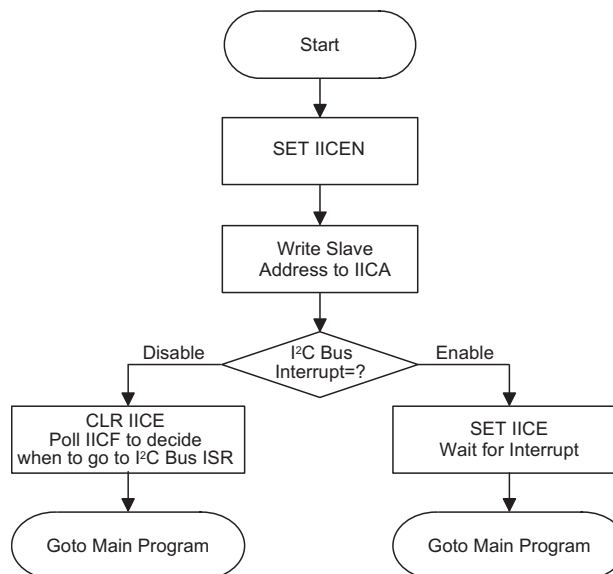
Bit	7	6	5	4	3	2	1	0
Name	I2CTOEN	I2CTOF	I2CTOS5	I2CTOS4	I2CTOS3	I2CTOS2	I2CTOS1	I2CTOS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **I2CTOEN: I²C 溢出控制位**
0: 除能
1: 使能
- Bit 6 **I2CTOF: I²C 溢出标志位**
0: 未溢出
1: 溢出
当发生 I²C 溢出时，该位置 1，该位由程序清零。
- Bit 5~0 **I2CTOS5~I2CTOS0: I²C 溢出时间选择位**
I²C 的溢出时钟源为 $f_{SUB}/32$ 。I²C 溢出时间 $= (I2CTOS[5:0] + 1) \times (32/f_{SUB})$

I²C 总线通信

I²C 总线上的通信需要四步完成，一个起始信号，一个从机地址发送，一个数据传输，还有一个停止信号。当起始信号被写入 I²C 总线时，总线上的所有从机都会接收到这个起始信号并且被通知总线上会即将有数据到达。数据的前 7 位是从机地址，高位在前，低位在后。如果发出的地址和从机地址匹配，IICCI 寄存器的 IICHAAS 位会被置位，同时产生 I²C 中断。进入中断服务程序后，系统要检测 IICHAAS 位和 I2CTOF 位，以判断 I²C 总线中断是来自从机地址匹配，或来自 I²C 通信溢出，还是来自 8 位数据传输完毕。在数据传输中，注意的是，在 7 位从机地址被发送后，接下来的一位，即第 8 位，是读 / 写控制位，该位的值会反映到 IICSRW 位中。从机通过检测 IICSRW 位以确定是要进入发送模式还是接收模式。在 I²C 总线开始传送数据前，需要先初始化 I²C 总线，初始化 I²C 总线步骤如下：

- 步骤 1
通过引脚共用寄存器选择 I²C 功能引脚和设置 IICEN 位为“1”，以使能 I²C 总线。
- 步骤 2
向 I²C 总线地址寄存器 IICA 写入从机地址。
- 步骤 3
设置 IICE 位以使能 I²C 中断。



I²C 总线初始化流程图

I²C 总线起始信号

起始信号只能由连接 I²C 总线的主机产生，而不是由从机产生。总线上的所有从机都可以侦测到起始信号。如果有从机侦测到起始信号，则表明 I²C 总线处于忙碌状态，并会置位 IICHBB。起始信号是指在 SCL 为高电平时，SDA 线上发生从高到低的电平变化。

从机地址

总线上的所有从机都会侦测由主机发出的起始信号。发送起始信号后，紧接着主机会发送从机地址以选择要进行数据传输的从机。所有在 I²C 总线上的从机接收到 7 位地址数据后，都会将其与各自内部的地址进行比较。如果从机从主机上接收到的地址与自身内部的地址相匹配，则会产生一个 I²C 总线中断信号。地址位接下来的一位为读 / 写状态位，即第 8 位，将被保存到 IICC1 寄存器的 IICSRW 位，随后发出一个低电平应答信号，即第 9 位。当单片机从机的地址匹配时，会将状态标志位 IICHAAS 置位。

I²C 总线有三个中断源，当程序运行至中断服务子程序时，通过检测 IICHAAS 位和 I2CTOF 位以确定 I²C 总线中断是来自从机地址匹配，或来自 I²C 溢出，还是来自 8 位数据传递完毕。当是从机地址匹配发生中断时，则从机或是用于发送模式并将数据写进 IICD 寄存器，或是用于接收模式并从 IICD 寄存器中读取空值以释放 SCL 线。

I²C 总线读 / 写信号

IICC1 寄存器的 IICSRW 位用来表示主机是要从 I²C 总线上读取数据还是要将数据写到 I²C 总线上。从机则通过检测该位以确定自己是作为发送方还是接收方。当 IICSRW 置“1”，表示主机要从 I²C 总线上读取数据，从机则作为发送方，将数据写到 I²C 总线；当 IICSRW 清“0”，表示主机要写数据到 I²C 总线上，从机则做为接收方，从 I²C 总线上读取数据。

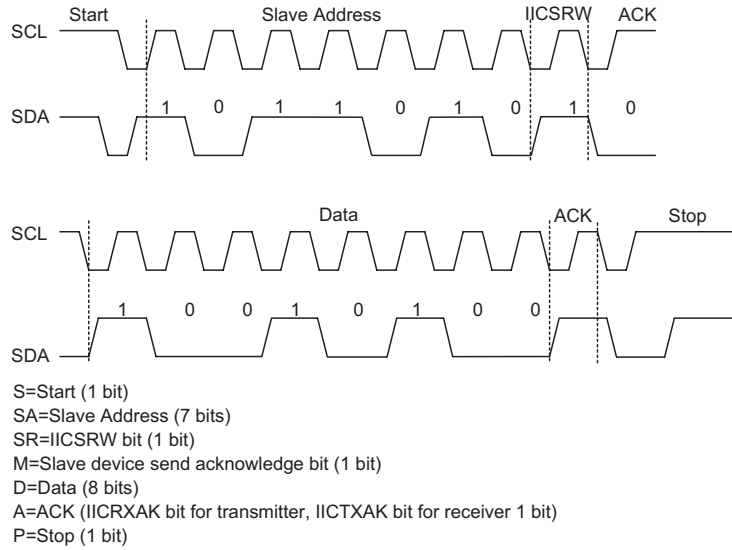
I²C 总线从机地址确认信号

主机发送呼叫地址后，当 I²C 总线上的任何从机内部地址与其匹配时，会发送一个应答信号。此应答信号会通知主机有从机已经接收到了呼叫地址。如果主机没有收到应答信号，则主机必须发送停止 (STOP) 信号以结束通信。当 IICHAAS 为高时，表示从机接收到的地址与自己内部地址匹配，则从机需检查 IICSRW 位，以确定自己是作为发送方还是作为接收方。如果 IICSRW 位为高，从机须设置成发送方，这样会置位 IICC1 寄存器的 IICHTX 位。如果 IICSRW 位为低，从机须设置成接收方，这样会清零 IICC1 寄存器的 IICHTX 位。

I²C 总线数据和确认信号

在从机确认接收到从地址后，会进行 8 位宽度的数据传输。这个数据传输顺序是高位在前，低位在后。接收方在接收到 8 位数据后必须发出一个应答信号 (“0”) 以继续接收下一个数据。如果发送方没接收到应答信号，发送方将释放 SDA 线，同时，主机将发出 STOP 信号以释放 I²C 总线。所传送的数据存储在 IICD 寄存器中。如果设置成发送方，从机必须先将欲传输的数据写到 IICD 寄存器中；如果设置成接收方，从机必须从 IICD 寄存器读取数据。

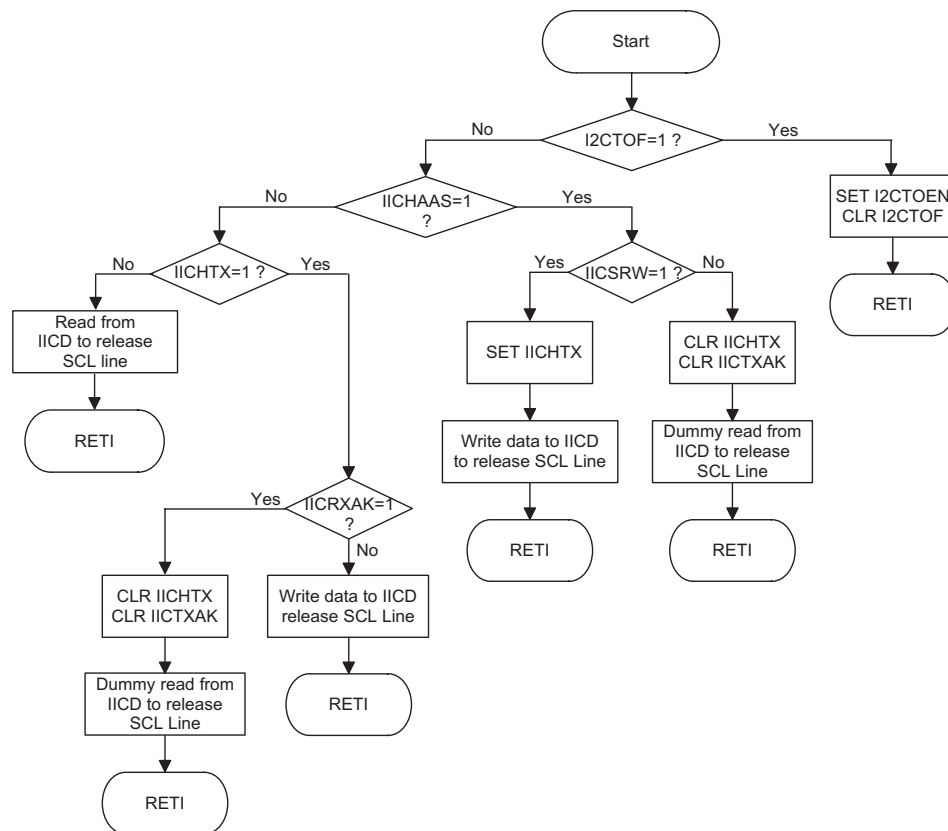
当接收器想要继续接收下一个数据时，必须在第 9 个时钟发出应答信号 (IICRXAK)。被设为发送方的从机将检测寄存器 IICC1 中的 IICRXAK 位以判断是否传输下一个字节的数据，如果单片机不传输下一个字节，那么它将释放 SDA 线并等待接收主机的停止信号。



S	SA	SR	M	D	A	D	A	S	SA	SR	M	D	A	D	A	P
---	----	----	---	---	---	---	---	-------	---	----	----	---	---	---	---	---	-------	---

注：* 当从机地址匹配时，单片机必须选择设置为发送模式还是接收模式。若设置为发送模式，需写数据至 IICD 寄存器；若设置为接收模式，需立即从 IICD 寄存器中虚读数据以释放 SCL 线。

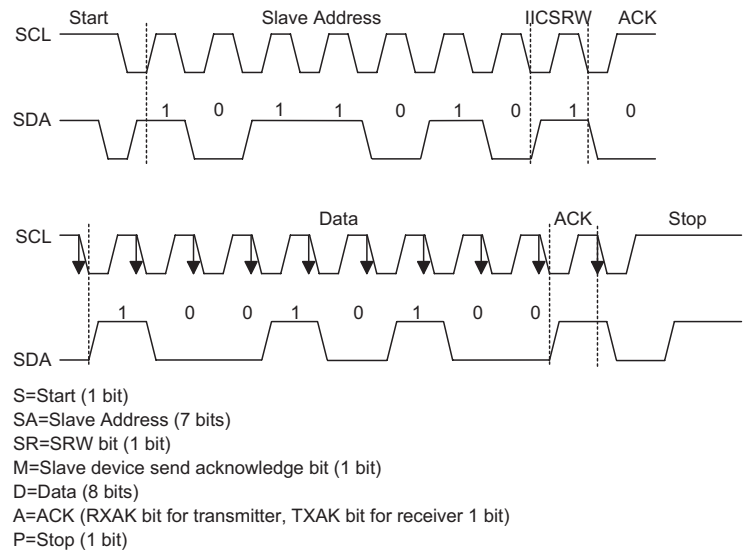
I²C 通信时序图



I²C 总线 ISR 流程图

I²C 溢出控制

溢出功能可减少 I²C 接收错误的时钟源而引起的锁死问题。如果连接到 I²C 总线的时钟源经过一会儿时间还未接收到，则在一定的溢出周期后，I²C 电路和寄存器将复位。溢出计数器在 I²C 总线“起始”和“地址匹配”条件下开始计数，且在 SCL 下降沿清零。在下一个 SCL 下降沿到来之前，如果时间大于 I2CTOC 寄存器指定的溢出周期，则溢出发生。当 I²C “停止”条件发生时溢出功能终止。



I²C 溢出

当 I²C 溢出计数器溢出时，计数器停止且 I2CTOEN 位清零且 I2CTOF 位置为“1”，标志着溢出发生。溢出时将产生一个中断且共用 I²C 中断向量。当 I²C 溢出发生时，I²C 内部电路和寄存器都会复位，如下表所示：

寄存器	I ² C 溢出发生后
IICD, IICA, IICC0	无变化
IICC1	复位到 POR 条件

I2CTOF 标志位由应用程序清零。共有 64 个溢出周期，可通过 I2CTOC 寄存器的 I2CTOSn 位进行选择。溢出周期可通过公式计算： $((1 \sim 64) \times (32/f_{SUB}))$ 。由此可得溢出周期范围为 1ms~64ms。

UART 模块串行接口

该系列单片机具有一个全双工的异步串行通信接口——UART，可以很方便的与其它具有串行口的芯片通信。UART 具有许多功能特性，发送或接收串行数据时，将数据组成一个 8 位或 9 位的数据块，连同数据特征位一并传输。具有检测数据覆盖或帧错误等功能。UART 功能占用一个内部中断向量，当接收到数据或数据发送结束，触发 UART 中断。

UART 模块特性如下：

- 全双工通用异步接收器 / 发送器
- 8 位或 9 位传输格式
- 奇校验、偶校验或无校验
- 1 位或 2 位停止位
- 8 位预分频的波特率发生器
- 奇偶、帧、噪声和溢出检测
- 支持地址匹配中断（最后一位 =1）
- 独立的发送和接收使能
- 2-byte FIFO 接收缓冲器
- 发送和接收中断源：
 - ◆ 发送器为空
 - ◆ 发送器空闲
 - ◆ 接收完成
 - ◆ 接收器溢出
 - ◆ 地址匹配
 - ◆ RX 引脚唤醒功能 (RX 使能，RX 下降沿触发)

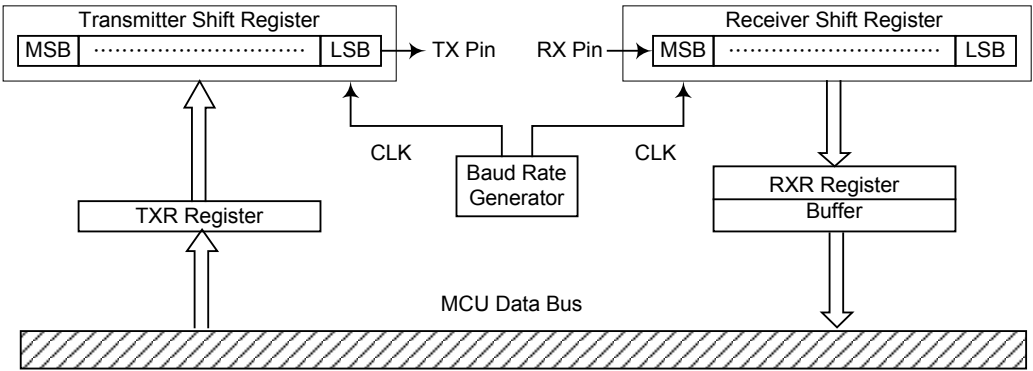
UART 外部引脚接口

内部 UART 有两个外部引脚 TX 和 RX，可与外部串行接口进行通信。若 UARTEN 位和 TXEN/RXEN 位均为“1”时，TX 脚为发送串行数据输出脚，RX 为接收串行数据输入脚。若 UARTEN 位或 TXEN/RXEN 位为“0”时，TX 和 RX 均用作普通 I/O 口或其它引脚共用功能。

UART 数据传输方案

下图显示了 UART 的整体结构。需要发送的数据首先写入 TXR 寄存器，接着此数据被传输到发送移位寄存器 TSR 中，然后在波特率发生器的控制下将 TSR 寄存器中数据一位位地移到 TX 引脚上，低位在前。TXR 寄存器被映射到单片机的数据存储器中，而发送移位寄存器没有实际地址，所以发送移位寄存器不可直接操作。

数据在波特率发生器的控制下，低位在前高位在后，从外部引脚 RX 进入接收移位寄存器 RSR。当数据接收完成，数据从接收移位寄存器移入可被用户程序操作的 RXR 寄存器中。RXR 寄存器被映射到单片机数据存储器中，而接收移位寄存器没有实际地址，所以接收移位寄存器不可直接操作。需要注意的是，上述发送寄存器 TXR 和接收寄存器 RXR，其实是共享一个地址的数据寄存器 TXR_RXR 寄存器。



UART 数据传输方案

UART 状态和控制寄存器

与 UART 功能相关的有五个寄存器——控制 UART 模块整体功能的 USR、UCR1 和 UCR2 寄存器，控制波特率的 BRG 寄存器，管理发送和接收数据的数据寄存器 TXR_RXR。

寄存器名称	位							
	7	6	5	4	3	2	1	0
USR	PERR	NF	FERR	OERR	RIDLE	RXIF	TIDLE	TXIF
UCR1	UARTEN	BNO	PREN	PRT	STOPS	TXBRK	RX8	TX8
UCR2	TXEN	RXEN	BRGH	ADDEN	WAKE	RIE	TIIE	TEIE
TXR_RXR	TXRX7	TXRX6	TXRX5	TXRX4	TXRX3	TXRX2	TXRX1	TXRX0
BRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0

UART 寄存器列表

USR 寄存器

寄存器 USR 是 UART 的状态寄存器，可以通过程序读取从而得各当前 UART 状态。USR 寄存器中所有位是只读的。

详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	PERR	NF	FERR	OERR	RIDLE	RXIF	TIDLE	TXIF
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	1	0	1	1

- Bit 7

PERR: 奇偶校验出错标志位

0: 奇偶校验正确

1: 奇偶校验出错

PERR 是奇偶校验出错标志位。若 PERR=0，奇偶校验正确；若 PERR=1，接收到的数据奇偶校验出错。只有使能了奇偶校验此位才有效。可使用软件清除该标志位，即先读取 USR 寄存器再读 RXR 寄存器来清除此位。
- Bit 6

NF: 噪声干扰标志位

0: 没有受到噪声干扰

1: 受到噪声干扰

NF 是噪声干扰标志位。若 NF=0，没有受到噪声干扰；若 NF=1，UART 接收数据时受到噪声干扰。它与 RXIF 在同周期内置位，但不会与溢出标志位同时置位。可使用软件清除该标志位，即先读取 USR 寄存器再读 RXR 寄存器将清除此标志位。

Bit 5	<p>FERR: 帧错误标志位</p> <p>0: 无帧错误发生</p> <p>1: 有帧错误发生</p> <p>FREE 是帧错误标志位。若 FREE=0, 没有帧错误发生; 若 FREE=1, 当前的数据发生了帧错误。可使用软件清除该标志位, 即先读取 USR 寄存器再读 RXR 寄存器来清除此位。</p>
Bit 4	<p>OERR: 溢出错误标志位</p> <p>0: 无溢出错误发生</p> <p>1: 有溢出错误发生</p> <p>OERR 是溢出错误标志位, 表示接收缓冲器是否溢出。若 OERR=0, 没有溢出错误; 若 OERR=1, 发生了溢出错误, 它将影响下一组数据的接收。可通过软件清除该标志位, 即先读取 USR 寄存器再读 RXR 寄存器将清除此标志位。</p>
Bit 3	<p>RIDLE: 接收状态标志位</p> <p>0: 正在接收数据</p> <p>1: 接收器空闲</p> <p>RIDLE 是接收状态标志位。若 RIDLE=0, 正在接收数据; 若 RIDLE=1, 接收器空闲。在接收到停止位和下一个数据的起始位之间, RIDLE 被置位, 表明 UART 空闲, RX 脚处于逻辑高状态。</p>
Bit 2	<p>RXIF: 接收寄存器状态标志位</p> <p>0: RXR 寄存器为空</p> <p>1: RXR 寄存器含有有效数据</p> <p>RXIF 是接收寄存器状态标志位。当 RXIF=0, RXR 寄存器为空; 当 RXIF=1, RXR 寄存器接收到新数据。当数据从移位寄存器加载到 RXR 寄存器中, 如果 UCR2 寄存器中的 RIE=1, 则会触发中断。当接收数据时检测到一个或多个错误时, 相应的标志位 NF、FERR 或 PERR 会在同一周期内置位。读取 USR 寄存器再读 RXR 寄存器, 如果 RXR 寄存器中没有新的数据, 那么将清除 RXIF 标志。</p>
Bit 1	<p>TIDLE: 数据发送完成标志位</p> <p>0: 数据传输中</p> <p>1: 无数据传输</p> <p>TIDLE 是数据发送完成标志位。若 TIDLE=0, 数据传输中。当 TXIF=1 且数据发送完毕或者暂停字被发送时, TIDLE 置位。TIDLE=1, TX 引脚空闲且处于逻辑高状态。读取 USR 寄存器再写 TXR 寄存器将清除 TIDLE 位。数据字符或暂停字就绪时, 不会产生该标志位。</p>
Bit 0	<p>TXIF: 发送数据寄存器 TXR 状态位</p> <p>0: 数据还没有从缓冲器加载到移位寄存器中</p> <p>1: 数据已从缓冲器加载到移位寄存器中 (TXR 数据寄存器为空)</p> <p>TXIF 是发送数据寄存器为空标志位。若 TXIF=0, 数据还没有从缓冲器加载到移位寄存器中; 若 TXIF=1, 数据已从缓冲器中加载到移位寄存器中。读取 USR 寄存器再写 TXR 寄存器将清除 TXIF。当 TXEN 被置位, 由于发送缓冲器未滿, TXIF 也会被置位。</p>

UCR1 寄存器

UCR1 和 UCR2 是 UART 的两个控制寄存器，用来定义各种 UART 功能，如 UART 的使能与除能、奇偶校验控制和传输数据的长度等等。

详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	UARTEN	BNO	PREN	PRT	STOPS	TXBRK	RX8	TX8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R	W
POR	0	0	0	0	0	0	×	0

“×”表示未知

- Bit 7

UARTEN: UART 功能使能位

0: UART 除能，TX 和 RX 脚用作普通 I/O 口或其它引脚共用功能

1: UART 使能，TX 和 RX 脚作为 UART 功能引脚

此位为 UART 的使能位。UARTEN=0，UART 除能，RX 和 TX 可用作普通的输入输出口或其它共用功能脚；UARTEN=1，UART 使能，TX 和 RX 将分别由 TXEN 和 RXEN 控制。当 UART 被除能将清除缓冲器，所有缓冲器中的数据将被忽略，另外波特率计数器、错误和状态标志位被复位，TXEN、RXEN、TXBRK、RXIF、OERR、FERR、PERR 和 NF 清零而 TIDLE、TXIF 和 RIDLE 置位，UCR1、UCR2 和 BRG 寄存器中的其它位保持不变。若 UART 工作时 UARTEN 清零，所有发送和接收将停止，模块也将复位成上述状态。当 UART 再次使能时，它将在上次配置下重新工作。
- Bit 6

BNO: 发送数据位数选择位

0: 8-bit 传输数据

1: 9-bit 传输数据

BNO 是发送数据位数选择位。BNO=1，传输数据为 9 位；BNO=0，传输数据为 8 位。若选择了 9 位数据传输格式，RX8 和 TX8 将分别存储接收和发送数据的第 9 位。

注意：若 BNO=1(9-bit 数据传输格式)，奇偶校验使能时，数据的第 9 位为奇偶校验位，不会传送到 RX8。

若 BNO=0(8-bit 数据传输格式)，奇偶校验使能时，数据的第 8 位为奇偶校验位，不会传送到 RX7。
- Bit 5

PREN: 奇偶校验使能位

0: 奇偶校验除能

1: 奇偶校验使能

此位为奇偶校验使能位。PREN=1，使能奇偶校验；PREN=0，除能奇偶校验。
- Bit 4

PRT: 奇偶校验选择位

0: 偶校验

1: 奇校验

奇偶校验选择位。PRT=1，奇校验；PRT=0，偶校验。
- Bit 3

STOPS: 停止位的长度选择位

0: 有一位停止位

1: 有两位停止位

此位用来设置停止位的长度。STOP=1，有两位停止位；STOP=0，只有一位停止位。

- Bit 2 **TXBRK**: 暂停字发送控制位
0: 没有暂停字要发送
1: 发送暂停字
TXBRK 是暂停字发送控制位。TXBRK=0, 没有暂停字要发送, TX 引脚正常操作; TXBRK=1, 将会发送暂停字, 发送器将发送逻辑“0”。若 TXBRK 为高, 缓冲器中数据发送完毕后, 发送器将至少保持 13 位宽的低电平直至 TXBRK 复位。
- Bit 1 **RX8**: 接收 9-bit 数据传输格式中的第 8 位 (只读)
此位只有在传输数据为 9 位的格式中有效, 用来存储接收数据的第 9 位。BNO 是用来控制传输位数是 8 位还是 9 位。
- Bit 0 **TX8**: 发送 9-bit 数据传输格式中的第 8 位 (只写)
此位只有在传输数据为 9 位的格式中有效, 用来存储发送数据的第 9 位。BNO 是用来控制传输位数是 8 位还是 9 位。

UCR2 寄存器

UCR2 是 UART 的第二个控制寄存器, 它的主要功能是控制发送器、接收器以及各种 UART 中断源的使能或除能。它也可用来控制波特率, 使能接收唤醒和地址侦测。

详细解释如下:

Bit	7	6	5	4	3	2	1	0
Name	TXEN	RXEN	BRGH	ADDEN	WAKE	RIE	THIE	TEIE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **TXEN**: UART 发送使能位
0: UART 发送除能
1: UART 发送使能
此位为发送使能位。TXEN=0, 发送将被除能, 发送器立刻停止工作。另外缓冲器将被复位, 此时 TX 引脚作为普通的输入输出端口或其它功能使用。若 TXEN=1 且 UARTEN=1, 则发送将被使能, TX 引脚将由 UART 来控制。在数据传输时清除 TXEN 将中止数据发送且复位发送器, 此时 TX 引脚作为普通的输入输出端口或其它功能使用。
- Bit 6 **RXEN**: UART 接收使能位
0: UART 接收除能
1: UART 接收使能
此位为接收使能位。RXEN=0, 接收将被除能, 接收器立刻停止工作。另外缓冲器将被复位, 此时 RX 引脚可作为普通输入输出端口或其它功能使用。若 RXEN=1 且 UARTEN=1, 则接收将被使能, RX 引脚将由 UART 来控制。在数据传输时清除 RXEN 将中止数据接收且复位接收器, 此时 RX 引脚可作为普通输入输出端口或其它功能使用。
- Bit 5 **BRGH**: 波特率发生器高低速选择位
0: 低速波特率
1: 高速波特率
此位为波特率发生器高低速选择位, 它和 BRG 寄存器一起控制 UART 的波特率。BRGH=1, 为高速模式; BRGH=0, 为低速模式。
- Bit 4 **ADDEN**: 地址检测使能位
0: 地址检测除能
1: 地址检测使能
此位为地址检测使能和除能位。ADDEN=1, 地址检测使能, 此时数据的第 8 位 (BON=0) 或第 9 位 (BON=1) 为高, 那么接到的是地址而非数据。若相应的中断使能且接收到的值最高位为 1, 那么中断请求标志将会被置位, 若最高位为 0, 那么将不会产生中断且收到的数据也会被忽略。

- Bit 3 **WAKE:** RX 脚下降沿唤醒功能使能位
0: RX 脚下降沿唤醒功能除能
1: RX 脚下降沿唤醒功能使能
此位为接收唤醒功能的使能和除能位。若 WAKE=1 且在 IDLE0 或 SLEEP 模式下, RX 引脚的下降沿将唤醒单片机。若 WAKE=0 且在 IDLE 或 SLEEP 模式下, RX 引脚的任何边沿都不能唤醒单片机。
- Bit 2 **RIE:** 接收中断使能位
0: 接收中断除能
1: 接收中断使能
此位为接收中断使能或除能位。若 RIE=1, 且 OERR 或 RXIF 置位时, UART 的中断请求标志置位; 若 RIE=0, UART 中断请求标志不受 OERR 和 RXIF 影响。
- Bit 1 **TIIE:** 发送器空闲中断使能位
0: 发送器空闲中断除能
1: 发送器空闲中断使能
此位为发送器空闲中断的使能或除能位。若 TIIE=1, 当 TIDLE 置位时, UART 的中断请求标志置位; 若 TIIE=0, UART 中断请求标志不受 TIDLE 的影响。
- Bit 0 **TEIE:** 发送寄存器为空中断使能位
0: 发送寄存器为空中断除能
1: 发送寄存器为空中断使能
此位为发送寄存器为空中断的使能或除能位。若 TEIE=1, 当 TXIF 置位时, UART 的中断请求标志置位; 若 TEIE=0, UART 中断请求标志不受 TXIF 的影响。

TXR __ RXR 寄存器

TXR_RXT 寄存器为数据寄存器, 用来存储发送到 TX 引脚或从 RX 引脚接收到的数据。

Bit	7	6	5	4	3	2	1	0
Name	TXRX7	TXRX6	TXRX5	TXRX4	TXRX3	TXRX2	TXRX1	TXRX0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	×	×	×	×	×	×	×	×

“×”表示未知

Bit 7~0 **TXRX7~TXRX0:** UART 发送 / 接收数据位 Bit7~Bit0

波特率发生器

UART 自身具有一个波特率发生器, 通过它可以设置数据传输速率。波特率是由一个独立的内部 8 位计数器产生, 它由 BRG 寄存器和 UCR2 寄存器的 BRGH 位一起控制。BRGH 是决定波特率发生器处于高速模式还是低速模式, 从而决定计算公式的选用。BRG 寄存器的值 N 可根据下表中的公式计算, N 的范围是 0 到 255。

UCR2 的 BRGH 位	0	1
波特率 (BR)	$\frac{f_{sys}}{[64(N+1)]}$	$\frac{f_{sys}}{[16(N+1)]}$

BRG 寄存器

Bit	7	6	5	4	3	2	1	0
Name	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	×	×	×	×	×	×	×	×

“×” 未知

Bit 7~0 **BRG7~BRG0**: 波特率值

软件设置 BRGH 位（设置波特率发生器的速度）和 BRG 寄存器（设置波特率的值），一起控制 UART 的波特率。

注：若 BRGH=0，波特率 = $f_{\text{SYS}}/[64 \times (N+1)]$;

若 BRGH=1，波特率 = $f_{\text{SYS}}/[16 \times (N+1)]$ 。

为得到相应的波特率，首先需要设置 BRGH 来选择相应的计算公式从而算出 BRG 的值。由于 BRG 的值不连续，所以实际波特率和理论值之间有一个偏差。

下面举例怎样计算 BRG 寄存器中的值 N 和误差。

波特率和误差的计算

系统选用 4MHz 时钟频率且 BRGH=0，若期望的波特率为 4800，计算它的 BRG 寄存器的值 N，实际波特率和误差。

根据上表，波特率 $BR = \frac{f_{\text{SYS}}}{[64(N+1)]}$

转换后的公式 $N = \frac{f_{\text{SYS}}}{(BR \times 64)} - 1$

带入参数 $N = \frac{4000000}{(4800 \times 64)} - 1 = 12.0208$

取最接近的值，十进制 12 写入 BRG 寄存器，实际波特率如下

$BR = \frac{4000000}{[64(12+1)]} = 4808$

因此，误差 = $\frac{4808-4800}{4800} = 0.16\%$

下面两表给出 BRGH 取不同值时的实际波特率和误差。

Baud Rate K/BPS	$f_{\text{SYS}}=8\text{MHz}$					
	Baud Rates for BRGH=0			Baud Rates for BRGH=1		
	BRG	Kbaud	Error (%)	BRG	Kbaud	Error (%)
0.3	—	—	—	—	—	—
1.2	103	1.202	0.16	—	—	—
2.4	51	2.404	0.16	207	2.404	0.16
4.8	25	4.808	0.16	103	4.808	0.16
9.6	12	9.615	0.16	51	9.615	0.16
19.2	6	17.8857	-6.99	25	19.231	0.16
38.4	2	41.667	8.51	12	38.462	0.16
57.6	1	62.500	8.51	8	55.556	-3.55
115.2	0	125	8.51	3	125	8.51
250	—	—	—	1	250	0

波特率和误差

UART 模块的设置与控制

UART 采用标准的不归零码传输数据，这种方法通常被称为 NRZ 法。它由 1 位起始位，8 位或 9 位数据位和 1 位或者两位停止位组成。奇偶校验是由硬件自动完成的，可设置成奇校验、偶校验和无校验三种格式。常用的数据传输格式由 8 位数据位，无校验，1 位停止位组成，用 8、N、1 表示，它是系统上电的默认格式。数据位数、停止位数和奇偶校验由 UCR1 寄存器的 BNO、PRT、PREN 和 STOPS 设置。用于数据发送和接收的波特率由一个内部的 8 位波特率发送器产生，数据传输时低位在前高位在后。尽管 UART 发送器和接收器在功能上相互独立，但它们使用相同的数据传输格式和波特率，在任何情况下，停止位是必须的。

UART 的使能和除能

UART 是由 UCR1 寄存器的 UARTEN 位来使能和除能的。若 UARTEN、TXEN 和 RXEN 都为高，则 TX 和 RX 分别为 UART 的发送端口和接收端口。若没有数据发送，TX 引脚默认状态为高电平。

UARTEN 清零将除能 TX 和 RX，其可用作普通 I/O 口或其它引脚共用功能。当 UART 被除能时将清空缓冲器，所有缓冲器中的数据将被忽略，另外错误和状态标志位被复位，TXEN、RXEN、TXBRK、RXIF、OERR、FERR、PERR 和 NF 清零而 TIDLE、TXIF 和 RIDLE 置位，UCR1、UCR2 和 BRG 寄存器中的其它位保持不变。若 UART 工作时 UARTEN 清零，所有发送和接收将停止，模块也将复位成上述状态。当 UART 再次使能时，它将在上次配置下重新工作。

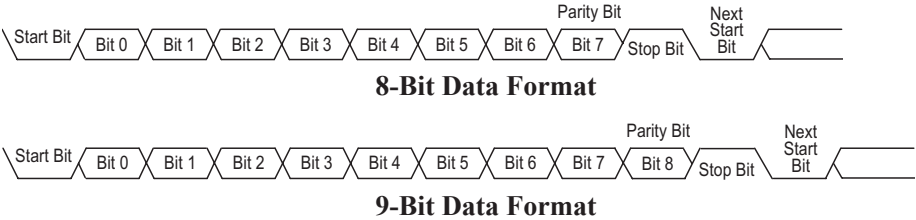
数据位、停止位位数以及奇偶校验的选择

数据传输格式由数据长度、是否校验、校验类型、地址位以及停止位长度组成。它们都是由 UCR1 寄存器的各个位控制的。BNO 决定数据传输是 8 位还是 9 位；PRT 决定校验类型；PRTEN 决定是否选择奇偶校验；而 STOPS 决定选用 1 位还是 2 位停止位。下表列出了各种数据传输格式。地址位用来确定此帧是否为地址。停止位的长度和数据位的长度无关。

起始位	数据位	地址位	校验位	停止位
8 位数据位				
1	8	0	0	1
1	7	0	1	1
1	7	1	0	1
9 位数据位				
1	9	0	0	1
1	8	0	1	1
1	8	1	0	1

发送和接收数据格式

下图是传输 8 位和 9 位数据的波形。



UART 发送器

UCR1 寄存器的 BNO 位是控制数据传输的长度。BNO=1 其长度为 9 位，第 9 位 MSB 存储在 UCR1 寄存器的 TX8 中。发送器的核心是发送移位寄存器 TSR，它的数据由发送寄存器 TXR 提供，应用程序只须将发送数据写入 TXR 寄存器。上组数据的停止位发出前，TSR 寄存器禁止写入。如果还有新的数据要发送，一旦停止位发出，待发数据将会从 TXR 寄存器加载到 TSR 寄存器。TSR 不像其它寄存器一样映射到数据存储器，所以应用程序不能对其进行读写操作。TXEN=1，发送使能，但若 TXR 寄存器没有数据或者波特率没有设置，发送器将不会工作。先写 TXR 寄存器再置高 TXEN 也会触发发送。当发送器使能，若 TSR 寄存器为空，数据写入 TXR 寄存器将会直接加载到 TSR 寄存器中。发送器工作时，TXEN 清零，发送器将立刻停止工作并且复位，此时 TX 引脚用作普通 I/O 口或其它引脚共用功能。

发送数据

当 UART 发送数据时，数据从移位寄存器中移到 TX 引脚上，其低位在前高位在后。在发送模式中，TXR 寄存器在内部总线和发送移位寄存器间形成一个缓冲。如果选择 9 位数据传输格式，最高位 MSB 存储在 UCR1 寄存器的 TX8 中。

发送器初始化可由如下步骤完成：

- 正确地设置 BNO、PRT、PREN 和 STOPS 位以确定数据长度、校验类型和停止位长度。
- 设置 BRG 寄存器，选择期望的波特率。
- 置高 TXEN，使能 UART 发送器且使 TX 作为 UART 的发送端。
- 读取 USR 寄存器，然后将待发数据写入 TXR 寄存器。注意，此步骤会清除 TXIF 标志位。

如果要发送多个数据只需重复上一步骤。

当 TXIF=0 时，数据将禁止写入 TXR 寄存器。可以通过以下步骤来清除 TXIF：

1. 读取 USR 寄存器

2. 写 TXR 寄存器

只读标志位 TXIF 由 UART 硬件置位。若 TXIF=1，TXR 寄存器为空，其它数据可以写入而不会覆盖以前的数据。若 TEIE=1，TXIF 标志位置位时中断产生。在数据传输时，写 TXR 指令会将待发数据暂存在 TXR 寄存器中，当前数据发送完毕后，待发数据被加载到发送移位寄存器中。当发送器空闲时，写 TXR 指令会将数据直接加载到 TSR 寄存器中，数据传输立刻开始且 TXIF 置位。当一帧数据发送完毕，TIDLE 将被置位。

可以通过以下步骤来清除 TIDLE：

1. 读取 USR 寄存器

2. 写 TXR 寄存器

清除 TXIF 和 TIDLE 软件执行次序相同。

发送暂停字

若 TXBRK=1，下一帧将会发送暂停字。它是由一个起始位、 $13 \times N$ ($N=1, 2, \dots$) 位逻辑 0 组成。置位 TXBRK 将会发送暂停字，而清除 TXBRK 将产生停止位，传输暂停字不会产生中断。需要注意的是，暂停字至少 13 位宽。若 TXBRK 持续为高，那么发送器会一直发送暂停字；当应用程序清除了 TXBRK，发送器将传输最后一帧暂停字再加上一位或者两位停止位。暂停字后的高电平保证下一帧数据起始位的检测。

UART 接收器

UART 接收器支持 8 位或者 9 位数据接收。若 BNO=1，数据长度为 9 位，而最高位 MSB 存放在 UCR1 寄存器的 RX8 中。接收器的核心是串行移位寄存器 RSR。RX 引脚上的数据送入数据恢复器中，它在 16 倍波特率的频率下工作，而串行移位器工作在正常波特率下。当在 RX 引脚上检测到停止位，数据从 RSR 寄存器中加载到 RXR 寄存器。RX 引脚上的每一位数据会被采样三次以判断其逻辑状态。RSR 不像其它寄存器一样映射在数据存储区，所以应用程序不能对其进行读写操作。

接收数据

当 UART 接收数据时，数据低位在前高位在后，连续地从 RX 引脚进入。RXR 寄存器在内部总线和接收移位寄存器间形成一个缓冲。RXR 寄存器是一个两层的 FIFO 缓冲器，它能保存两帧数据的同时接收第三帧数据，应用程序必须保证在接收完第三帧前读取 RXR 寄存器，否则忽略第三帧数据并且发生溢出错误。

接收器的初始化可由如下步骤完成：

- 正确地设置 BNO、PRT、PREN 和 STOPS 位以确定数据长度、校验类型和停止位长度。
- 设置 BRG 寄存器，选择期望的波特率。
- 置高 RXEN，使能 UART 发送器且使 RX 作为 UART 的接收端。

此时接收器被使能并检测起始位。

接收数据将会发生如下事件：

- 当 RXR 寄存器中有一帧以上的数据时，USR 寄存器中的 RXIF 位将会置位。
- 若 RIE=1，数据从 RSR 寄存器加载到 RXR 寄存器中将产生中断。
- 若接收器检测到帧错误、噪声干扰错误、奇偶出错或溢出错误，那么相应的错误标志位置位。

可以通过如下步骤来清除 RXIF：

1. 读取 USR 寄存器
2. 读取 RXR 寄存器

接收暂停字

UART 接收任何暂停字都会当作帧错误处理。接收器只根据 BNO 和 STOPS 位确定一帧数据的长度。若暂停字数大于 BNO 和 STOPS 位指定的长度，接收器认为接收已完毕，RXIF 和 FERR 置位，RXR 寄存器清 0，若相应的中断允许且 RIDLE 为高将会产生中断。若暂停字较长，接收器收到起始位、数据位将会置位 FERR 标志，且在下一起始位前必须检测到有效的停止位。暂停字只会被认为包含信息 0 且会置位 FERR 标志。暂停字将会加载到缓冲器中，在接收到停止位前不会再接收数据，没有检测到停止位也会置位只读标志位 RIDLE。

UART 接收到暂停字会产生以下事件：

- 帧错误标志位 FERR 置位。
- RXR 寄存器清零。
- OERR、NF、PERR、RIDLE 或 RXIF 可能会置位。

空闲状态

当 UART 接收数据时，即在起初位和停止位之间，USR 寄存器的接收标志位 RIDLE 清零。在停止位和下一帧数据的起始位之间，RIDLE 被置位，表示接收器空闲。

接收中断

USR 寄存器的只读标志位 RXIF 由接收器的边缘触发置位。若 RIE=1，数据从移位寄存器 RSR 加载到 RXR 寄存器时产生中断，同样地，溢出也会产生中断。

接收错误处理

UART 会产生几种接收错误，下面部分将描述各错误以及怎样处理。

溢出——OERR 标志

RXR 寄存器是一个两层的 FIFO 缓冲器，它能保存两帧数据的同时接收第三帧数据，应用程序必须保证在接收完第三帧前读取 RXR 寄存器，否则发生溢出错误。

产生溢出错误时将会发生以下事件：

- USR 寄存器中 OERR 被置位。
- RXR 寄存器中数据不会丢失。
- RSR 寄存器数据将会被覆盖。
- 若 RIE=1，将会产生中断。

先读取 USR 寄存器再读取 RXR 寄存器可将 OERR 清零。

噪声干扰——NF 标志

数据恢复时多次采样可以有效的鉴别出噪声干扰。当检测到数据受到噪声干扰时将会发生以下事件：

- 在 RXIF 上升沿，USR 寄存器中只读标志位 NF 置位。
- 数据从 RSR 寄存器加载到 RXR 寄存器中。
- 不产生中断，此位置位的同时由 RXIF 请求中断。

先读取 USR 寄存器再读取 RXR 寄存器可将 NF 清零。

帧错误——FERR 标志

若在停止位上检测到 0，USR 寄存器中只读标志 FERR 置位。若选择两位停止位，只侦测第一个停止位且此位必须为高，否则将置位 FERR。它同数据一起存储在缓冲器中，可被任何复位清零。

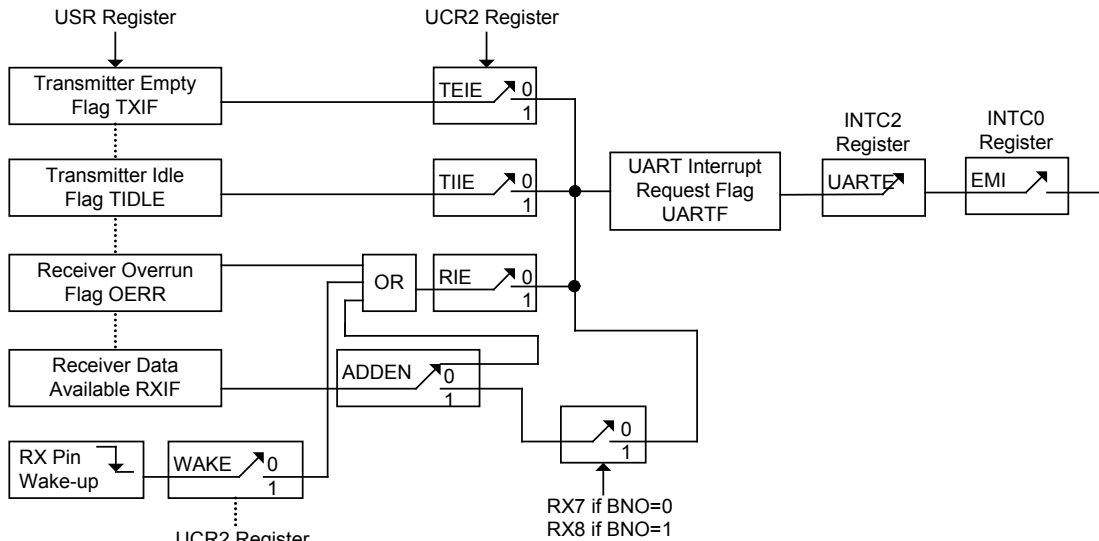
奇偶校验错误——PERR 标志

若接收到数据出现奇偶校验错误，USR 寄存器中只读标志 PERR 置位。只有使能了奇偶校验，选择了校验类型，此标志位才有效。它同数据一起存储在缓冲器中，可被任何复位清除。注意，FERR 和 PERR 与相应的数据一起存储于缓冲器中，在读取数据之前必须先访问错误标志位。

UART 模块中断结构

UART 拥有一个单独的中断。发送寄存器为空、发送器空闲、接收器数据有效、接收器溢出、地址检测和 RX 引脚唤醒都会产生中断。当其中任何一种情况发生时，若其对应的中断控制位使能、整体 UART 中断允许且堆栈未满，程序将会跳转到相应的中断向量执行中断服务程序，而后再返回主程序。这其中的四种情况在 USR 寄存器中有相关的标志位，若 UCR2 寄存器中相应中断允许位被置位，USR 寄存器中标志位将会产生中断。发送器有两个相应的中断允许位而接收器共用一个中断允许位。这些允许位可用于禁止个别的 UART 中断源。地址检测也是 UART 的中断源，它没有相应的标志位，若 UCR2 寄存器中 ADDEN=1，当检测到地址将会产生 UART 中断。RX 引脚唤醒也可以产生 UART 中断，它没有相应的标志位，当 UCR2 中的 WAKE 和 RIE 位被置位，RX 引脚上有下降沿可以唤醒单片机。应注意，RX 唤醒中断发生时，系统必须延时 t_{SST} 才能正常工作。

注意，USR 寄存器标志位为只读状态，软件不能对其进行设置，在进入相应中断服务程序时也不能清除这些标志位，其它中断亦是如此。这些标志位仅在 UART 特定动作发生时才会自动被清除，详细解释见 UART 寄存器章节。整体 UART 中断的使能或除能可由中断控制寄存器中的相关中断使能控制位控制，其中断请求由 UART 模块决定。



UART 中断框图

地址检测模式

置位 UCR2 寄存器中的 ADDEN 将启动地址检测模式。若此位为“1”，可产生接收数据有效中断，其请求标志位为 RXIF。若 ADDEN 有效，只有在接收到数据最高位为 1 才会产生中断，中断允许位 UARE 和 EMI 也要使能才会产生中断。地址的最高位为第 9 位 (BNO=1) 或第 8 位 (BNO=0)，若此位为高，则接收到的是地址而非数据。只有接收的数据的最后一位为高才会产生中断。若 ADDEN 除能，每接收到一个有效数据便会置位 RXIF，而不用考虑数据的最后一位。地址检测和奇偶校验在功能上相互排斥，若地址检测模式使能，必须保证操作的正确，同时必须将奇偶检验使能位清零，除能奇偶校验。

ADDEN	Bit 9 (BNO=1) Bit 8 (BNO=0)	产生 UART 中断
0	0	√
	1	√
1	0	×
	1	√

ADDEN 位功能

UART 模块暂停和唤醒

当 f_{SYS} 关闭时，UART 模块将暂停运行，接至 UART 模块的时钟源将除能。若正在传送数据时关闭 f_{SYS} ，发送将停止直到 UART 模块时钟源再次使能。同样地，当接收数据时 UART 进入暂停模式，数据接收也会停止。当 UART 电路进入暂停模式，USR、UCR1、UCR2、接收 / 发送寄存器以及 BRG 寄存器都不会受到影响。建议在 MCU 进入暂停模式前先确保数据发送或接收已完成。

UART 功能中包括了 RX 引脚的唤醒功能，由 UCR2 寄存器中 WAKE 位控制。进入 IDLE0 或 SLEEP 模式前，若该标志位 WAKE 与 UART 允许位 UARTEN、接收器允许位 RXEN 和接收器中断位 RIE 都被置位，则 RX 引脚的下降沿可将单片机从 IDLE0 或 SLEEP 模式唤醒。唤醒后系统需延时 t_{SST} 才能正常工作，在此期间，RX 引脚上的任何数据将被忽略。

若要唤醒并产生 UART 中断，除了唤醒使能控制位和接收中断使能控制位需置位外，全局中断允许位 EMI 和 UART 中断使能控制位 UARTE 也必须置位；若这两控制位没有被置位，那么，单片机将可以被唤醒但不会产生中断。同样唤醒后系统需一定的延时才能正常工作，然后才会产生 UART 中断。

中断

中断是单片机一个重要功能。当外部事件或内部功能如检测到触摸按键动作或定时 / 计数器溢出，并且产生中断时，系统会暂时中止当前的程序而转到执行相对应的中断服务程序。此系列单片机提供多个外部和内部中断功能，外部中断由 INT 引脚以及触控按键动作产生，而内部中断由各种内部功能，如定时器模块、时基、I²C、LVD、EEPROM 和 UART 等产生。

中断寄存器

中断控制基本上是在一定单片机条件发生时设置请求标志位，应用程序中中断使能位的设置是通过位于专用数据存储器中的一系列寄存器控制的。寄存器总的分为两类。第一类是 INTC0~INTC3 寄存器，用于设置基本的中断；第二种为 INTEG 寄存器，用于设置外部中断边沿触发类型。

寄存器中含有中断控制位和中断请求标志位。中断控制位用于使能或除能各种中断，中断请求标志位用于存放当前中断请求的状态。它们都按照特定的模式命名，前面表示中断类型的缩写，紧接着的字母“E”代表使能 / 除能位，“F”代表请求标志位。

功能	使能位	请求标志位	注释
总中断	EMI	—	—
INT 脚	INTE	INTF	—
触控按键模块	TKME	TKMF	—
I ² C	IICE	IICF	—
UART	UARTE	UARTF	—
EEPROM	DEE	DEF	—
LVD	LVDE	LVDF	—
时基	TBnE	TBnF	n=0~1
TM	CTMPnE	CTMPnF	n=0
	PTMPnE	PTMPnF	n=0
	CTMAAnE	CTMAAnF	n=0
	PTMAAnE	PTMAAnF	n=0

中断寄存器位命名模式

中断寄存器内容

寄存器名称	位							
	7	6	5	4	3	2	1	0
INTEG	—	—	—	—	—	—	INTS1	INTS0
INTC0	—	TB0F	TKMF	INTF	TB0E	TKME	INTE	EMI
INTC1	PTMA0F	PTMP0F	CTMA0F	CTMP0F	PTMA0E	PTMP0E	CTMA0E	CTMP0E
INTC2	UARTF	DEF	IICF	TB1F	UARTE	DEE	IICE	TB1E
INTC3	—	—	—	LVDF	—	—	—	LVDE

INTEG 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	INTS1	INTS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未使用，读为“0”

Bit 1~0 **INTS1, INTS0**: INT 脚中断边沿控制位

00: 除能
01: 上升沿
10: 下降沿
11: 双沿

INTC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	TB0F	TKMF	INTF	TB0E	TKME	INTE	EMI
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未使用，读为“0”

Bit 6 **TB0F**: 时基 0 中断请求标志位

0: 无请求
1: 中断请求

Bit 5 **TKMF**: 触控按键模块中断请求标志位

0: 无请求
1: 中断请求

Bit 4 **INTF**: INT 中断请求标志位

0: 无请求
1: 中断请求

Bit 3 **TB0E**: 时基 0 中断控制位

0: 除能
1: 使能

Bit 2 **TKME**: 触控按键模块中断控制位

0: 除能
1: 使能

Bit 1 **INTE**: INT 中断控制位

0: 除能
1: 使能

Bit 0 **EMI**: 总中断控制位

0: 除能
1: 使能

INTC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PTMA0F	PTMP0F	CTMA0F	CTMP0F	PTMA0E	PTMP0E	CTMA0E	CTMP0E
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **PTMA0F**: PTM0 CCRA 比较器中断请求标志位
0: 无请求
1: 中断请求
- Bit 6 **PTMP0F**: PTM0 CCRP 比较器中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 **CTMA0F**: CTM0 CCRA 比较器中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **CTMP0F**: CTM0 CCRP 比较器中断请求标志位
0: 无请求
1: 中断请求
- Bit 3 **PTMA0E**: PTM0 CCRA 比较器中断控制位
0: 除能
1: 使能
- Bit 2 **PTMP0E**: PTM0 CCRP 比较器中断控制位
0: 除能
1: 使能
- Bit 1 **CTMA0E**: CTM0 CCRA 比较器中断控制位
0: 除能
1: 使能
- Bit 0 **CTMP0E**: CTM0 CCRP 比较器中断控制位
0: 除能
1: 使能

INTC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	UARTF	DEF	IICF	TB1F	UARTE	DEE	IICE	TB1E
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **UARTF**: UART 中断请求标志位
0: 无请求
1: 中断请求
- Bit 6 **DEF**: 数据 EEPROM 中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 **IICF**: I²C 中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **TB1F**: 时基 1 中断请求标志位
0: 无请求
1: 中断请求

Bit 3	UARTE : UART 中断控制位 0: 除能 1: 使能
Bit 2	DEE : 数据 EEPROM 中断控制位 0: 除能 1: 使能
Bit 1	IICE : I ² C 中断控制位 0: 除能 1: 使能
Bit 0	TBIE : 时基 1 中断控制位 0: 除能 1: 使能

INTC3 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	LVDF	—	—	—	LVDE
R/W	—	—	—	R/W	—	—	—	R/W
POR	—	—	—	0	—	—	—	0

Bit 7~5	未定义，读为“0”
Bit 4	LVDF : LVD 中断请求标志位 0: 无请求 1: 中断请求
Bit 3~1	未定义，读为“0”
Bit 1	LVDE : LVD 中断控制位 0: 除能 1: 使能

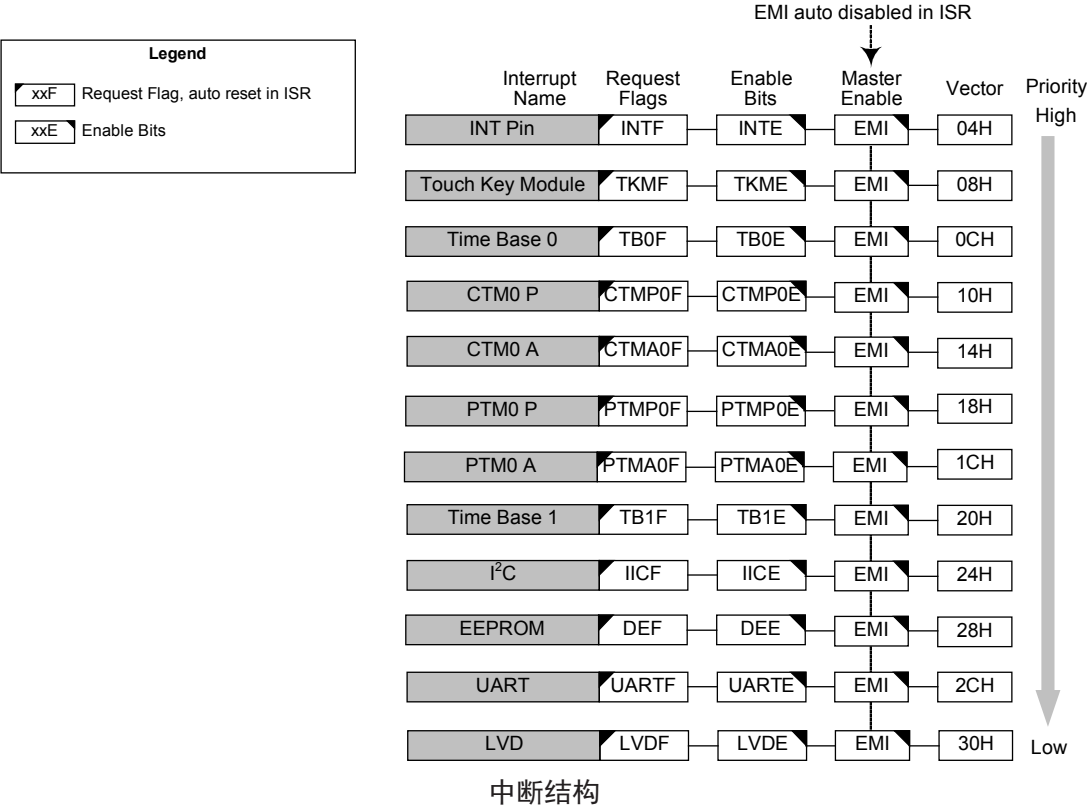
中断操作

若中断事件条件产生，如一个触控按键计数器溢出，一个 TM 比较器 P、比较器 A 匹配等等，相关中断请求标志将置起。中断标志产生后程序是否会跳转至相关中断向量执行是由中断使能位的条件决定的。若使能位为“1”，程序将跳至相关中断向量中执行；若使能位为“0”，即使中断请求标志置起中断也不会发生，程序也不会跳转至相关中断向量执行。若总中断使能位为“0”，所有中断都将除能。

当中断发生时，下条指令的地址将被压入堆栈。相应的中断向量地址加载至 PC 中。系统将从此向量取下条指令。中断向量处通常为跳转指令，以跳转到相应的中断服务程序。中断服务程序必须以“RETI”指令返回至主程序，以继续执行原来的程序。

各个中断使能位以及相应的请求标志位，以优先级的次序显示在下图。每个中断源有自己的中断向量。一旦中断子程序被响应，系统将自动清除 EMI 位，所有其它的中断将被屏蔽，这个方式可以防止任何进一步的中断嵌套。其它中断请求可能发生在此期间，虽然中断不会立即响应，但是中断请求标志位会被记录。

如果某个中断服务子程序正在执行时，有另一个中断要求立即响应，那么 EMI 位应在程序进入中断子程序后置位，以允许此中断嵌套。如果堆栈已满，即使此中断使能，中断请求也不会被响应，直到 SP 减少为止。如果要求立刻动作，则堆栈必须避免成为储满状态。请求同时发生时，执行优先级如下流程图所示。所有被置起的中断请求标志都可把单片机从休眠或空闲模式中唤醒，若要防止唤醒动作发生，在单片机进入休眠或空闲模式前应相应的标志置起。



外部中断

通过 INT 引脚上的信号变化可控制外部中断。当触发沿选择位设置好触发类型，INT 引脚的状态发生变化，外部中断请求标志 INTF 被置位时外部中断请求产生。若要跳转到相应中断向量地址，总中断控制位 EMI 和相应中断使能位 INTE 需先被置位。此外，必须使用 INTEG 寄存器使能外部中断功能并选择触发沿类型。外部中断引脚和普通 I/O 口共用，如果相应寄存器中的中断使能位被置位，此引脚将被作为外部中断脚使用。此时该引脚必须通过设置控制寄存器，将该引脚设置为输入口。当中断使能，堆栈未满并且外部中断脚状态改变，将调用外部中断向量子程序。当响应外部中断服务子程序时，中断请求标志位 INTF 会自动复位且 EMI 位会被清零以除能其它中断。注意，即使此引脚被用作外部中断输入，其上拉电阻选择仍保持有效。

寄存器 INTEG 被用来选择有效的边沿类型，来触发外部中断。可以选择上升沿还是下降沿或双沿触发都产生外部中断。注意 INTEG 也可以用来除能外部中断功能。

时基中断

时基中断提供一个固定周期的中断信号，由定时器功能产生溢出信号控制。当中断请求标志 $TBnF$ 被置位时，中断请求发生。当总中断使能位 EMI 和时基使能位 $TBnE$ 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未满且时基溢出时，将调用相应的中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 $TBnF$ 会自动复位且 EMI 位会被清零以除能其它中断。

时基中断的目的是提供一个固定周期的中断信号，每个时基时钟源分别来自独立的内部分频器。

该系列单片机内置 15 位分频器，时钟源来自系统时钟 f_{SYS} , $f_{SYS}/4$, f_{SUB} 或 f_H ，可通过 $PSCR$ 寄存器的 $CLKSELn[1:0]$ 位选择。

PSCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	CLKSEL11	CLKSEL10	—	—	CLKSEL01	CLKSEL00
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

Bit 7 ~ 6 未定义，读为“0”

Bit 5 ~ 4 **CLKSEL11 ~ CLKSEL10**: 时基 1 分频器时钟源选择位

00: f_{SYS}
01: $f_{SYS}/4$
10: f_{SUB}
11: f_H

Bit 3 ~ 2 未定义，读为“0”

Bit 1 ~ 0 **CLKSEL01 ~ CLKSEL00**: 时基 0 分频器时钟源选择位

00: f_{SYS}
01: $f_{SYS}/4$
10: f_{SUB}
11: f_H

TBC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TB1ON	TB12	TB11	TB10	TB0ON	TB02	TB01	TB00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

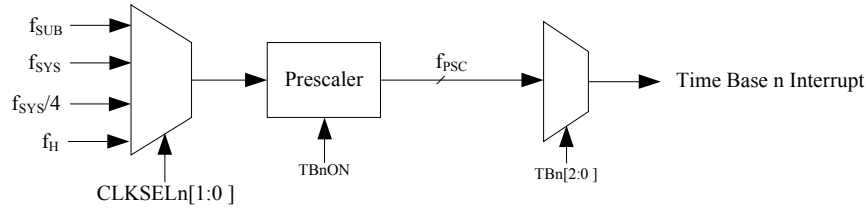
Bit 7 **TB1ON**: 时基 1 控制位

0: 除能
1: 使能

Bit 6 ~ 4 **TB12 ~ TB10**: 时基 1 溢出周期选择位

000: $2^8/f_{PSC}$
001: $2^9/f_{PSC}$
010: $2^{10}/f_{PSC}$
011: $2^{11}/f_{PSC}$
100: $2^{12}/f_{PSC}$
101: $2^{13}/f_{PSC}$
110: $2^{14}/f_{PSC}$
111: $2^{15}/f_{PSC}$

- Bit 3 **TB0ON**: 时基 0 控制位
0: 除能
1: 使能
- Bit 2 ~ 0 **TB02 ~ TB00**: 时基 0 溢出周期选择位
000: $2^8/f_{PSC}$
001: $2^9/f_{PSC}$
010: $2^{10}/f_{PSC}$
011: $2^{11}/f_{PSC}$
100: $2^{12}/f_{PSC}$
101: $2^{13}/f_{PSC}$
110: $2^{14}/f_{PSC}$
111: $2^{15}/f_{PSC}$



时基中断 (n=0 或 1)

TM 中断

简易型和周期型 TM 各有两个中断。简易型和周期型 TM 各有两个中断请求标志位 CTMP0F/CTMA0F 和 PTMP0F/PTMA0F 及两个使能位 CTMP0E/CTMA0E 和 PTMP0E/PTMA0E。当 TM 比较器 P 或 A 匹配情况发生时，任意 TM 中断请求标志被置位，TM 中断请求发生。若要程序跳转到相应中断向量地址，总中断控制位 EMI、相应 TM 中断使能位需先被置位。当中断使能，堆栈未满且 TM 比较器匹配情况发生时，可跳转至相关 TM 中断向量程序执行。当 TM 中断响应，相关 TM 中断请求标志会自动复位且 EMI 将被自动清零以除能其它中断。

EEPROM 中断

当写周期结束，EEPROM 中断请求标志 DEF 被置位，EEPROM 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI 和 EEPROM 中断使能位 DEE 需先被置位。当中断使能，堆栈未满且 EEPROM 写周期结束时，可跳转至相关中断向量程序执行。当 EEPROM 中断响应，DEF 标志会自动复位且 EMI 将被自动清零以除能其它中断。

LVD 中断

当低电压检测功能检测到一个低电压时，LVD 中断请求标志 LVDF 被置位，LVD 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI、低电压中断使能位 LVDE 需先被置位。当中断使能，堆栈未满且低电压条件发生时，可跳转至 LVD 中断向量程序执行。当低电压中断响应，LVDF 请求标志会自动复位且 EMI 将被自动清零以除能其它中断。

触控按键中断

要使触控按键中断发生，总中断控制位 EMI 和触摸按键中断使能位 TKME 必须先被置位。当触控按键模块中的时隙计数器溢出时，触摸按键中断请求标志 TKMF 将被置位，触控按键中断产生。中断使能，堆栈未满，当触控按键时隙计数器溢出发生中断时，将调用相应中断向量处的子程序。当响应中断服务子程序时，中断请求标志位 TKMF 会被自动复位且 EMI 位会被清零以除能其它中断。

I²C 中断

当地址匹配、I²C 溢出或一个字节数据已由 I²C 接口接收或发送完成，中断请求标志位 IICF 被置位，I²C 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI、I²C 中断使能位 IICE 需先置位。当中断使能，堆栈未满且以上任何一个情况发生时，可跳转至相应中断向量子程序中执行。当 I²C 接口中断响应，IICF 标志会自动清零且 EMI 将被自动清零以除能其它中断。

UART 中断

UART 模块中，发送器为空、发送器空闲、接收器数据有效、接收器溢出、地址检测和 RX 引脚唤醒都会触发产生 UART 中断。当总中断使能位 EMI 和 UART 中断使能位 UARTE 被置位，允许程序跳转到相应的中断向量地址。当中断使能，堆栈未满且以上任何一种情况发生时，将调用 UART 中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 UARTF 会自动清零。EMI 位也会被清零以除能其它中断。而 UART 模块中的只读中断标志位仅在 UART 特定动作发生时才会自动被清除。更多关于 UART 中断的细节请参考 UART 章节。

中断唤醒功能

每个中断都具有将处于休眠或空闲模式的单片机唤醒的能力。当中断请求标志由低到高转换时唤醒动作产生，其与中断是否使能无关。因此，尽管单片机处于休眠或空闲模式且系统振荡器停止工作，如有外部中断脚上产生外部边沿跳变或低电压都可能导致其相应的中断标志被置位，由此产生中断，因此必须注意避免伪唤醒情况的发生。若中断唤醒功能被除能，单片机进入休眠或空闲模式前相应中断请求标志应被置起。中断唤醒功能不受中断使能位的影响。

编程注意事项

通过禁止相关中断使能位，可以屏蔽中断请求，然而，一旦中断请求标志位被设置，它们会被保留在中断控制寄存器内，直到相应的中断服务子程序执行或请求标志位被软件指令清除。

建议在中断服务子程序中不要使用“CALL 子程序”指令。中断通常发生在不可预料的情况或是需要立刻执行的某些应用。假如只剩下一层堆栈且没有控制好中断，当“CALL 子程序”在中断服务子程序中执行时，将破坏原来的控制序列。

所有中断在休眠或空闲模式下都具有唤醒功能，当中断请求标志发生由低到高的转变时都可产生唤醒功能。若要避免相应中断产生唤醒动作，在单片机进入休眠或空闲模式前需先将相应请求标志置为高。

当进入中断服务程序，系统仅将程序计数器的内容压入堆栈，如果中断服务程序会改变状态寄存器或其它的寄存器的内容而破坏控制流程，应事先将这些数据保存起来。

若从中断子程序中返回可执行 RET 或 RETI 指令。除了能返回至主程序外，RETI 指令还能自动设置 EMI 位为高，允许进一步中断。RET 指令只能返回至主程序，清除 EMI 位，除能进一步中断。

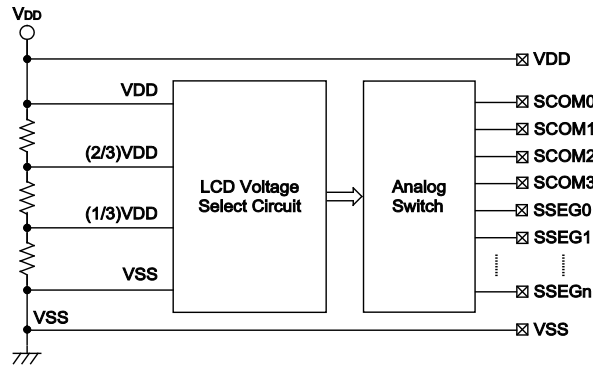
带 SCOM 和 SSEG 功能的 LCD

单片机具有驱动外部 LCD 面板的能力。LCD 驱动的 COM 脚 SCOM0~SCOM3 和 SEG 脚 SSEG0~SSEG19 与 I/O 口共用。LCD 控制信号 (COM&SEG) 由软件编程实现。

LCD 操作

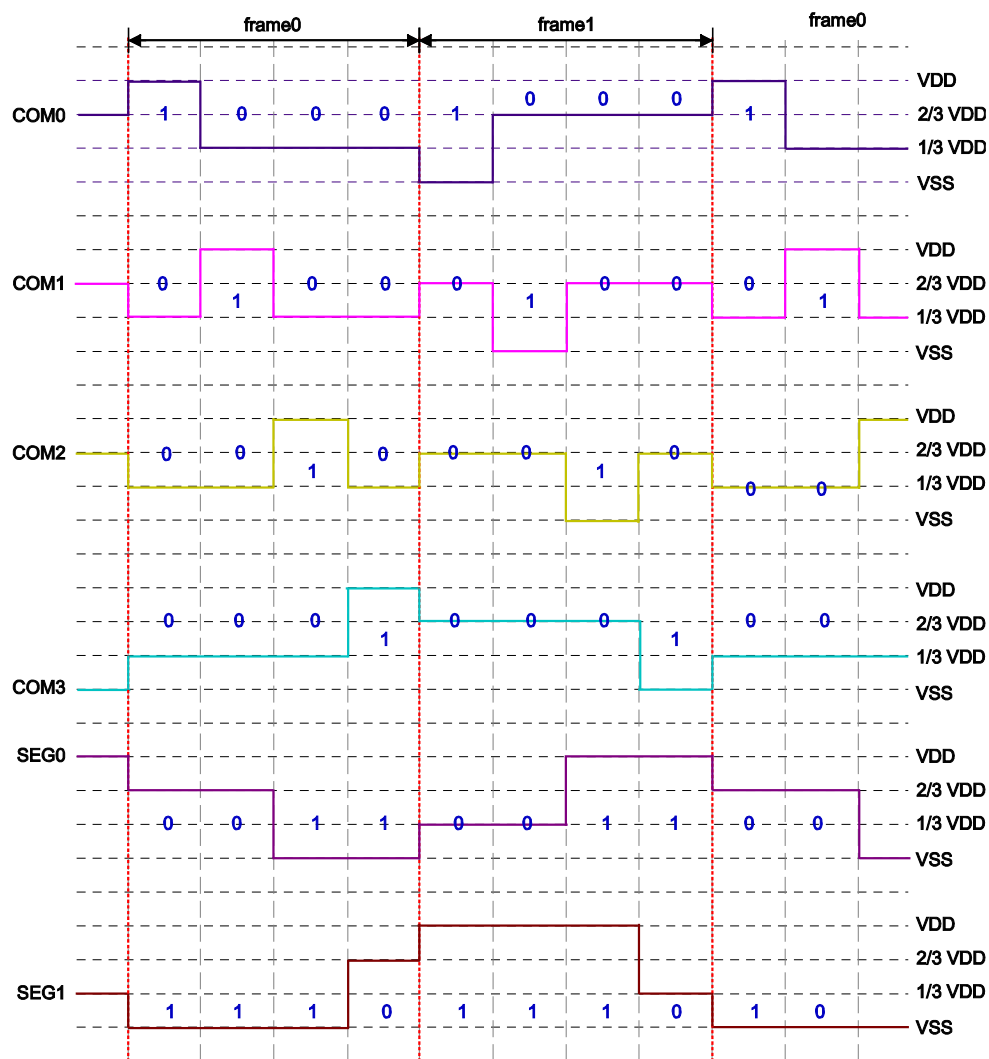
单片机通过设置相关 I/O 口为 COM 引脚，其它输出口作为 SEG 引脚，以驱动外部的晶体面板。LCD 驱动功能是由几个寄存器一起控制的，另外，这些寄存器还可设置 LCD 的开启和关闭以及 SCOM 和 SSEG 工作电流，使得 COM 和 SEG 口输出 V_{SS} 、 $(1/3)V_{DD}$ 、 $(2/3)V_{DD}$ 和 V_{DD} 的电压，从而实现 1/3 bias LCD 的显示。

SLCDC0 寄存器中的 LCDEN 位是 LCD 驱动的主控制位，它与 COMnEN 和 SEGnEN 位搭配共同选择哪些 PC 端口用于 LCD 驱动。需注意的是，输入 / 输出端口控制寄存器不需要设置为输出以使能 LCD 驱动操作。



LCD 驱动结构

1/3 bias COM 和 SEG 波形图如下，由应用程序产生。其中写“1”代表点亮 LCD。SCOM0~SCOM3 引脚的 COM 信号极性，0 或 1，由相应的输入 / 输出数据寄存器产生即 PA 寄存器 PA0~PA2 及 PA4 位。



注：图形中的逻辑值即为 PA 数据寄存器中 PA0~PA2 及 PA4 位值

1/3 bias LCD 波形

一个完整的 LCD 波形周期包含两个 Frame, 即 Frame0 和 Frame1。下面将做出详细解释:

Frame 0

当要输出 Frame 0 的波形, 需将 SLCDC0 寄存器中 FRAME 设为 0。

在 Frame 0, COM 信号输出可以是 V_{DD} , 或是 $V_{bias} = 1/3 V_{DD}$;

在 Frame 0, SEG 信号输出可以是 V_{SS} , 或是 $V_{bias} = 2/3 V_{DD}$;

Frame 1

当要输出 Frame 1 的波形, 需将 SLCDC0 寄存器中 FRAME 设为 1。

在 Frame 1, COM 信号输出可以是 V_{SS} , 或是 $V_{bias} = 2/3 V_{DD}$ 电压;

在 Frame 1, SEG 信号输出可以是 V_{DD} , 或是 $V_{bias} = 1/3 V_{DD}$ 电压;

COM0~COMn 的波形, 通过软件设定 FRAME 位, 及相应的 I/O 数据寄存器决定 COM0~COMn 目前输出是 V_{DD} , V_{SS} 或 V_{bias} , 详细说明请参考寄存器定义。

SEG0~SEGm 的波形, 通过软件设定 FRAME 位, 及相应的 I/O 数据寄存器决定 SEG0~SEGm 目前输出是 V_{DD} , V_{SS} 或 V_{bias} , 详细说明请参考寄存器定义。

LCD 偏压控制

LCD 驱动器可以提供多种驱动电流选择以适应不同 LCD 面板的需求。通过设置 SLCDC0 寄存器中 ISEL0 位和 ISEL1 位可以配置不同的偏压电阻。

SLCDC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FRAME	ISEL1	ISEL0	LCDEN	COM3EN	COM2EN	COM1EN	COM0EN
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **FRAME:** Frame 0 或 Frame 1 输出选择

0: Frame 0

1: Frame 1

Bit 6~5 **ISEL1~ISEL0:** SCOM 和 SSEG 工作电流选择 ($V_{DD}=5V$)

00: 8.3 μ A

01: 16.7 μ A

10: 50 μ A

11: 100 μ A

Bit 4 **LCDEN:** SCOM 和 SSEG 模块开启 / 关闭控制

0: 除能

1: 使能

若 LCDEN=1, 可通过设置 COMnEN 和 SEGmEN 位使能 SCOMn 和 SSEGm 引脚功能。

若 LCDEN=0, 则 SCOMn 和 SSEGm 输出 V_{SS} 。

Bit 3 **COM3EN:** SCOM3 或其它引脚功能选择

0: 其它引脚功能

1: SCOM3

Bit 2 **COM2EN:** SCOM2 或其它引脚功能选择

0: 其它引脚功能

1: SCOM2

- Bit 1 **COM1EN**: SCOM1 或其它引脚功能选择
0: 其它引脚功能
1: SCOM1
- Bit 0 **COM0EN**: SCOM0 或其它引脚功能选择
0: 其它引脚功能
1: SCOM0

SLCDC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SEG7EN	SEG6EN	SEG5EN	SEG4EN	SEG3EN	SEG2EN	SEG1EN	SEG0EN
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **SEG7EN~SEG0EN**: SSEG7 ~ SSEG0 或其它引脚功能选择
0: 其它引脚功能
1: SSEG7~SSEG0

SLCDC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SEG15EN	SEG14EN	SEG13EN	SEG12EN	SEG11EN	SEG10EN	SEG9EN	SEG8EN
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **SEG15EN~SEG8EN**: SSEG15 ~ SSEG8 或其它引脚功能选择
0: 其它引脚功能
1: SSEG15~SSEG8

SLCDC3 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	SEG19EN	SEG18EN	SEG17EN	SEG16EN
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

- Bit 7~4 未定义，读为“0”
- Bit 3~0 **SEG19EN~SEG16EN**: SSEG19 ~ SSEG16 或其它引脚功能选择
0: 其它引脚功能
1: SSEG19~SSEG16

低电压检测 – LVD

该系列单片机都具有低电压检测功能，即 LVD。该功能使能用于监测电源电压 V_{DD} ，若电源电压低于一定值可提供一个警告信号。此功能在电池类产品中非常有用，在电池电压较低时产生警告信号。低电压检测也可产生中断信号。

LVD 寄存器

低电压检测功能由 LVDC 寄存器控制。VLVD2~VLVD0 位用于选择 8 个固定的电压参考点。LVDO 位被置位时低电压情况发生，若 LVDO 位为低表明 V_{DD} 电压工作在当前所设置低电压水平值之上。LVDEN 位用于控制低电压检测功能的开启 / 关闭，设置此位为高使能此功能，反之，关闭内部低电压检测电路。低电压检测会有一定的功耗，在不使用时可考虑关闭此功能，此举在功耗要求严格的电池供电应用中值得考虑。

LVDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	LVDO	LVDEN	—	VLVD2	VLVD1	VLVD0
R/W	—	—	R	R/W	—	R/W	R/W	R/W
POR	—	—	0	0	—	0	0	0

Bit 7 ~ 6 未定义，读为 “0”

Bit 5 **LVDO**: LVD 输出标志位
0: 未检测到低电压
1: 检测到低电压

Bit 4 **LVDEN**: 低电压检测控制位
0: 除能
1: 使能

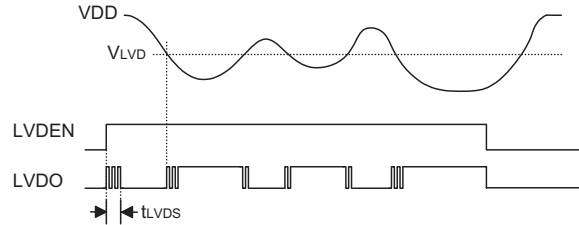
Bit 3 未定义，读为 “0”

Bit 2~0 **VLVD2 ~ VLVD0**: 选择 LVD 电压位
000: 2.0V
001: 2.2V
010: 2.4V
011: 2.7V
100: 3.0V
101: 3.3V
110: 3.6V
111: 4.0V

注: BS82B12A-3/BS82C16A-3/BS82D20A-3 的 V_{LVR} 固定为 2.55V， V_{LVD} 请设置为 2.7V 以上。

LVD 操作

通过比较电源电压 V_{DD} 与存储在 LVDC 寄存器中的预置电压值的结果，低电压检测功能工作。其设置的范围为 2.0V~4.0V。当电源电压 V_{DD} 低于预置电压值时，LVDO 位被置为高，表明低电压产生。当单片机进入休眠模式时，即使 LVDEN 位为高，低电压检测器也会被除能。低电压检测器使能后，读取 LVDO 位前，电路稳定需要一定的延时 t_{LVDS} 。注意， V_{DD} 电压可能上升或下降比较缓慢，在 V_{LVD} 电压值附近时，LVDO 位可能有多种变化。



LVD 操作

低电压检测器也有自己的中断功能，它是除了轮询 LVDO 位之外的另一种检测低电压的方法。中断条件产生置位 LVDO 并延时 t_{LVD} 后，中断产生。若 LVDEN 位为高，当单片机掉电时低电压检测器保持有效状态。此种情况下，若 V_{DD} 降至小于 LVD 预置电压值时，中断请求标志位 LVDF 将被置位，中断产生，单片机将从休眠或空闲模式中被唤醒。若不要求低电压检测的唤醒功能使能，在单片机进入休眠或空闲模式前应将 LVDF 标志置为高。

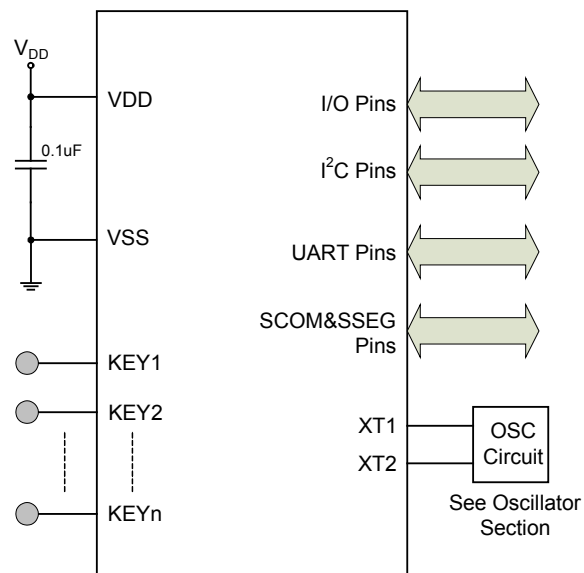
配置选项

配置选项在烧写程序时写入芯片。通过 HT-IDE 的软件开发环境，使用者在开发过程中可以选择配置选项。当配置选项烧入单片机后，无法再通过应用程序修改。所有位必须按系统的需要定义，具体内容可参考下表：

序号	选项
振荡器选项	
1	低速振荡器类型选择 – f _{SUB} : LIRC LXT
2	HIRC 频率选择： 8MHz 12MHz 16MHz

注：1. 配置选项中低速振荡器类型选择仅用于 BS82C16A-3 和 BS82D20A-3 单片机。
2. 当 HIRC 的频率已通过配置选项选择，建议编写程序过程中合理设置 HIRCS1 和 HIRCS0 位，使得选择的 HIRC 频率值与配置选项选定的一致，以保证 HIRC 的精确度。

应用电路



指令集

简介

任何单片机成功运作的核心在于它的指令集，此指令集为一组程序指令码，用来指导单片机如何去执行指定的工作。在 HOLTEK 单片机中，提供了丰富且灵活的指令，共超过六十条，程序设计者可以事半功倍地实现他们的应用。

为了更加容易理解各种各样的指令码，接下来按功能分组介绍它们。

指令周期

大部分的操作均只需要一个指令周期来执行。分支、调用或查表则需要两个指令周期。一个指令周期相当于四个系统时钟周期，因此如果在 8MHz 的系统时钟振荡器下，大部分的操作将在 0.5 μ s 中执行完成，而分支或调用操作则将在 1 μ s 中执行完成。虽然需要两个指令周期的指令通常指的是 JMP、CALL、RET、RETI 和查表指令，但如果牵涉到程序计数器低字节寄存器 PCL 也将多花费一个周期去加以执行。即指令改变 PCL 的内容进而导致直接跳转至新地址时，需要多一个周期去执行，例如“CLR PCL”或“MOV PCL, A”指令。对于跳转指令必须注意的是，如果比较的结果牵涉到跳转动作将多花费一个周期，如果没有则需一个周期即可。

数据的传送

单片机程序中数据传送是使用最为频繁的操作之一，使用三种 MOV 的指令，数据不但可以从寄存器转移至累加器（反之亦然），而且能够直接移动立即数到累加器。数据传送最重要的应用之一是从输入端口接收数据或传送数据到输出端口。

算术运算

算术运算和数据处理是大部分单片机应用所必需具备的能力，在盛群单片机内部的指令集中，可直接实现加与减的运算。当加法的结果超出 255 或减法的结果少于 0 时，要注意正确的处理进位和借位的问题。INC、INCA、DEC 和 DECA 指令提供了对一个指定地址的值加一或减一的功能。

逻辑和移位运算

标准逻辑运算例如 AND、OR、XOR 和 CPL 全都包含在盛群单片机内部的指令集中。大多数牵涉到数据运算的指令，数据的传送必须通过累加器。在所有逻辑数据运算中，如果运算结果为零，则零标志位将被置位，另外逻辑数据运用形式还有移位指令，例如 RR、RL、RRC 和 RLC 提供了向左或向右移动一位的方法。不同的移位指令可满足不同的应用需要。移位指令常用于串行端口的程序应用，数据可从内部寄存器转移至进位标志位，而此位则可被检验，移位运算还可应用在乘法与除法的运算组成中。

分支和控制转换

程序分支是采取使用 JMP 指令跳转至指定地址或使用 CALL 指令调用子程序的形式，两者之不同在于当子程序被执行完毕后，程序必须马上返回原来的地址。这个动作是由放置在子程序里的返回指令 RET 来实现，它可使程序跳回 CALL 指令之后的地址。在 JMP 指令中，程序则只是跳到一个指定的地址而已，并不需如 CALL 指令般跳回。一个非常有用的分支指令是条件跳转，跳转条件是由数据存储器或指定位来加以决定。遵循跳转条件，程序将继续执行下一条指令或略过且跳转至接下来的指令。这些分支指令是程序走向的关键，跳转条件可能是外部开关输入，或是内部数据位的值。

位运算

提供数据存储器中单个位的运算指令是盛群单片机的特性之一。这特性对于输出端口位的设置尤其有用，其中个别的位或端口的引脚可以使用“SET [m].i”或“CLR [m].i”指令来设定其为高位或低位。如果没有这特性，程序设计师必须先读入输出口的 8 位数据，处理这些数据，然后再输出正确的新数据。这种读入 - 修改 - 写出的过程现在则被位运算指令所取代。

查表运算

数据的储存通常由寄存器完成，然而当处理大量固定的数据时，它的存储量常常造成对个别存储器的不便。为了改善此问题，盛群单片机允许在程序存储器中建立一个表格作为数据可直接存储的区域，只需要一组简易的指令即可对数据进行查表。

其它运算

除了上述功能指令外，其它指令还包括用于省电的“HALT”指令和使程序在极端电压或电磁环境下仍能正常工作的看门狗定时器控制指令。这些指令的使用则请查阅相关的章节。

指令集概要

下表中说明了按功能分类的指令集，用户可以将该表作为基本的指令参考。

惯例

x: 立即数
m: 数据存储器地址
A: 累加器
i: 第 0~7 位
addr: 程序存储器地址

助记符	说明	指令周期	影响标志位
算术运算			
ADD A,[m]	ACC 与数据存储器相加，结果放入 ACC	1	Z, C, AC, OV
ADDM A,[m]	ACC 与数据存储器相加，结果放入数据存储器	1 ^注	Z, C, AC, OV
ADD A, x	ACC 与立即数相加，结果放入 ACC	1	Z, C, AC, OV
ADC A,[m]	ACC 与数据存储器、进位标志相加，结果放入 ACC	1	Z, C, AC, OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加，结果放入数据存储器	1 ^注	Z, C, AC, OV
SUB A, x	ACC 与立即数相减，结果放入 ACC	1	Z, C, AC, OV
SUB A,[m]	ACC 与数据存储器相减，结果放入 ACC	1	Z, C, AC, OV
SUBM A,[m]	ACC 与数据存储器相减，结果放入数据存储器	1 ^注	Z, C, AC, OV
SBC A,[m]	ACC 与数据存储器、进位标志的反相减，结果放入 ACC	1	Z, C, AC, OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减，结果放入数据存储器	1 ^注	Z, C, AC, OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数，并将结果放入数据存储器	1 ^注	C
逻辑运算			
AND A,[m]	ACC 与数据存储器做“与”运算，结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算，结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算，结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算，结果放入数据存储器	1 ^注	Z
ORM A,[m]	ACC 与数据存储器做“或”运算，结果放入数据存储器	1 ^注	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算，结果放入数据存储器	1 ^注	Z
AND A, x	ACC 与立即数做“与”运算，结果放入 ACC	1	Z
OR A, x	ACC 与立即数做“或”运算，结果放入 ACC	1	Z
XOR A, x	ACC 与立即数做“异或”运算，结果放入 ACC	1	Z
CPL [m]	对数据存储器取反，结果放入数据存储器	1 ^注	Z
CPLA [m]	对数据存储器取反，结果放入 ACC	1	Z
递增和递减			
INCA [m]	递增数据存储器，结果放入 ACC	1	Z
INC [m]	递增数据存储器，结果放入数据存储器	1 ^注	Z
DECA [m]	递减数据存储器，结果放入 ACC	1	Z
DEC [m]	递减数据存储器，结果放入数据存储器	1 ^注	Z

助记符	说明	指令周期	影响标志位
移位			
RRA [m]	数据存储器右移一位，结果放入 ACC	1	无
RR [m]	数据存储器右移一位，结果放入数据存储器	1 ^注	无
RRCA [m]	带进位将数据存储器右移一位，结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位，结果放入数据存储器	1 ^注	C
RLA [m]	数据存储器左移一位，结果放入 ACC	1	无
RL [m]	数据存储器左移一位，结果放入数据存储器	1 ^注	无
RLCA [m]	带进位将数据存储器左移一位，结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位，结果放入数据存储器	1 ^注	C
数据传送			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV [m],A	将 ACC 送至数据存储器	1 ^注	无
MOV A, x	将立即数送至 ACC	1	无
位运算			
CLR [m].i	清除数据存储器的位	1 ^注	无
SET [m].i	置位数据存储器的位	1 ^注	无
转移			
JMP addr	无条件跳转	2	无
SZ [m]	如果数据存储器为零，则跳过下一条指令	1 ^注	无
SZA [m]	数据存储器送至 ACC，如果内容为零，则跳过下一条指令	1 ^注	无
SZ [m].i	如果数据存储器的第 i 位为零，则跳过下一条指令	1 ^注	无
SNZ [m].i	如果数据存储器的第 i 位不为零，则跳过下一条指令	1 ^注	无
SIZ [m]	递增数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SDZ [m]	递减数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SIZA [m]	递增数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
SDZA [m]	递减数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
CALL addr	子程序调用	2	无
RET	从子程序返回	2	无
RET A, x	从子程序返回，并将立即数放入 ACC	2	无
RETI	从中断返回	2	无
查表			
TABRD [m]	读取特定页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDC [m]	读取当前页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDL [m]	读取最后页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
其它指令			
NOP	空指令	1	无
CLR [m]	清除数据存储器	1 ^注	无
SET [m]	置位数据存储器	1 ^注	无
CLR WDT	清除看门狗定时器	1	TO, PDF
CLR WDT1	预清除看门狗定时器	1	TO, PDF
CLR WDT2	预清除看门狗定时器	1	TO, PDF

助记符	说明	指令周期	影响标志位
SWAP [m]	交换数据存储器的高低字节，结果放入数据存储器	1 ^注	无
SWAPA [m]	交换数据存储器的高低字节，结果放入 ACC	1	无
HALT	进入暂停模式	1	TO, PDF

注: 1. 对跳转指令而言，如果比较的结果牵涉到跳转即需 2 个周期，如果没有发生跳转，则只需一个周期。
2. 任何指令若要改变 PCL 的内容将需要 2 个周期来执行。
3. 对于“CLR WDT1”或“CLR WDT2”指令而言，TO 和 PDF 标志位也许会受执行结果影响，“CLR WDT1”和“CLR WDT2”被连续地执行后，TO 和 PDF 标志位会被清除，否则 TO 和 PDF 标志位保持不变

指令定义

ADC A, [m]	Add Data Memory to ACC with Carry
指令说明	将指定的数据存储器、累加器内容以及进位标志相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADCM A, [m]	Add ACC to Data Memory with Carry
指令说明	将指定的数据存储器、累加器内容和进位标志位相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADD A, [m]	Add Data Memory to ACC
指令说明	将指定的数据存储器和累加器内容相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
ADD A, x	Add immediate data to ACC
指令说明	将累加器和立即数相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + x$
影响标志位	OV、Z、AC、C
ADDM A, [m]	Add ACC to Data Memory
指令说明	将指定的数据存储器和累加器内容相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
AND A, [m]	Logical AND Data Memory to ACC
指令说明	将累加器中的数据和指定数据存储器内容做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "AND" } [m]$
影响标志位	Z

AND A, x	Logical AND immediate data to ACC
指令说明	将累加器中的数据和立即数做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "AND" } x$
影响标志位	Z
ANDM A, [m]	Logical AND ACC to Data Memory
指令说明	将指定数据存储器内容和累加器中的数据做逻辑与，结果存放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "AND" } [m]$
影响标志位	Z
CALL addr	Subroutine call
指令说明	无条件地调用指定地址的子程序，此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈，接着载入指定地址并从新地址继续执行程序，由于此指令需要额外的运算，所以为一个 2 周期的指令。
功能表示	$Stack \leftarrow Program\ Counter + 1$ $Program\ Counter \leftarrow addr$
影响标志位	无
CLR [m]	Clear Data Memory
指令说明	将指定数据存储器的内容清零。
功能表示	$[m] \leftarrow 00H$
影响标志位	无
CLR [m].i	Clear bit of Data Memory
指令说明	将指定数据存储器的 i 位内容清零。
功能表示	$[m].i \leftarrow 0$
影响标志位	无
CLR WDT	Clear Watchdog Timer
指令说明	WDT 计数器、暂停标志位 PDF 和看门狗溢出标志位 TO 清零。
功能表示	WDT cleared $TO \ \& \ PDF \leftarrow 0$
影响标志位	TO、PDF

CLR WDT1	Preclear Watchdog Timer
指令说明	PDF 和 TO 标志位都被清 0。必须配合 CLR WDT2 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT1，而没有执行 CLR WDT2 时，PDF 与 TO 保留原状态不变。
功能表示	WDT \leftarrow 00H TO & PDF \leftarrow 0
影响标志位	TO、PDF
CLR WDT2	Preclear Watchdog Timer
指令说明	PDF 和 TO 标志位都被清 0。必须配合 CLR WDT1 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT2，而没有执行 CLR WDT1 时，PDF 与 TO 保留原状态不变。
功能表示	WDT \leftarrow 00H TO & PDF \leftarrow 0
影响标志位	TO、PDF
CPL [m]	Complement Data Memory
指令说明	将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1。
功能表示	$[m] \leftarrow \overline{[m]}$
影响标志位	Z
CPLA [m]	Complement Data Memory with result in ACC
指令说明	将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1，而结果被储存回累加器且数据存储器中的内容不变。
功能表示	ACC $\leftarrow \overline{[m]}$
影响标志位	Z

DAA [m]	Decimal-Adjust ACC for addition with result in Data Memory
指令说明	将累加器中的内容转换为 BCD（二进制转成十进制）码。如果低四位的值大于“9”或 AC=1，那么 BCD 调整就执行对原值加“6”，否则原值保持不变；如果高四位的值大于“9”或 C=1，那么 BCD 调整就执行对原值加“6”。
	BCD 转换实质上是根据累加器和标志位执行 00H，06H，60H 或 66H 的加法运算，结果存放和数据存储器。只有进位标志位 C 受影响，用来指示原始 BCD 的和是否大于 100，并可以进行双精度十进制数的加法运算。
功能表示	$[m] \leftarrow ACC + 00H$ 或 $[m] \leftarrow ACC + 06H$ 或 $[m] \leftarrow ACC + 60H$ 或 $[m] \leftarrow ACC + 66H$
影响标志位	C
DEC [m]	Decrement Data Memory
指令说明	将指定数据存储器内容减 1。
功能表示	$[m] \leftarrow [m] - 1$
影响标志位	Z
DECA [m]	Decrement Data Memory with result in ACC
指令说明	将指定数据存储器的内容减 1，把结果存放回累加器并保持指定数据存储器的内容不变。
功能表示	$ACC \leftarrow [m] - 1$
影响标志位	Z
HALT	Enter power down mode
指令说明	此指令终止程序执行并关掉系统时钟，RAM 和寄存器的内容保持原状态，WDT 计数器和分频器被清“0”，暂停标志位 PDF 被置位 1，WDT 溢出标志位 TO 被清 0。
功能表示	$TO \leftarrow 0$ $PDF \leftarrow 1$
影响标志位	TO、PDF
INC [m]	Increment Data Memory
指令说明	将指定数据存储器的内容加 1。
功能表示	$[m] \leftarrow [m] + 1$
影响标志位	Z

INCA [m]	Increment Data Memory with result in ACC
指令说明	将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器内容不变。
功能表示	$ACC \leftarrow [m] + 1$
影响标志位	Z
JMP addr	Jump unconditionally
指令说明	程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行。当新的地址被加载时，必须插入一个空指令周期，所以此指令为 2 个周期的指令。
功能表示	Program Counter \leftarrow addr
影响标志位	无
MOV A, [m]	Move Data Memory to ACC
指令说明	将指定数据存储器的内容复制到累加器。
功能表示	$ACC \leftarrow [m]$
影响标志位	无
MOV A, x	Move immediate data to ACC
指令说明	将 8 位立即数载入累加器。
功能表示	$ACC \leftarrow x$
影响标志位	无
MOV [m], A	Move ACC to Data Memory
指令说明	将累加器的内容复制到指定的数据存储器。
功能表示	$[m] \leftarrow ACC$
影响标志位	无
NOP	No operation
指令说明	空操作，接下来顺序执行下一条指令。
功能表示	$PC \leftarrow PC+1$
影响标志位	无
OR A, [m]	Logical OR Data Memory to ACC
指令说明	将累加器中的数据和指定的数据存储器内容逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z

ORA, x	Logical OR immediate data to ACC
指令说明	将累加器中的数据和立即数逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } x$
影响标志位	Z
ORM A, [m]	Logical OR ACC to Data Memory
指令说明	将存在指定数据存储器中的数据和累加器逻辑或，结果放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z
RET	Return from subroutine
指令说明	将堆栈寄存器中的程序计数器值恢复，程序由取回的地址继续执行。
功能表示	$Program\ Counter \leftarrow Stack$
影响标志位	无
RET A, x	Return from subroutine and load immediate data to ACC
指令说明	将堆栈寄存器中的程序计数器值恢复且累加器载入指定的立即数，程序由取回的地址继续执行。
功能表示	$Program\ Counter \leftarrow Stack$ $ACC \leftarrow x$
影响标志位	无
RETI	Return from interrupt
指令说明	将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。如果在执行 RETI 指令之前还有中断未被相应，则这个中断将在返回主程序之前被相应。
功能表示	$Program\ Counter \leftarrow Stack$ $EMI \leftarrow 1$
影响标志位	无
RL [m]	Rotate Data Memory left
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位。
功能表示	$[m].(i+1) \leftarrow [m].i \ (i=0\sim6)$ $[m].0 \leftarrow [m].7$
影响标志位	无

RLA [m]	Rotate Data Memory left with result in ACC
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位，结果送到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.(i+1) \leftarrow [m].i \ (i=0\sim6)$ $ACC.0 \leftarrow [m].7$
影响标志位	无
RLC [m]	Rotate Data Memory Left through Carry
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。
功能表示	$[m].(i+1) \leftarrow [m].i \ (i=0\sim6)$ $[m].0 \leftarrow C$ $C \leftarrow [m].7$
影响标志位	C
RLC A [m]	Rotate Data Memory left through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.(i+1) \leftarrow [m].i \ (i=0\sim6)$ $ACC.0 \leftarrow C$ $C \leftarrow [m].7$
影响标志位	C
RR [m]	Rotate Data Memory right
指令说明	将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1) \ (i=0\sim6)$ $[m].7 \leftarrow [m].0$
影响标志位	无
RRA [m]	Rotate Data Memory right with result in ACC
指令说明	将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1) \ (i=0\sim6)$ $ACC.7 \leftarrow [m].0$
影响标志位	无

RRC [m]	Rotate Data Memory right through Carry
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1) (i=0\sim6)$ $[m].7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
RRCA [m]	Rotate Data Memory right through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1) (i=0\sim6)$ $ACC.7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
SBC A, [m]	Subtract Data Memory from ACC with Carry
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m] - \bar{C}$
影响标志位	OV、Z、AC、C、SC、CZ
SBCM A, [m]	Subtract Data Memory from ACC with Carry and result in Data Memory
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$[m] \leftarrow ACC - [m] - \bar{C}$
影响标志位	OV、Z、AC、C、SC、CZ
SDZ [m]	Skip if Decrement Data Memory is 0
指令说明	将指定的数据存储器的内容减 1，判断是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m] - 1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无

SDZA [m]	Decrement data memory and place result in ACC,skip if 0
指令说明	将指定数据存储器内容减 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果将存放到累加器，但指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$ACC \leftarrow [m]-1$ ，如果 $ACC=0$ 跳过下一条指令执行
影响标志位	无
SET [m]	Set Data Memory
指令说明	将指定数据存储器的每一位设置为 1。
功能表示	$[m] \leftarrow FFH$
影响标志位	无
SET [m].i	Set bit of Data Memory
指令说明	将指定数据存储器的第 i 位置位为 1。
功能表示	$[m].i \leftarrow 1$
影响标志位	无
SIZ [m]	Skip if increment Data Memory is 0
指令说明	将指定的数据存储器的内容加 1，判断是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m]+1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无
SIZA [m]	Skip if increment Data Memory is zero with result in ACC
指令说明	将指定数据存储器的内容加 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放到累加器，但是指定数据存储器的内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$ACC \leftarrow [m]+1$ ，如果 $ACC=0$ 跳过下一条指令执行
影响标志位	无

SNZ [m].i	Skip if bit i of Data Memory is not 0
指令说明	判断指定数据存储器的第 i 位，若不为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果为 0，则程序继续执行下一条指令。
功能表示	如果 [m].i≠0，跳过下一条指令执行
影响标志位	无
SUB A, [m]	Subtract Data Memory from ACC
指令说明	将累加器的内容减去指定的数据存储器的数据，把结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m]$
影响标志位	OV、Z、AC、C、SC、CZ
SUBM A, [m]	Subtract Data Memory from ACC with result in Data Memory
指令说明	将累加器的内容减去指定数据存储器的数据，结果存放到指定的数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$[m] \leftarrow ACC - [m]$
影响标志位	OV、Z、AC、C、SC、CZ
SUB A, x	Subtract immediate Data from ACC
指令说明	将累加器的内容减去立即数，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - x$
影响标志位	OV、Z、AC、C、SC、CZ
SWAP [m]	Swap nibbles of Data Memory
指令说明	将指定数据存储器的低 4 位和高 4 位互相交换。
功能表示	$[m].3 \sim [m].0 \leftrightarrow [m].7 \sim [m].4$
影响标志位	无
SWAPA [m]	Swap nibbles of Data Memory with result in ACC
指令说明	将指定数据存储器的低 4 位与高 4 位互相交换，再将结果存放到累加器且指定数据寄存器的数据保持不变。
功能表示	$ACC.3 \sim ACC.0 \leftarrow [m].7 \sim [m].4$ $ACC.7 \sim ACC.4 \leftarrow [m].3 \sim [m].0$
影响标志位	无

SZ [m]	Skip if Data Memory is 0
指令说明	判断指定数据存储器的内容是否为 0，若为 0，则程序跳下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m]=0, 跳过下一条指令执行
影响标志位	无
SZA [m]	Skip if Data Memory is 0 with data movement to ACC
指令说明	将指定数据存储器内容复制到累加器，并判断指定数据存储器的内容是否为 0，若为 0 则跳下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	ACC ← [m], 如果 [m]=0, 跳过下一条指令执行
影响标志位	无
SZ [m].i	Skip if bit i of Data Memory is 0
指令说明	判断指定数据存储器的第 i 位是否为 0，若为 0，则跳下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m].i=0, 跳过下一条指令执行
影响标志位	无
TABRD [m]	Read table (specific page) to TBLH and Data Memory
指令说明	将表格指针对 TBHP 和 TBLP 所指的程序代码低字节 (指定页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无
TABRDC [m]	Read table (current page) to TBLH and Data Memory
指令说明	将表格指针 TBLP 所指的程序代码低字节 (当前页) 移至指定的数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无

TABRDL [m]	Read table (last page) to TBLH and Data Memory
指令说明	将表格指针 TBLP 所指的程序代码低字节 (最后一页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	$[m] \leftarrow \text{程序代码 (低字节)}$ $TBLH \leftarrow \text{程序代码 (高字节)}$
影响标志位	无
XOR A, [m]	Logical XOR Data Memory to ACC
指令说明	将累加器的数据和指定的数据存储器内容逻辑异或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "XOR" } [m]$
影响标志位	Z
XORM A, [m]	Logical XOR ACC to Data Memory
指令说明	将累加器的数据和指定的数据存储器内容逻辑异或，结果放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "XOR" } [m]$
影响标志位	Z
XOR A, x	Logical XOR immediate data to ACC
指令说明	将累加器的数据与立即数逻辑异或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "XOR" } x$
影响标志位	Z

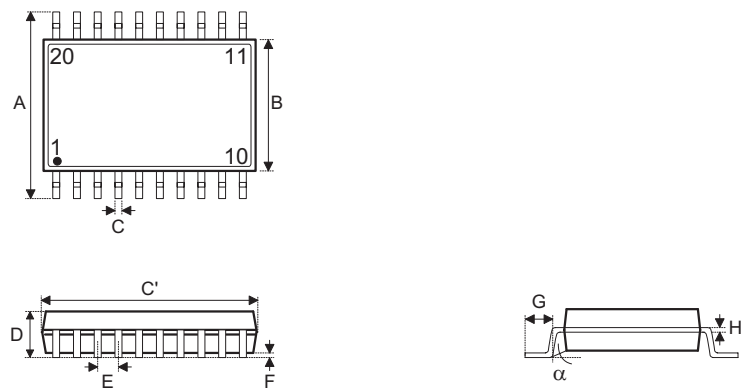
封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](#) 以获取最新版本的 [封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息（包括外形尺寸、包装带和卷轴规格）
- 封装材料信息
- 纸箱信息

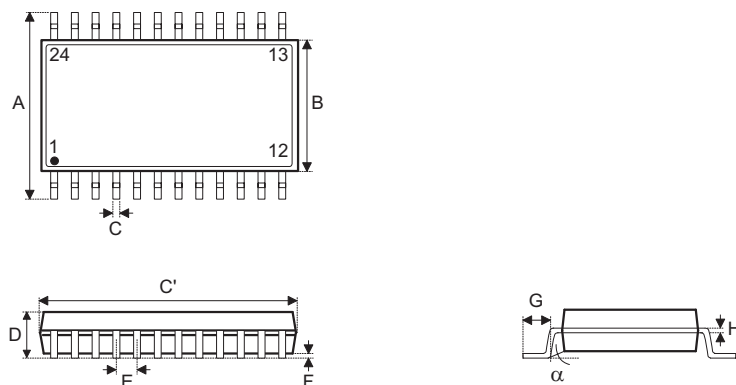
20-pin SOP (300mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小	正常	最大
A	—	0.406 BSC	—
B	—	0.295 BSC	—
C	0.012	—	0.020
C'	—	0.504 BSC	—
D	—	—	0.104
E	—	0.050 BSC	—
F	0.004	—	0.012
G	0.016	—	0.050
H	0.008	—	0.013
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小	正常	最大
A	—	10.30 BSC	—
B	—	7.50 BSC	—
C	0.31	—	0.51
C'	—	12.80 BSC	—
D	—	—	2.65
E	—	1.27 BSC	—
F	0.10	—	0.30
G	0.40	—	1.27
H	0.20	—	0.33
α	0°	—	8°

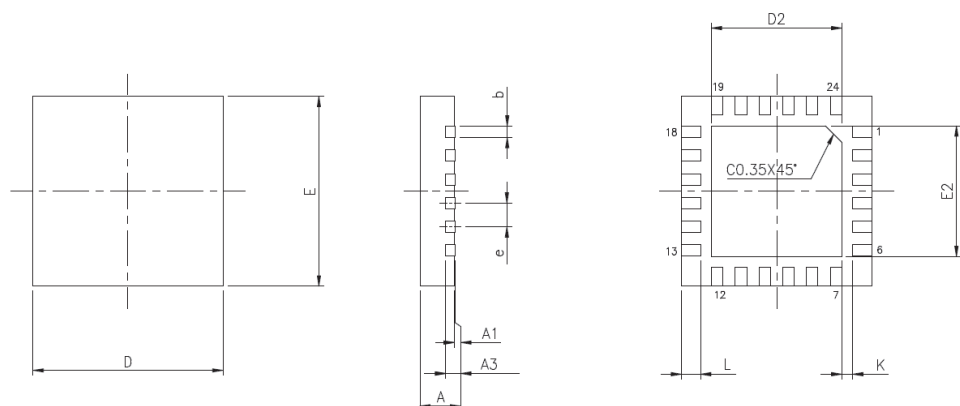
24-pin SOP (300mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小	正常	最大
A	—	0.406 BSC	—
B	—	0.295 BSC	—
C	0.012	—	0.020
C'	—	0.606 BSC	—
D	—	—	0.104
E	—	0.050 BSC	—
F	0.004	—	0.012
G	0.016	—	0.050
H	0.008	—	0.013
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小	正常	最大
A	—	10.30 BSC	—
B	—	7.5 BSC	—
C	0.31	—	0.51
C'	—	15.4 BSC	—
D	—	—	2.65
E	—	1.27 BSC	—
F	0.10	—	0.30
G	0.40	—	1.27
H	0.20	—	0.33
α	0°	—	8°

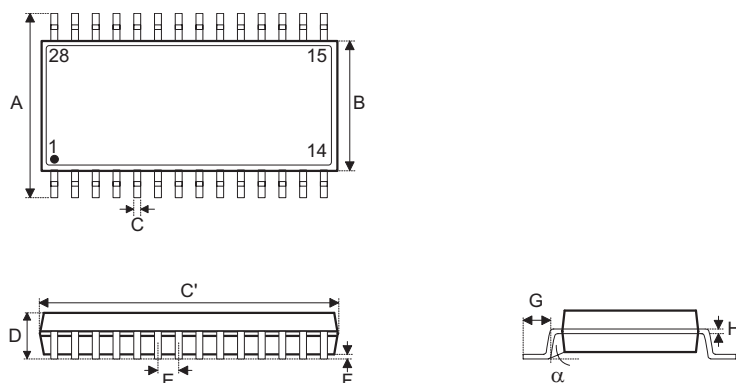
SAW Type 24-pin (4mm×4mm) QFN 外形尺寸



符号	尺寸 (单位: inch)		
	最小	正常	最大
A	0.028	0.030	0.031
A1	0.000	0.001	0.002
A3	—	0.008 BSC	—
b	0.007	0.010	0.012
D	0.156	0.157	0.159
E	0.156	0.157	0.159
e	—	0.020 BSC	—
D2	0.102	0.106	0.110
E2	0.102	0.106	0.110
L	0.014	0.016	0.018
K	0.008	—	—

符号	尺寸 (单位: mm)		
	最小	正常	最大
A	0.700	0.750	0.800
A1	0.000	0.020	0.050
A3	—	0.200 BSC	—
b	0.180	0.250	0.300
D	3.950	4.000	4.050
E	3.950	4.000	4.050
e	—	0.500 BSC	—
D2	2.600	2.700	2.800
E2	2.600	2.700	2.800
L	0.350	0.400	0.450
K	0.200	—	—

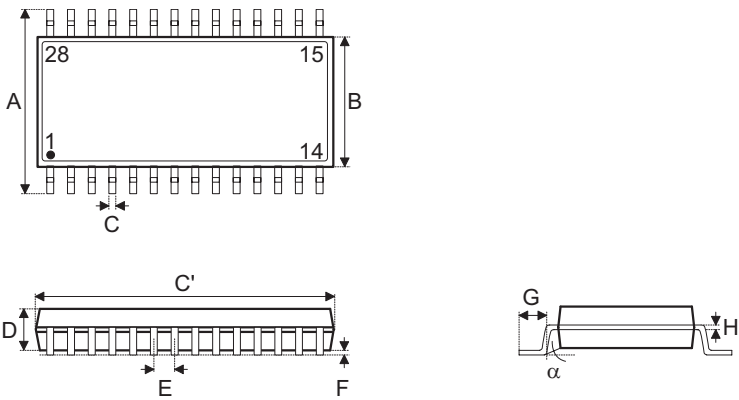
28-pin SOP (300mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小	正常	最大
A	—	0.406 BSC	—
B	—	0.295 BSC	—
C	0.012	—	0.020
C'	—	0.705 BSC	—
D	—	—	0.104
E	—	0.050 BSC	—
F	0.004	—	0.012
G	0.016	—	0.050
H	0.008	—	0.013
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小	正常	最大
A	—	10.30 BSC	—
B	—	7.5 BSC	—
C	0.31	—	0.51
C'	—	17.9 BSC	—
D	—	—	2.65
E	—	1.27 BSC	—
F	0.10	—	0.30
G	0.40	—	1.27
H	0.20	—	0.33
α	0°	—	8°

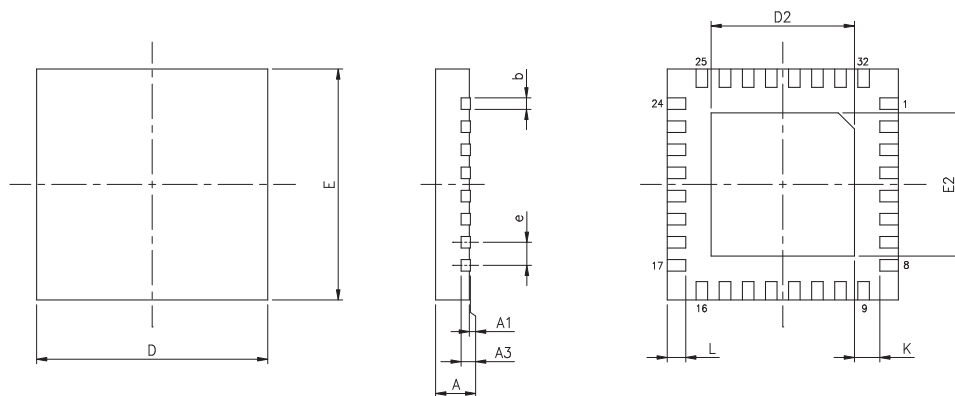
28-pin SSOP (150mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小	正常	最大
A	—	0.236 BSC	—
B	—	0.154 BSC	—
C	0.008	—	0.012
C'	—	0.390 BSC	—
D	—	—	0.069
E	—	0.025 BSC	—
F	0.004	—	0.0098
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小	正常	最大
A	—	6.0 BSC	—
B	—	3.9 BSC	—
C	0.20	—	0.30
C'	—	9.9 BSC	—
D	—	—	1.75
E	—	0.635 BSC	—
F	0.10	—	0.25
G	0.41	—	1.27
H	0.10	—	0.25
α	0°	—	8°

SAW Type 32-pin (5mm×5mm) QFN 外形尺寸



符号	尺寸 (单位: inch)		
	最小	正常	最大
A	0.028	0.030	0.031
A1	0.000	0.001	0.002
A3	—	0.008 BSC	—
b	0.007	0.010	0.012
D	0.193	0.197	0.201
E	0.193	0.197	0.201
e	—	0.020 BSC	—
D2	0.122	0.126	0.130
E2	0.122	0.126	0.130
L	0.014	0.016	0.018
K	0.008	—	—

符号	尺寸 (单位: mm)		
	最小	正常	最大
A	0.700	0.750	0.800
A1	0.000	0.020	0.050
A3	—	0.203 BSC	—
b	0.180	0.250	0.300
D	4.900	5.000	5.100
E	4.900	5.000	5.100
e	—	0.50 BSC	—
D2	3.10	3.20	3.30
E2	3.10	3.20	3.30
L	0.35	0.40	0.45
K	0.20	—	—

Copyright© 2016 by HOLTEK SEMICONDUCTOR INC.

使用指南中所出现的信息在出版当时相信是正确的，然而盛群对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，盛群不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。盛群产品不授权使用于救生、维生从机或系统中做为关键从机。盛群拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com/zh/>.