座位号：

杭州电子科技大学学生考试卷（A）卷

考试课程	数字电路与硬件描述语言	考试日期	2015 年 1 月　日	成 绩	
课程号	A0507010	教师号		任课教师姓名	张怀相 冯建文 楼斌 章复嘉 张翔 王长军
考生姓名		学号（8 位）		年级		专业	

一、填空题（每空 2 分，共 24 分）

1. $(25.5)_2$ = （0010 0101.0101）$_{BCD8421}$ = （0101 1000.1000）$_{余3码}$

2. $(73)_{10}$ = （ 1101101 ）$_{格雷码}$；

3. $A+\overline{A}B$ = （ A+B ）， $A+AB$ = （ A ）；

4. 4位二进制减法计数器的初始状态为$Q_3Q_2Q_1Q_0$＝0100，经过7个有效时钟周期后，其状态为$Q_3Q_2Q_1Q_0$＝__1101__。

5. 钟控RS触发器存在着__**空翻**__问题，主从RS触发器解决了这个问题，而主从JK触发器是为了解决主从RS触发器中R、S之间有约束条件的问题而提出来的。主从JK触发器消除了约束条件，是一种用起来十分灵活方便的钟控触发器，但是它存在着__**一次变化**__问题，为了解决这个问题，提出了边沿触发器。

6. Mealy型时序逻辑电路中，输出Zi不仅是__**当前输入X_1-X_n**__的函数，同时也是__**当前状态Q_1^n-Q_r^n**__的函数；Moore型时序逻辑电路中，输出Zi是__**当前状态Q_1^n-Q_r^n**__的函数，或者根本就不存在专门的输出Zi，而以__**电路中触发器的状态**__直接作为输出。

二、利用逻辑代数公式证明逻辑等式 $A\overline{B}\,\overline{D}+\overline{B}\,\overline{C}D+\overline{A}D+A\overline{B}C+\overline{A}\,\overline{B}C\overline{D}=A\overline{B}+\overline{A}D+\overline{B}C$（6 分）。

$$
\begin{aligned}
&A\overline{B}\,\overline{D}+\overline{B}\,\overline{C}D+\overline{A}D+A\overline{B}C+\overline{A}\,\overline{B}C\overline{D}=A\overline{B}\,\overline{D}+\overline{B}\,\overline{C}D+\overline{A}D+A\overline{B}C+\overline{A}\,\overline{B}C\overline{D}+\overline{A}\,\overline{B}\,\overline{C}\,\overline{D}\\
&=\overline{B}\,\overline{D}(A+\overline{A}C)+\overline{B}\,\overline{C}D+\overline{A}D+\overline{B}C(A+\overline{A}\,\overline{D})\\
&=\overline{B}\,\overline{D}(A+C)+\overline{B}\,\overline{C}D+\overline{A}D+\overline{B}C\overline{\overline{A}D}\\
&=\overline{B}\,\overline{D}(A+C)+\overline{B}(C+\overline{C}D)+\overline{A}D\\
&=A\overline{B}\,\overline{D}+\overline{B}(C+CD+\overline{C}D)+\overline{A}D\\
&=A\overline{B}\,\overline{D}+\overline{B}(C+D)+\overline{A}D\\
&=\overline{B}(A\overline{D}+D)+C\overline{B}+\overline{A}D\\
&=(A\overline{B}+\overline{B}D+\overline{A}D)+C\overline{B}\\
&=A\overline{B}+\overline{A}D+\overline{B}C
\end{aligned}
$$

三、用卡诺图化简逻辑函数 $F=B\overline{C}\,\overline{D}+\overline{B}\,\overline{C}D+\overline{A}B\overline{C}D$，约束条件是 $BC+CD=0$，写出最简与或表达式。（5 分）

AB \ CD	00	01	11	10
00	0	1	d	0
01	1	1	d	d
11	1	0	d	d
10	0	1	d	0

$F=B\overline{D}+\overline{A}D+\overline{B}D$

四、用**与非**门设计一个组合电路，输入是 1 位 8421BCD 码，当输入的数字是素数时，输出为 1，否则输出为 0。(10 分)

解：输入变量为 8421 码，则输入变量设为 A、B、C、D

输出变量为判断是否素数，则输出变量设为 F，是素数指示 F=1，否则 F=0

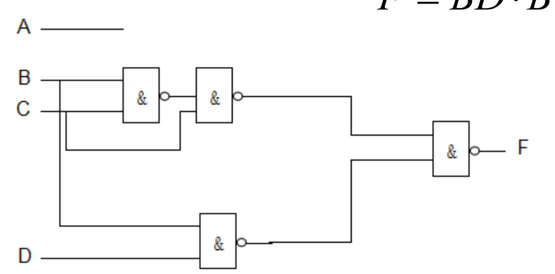
真值表

A	B	C	D	F	A	B	C	D	F
0	0	0	0	0	1	0	0	0	0
0	0	0	1	0	1	0	0	1	0
0	0	1	0	1	1	0	1	0	d
0	0	1	1	1	1	0	1	1	d
0	1	0	0	0	1	1	0	0	d
0	1	0	1	1	1	1	0	1	d
0	1	1	0	0	1	1	1	0	d
0	1	1	1	1	1	1	1	1	d

F AB \ CD	00	01	11	10
00	0	0	1	1
01	0	1	1	0
11	d	d	d	d
10	0	0	d	d

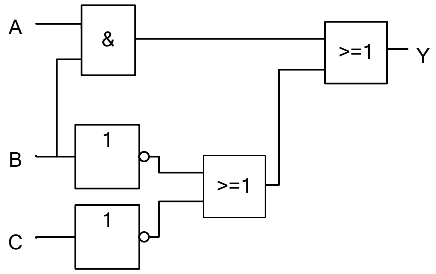
$$
\begin{aligned}
F&=BD+\overline{B}C\\
&=BD+\overline{BC}\cdot C\\
&=\overline{\overline{BD+\overline{BC}\cdot C}}\\
&=\overline{\overline{BD}\cdot\overline{\overline{BC}\cdot C}}
\end{aligned}
$$

$$F=\overline{\overline{BD}\cdot\overline{\overline{BC}\cdot C}}$$



座位号：

五、判断下图所示电路是否存在竞争与冒险现象？如果存在，如何消除？（5 分）

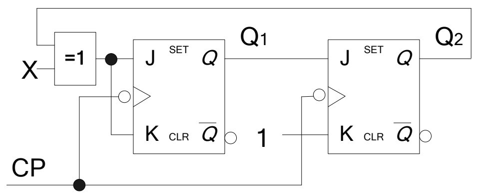


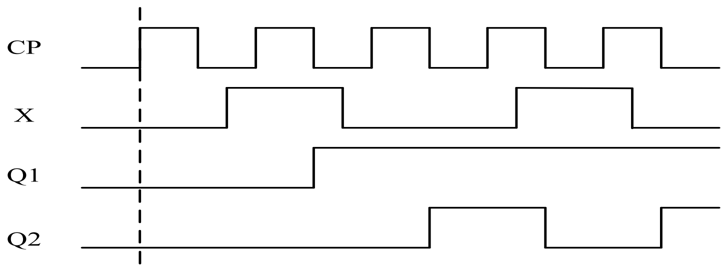
解：电路输出函数为 $Y = AB + \overline{B} + \overline{C}$

当 A=C=1 时 $Y = B + \overline{B}$，故存在 0 型冒险，在函数中增加 AC B 项即可消除竞争冒险，即

$Y = AB + \overline{B} + \overline{C} + AC$

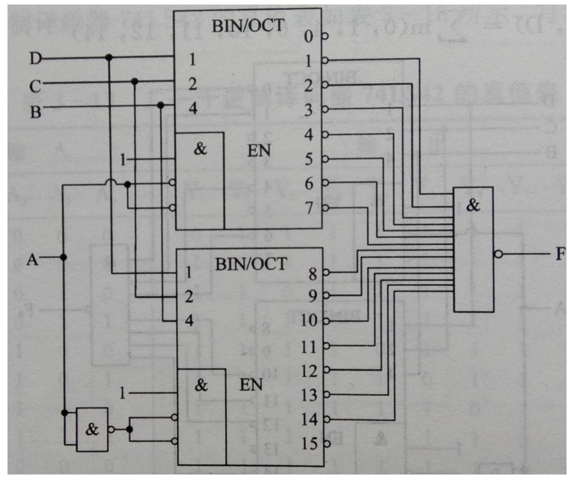
六、根据下图所示电路，对应输入 X 和时钟 CP，画出 Q1 和 Q2 的波形。设触发器起始状态均为“0”（8 分）。





七、请用 3-8 译码器 74LS138 芯片和与非门实现逻辑函数 $F = A\overline{B} + B\overline{C} + C\overline{D} + \overline{A}D$（7 分）

F AB\CD	00	01	11	10
00		1	1	1
01	1	1	1	1
11	1	1		1
10	1	1	1	1



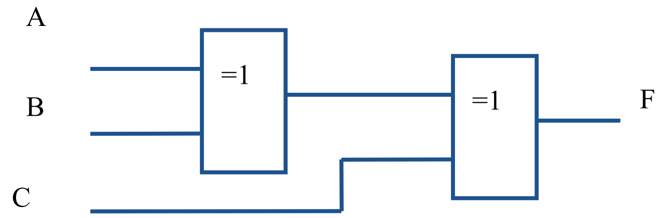
八、设计一个有三个输入变量的判奇电路(奇数个 1)。（15 分）

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

F A\BC	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$F = \overline{A}\cdot\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\cdot\overline{C} + ABC$$

$$\begin{aligned} F &= \overline{A}\cdot\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\cdot\overline{C} + ABC \\ &= \overline{A}(\overline{B}C + B\overline{C}) + A(\overline{B}\cdot\overline{C} + BC) \\ &= \overline{A}(\overline{B}C + B\overline{C}) + A(\overline{\overline{B}C + B\overline{C}}) \\ &= A \oplus B \oplus C \end{aligned}$$

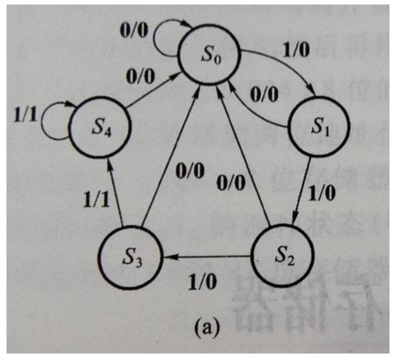


九、请设计一个串行数据检测电路。当连续出现 4 个和 4 个以上的 1 时，检测输出信号为 1，其余情况下的输出信号为 0。（20 分）

解：设未输入 1 以前的电路初始状态为 S0，输入一个 1 后的状态是 S1,连续输入 2 个 1 的状态时 S2，连续输入 3 个 1 的状态是 S3，连续输入 4 个 1 的状态是 S4.

原始状态图:

座位号：

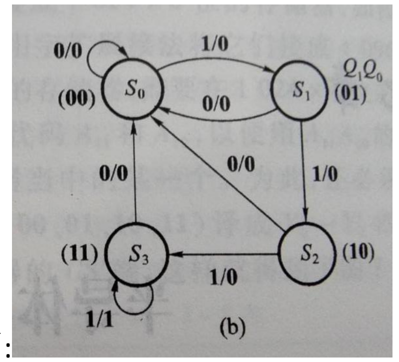


(a)

原态	次态/输出（X=0 时）	次态/输出（X=1 时）
S0	S0/0	S1/0
S1	S0/0	S2/0
S2	S0/0	S3/0
S3	S0/0	S4/1
S4	S0/0	S4/1

S3 和 S4 等价。

化简后的状态转换图:

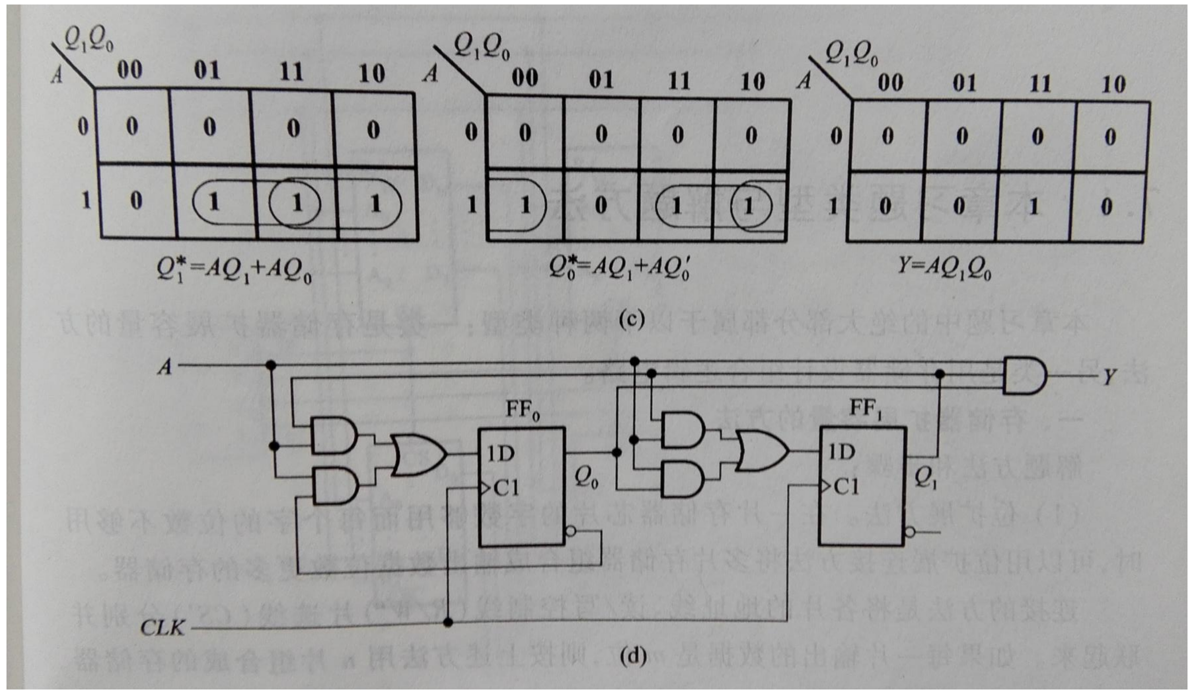


(b)

以 A 表示输入，Y 表示输出。S0,S1,S2,S3 分别用 00,01,10,11 表示。

$Q_1^nQ_0^n$	$Q_1^{n+1}Q_0^{n+1}$/Y（X=0 时）	$Q_1^{n+1}Q_0^{n+1}$/Y（X=1 时）
00	00/0	01/0
01	00/0	10/0
10	00/0	11/0
11	00/0	11/1

卡诺图化简



(c)
(d)

此图不对，是用 D 触发器做的。卡诺图填充的对的，但是不能安装图里那么圈。根据下面的状态方程推卡诺图怎么圈。

状态方程：

$$Q_1^{n+1} = A\overline{Q_1^n}Q_0^n + AQ_1^n$$

$$Q_0^{n+1} = AQ_0^nQ_1^n + A\overline{Q_0}^n$$

激励方程为：

$$J_1 = AQ_0^n \qquad K_1 = \overline{A}$$

$$J_0 = A \qquad K_0 = \overline{AQ_1^n}$$