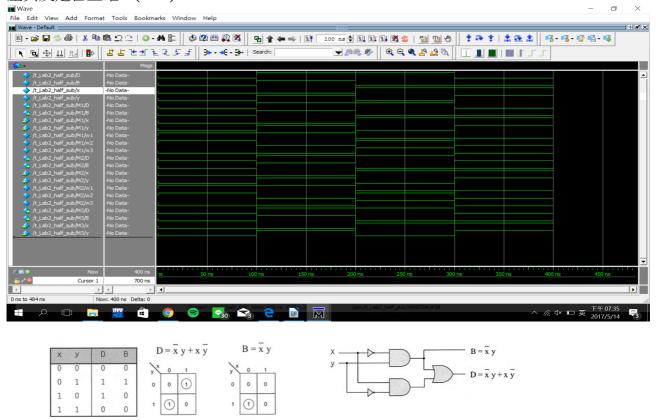
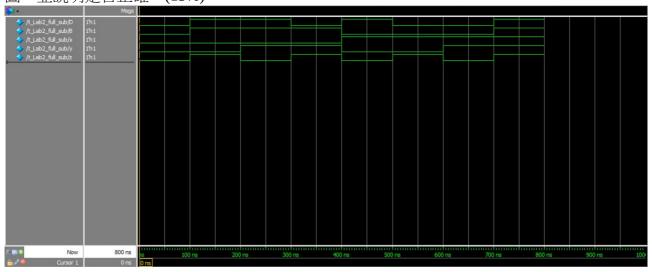
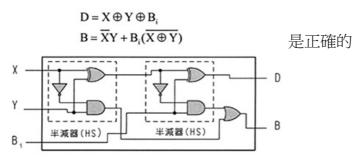
(1) 詳述半減器之電路設計流程,包括:真值表、布林代數式、邏輯電 路圖。附上 2A(a)iv (半減器) 之模擬結果波形圖,並說明三個以不同方式撰寫之半減器電路模組之波形圖是否有差異及是否正確。(20%)



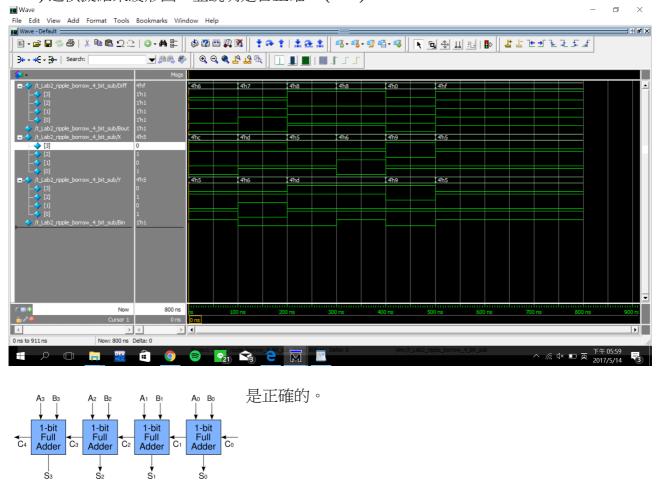
無差異。是正確的。

(2) 詳述如何以半減器建構全減器,畫出電路方塊圖。附上 2A(b)ii (全 減器) 之模擬結果波形圖,並說明是否正確。(15%)

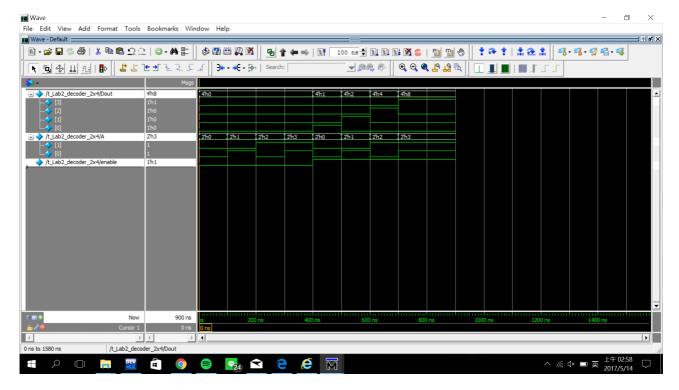


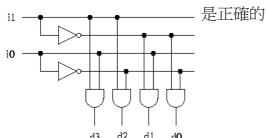


(3) 詳述如何以全減器建構四位元漣波借位減法器,畫出電路方塊圖。附上 2A(c)ii (4-bit RBS) 之模擬結果波形圖,並說明是否正確。 (15%)



(4) 詳述 2-to-4 線解碼器之電路設計,畫出電路方塊圖。附上 2B(a)ii (2-to-4 解碼器) 之模擬 結果,並說明是否正確。(10%)



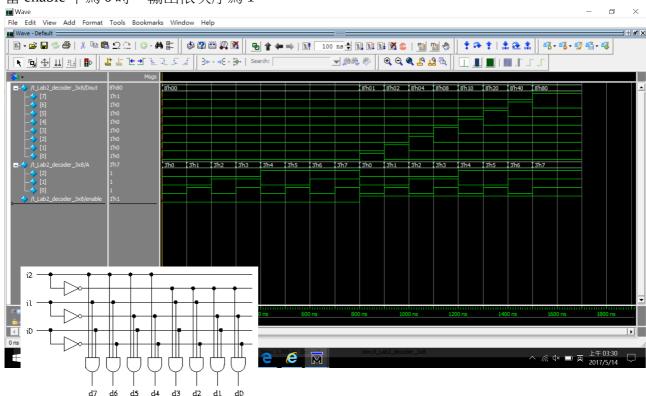


當 enable 不為 0 時,2 個輸入可組合出 4 種不同的配對,形成 4 個 output

(5) 詳述 3-to-8 解碼器之電路設計,畫出電路方塊圖。附上 2B(b)ii (3-to-8 線解碼器) 之模擬結果,並說明是否正確。(15%)

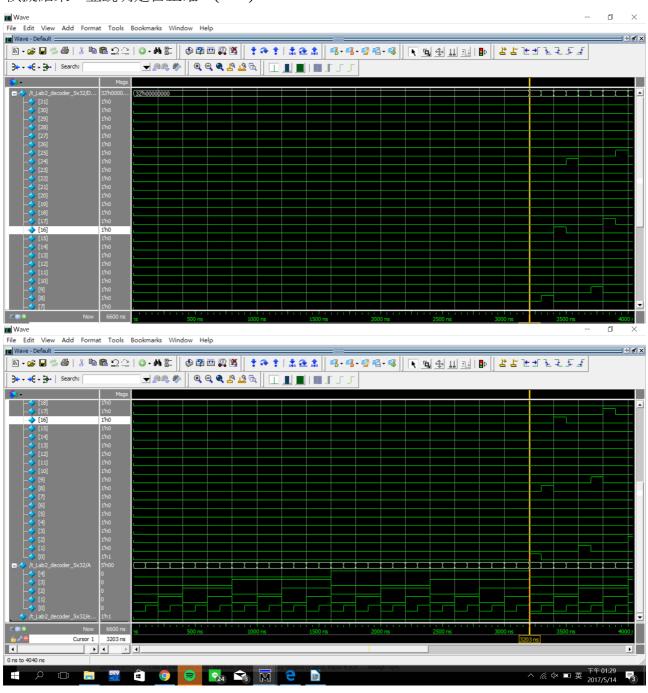
當 enable 為 0 時,輸出皆為 0

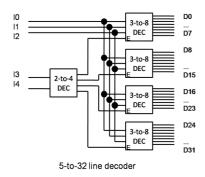
當 enable 不為 0 時,輸出依次序為 1



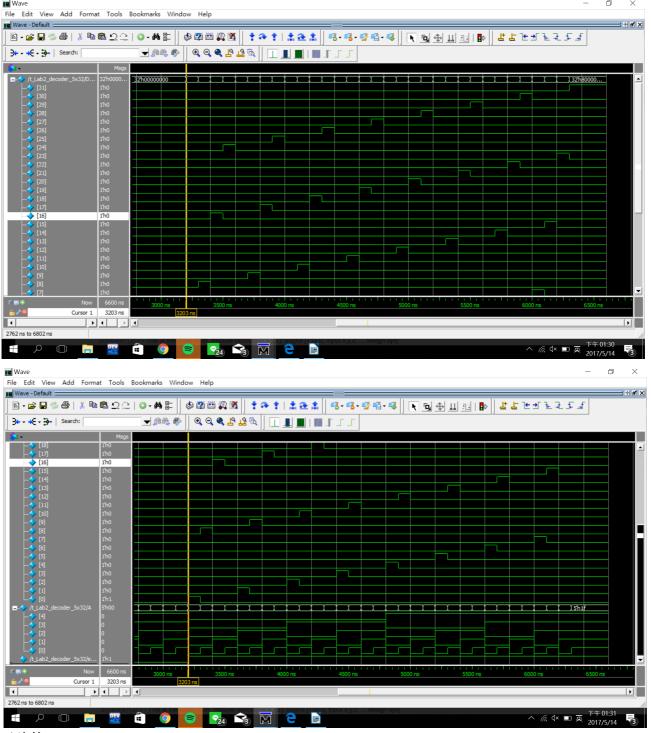
## 正確

(6) 詳述 5-to-32 線解碼器之電路設計,畫出電路方塊圖。附上 2B(c)ii (5-to-32 線解碼器) 之模擬結果,並說明是否正確。(15%)





利用一個 2-to-4 decoder 和四個 3-to-8 decoder,原始的 5 個輸入中其中兩個利用 2-to-4 decoder 的輸出當作另外四個 3-to-8 decoder 的 enable,另外 3 個和 4 個 enable 排列組合出 32 個 output。



正確的。

## (7) 心得與感想、及遭遇到的問題或困難 (10%)

這次在座作業的時候一度遇到大大瓶頸,莫名的無法開 project,換了一台電腦下載 modelsim 後卻無法 simulate,後來刪掉重灌之後終於恢復正常了,真是太令人感動了 T^T~~