gdut

\_\_ \_计算机 \_\_学院 \_\_\_\_专业 \_\_班

学号\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_姓名\_\_\_\_\_\_\_\_\_\_\_\_\_\_ 教师评定\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

实验题目\_ 基于Libero的数字逻辑设计仿真及验证实验\_\_\_\_\_

|  |  |  |
| --- | --- | --- |
| 序号 | 实验内容 | 完成情况 |
| 1 | 1．用EDA设计仿真基本门电路并烧录验证  2．用EDA设计仿真组合逻辑电路74HC148、74HC138并烧录验证 |  |
| 2 | 1．用EDA设计仿真组合逻辑电路74HC153、74HC85、74HC283、74HC4511并烧录验证  2．课件5-5-3EDA开发综合实例3 SmartDesign的使用 |  |
| 3 | 用EDA设计仿真时序逻辑电路74HC74、74HC112、74HC194并烧录验证 |  |
| 4 | 综合实验（至少做3道综合题），使用SmartDesign工具来设计 |  |
| 5 | 大考核：在规定时间内完成老师布置的题目并给老师现场检查 |  |

**实验报告**

## 基本门电路

一、实验目的

1、了解基于Verilog的基本门电路的设计及其验证。

2、熟悉利用EDA工具进行设计及仿真的流程。

3、学习针对实际门电路芯片74HC00、74HC02、74HC04、74HC08、74HC32、74HC86进行VerilogHDL设计的方法。

4、熟悉实验箱的使用和程序下载（烧录）及测试的方法。

二、实验环境及仪器

1、Libero仿真软件。

2、数字逻辑与系统设计实验箱。

3、Actel A3P060 FPGA芯片及Flash Pro5烧录器。

三、实验内容

1、掌握Libero软件的使用方法。

2、进行针对74系列基本门电路的设计，并完成相应的仿真实验。

3、参考教材中相应章节的设计代码、测试平台代码（可自行编程），完成74HC00、74HC02、74HC04、74HC08、74HC32、74HC86相应的设计、综合及仿真。

4、提交针对74HC00、74HC02、74HC04、74HC08、74HC32、74HC86的综合结果，以及相应的仿真结果。

四、实验结果和数据处理

1、所有模块及测试平台代码清单

//74HC00代码-与非

//74HC00测试平台代码

//74HC02代码-或非

//74HC02测试平台代码

//74HC04代码-非

//74HC04测试平台代码

//74HC08代码-与

//74HC08测试平台代码

//74HC32代码-或

//74HC32测试平台代码

//74HC86代码-异或

//74HC86测试平台代码

2、第一次仿真结果（**截图，注明对应的门电路**）。（将波形窗口背景设为**白色**，调整窗口至合适大小，使波形能完整显示，对窗口**截图**。后面实验中的仿真使用相同方法处理）

3、综合结果（**截图，注明对应的门电路**）。（将相关窗口调至合适大小，使RTL图能完整显示，对窗口截图，后面实验中的综合使用相同方法处理）

4、第二次仿真结果（综合后）（**截图，注明对应的门电路**）。回答输出信号是否有延迟，延迟时间约为多少？

5、第三次仿真结果（布局布线后）（**截图，注明对应的门电路**）。回答输出信号是否有延迟，延迟时间约为多少？分析是否有出现竞争冒险。

6、烧录验证：典型实验数据拍照、录像**（课堂给老师检查，课后全班统一刻光盘）**。

## 组合逻辑电路

一、实验目的

1、了解基于Verilog的组合逻辑电路的设计及其验证。

2、熟悉利用EDA工具进行设计及仿真的流程。

3、熟悉实验箱的使用和程序下载（烧录）及测试的方法。

4、学习针对实际组合逻辑电路芯片74HC148、74HC138、74HC153、74HC85、74HC283、74HC4511进行VerilogHDL设计的方法。

二、实验环境及仪器

1、Libero仿真软件。

2、数字逻辑与系统设计实验箱。

3、Actel A3P060 FPGA芯片及Flash Pro5烧录器。

三、实验内容

1、掌握Libero软件的使用方法。

2、进行针对74系列基本组合逻辑电路的设计，并完成相应的仿真实验。

3、参考教材中相应章节的设计代码、测试平台代码（可自行编程），完成74HC148、74HC138、74HC153、74HC85、74HC283、74HC4511相应的设计、综合及仿真。

4、74HC85测试平台的测试数据要求：进行比较的A、B两数，分别为本人学号的末两位，如“89”，则A数为“1000”，B数为“1001”。若两数相等，需考虑级联输入（级联输入的各种取值情况均需包括）；若两数不等，则需增加一对取值情况，验证A、B相等时的比较结果。

5、74HC4511设计成扩展型的，即能显示数字0~9、字母a~f（此部分暂时不用烧录）。

6、提交针对74HC148、74HC138、74HC153、74HC85、74HC283、74HC4511的综合结果，以及相应的仿真结果。

四、实验结果和数据处理

1、所有模块及测试平台代码清单

//74HC148代码

//74HC148测试平台代码

//74HC138代码

//74HC138测试平台代码

//74HC153代码

//74HC153测试平台代码

//74HC85代码

//74HC85测试平台代码

//74HC283代码

//74HC283测试平台代码

//74HC4511代码

//74HC4511测试平台代码

2、第一次仿真结果（**截图，注明对应的模块**）

3、综合结果（**截图，注明对应的模块**）

4、第二次仿真结果（综合后）（**截图，注明对应的模块**）。回答输出信号是否有延迟，延迟时间约为多少？

5、第三次仿真结果（布局布线后）（**截图，注明对应的模块**）。回答输出信号是否有延迟，延迟时间约为多少？分析是否有出现竞争冒险。

6、烧录验证：典型实验数据拍照、录像**（课堂给老师检查，课后全班统一刻光盘）**。

## 时序逻辑电路

一、实验目的

1、了解基于Verilog的时序逻辑电路的设计及其验证。

2、熟悉利用EDA工具进行设计及仿真的流程。

3、熟悉实验箱的使用和程序下载（烧录）及测试的方法。

4、学习针对实际时序逻辑电路芯片74HC74、74HC112、74HC194、74HC161进行VerilogHDL设计的方法。

二、实验环境及仪器

1、Libero仿真软件。

2、数字逻辑与系统设计实验箱。

3、Actel A3P060 FPGA芯片及Flash Pro5烧录器。

三、实验内容

1、熟练掌握Libero软件的使用方法。

2、进行针对74系列时序逻辑电路的设计，并完成相应的仿真实验。

3、参考教材中相应章节的设计代码、测试平台代码（可自行编程），完成74HC74、74HC112、74HC161、74HC194相应的设计、综合及仿真。

4、提交针对74HC74、74HC112、74HC161、74HC194的综合结果，以及相应的仿真结果。

四、实验结果和数据处理

1、所有模块及测试平台代码清单

//74HC74代码

//74HC74测试平台代码

//74HC112代码

//74HC112测试平台代码

//74HC161代码

//74HC161测试平台代码

//74HC194代码

//74HC194测试平台代码

2、第一次仿真结果（**截图，注明对应的模块**）

3、综合结果（**截图，注明对应的模块**）

4、第二次仿真结果（综合后）（**截图，注明对应的模块**）。

5、第三次仿真结果（布局布线后）（**截图，注明对应的模块**）。

6、烧录验证：典型实验数据拍照、录像**（课堂给老师检查，课后全班统一刻光盘）**。

## 综合实验

一、实验目的

1、进一步熟悉利用EDA工具进行设计及仿真的流程。

2、熟悉利用EDA工具中的图形化设计界面进行综合设计。

3、熟悉芯片烧录的流程及步骤。

4、掌握分析问题、解决问题的综合能力，通过EDA工具设计出能解决实际问题的电路。

二、实验环境

1、Libero仿真软件。

2、数字逻辑与系统设计实验箱。

3、Actel A3P060 FPGA芯片及Flash Pro5烧录器。

三、实验内容

按老师要求在以下题目中选做，并按要求完成实验报告。

综合实验1——编码器扩展实验：当按下小于等于9的按键后，显示数码管显示数字，当按下大于9的按键后，显示数码管不显示数字。若同时按下几个按键，优先级别的顺序是9到0。本实验需要两个编码器74HC148、一个数码显示译码器74HC4511、一个共阴极8段显示数码管LN3461Ax和一个数值比较器74HC85。利用Libero SmartDesign图形化设计工具，采用图文混合设计方法进行设计。

综合实验2——译码器扩展实验：设计一个电路，通过改变输入，令显示数码管的4个数位轮流显示数字。本实验需要一个3-8译码器74HC138、一个数码显示译码器74HC4511、一个共阴极8段显示数码管LN3461Ax。将译码器74HC138的输入显示在数码管LN3461Ax上，并利用译码器74HC138的输出控制数码显示译码器74HC4511的工作（、或LE中任一个）。

综合实验3——有符号比较器实验：设计一个电路，比较两个8位有符号数的大小，判定是否满足大于等于的关系。方法：直接利用Libero工具提供的比较器IP核，实现一个有符号比较器。

综合实验4——4位有符号二进制加法器。

综合实验5——二——十进制码转换电路：设计一个能实现8位二进制码转换为12位8421BCD码的电路。

综合实验6——利用状态机实现一个简单自动售货机控制电路（顶层结构框图如图7-23）。该电路有两个投币口（1元和5角），商品2元一件，不设找零。In[0]表示投入5角，In[1]表示投入1元，D\_out表示是否提供货品。分别用Mealy和Moore型实现。

综合实验7——与寄存器结合的有限状态机：将寄存器逻辑（利用时钟信号同步进行赋值）与Mealy或Moore状态机组合起来，可以得出两种解决方案。

综合实验8——跑马灯：设计要求：共8个LED灯连成一排，用以下3种模式来显示，模式选择使用两个按键进行控制。

① 模式1：先点亮奇数灯，即1、3、5、7灯亮，然后偶数灯，即2、4、6、8灯亮，依次循环，灯亮的时间按时钟信号的二分频设计。

② 模式2：按照1、2、3、4、5、6、7、8的顺序依次点亮所有灯；然后再按1、2、3、4、5、6、7、8的顺序依次熄灭所有灯，间隔时间按时钟信号的八分频设计。

③ 模式3：按照1/8、2/7、3/6、4/5的顺序依次点亮所有灯，每次同时点亮两个灯；然后再按1/8、2/7、3/6、4/5的顺序熄灭相应灯，每次同时熄灭两个灯，灯亮的时间按时钟信号的四分频设计。

④ 模式4：自行设计。

综合实验9——四位数码管扫描显示电路的设计

设计要求：共4个数码管，连成一排，要求可以显示其中任意一个数码管。具体要求如下：

① 依次选通4个数码管，并让每个数码管显示相应的值，其结果由相应输入决定（通过扩展板按键输入）。

② 要求能在实验箱上演示出数码管的动态显示过程。必须使得4个选通信号DIG1、DIG2、DIG3、DIG4轮流被单独选通，同时，在段信号输入口加上希望在对应数码管上显示的数据，这样随着选通信号的变化，才能实现扫描显示的目的。

综合实验10——交通灯控制器

设计要求：实现一个常见的十字路口交通灯控制功能。一个十字路口的交通灯一般分为两个方向，每个方向具有红灯、绿灯和黄灯三种。实现一个常见的十字路口交通灯控制功能，具体要求如下：

① 十字路口包含A、B两个方向的车道。A方向放行一分钟（绿55秒，黄5秒），同时B方向禁行（红60秒）；然后A方向禁行1分钟（红60秒），同时B方向放行（绿55秒，黄5秒），示意图如图5-56所示。依此类推，循环往复。

② 实现正常的倒计时功能，用两组数码管作为A和B两个方向的倒计时显示。

③ 系统时钟1KHz。

综合实验11——键盘扫描器和编码器

设计要求：

① 检测是否有按键按下；

② 确定按键的位置；

③ 生成唯一按键编码；

④ 在数码管上显示相应的按键内容。

四、实验结果和数据处理

每个实验均要记录以下内容。

（1）SmartDesign的连线图

（2）功能仿真波形图

（3）综合结果RTL图

（4）引脚分配I/O Attribute Editor截图

（5）记录实测结果：典型实验数据拍照、录像**（课堂给老师检查，课后全班统一刻光盘）**。