

第4章 嵌入式存储器

- 存储系统计算装置中用于存入数据和程序的记忆子系统，用以满足计算装置不同类型数据的临时/永久存储需要。
- 分级的存储体系
 - 不同类型的数据存储，访问要求具有差异，数据访问在时间、空间和顺序上的局部性原理
 - 通用计算机采用Cache、主存储器（RAM、内存）、外部存储器组成的三级存储体系；
 - 多级存储体系的计算装置主要围绕主存储器来组织和运行

对于体积、重量、功耗，可靠性以及成本等方面有特定要求的各类嵌入式系统而言，存储系统的设计具有完整和多元的特征与要求

通用计算系统存储体系VS嵌入式系统存储体系

两种典型存储体系

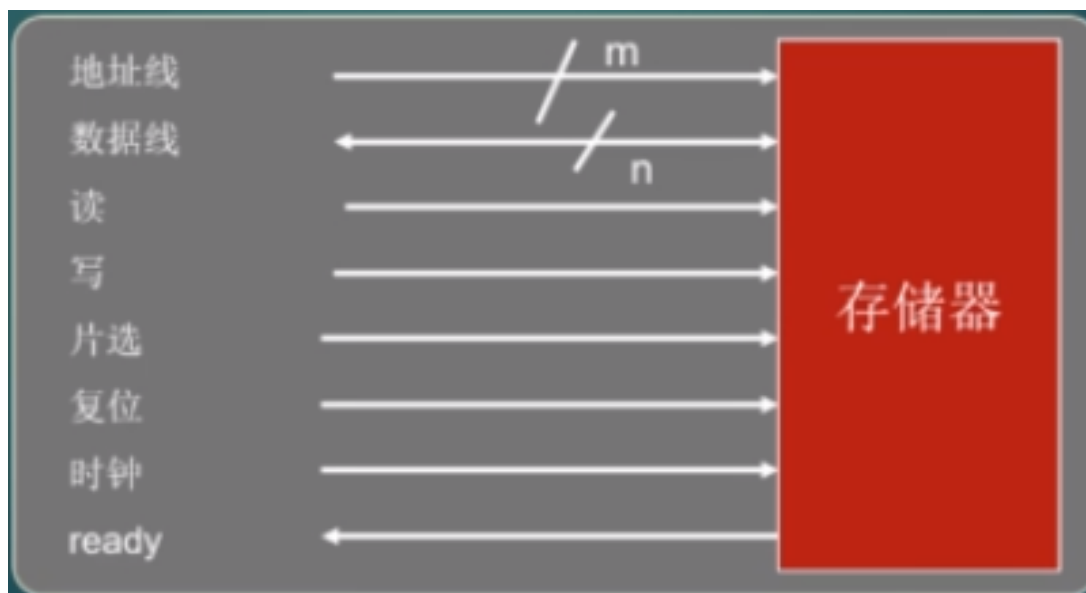
以CPU为核心的、片内和片外存储资源相融合的存储体系：

与通用计算机相似的存储体系：



存储器结构模型

- “存储体+I/O接口电路+信号线”的基本结构
 - 存储体：用于存储的介质
 - I/O接口电路：用于访问存储体
 - 信号线（对外构成访问接口）：地址线、数据线、控制线（读、写）、片选线、辅助线（时钟、复位等）

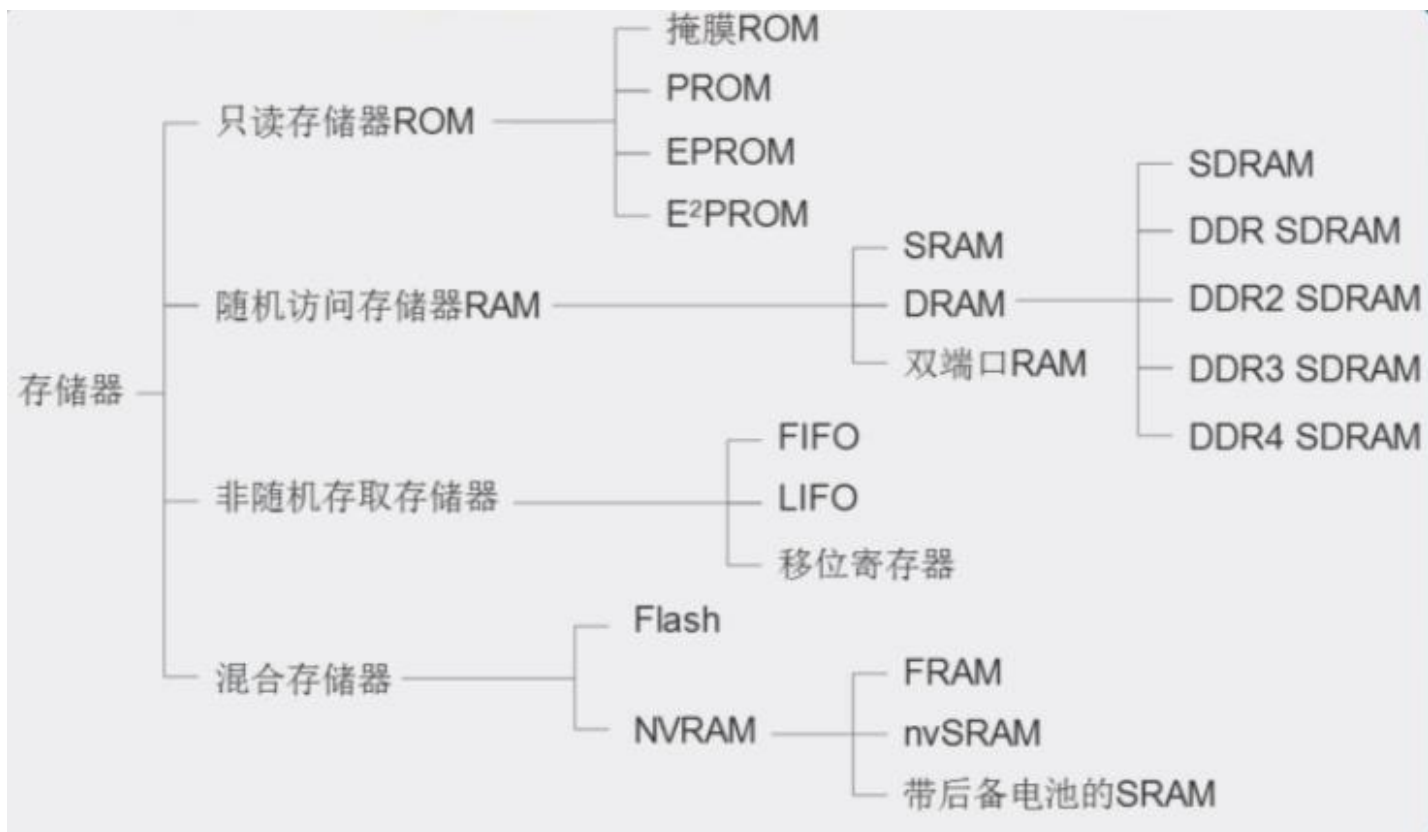


存储器的性能指标

- 只读性
 - 若存储器中写入数据后，只能被读出，但不能用通常的办法重写或改写，这咱存储器为只读存储器，即ROM
 - 若存储器在写入数据后，既可对它进行读出，又可再对它写入，为可读/写存储器，或随机访问存储器。
- 易失性
 - 若存储器在断电之后，仍能保持期中的内容，则称为非易失性的，随机存储器（RAM）是易失性的。
- 位容量
 - 存储能力
 - 不同地址线、数据线宽度的存储器，位容量可能相同。
- 速度、功耗、价格、**可靠性**等

嵌入式存储器类型

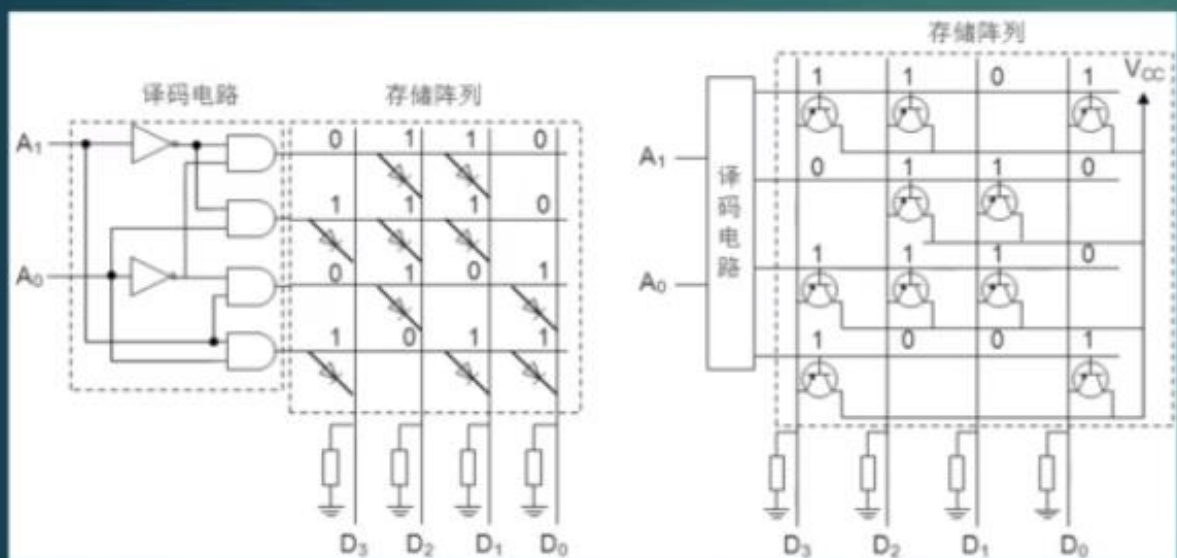
- 嵌入式系统多使用半导体类型的存储器
 - 若存储器在断电之后，仍能保持其中的内容，则称为非易失性的，随机存储器（RAM）是易失性的。



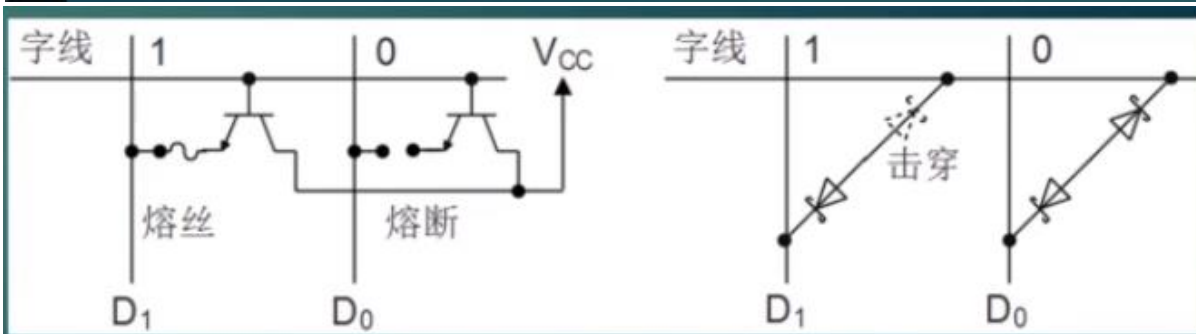
只读存储器

- 掩模ROM
- PROM
- EPROM
- EEPROM

按重量反到



(a) 二极管掩膜ROM (b) 双极型掩膜ROM
图4.20 二极管、三极管掩膜ROM逻辑



(a) 双极型熔丝存储元 (b) 肖特基二极管型存储元
图4.22 PROM存储元类型

随机存储器

- 随机存储器可被随机读/写，与磁盘不同，允许以任意次序读/写
- 两大类：
 - SRAM：只要芯片有电，内容存在，掉电后内容丢失
 - DRAM：数据寿命短，通常不超过0.25s,即使连续供电

(3) 常用的几种存储器

- SRAM（静态随机存储器）
- 存储密度小
6管结构，占用较大芯片面积
- 价格较高
- 功耗较高
- 容量较小：256字节，1K字节，2K字节
- 存储速度快
- 接口时序简单

(3) 常用的几种存储器

- DRAM（动态随机存储器）

- 存储密度大

单管结构

- 单位存储成本较低

- 功耗较低

- 容量较大

- 接口时序复杂

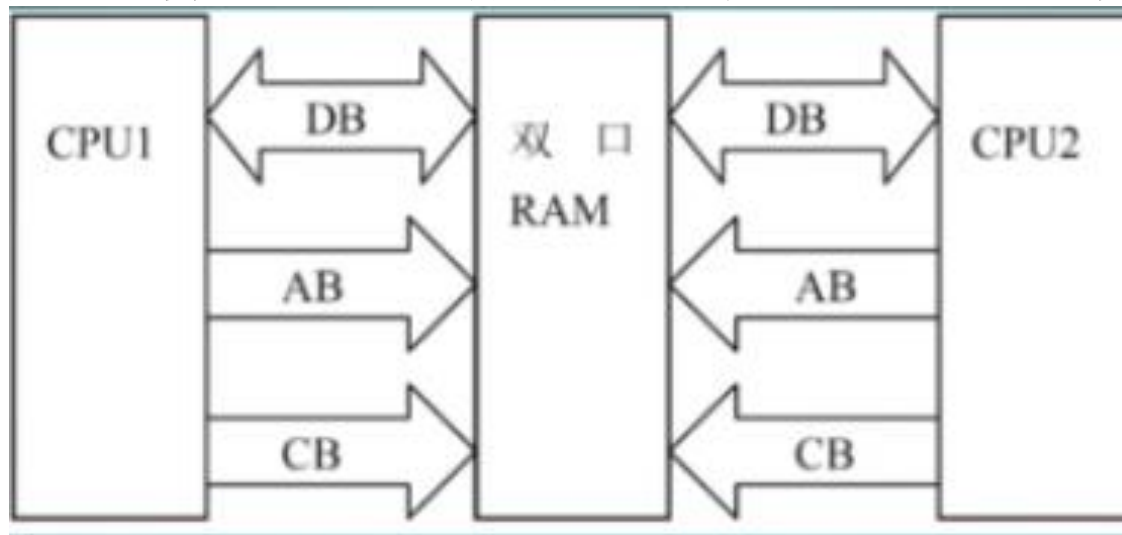
需要刷新电路

- SRAM与DRAM特点比较：

- SRAM比DRAM快；
- 工作时，SRAM比DRAM耗电多；
- DRAM的存储密度大于SRAM，在一个芯片上可以置放更多的DRAM
- DRAM需要周期性刷新，需要使用专用的DRAM控制器（嵌入式处理器通常集成了DRAM控制器）

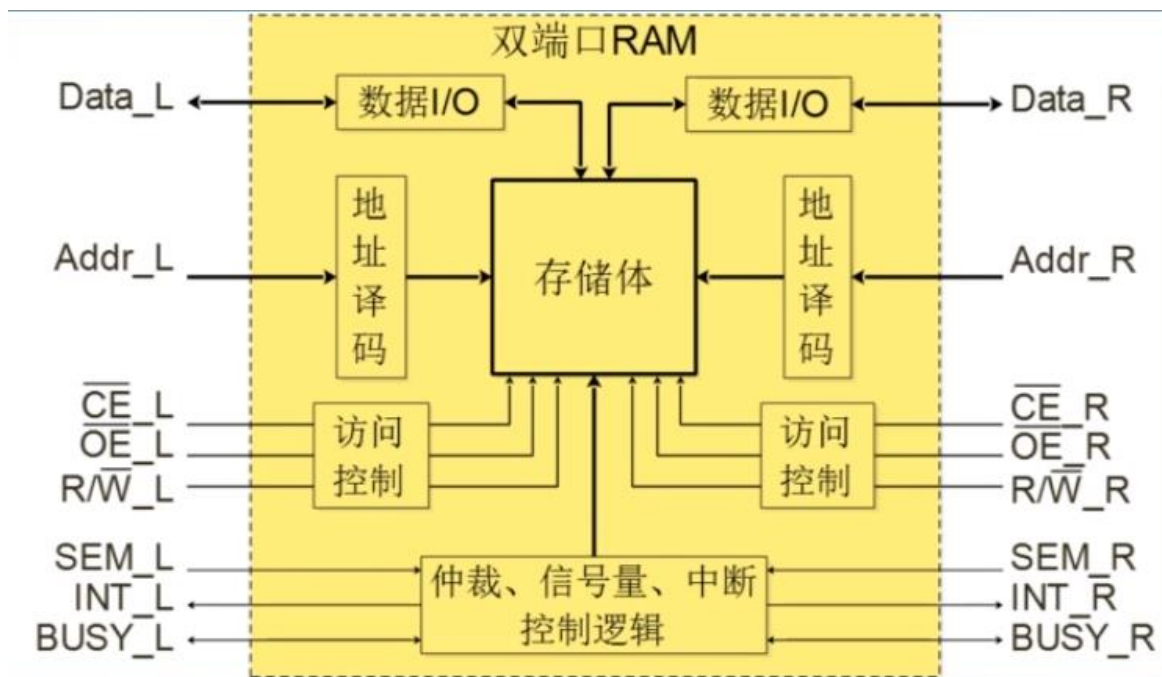
双端口RAM

- 双端口RAM
 - 一套存储体与两套独立访问端口构成的存储器
 - 容量可以由几十KB到几十MB等，额定电压一般为1.8V、3.2V、5V或5.5V
 - 两个主设备（如嵌入式处理器）可以分别接在两个不同的端口上，快速通信：
 - 编程需要考虑DPRAM存储器的管理问题，同步与互斥。



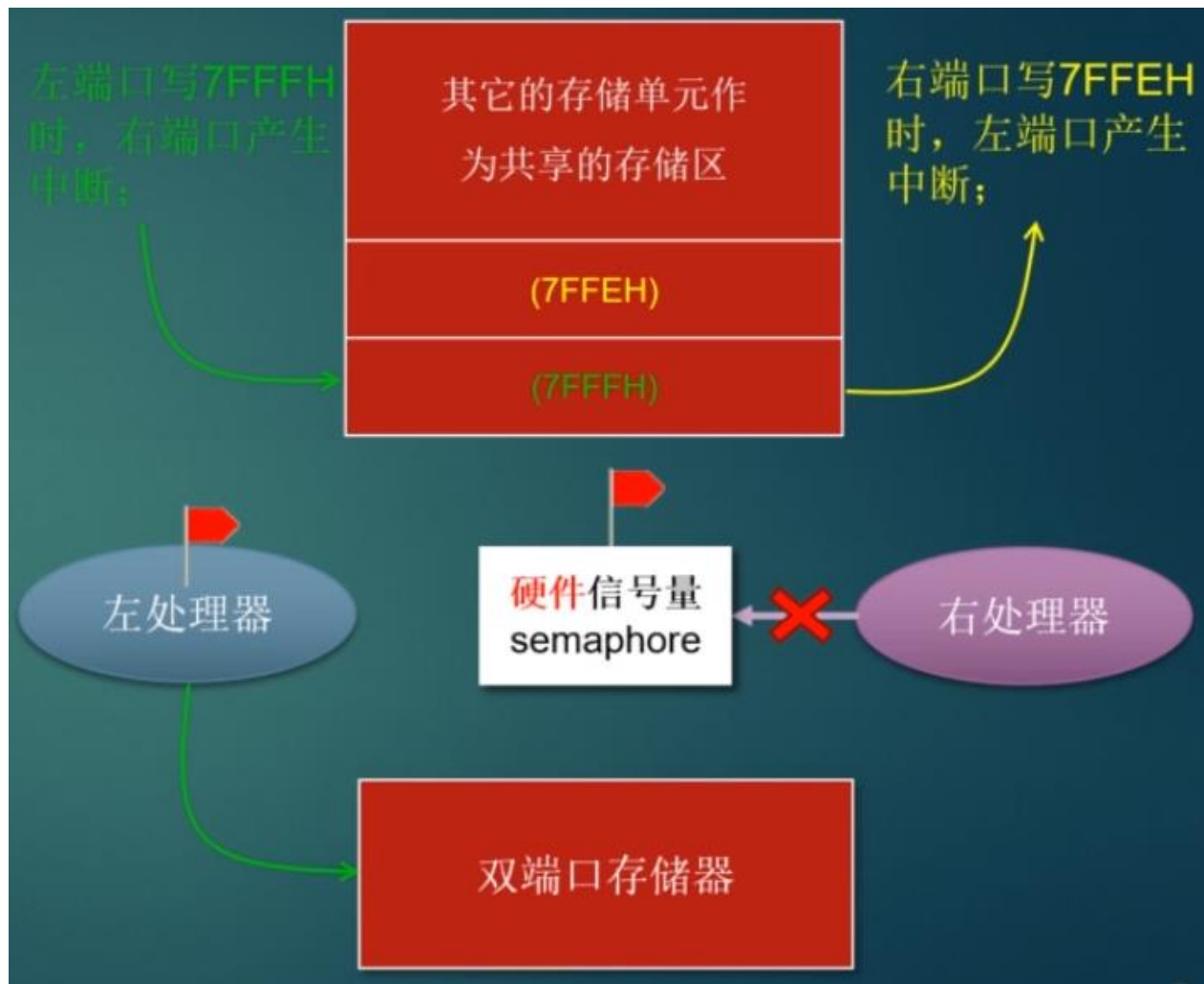
双端口RAM

- 按照双端口操作特性
 - 伪双端口RAM：一个为只读端口，另一个为只写端口；
 - 双端口RAM：两个端口均可进行读和写
- 按照存储体类型
 - SRAM型、DRAM型和SDRAM；



双端口RAM的典型工作方式

- 中断方式
- 忙逻辑方式
- 信号量方式



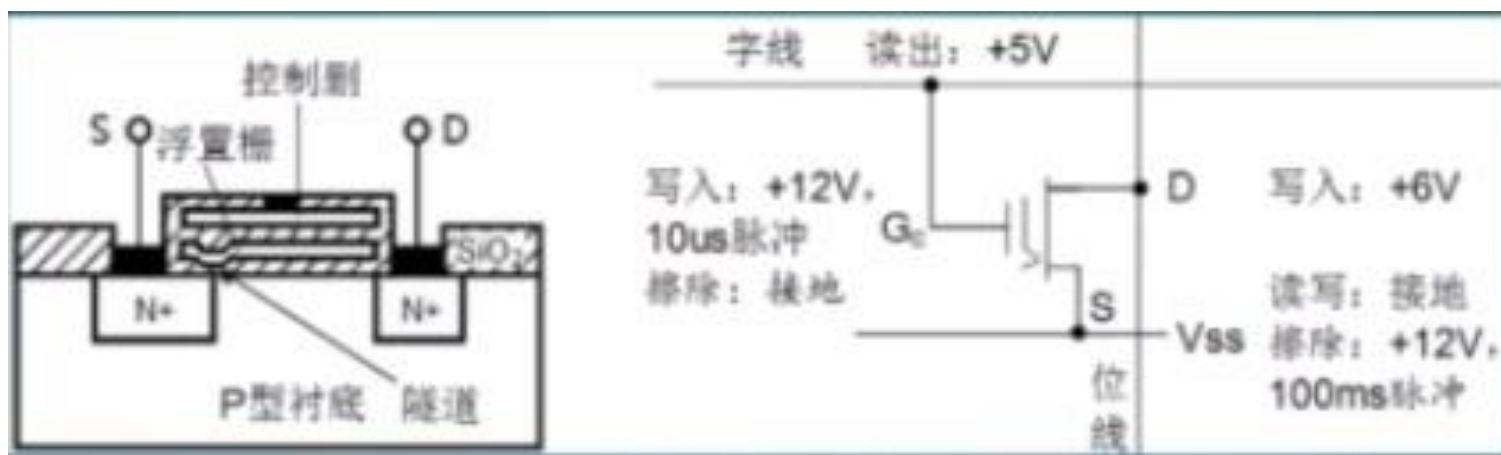
混合存储器

- 既具有RAM快速读写访问的特性，又具有非易失性，介于RAM和ROM之间；
 - 特点
 - 通电和RAM一样，“快速”访问；
 - 断电后的ROM一样，保持内容
 - 速度提升
 - 容量不断增大
 - 价格持续降低
 - 用途
 - 存储系统数据、配置数据等
 - 要求高速度的应用。

Flash（应用广泛的汇合存储器）

- 又称为单电压的EEPROM，在其安装的电路板上直接擦除和重新编程，且Flash设备一次能擦除一个扇区，而不是逐个字节擦除；
- 结合了目前为止所有存储器件的优点，具有高密度、低价格、非易失性，快速（读取而不是写入）以及电可重编程等特点；
- 一块1M位的闪速存储芯片的擦除，重写时间小于 $5\mu\text{s}$ ，比EEPROM快得多，具备RAM的功能以及调整编程的特点；
- 允许某些块被保护，将引导代码放进保护块而允许更新设备上其他的存储器块，被称为引导块闪存。

- 与传统存储器相比，Flash的主要优势
 - 非易失：不像SRAM，Flash无须后备电源来保证数据不变；
 - 易更新：相对于EPROM的此外线擦除工艺，Flash的电擦除功能为开发者节省了时间，也为用户更新存储器内容提供了可能。而与EEPROM相比较，Flash的成本更低，密度和可靠性更高；
 - 一般可重复写1-10万次，甚至上百万次（什么原因？）
 - 数据保持期通常可超过十年（但这受编程次数的影响）。



- 主要分为两类：NOR和NAND型
 - 内部存储体的架构不同
 - 接口不同
 - NOR是属于SRAM型接口，NAND属于I/O接口；
 - 随机读取速度不同
 - NOR可以取代EEPROM，多用于BOOT ROM；
 - NAND由于其高密度，多用于大量数据的存储。

NOR技术

- NOR技术闪速存储器最早出现的Flash Memory，它源于传统的EPROM器件，具有可靠性高、随机读了速度快的优势，在擦除和编程操作较少而直接执行代码的场合，尤其是纯代码存储的应用中广泛使用，如PC的BIOS固件、移动电话、硬盘驱动器的控制存储器等。
- 由于NOR技术Flash Memory的擦除和编程速度较慢，而块尺寸又较大，因此擦除和编程操作所花费的时间很长，在纯数据存储和文件存储的应用中，NOR技术显得力不从心。

NAND技术

- NAND技术Flash Memory具有以下特点：

以页为单位进行读和编程操作，具有快编程和快擦除的功能，其块擦除时间是2ms；而NOR技术的块擦除时间达到几百ms

数据、地址采用同一总线，实现串行读取。随机读取速度慢且不能按字节随机编程。

芯片尺寸小，引脚少，是位成本（bit cost）最低的固态存储器，将很快突破每兆字节1美元的价格限制。

芯片包含有失效块，其数目最大可达到3-35块。失效块不会影响有效块的性能。

- Samsung公司在1999年底开发出世界上第一颗1GbNAND技术闪存存储器
- 基于NAND的存储器可以取代硬盘或其他块设备

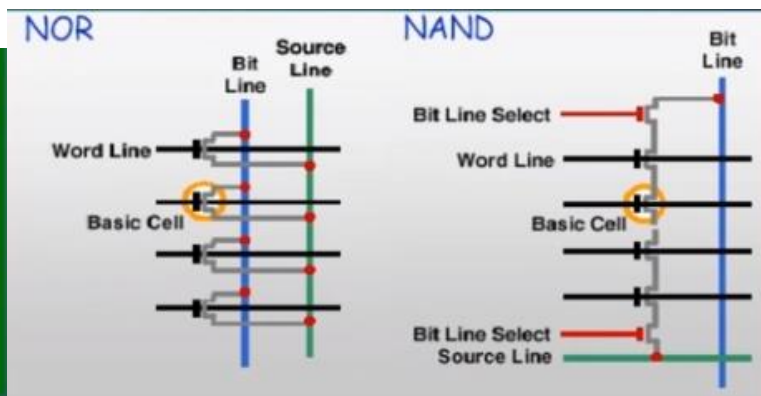
- NOR Flash

- 以EEPROM为基础，存储单元由NMOS构成，可随机读取任意单元内容；
- 适合程序代码的并行读写，常用于BIOS存储器和微控制器内部存储器等。

- NAND Flash

- 将几个N-MOS单元用同一根线连接，可以按顺序读取存储单元内容；
- 适合数据或文件的串行读写存储；

- NOR Flash于上世纪八十年代末问世，是Intel设计的一个主要的Flash规格标准。
- NAND Flash是使用复杂I/O接口来串行存取数据的存储器件，共用一套总线作为地址总线 and 数据总线。



- Flash写操作特点

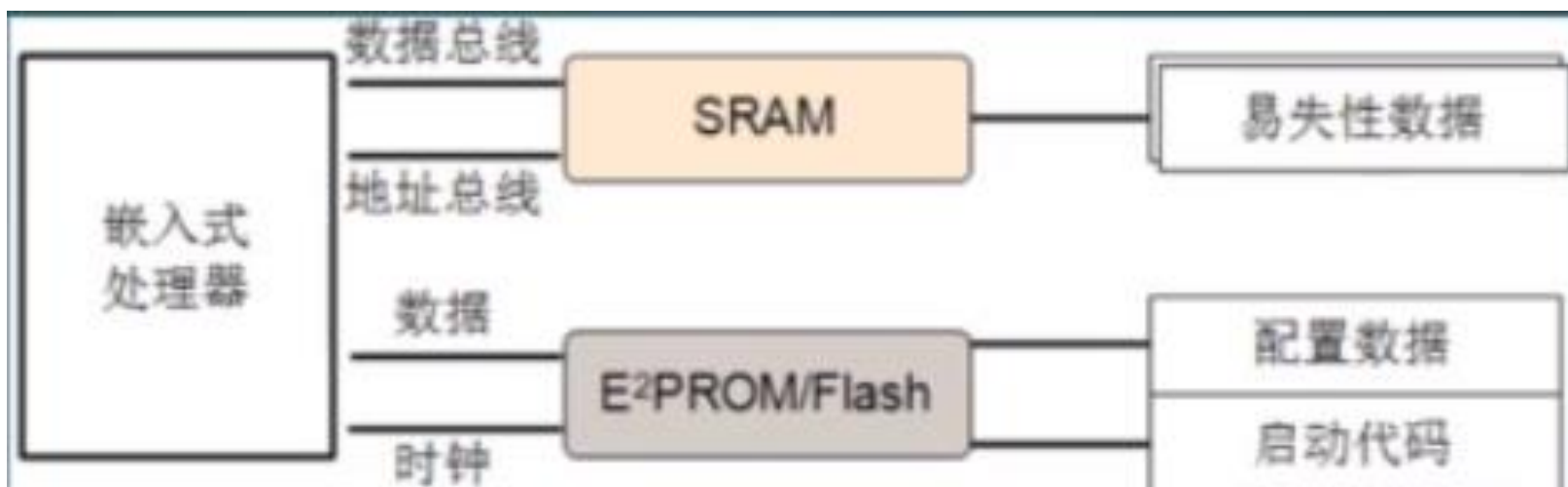
- 每一个存储位置 必须在重写操作之前被擦除，否则写结果将可能是新、旧值的某个逻辑组合，产生错误
- 一次擦除一个扇区块，不可能只擦除单个字节；扇区大小随具体器件变化，通常是KB量级；
- 擦除和写入数据的过程取决于器件特性，较复杂，设计Flash驱动程序能提供较好支持

存 储 器	非易失	高密度	低功耗	单晶体 管单元	在线可 重写
Flash	√	√	√	√	√
SRAM					√
DRAM		√			√
EEPROM	√		√		
OTP/EPROM	√	√	√	√	
掩膜ROM	√	√	√	√	

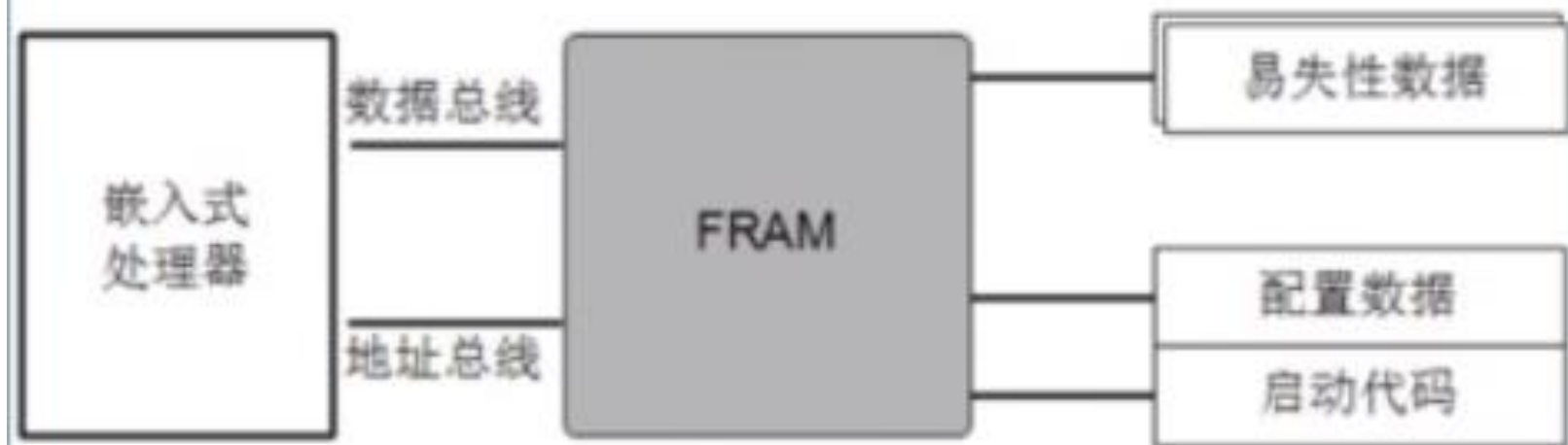
- FRAM铁电存储器

- 拥有随机存取存储器和非易失性存储产品的特性；
- 铁电效应：是指在铁电晶体上加一定电场时，晶体中心原子在电场的作用下运动并达到一种位置上的稳定状态，这个位置就用来表示“0”和“1”。
 - 电场消失后，中心原子会一直保持在原来的位置，并在常温、没有电场情况下保持这一状态达一百年以上。
- 整个物理过程中没有任何原子碰撞，FRAM拥有高速读写、超低功耗和无限次写入等超级特性；
- 使工程师有更大的发挥空间去选择实时记录最新的配置参数，免去是否能在掉电时及时写入的顾虑；

铁电存储器的核心技术是铁电晶体材料—锆钛酸铅（PZT），主要利用了铁电晶体材料的铁电性和铁电效应。



(a) 传统嵌入式系统存储方案



(b) 基于FRAM的嵌入式系统存储方案

- 系统配置数据存储器

- 系统配置数据（常数）描述了系统的参数，这些参数包括软件参数和硬件参数，就像个人计算机存储器的硬盘参数一样。

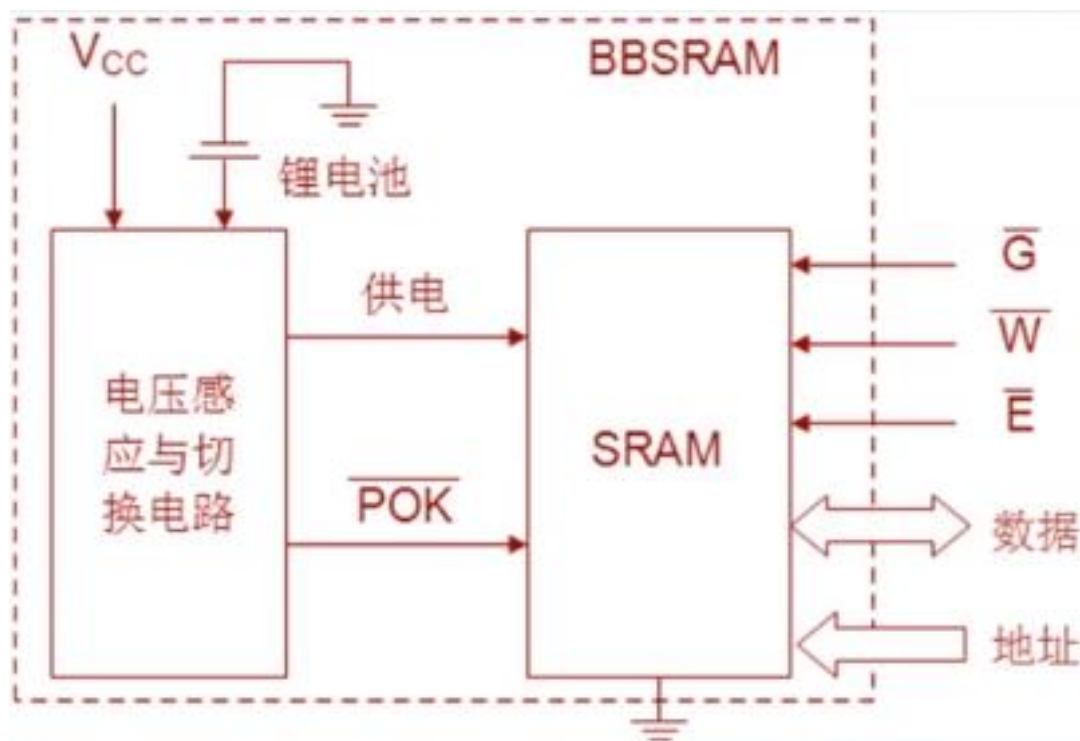
- 非易失性：掉电时数据不丢失
 - 快速访问：应该像RAM一样方便快捷

- 方案：。

- Flash、EEPROM写入不方便或效率不高；
 - NVRAM、FRAM读写方便，但成本高；
 - 外部电池备份等。

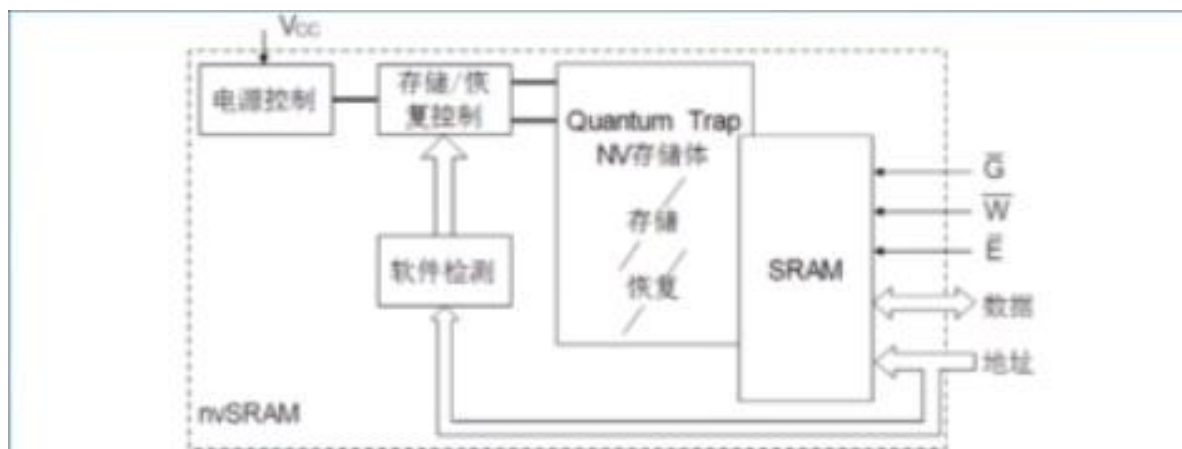
BBSRAM

- 在早期技术发展过程中；NVRAM主要是指有后备电池供电的SRAM（BBSRAM），其既保持了RAM的随机、快速访问特性，同时通过后备电源解决了系统掉电后的SRAM供电问题。



NVSRAM

- 是一种同时采用了“SRAM+非易失性存储元EEPROM”的复合式新型NVRAM。
- 一个非易失性EEPROM存储元对应一个SRAM存储元；
- EEPROM通常采用基于氮化硅的存储技术SONOS，用大厚度更薄的氮化硅层来代替之前的多晶硅浮栅层。该EEPROM的擦写次数约为50万次，系统掉电后数据可保持20年左右。



设计目标实现依据

- 存储器的工艺实现技术有了突飞猛进的发展，高速、大容量、低价的存储器件以惊人的速度生产出来
- 所有程序都具有这样的行为特性：空间和时间局部性
- 90/10原理：一个程序的90%时间是消耗在10%的代码上。
- 根据以上局部性原则，就可以利用和种不同的价格、速度、容量的存储器的组合设计出一个多层次（multiple level）存储系统。

存储器层次结构

- 在嵌入式系统中所用到的存储器主要有：
 - 触发器(Flip-Flops and Latches)
 - 寄存器(Register Files)
 - 静态随机访问存储器(SRAM)
 - 动态随机访问存储器(DRAM)
 - 闪速存储器(FLASH)
 - 磁盘(Magnetic Disk)等
- 这些存储器的速度，为触发器最快，寄存器次之，SRAM再次，DRAM较慢，然后是FLASH，磁盘最慢
- 价格正好反之，磁盘的每兆字节价格最便宜，触发器最贵。

存储器层次结构图

