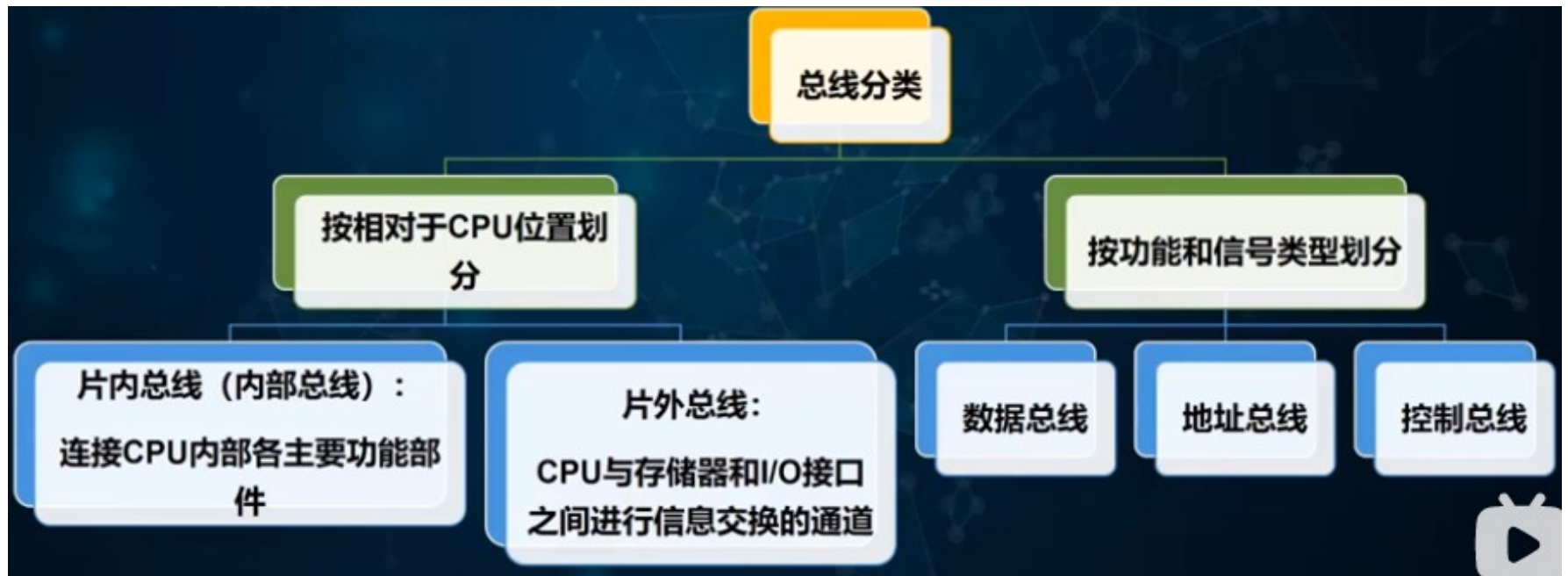


第 5 章 嵌入式总线

总线概述

- 总线是 CPU 与存储器和设备通信的机制，是计算机各部件之间传送数据，地址和控制信息的公共通道。



总线参数

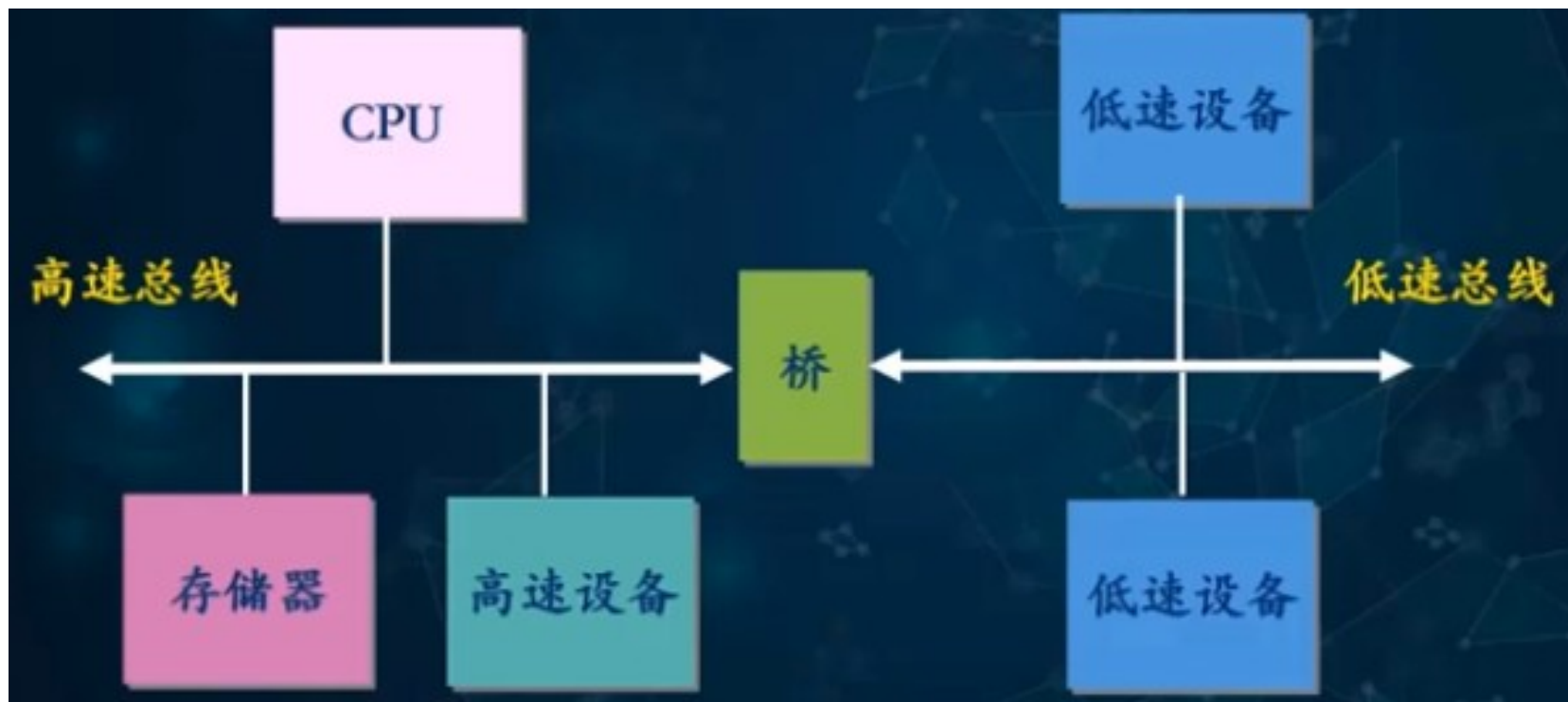
- 总线宽度：又称总线位宽，指的是总线能同时传送数据的位数，如 16 位总线就具有 16 位数据传送能力。
- 总线频率：总线工作速度的一个重要参数，工作频率越高，速度越快。通常用 HZ 表示。
- 总线带宽：又称总线的数据传输率，是指在一定时间内总线上可传送的数据总量，用每秒最大传送数据量来衡量。总线带宽越宽，传输率越高。总线带宽（单位：MB/s）=（总线宽度 / 8）* 总线频率

微处理器系统的总线构成

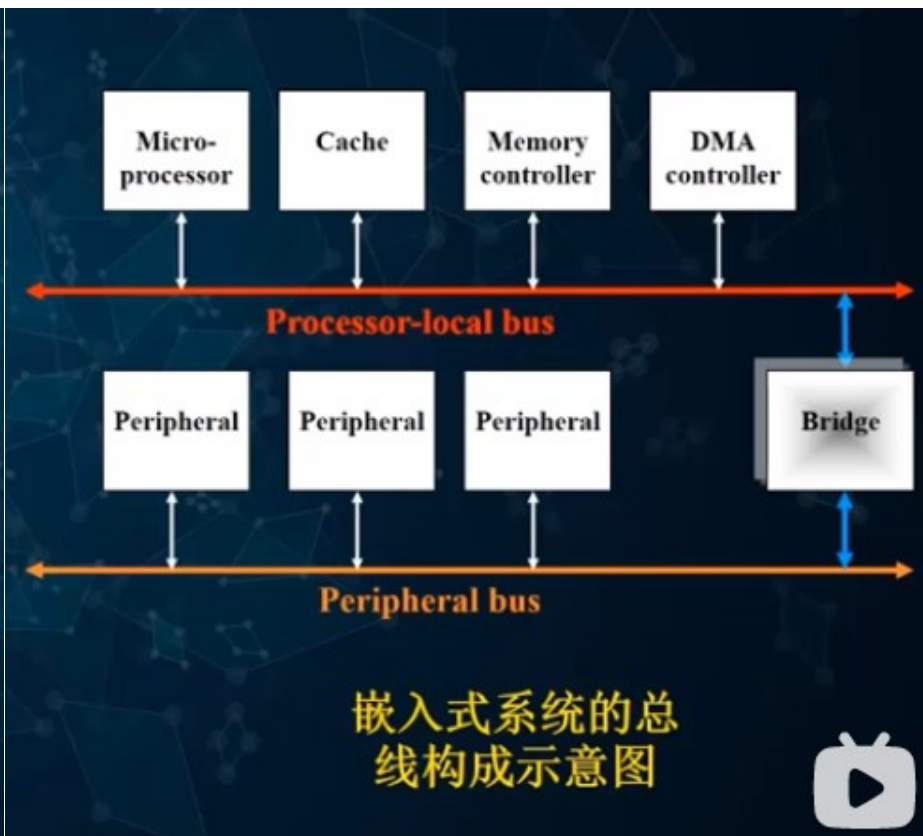
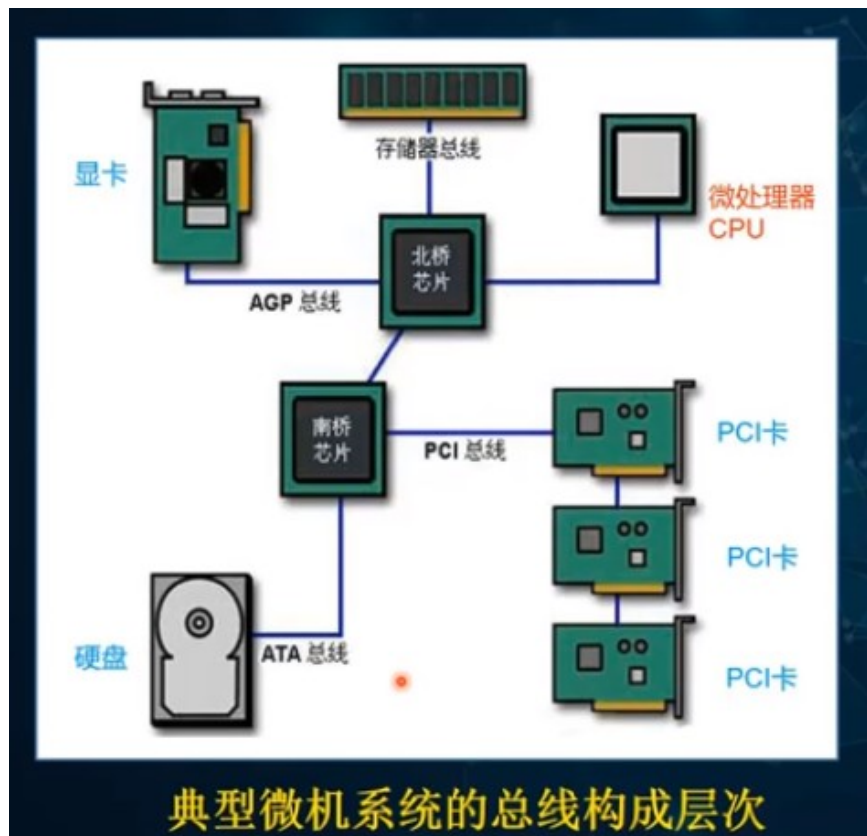


- 一个微处理器系统可能含有多条总线。这是由于：
 - 数据宽度：高速总线通常提供较宽的数据连接。
 - 成本：高速总线通常采用更昂贵的电路和连接器
 - 桥允许总线独立操作，这样在 I/O 操作中可提供某些并行性。

多总线系统的构成



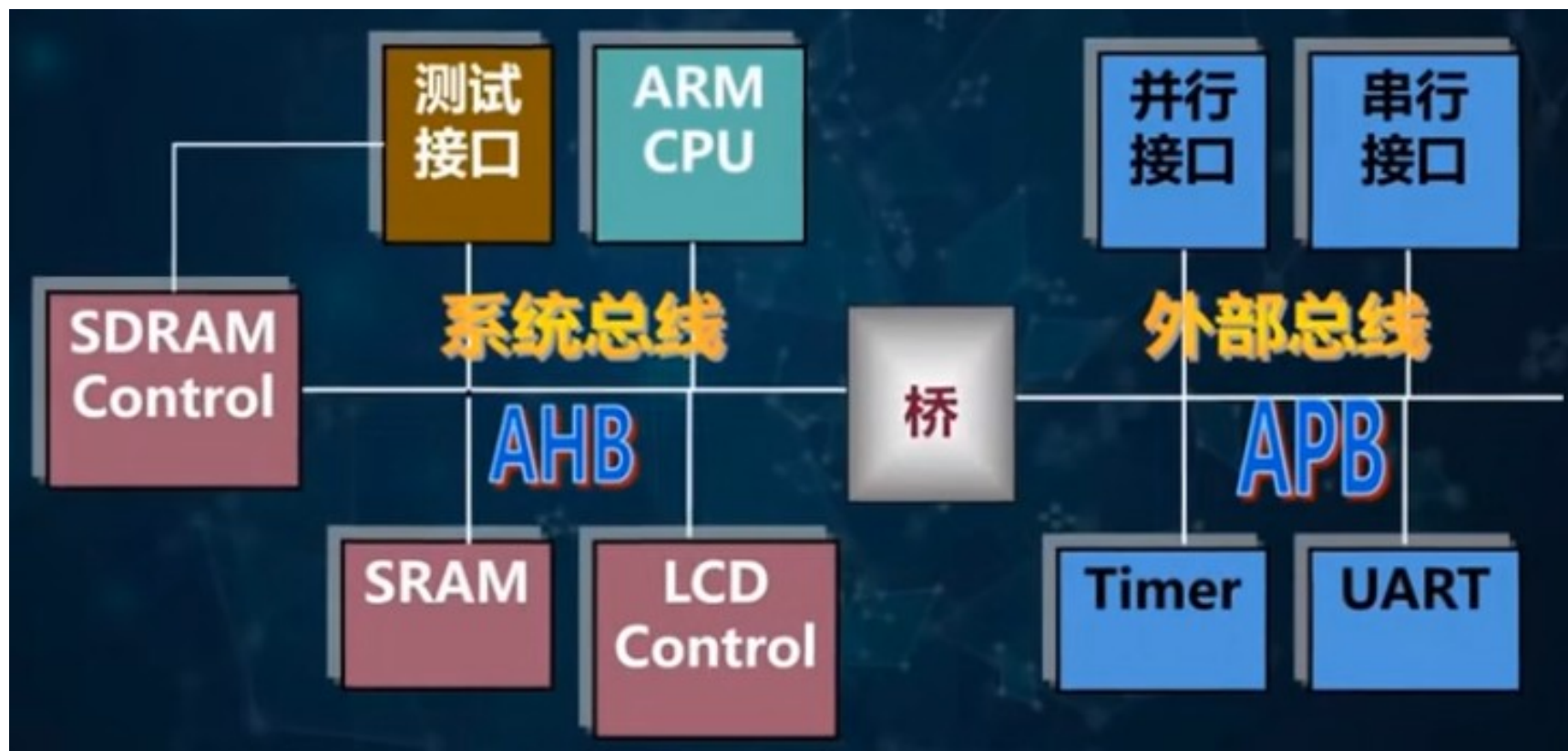
多总线系统举例

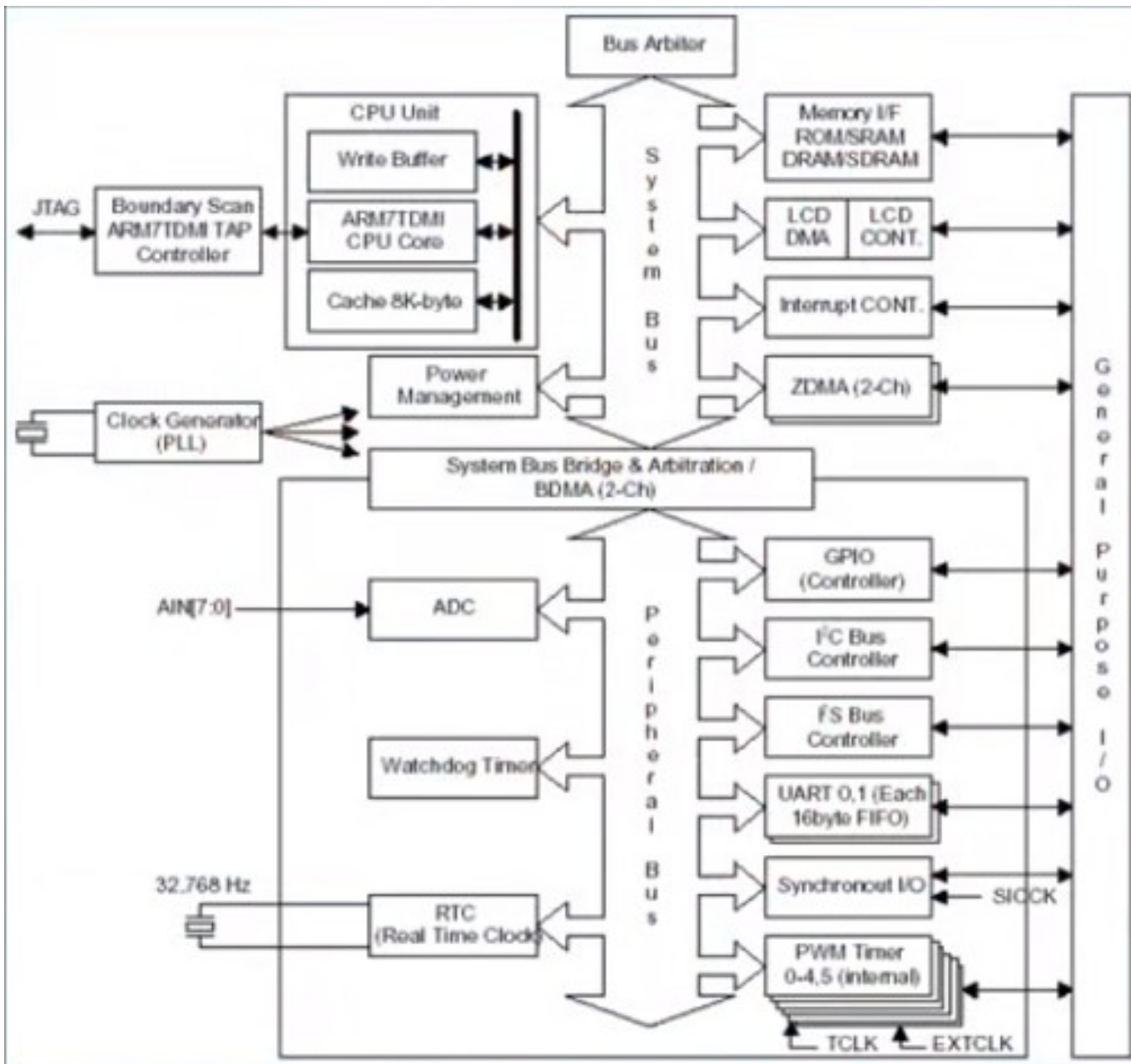


AMBA 总线

- AMBA (Advanced Microcontroller Bus Architecture) 是 ARM 公司研发的一种总线规范
- AHB (Advanced High-performance Bus): 用于高性能系统模块的连接，支持突发模式数据传输和事务分割；可以有效地连接处理器、片上和片外存储器，支持流水线操作。
- ASB (Advanced System Bus)：也用于高性能系统模块的连接，现多由 AHB 总线替代。
- APB (Advanced Peripheral Bus)：用于较低性能外设的简单连接，一般是接在 AHB 或 ASB 系统总线上的第二级总线。

基于 AMBA 总线的典型系统





AHB 总线构成

- 主单元

- 只有主单元可在任何时刻使用总线，AHB 可以有一个或多个主单元。
- 主单元可以是 RISC 处理器、协处理器以及 DMA 控制器，以启动和控制总线操作。

- 从单元

- 可以响应（并非启动）读或写总线操作，在给定的地址范围内对读写操作进行相应的反应。
- 从单元向主单元发出成功、失败信号或等待各种反馈信号。
- 从单元通常是其复杂程度不足以成为主单元的固定功能模块，例如外存接口、总线桥接口以及任何内存，系统的其他外设等。

AHB 总线构成

- 仲裁器

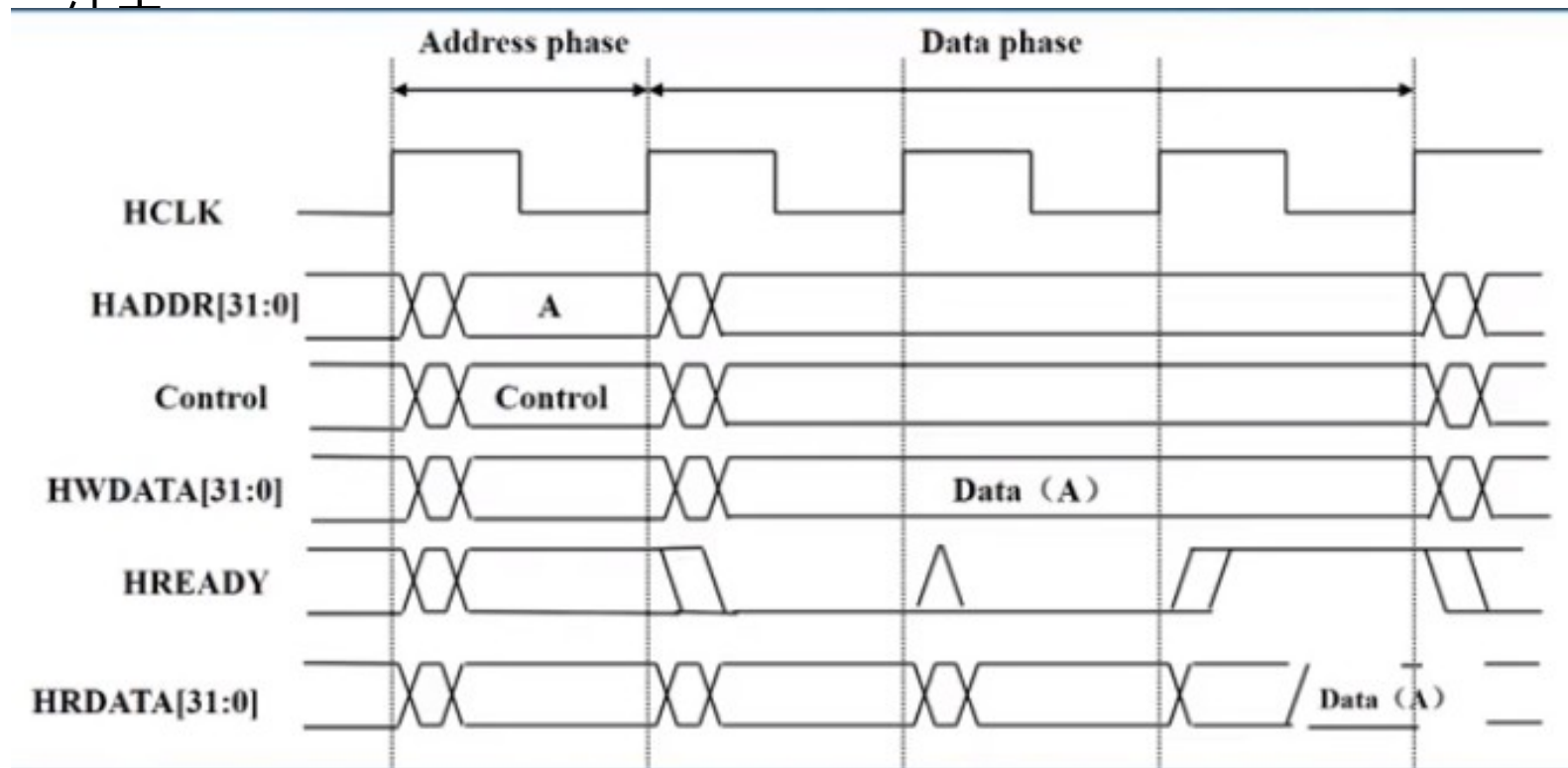
- 用来确定控制总线是如个主单元，以保证在任何时候只有一个主单元可以启动数据传输。
- 一般来说仲裁协议都是固定好的，例如最高优先级方法或平等方法，可根据实际的情况选择

- 译码器

- 总线译码器用于传输译码工作，提供传输过程中从单元的片选信号

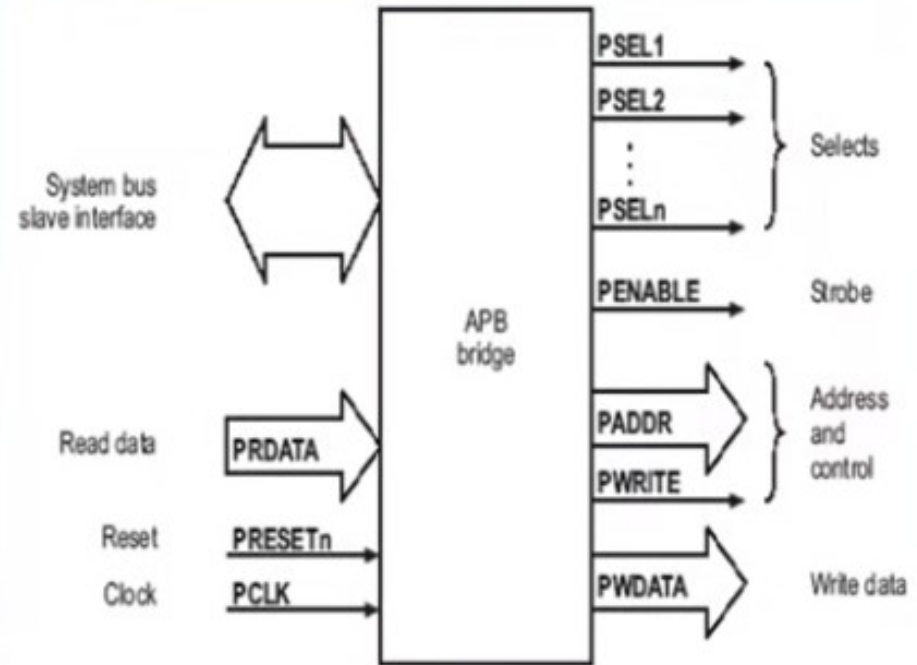
AHB 总线工作过程

- 地址传送阶段：只持续一个时钟周期。在 HCLK 的上升沿数据有效。所有的从单元都在这个上升沿来采样地址信息。
- 数据传递阶段：需要一个或几时钟周期。可以通过 HREADY 信号来延长数据传输时间，当 HREADY 信号为低电平时，就在数据传输中加入等待周期，直到 HREADY 信号为高电平才表示本次传输结束。



APB 总线 -APB 桥

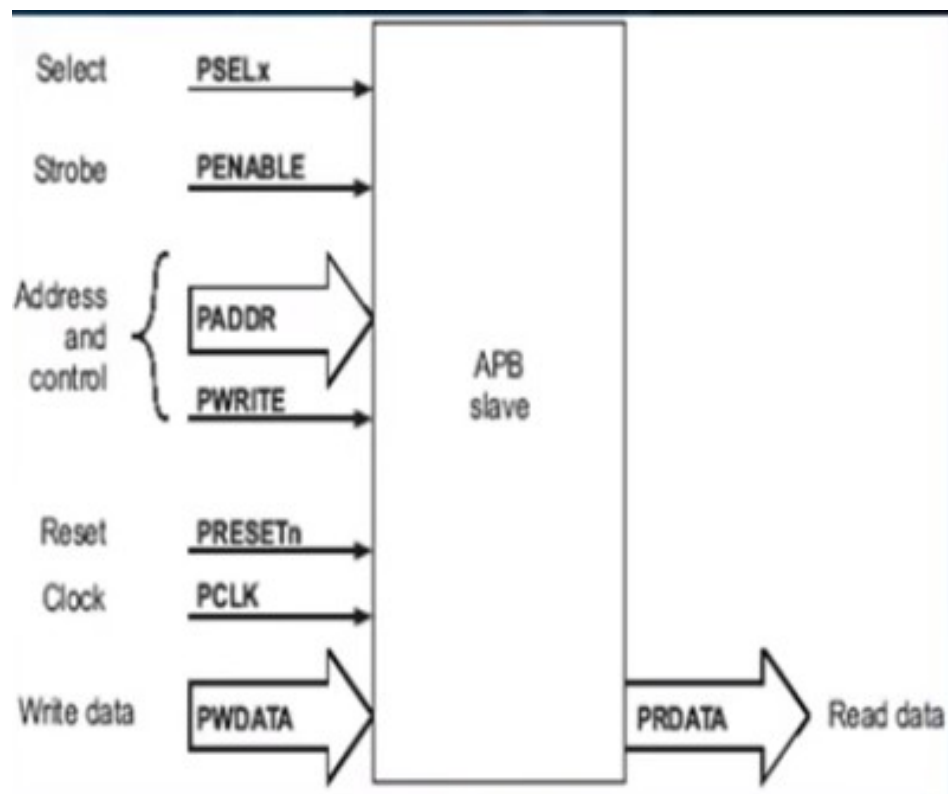
- APB 主要由 2 部分组成 :APB 桥和 APB 从单元。
- APB 桥是 APB 中唯一的主单元，是 AHB/ASB 的从单元。
- APB 桥将系统总线 AHB/ASB 和 APB 连接起来，并执行下列功能：
 - 锁存地址并保持其有效，直到数据传送完成。
 - 译码地址并产生一个外部片选信号，在每次传送时只有一个片选信号 (PSEL_x) 有效。
 - 写传送 (write transfer) 时驱动数据到 APB。
 - 读传送 (read transfer) 时驱动数据到系统总线 AHB/ASB。
 - 传送时产生定时触发信号 PENABLE。



APB 桥的接口信号

APB 总线 -APB 从单元

- APB 从单元具有简单灵活的接口，接口的具体实现是依赖于特定设计的，有许多不同的可能。
- 当写传送时数据锁定在下列点：
- 当 PSEL_x 为高电平时，在每个 PCLK 的上升沿，在 PENABLE 的上升沿。
- 片选信号 PSEL_x 和地址信号 PADDR 可合并起来决定需要操作的寄存器。



APB 从单元的接口信号

PCI 总线的发展历程

- 嵌入式系统已开始逐步采用微机系统普遍采用的 PCI 总线、 PCI Express ，以便于系统的扩展。
- 1991 年 Intel 公司联合 IBM 、 Compaq 、 AST 、 HP 、 DEC 等 100 多家公司成立了 PCISIG (Peripheral Component Interconnect Special Interest Group) 协会，它致力于促进 PCI (Peripheral Component Interconnect) 总线工业标准的发展。
- 1992 年 Intel 在发布 486 处理器的时候，也同时提出了 32-bit 的 PCI 总线。
- PCI 总线规范先后经历了 1.0 版、 2.0 版和 1995 年的 2.1 版。

PCI 总线的特点

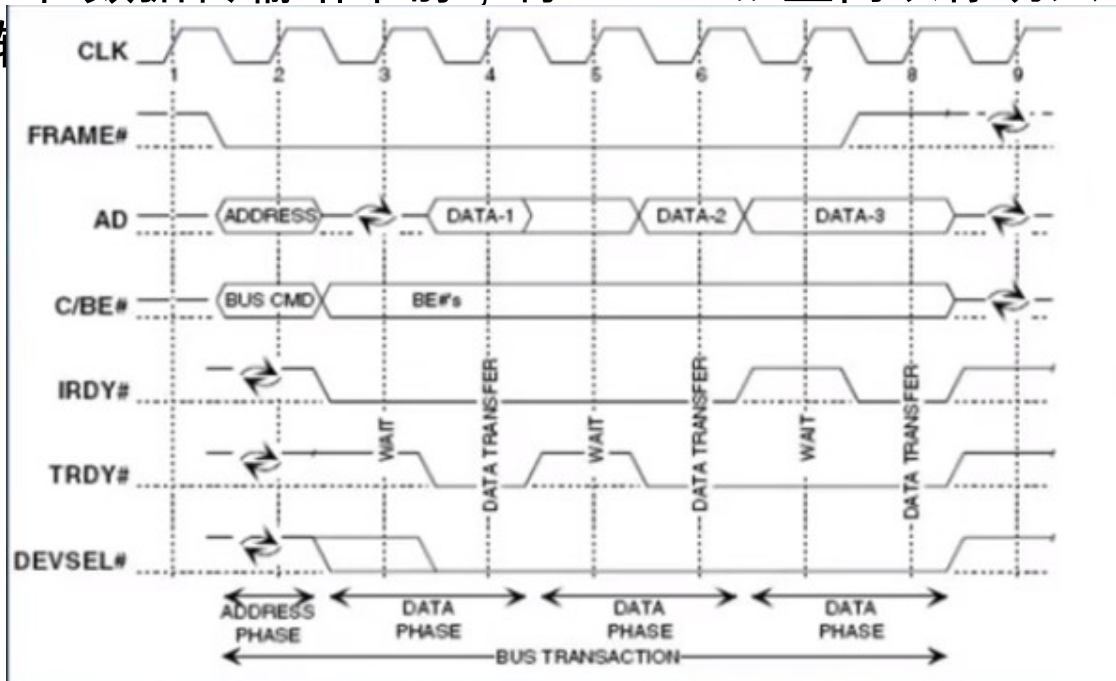
- PCI 总线是地址、数据多路复用的高性能 32 位和 64 位总线。
- 32 位 PCI 有 120 引脚，64 位有 184 引脚。
- 从数据宽度上看，PCI 总线有 32bit、64bit 之分。
- 从总线速度上分，有 33MHz、66MHz、133MHz，因而总线带宽最高可超过 1GB/s。
- 与 ISA 总线不同，PCI 总线的地址总线与数据总线是分时复用的，支持即插即用 (Plug and Play)、中断共享等功能。分时复用的好处是一方面可以节省接插件的管脚数，另一方面便于实现突发数据传输。
- 数据传输时，由一个 PCI 设备做发起者 (主控、Initiator 或 Master)，而另一个 PCI 设备做目标 (从设备、Target 或 Slave)。
- 总线上所有时序的产生与控制都由 Master 来发起。但在同一时刻只能供一对设备完成传输，因而需要一个仲裁机构。

PCI 总线接口信号 (以 32 位为例)

信号类别	信号名称	信号定义	信号类别	信号名称	信号定义
系统控制	CLK	PCI 时钟, 上升沿有效	地址与数据总线	AD[31:0]	地址/数据分时复用总线
	RST	Reset复位信号		C/BE# [3:0]	命令/字节使能信号
传输控制	FRAME#	标志传输开始与结束		PAR	奇偶校验信号
	IRDY#	Master 可以传输数据的标志	仲裁信号	REQ #	Master 用来请求总线使用权
	DEVSEL#	当Slave 发现自己被寻址时设置低电平应答		GNT #	仲裁机构允许Master得到总线使用权
	TRDY#	Slave 可以传输数据的标志	错误报告	PERR #	数据奇偶校验错
	STOP#	Slave主动结束传输数据		SERR #	系统错误 (如地址的奇偶校验错, 其它重大灾难性错误等)
	IDSEL	在即插即用系统启动时用于选中板卡的信号			

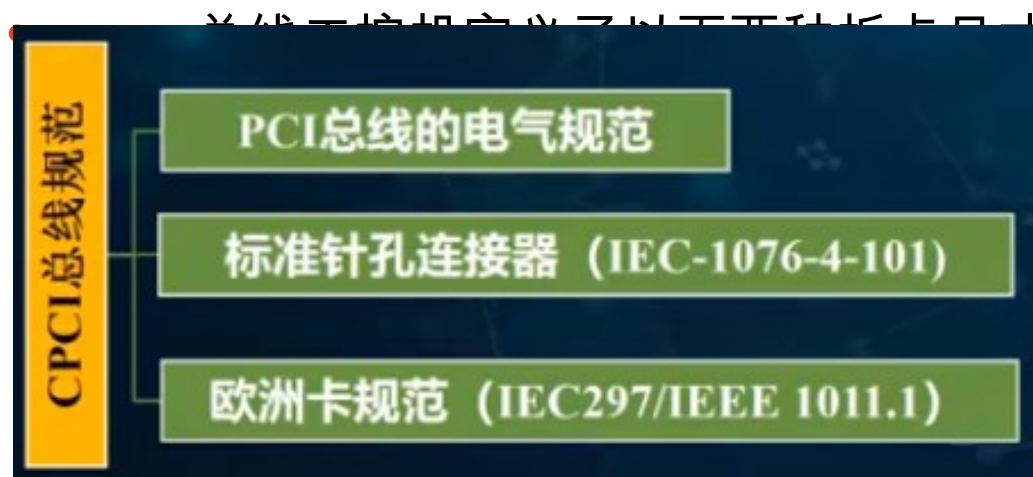
PCI 总线读操作时序

- 发起者先置 REQ#，当得到仲裁器的许可时 (GNT#)，将 FRAME# 置低电平，并在 AD 总线上放置 Slave 地址，尚的 C/BE# 放置命令信号，说明接下来的传输类型。
- PCI 总线上的所有设备都需对此地址译码，被选中的设备置 DEVSEL# 以声明自己被选中。然后当 IRDY# 与 TRDY# 都置低时，开始传输数据。
- Master 在数据传输结束前，将 FRAME# 置高以标明只剩最后一组数据要传输。



CPCI 总线

- 为了将 PCI 总线规范用在工业控制计算机系统中，1995 年 11 月 PCI 工业计算机制造者联合会 (PICMIG) 颁布了 CompactPCI(以后简称 CPCI) 规范 1.0 版。1997 年推出了 CPCI2.0 规范。
- 目前在嵌入式 PC、工控计算机及高端的嵌入式系统中已经开始大量采用 CPCI 接口。
- CPCI 总线工控机之所以被业界所青睐，是因为其既具有 PCI 总线的高性能又具有欧洲卡结构的高可靠性，是符合国际标准的真正工业型计算机，适合在可靠性要求较高的工业和军事设备上应用。



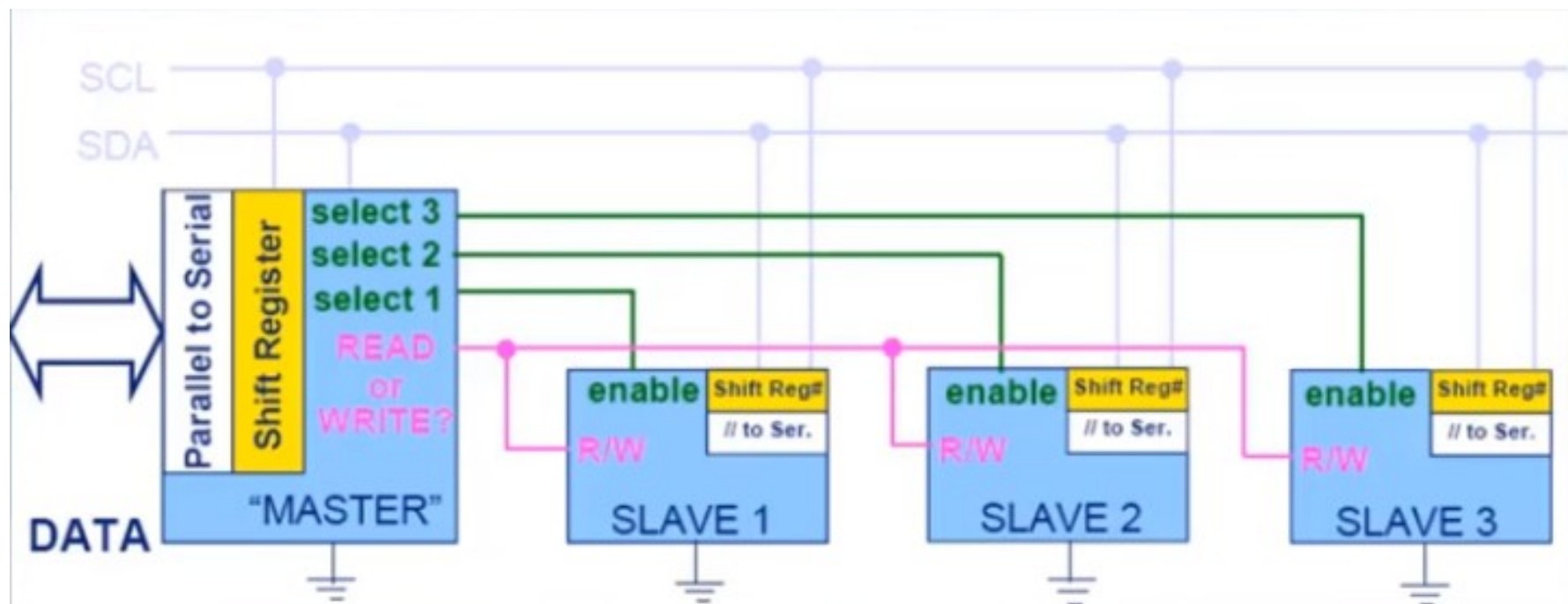
PCI Express 总线

- 在 2001 年底，包括 Intel、AMD、DELL、IBM 在内的 20 多家业界主导公司开始起草新技术的规范，并在 2002 年完成，对其正式命名为 PCI Express。
- PCI Express 是一种完全不同于 PCI 总线的一种全新总线规范，与 PCI 总线共享并行架构相比，PCI Express 总线是一种点对点串行连接的设备连接方式。◎
- 点对点意味着每一个 PCIE 设备都拥有自己独立的数据连接，各个设备之间并发的数据传输互不影响。
- PCI Express 规格从 1 条通道连接到 32 条通道连接，有非常强的伸缩性，以满足不同系统设备对数据传输带宽不同的需求。
- 例如，X1 支持双向数据传输，每向数据传输带宽 250MB/s；X16 即 16 条点对点数据传输通道连接，X16 也支持双向数据传输，每向数据传输带宽高达 4GB/s，双向数据传输带宽有 8GB/s 之多。PCI Express 技术规格允许实现 X1(250MB/秒)，X2，X4，X8，X12，X16 和 X32 通道规格，但是依形式来看，PCI Express X1 和 PCI Express X16 将成为 PCI Express 主流规格。

串行总线 - 概述

- 串行总线是指按位传送数据的通路。
- 其连接线少、接口简单、成本低、传送距离远，被广泛用于嵌入式系统与外设的连接和计算机网络。





- 点对点通信不需要 Select 控制信号。
- 异步通信不需要 Clock 时钟信号。
- Data, Select 和 R/W 信号可以根据协议复用同一根线。◎
- Slave 不能和其它 Slave 直接通信，只有 Master 能发起一次通信。

基本概念和术语

- 异步总线 (asynchronous bus) 不需要时钟，同步总线 (synchronous bus) 则必须有时钟。
- 全双工 (Full-duplex) 是指数据可以同时发送和接收；半双工 (Half-duplex) 是指可以接收也可以发送数据，但不能同时进行。
- 主从模式 (Master/slave) 是指只有一个设备是主设备 (Master)，其余都是从设备 (Slave)。这种总线通常是同步的，由主设备提供数据双向收发时的定时时钟。
- 多主设备总线 (multi-master bus) 允许有多个主设备，因而必须使用仲裁机制来确定某一时刻由哪一个主设备来控制总线传输。
- 点对点接口或平等模式接口 (Point-to-point or peer interfaces) 是指两个设备是平等关系，不存在主从关系，通常是异步的。
- multi-drop 接口具有一个发送者和多个接收者。
- Multi-point 是指总线中同时具有两对以上的传输。与 multi-drop 不同的是允许同一组线上进行双向传输。

UART 和 RS-232

- UART 是一种通用异步串行收发器，可以实现全双工传输。在嵌入式设计中，UART 用来与 PC 及其他设备进行通信。是 TTL 电平的串口。
- EIA RS-232 是美国电子工业协会正式公布的串行总线标准，用来实现计算机与计算机之间、计算机与外设之间的数据通讯 (距离不大于 15m)。
- 在计算机世界中，大量的接口是串口或异步口，如 RS-485/422/449 等，虽然并不一定都符合 RS-232 标准，但我们也通常认为它是 RS-232 口。
- RS-232 是一种负逻辑。即：逻辑“1”， -5——-15V; 逻辑“0”+5——+15V。这不同于数字电路的 0~3V 或 0~5V，所以要以 RS-232 的方式进行通讯，源信号需要进行电压转换。

RS-232 的握手方式

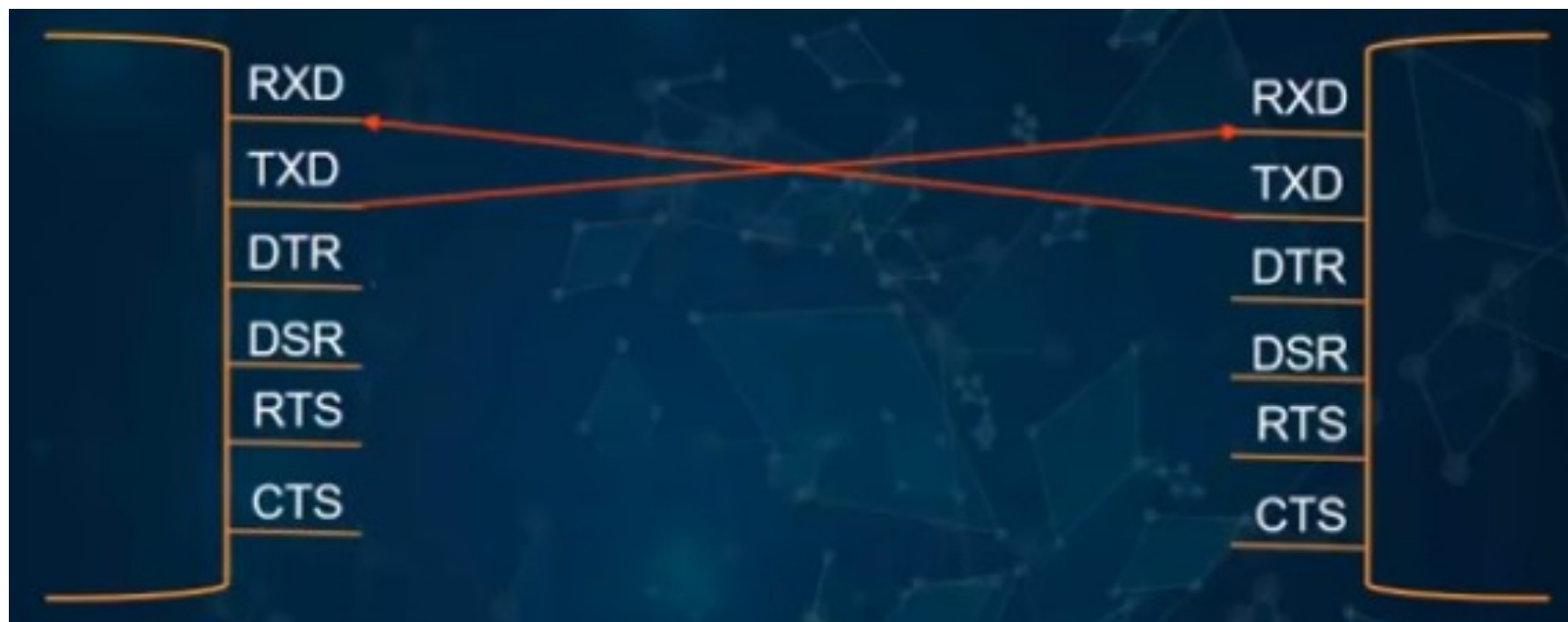
- RS232 可以用硬件握手或软件握手方式来进行通讯



RS-232 的硬件握手

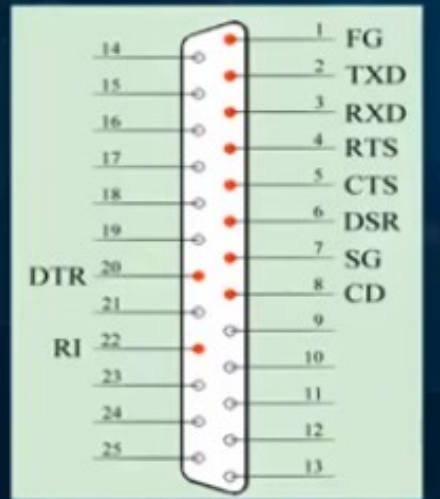
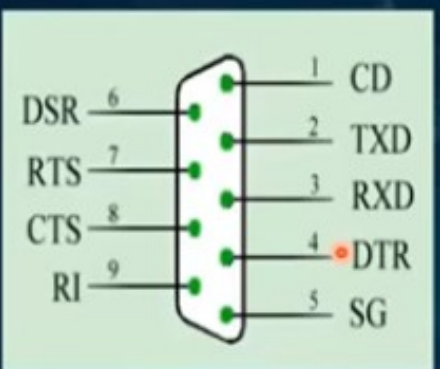


RS-232 的软件握手



- 软件握手时，端口不再需要硬件流控的控制线，数据流的启停通过数据的 ASCII 代码来表示：字符 19 表示停止传送，17 表示继续传送。这种只需要三根线（地，发送，接收）的通讯方式应用较为广泛。

RS232 串口的基本物理形式和引脚定义

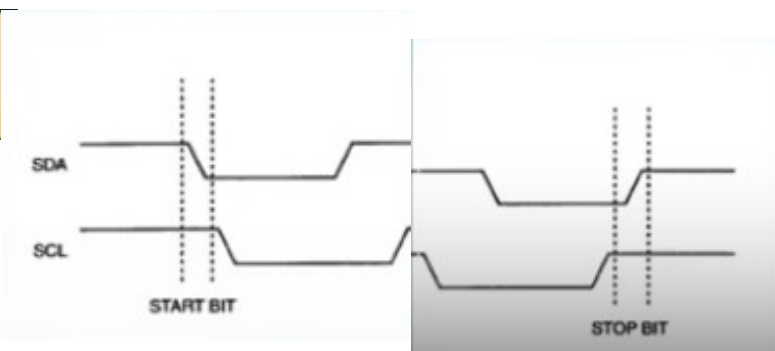
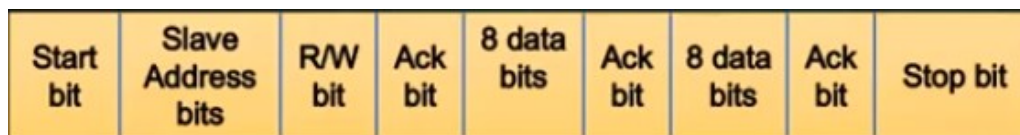


9针RS-232串口 (DB9)			25针RS-232串口 (DB25)		
引脚	简写	功能说明	引脚	简写	功能说明
1	CD	载波侦测 (Carrier Detect)	8	CD	载波侦测 (Carrier Detect)
2	RXD	接收数据 (Receive)	3	RXD	接收数据 (Receive)
3	TXD	发送数据 (Transmit)	2	TXD	发送数据 (Transmit)
4	DTR	数据终端准备 (Data Terminal Ready)	20	DTR	数据终端准备 (Data Terminal Ready)
5	GND	地线 (Ground)	7	GND	地线 (Ground)
6	DSR	数据准备好 (Data Set Ready)	6	DSR	数据准备好 (Data Set Ready)
7	RTS	请求发送 (Request To Send)	4	RTS	请求发送 (Request To Send)
8	CTS	清除发送 (Clear To Send)	5	CTS	清除发送 (Clear To Send)
9	RI	振铃指示 (Ring Indicator)	22	RI	振铃指示 (Ring Indicator)

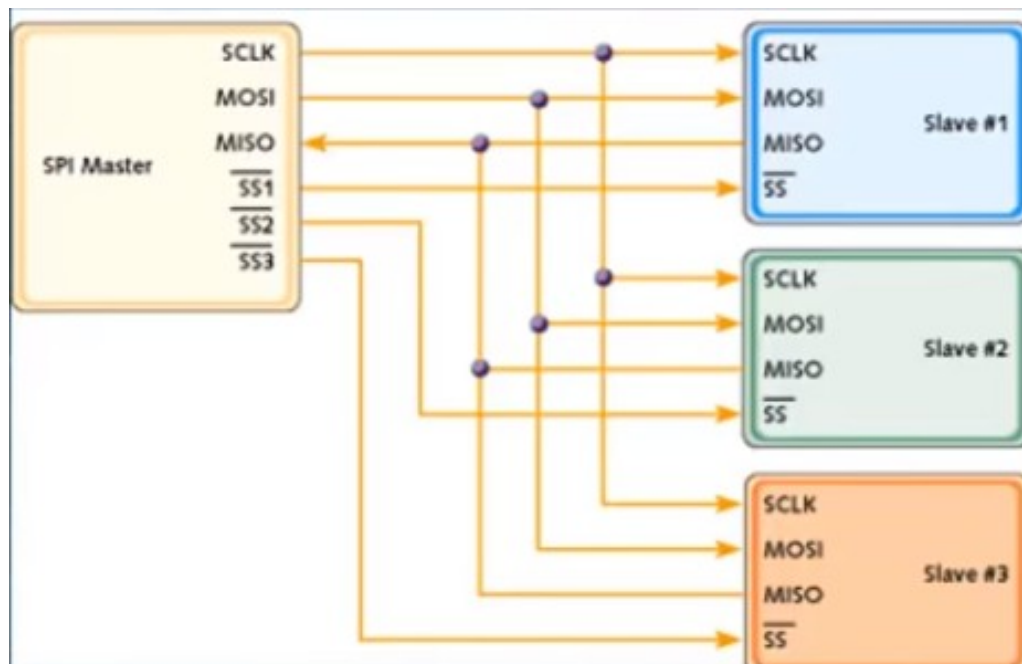
I²C 总线

- I²C(Inter - Integrated Circuit) 总线产生于 80 年代，由 PHILIPS 公司开发，最初为音频和视频设备开发。
- I²C 总线特点：简单、有效
 - 接口简单，占用的空间非常小，减少了电路板的空间需求和芯片引脚的数量，降低了互联成本。
 - I²C 总线连接到相同总线上的 IC 数量只受总线最大电容的限制，可达到 40 个组件。
 - 串行的 8 位双向数据传输位速率在标准模式下可达 100Kbps, 快速模式下可达 400Kbps，高速模式下可达 3.4Mbps.
 - 支持多主控模式 (multi master)，具有完善的总线协议，其中任何能够进行发送和接收的设备都可以成为主控。

- I²C 总线是由数据线 SDA 和时钟线 SCL 构成的同步串行总线，支持双向传送。总线上并接的每一模块电路既是主控制器（或被控器），又是发送器（或接收器）。
- CPU 发出的控制信号分为地址码和控制码两部分，地址码用来选址。
- I²C 总线在传送数据过程中共有三种类型信号：
 - 开始信号：SCL 为高电平时，SDA 由高电平向低电平跳变，开始传送数据。
 - 结束信号：SCL 为高电平时，SDA 由低电平向高电平跳变，结束传送数据。
 - 应答信号：接收数据的 IC 在接收到 8bit 数据后，向发送数据的 IC 发出特定的低电平脉冲，表示已收到数据。



- SPI (Serial Peripheral Interface) 总线公司开发的一种同步串行外设，是 Motorola 公司开发的一种同步串行接口。
- SPI 总线接口一般使用 4 条线：
 - 串行时钟线 (SCLK)
 - 主机输入 / 从机输出数据线 MISO
 - 主机输出 / 从机输入数据线 MOSI
 - 低电平有效的从机选择线 SS
- 另外，有的 SPI 接口芯片带有中断信号线 INT、或有的 SPI 接口芯片没有主机输出 / 从机输入数据线 MISO



USB 总线

- USB ,是英文 Universal Serial Bus(通用串行总线) 的缩写 , 用于规范电脑与外部设备的连接和通讯。是应用在 PC 领域的接口技术。
- USB 是在 1994 年底由英特尔、康柏、 IBM 、 Microsoft 等多家公司联合提出的。从 1994 年 11 月 11 日发表了 USB V0.7 版本以后 , USB 版本经历了多年的发展 , 已经发展为 3.2 版本 (2017 年 7 月发布) , 成为当前电脑中的标准扩展接口。
- USB 具有传输速度快 (USB1.1 是 12Mbps, USB2.0 是 480Mbps, USB3.0 是 5Gbps , USB3.1 是 10Gbps, USB3.2 可达 20Gbps) , 具有使用方便 , 支持热插拔 , 连接灵活 , 独立供电等优点。
- 可以连接鼠标、键盘、打印机、扫描仪、摄像头、闪存盘、 MP3 机、手机、数码相机、移动硬盘、外置光软驱、 USB 网卡、 ADSL Modem 、 Cable Modem 等 , 几乎所有的外部设备。

USB 总线基本构成

- USB 总线主要由差分数据线 D+、D- 和电源 VCC、地 GND 四根信号线组成，D+，D- 用于传送数据，VCC 和 GND 用于向从机提供电源。
- USB 总线接口的连接器分为 A 型和 B 型，A 型用于 Up-Stream 端口，也就是连接到主机的端口；B 型则用于 Down-Stream 端口，也就是连接到设备的端口。另外还有一种小型连接器— MiniUSB，一般也用于设备端，以缩小连接器体积。
- USB3.1 引入了 Type-C 接口，面向更轻薄、更纤细的设备，支持正反面盲插和快速充电。

总结



片内总线取决于嵌入式微处理器的体系结构。
片外总线的类型和数量则随应用领域和产品的定位而不同

。