**Computer Organization 2022**

**HOMEWORK 1**

系級: 資訊113 學號: F74096247 姓名: 陳映伃

**實驗結果圖:**

(波形圖及模擬完成截圖)

**一張含有 文字, 電腦, 電子用品 的圖片

自動產生的描述一張含有 文字 的圖片

自動產生的描述**

**程式運作流程:**

(簡單說明波形變化的意義)

1. 首先，在reset為1時，要初始化x系列（x1~x9）以及XS（x1+x2+…+x9），將其值歸零，避免妨礙到之後的計算。
2. 接下來，當reset轉為0時，x9開始吃進X的值；接著過每一個clk，x9都會始吃進X，而原先就得直會由x8接收（x7接收x8的值以此類推，因此會出現上圖的梯形）。而此時XS則會加上新的值X吐掉（減掉）最早進來的值x1。（比較要注意的是：XS不能直接加總x系列，因為x1~x9是舊值）
3. 當x系列或是XS有變時，就會計算新的平均數。
4. Xavg是 (XS / 9) 要注意不能在step2中同XS一起計算，因為XS是舊值。temp以及Xapp 要先初始化為0，接下來就是單純計算。
5. temp會看過x1~x9找出最接近Xavg的值（要比較小），最後assign給Xapp
6. 最後計算Y輸出即可。（所以Y波形也會隨著Xavg, temp, Xapp變動）

**心得**

(請寫下完成本次作業的心得、學到哪些東西、困難點的部分。)

我覺得寫完之後，發現並不是很困難，只是有很多小地方要注意。尤其是在輸入新值時，哪些會remain舊值是一個大重點。

一開始一直是wrong answer就是因為把控不好哪些是舊值、哪些值已經改變（沒有把 blocking 跟 non-blocking 區分清楚），導致雖然有些值計算正確卻還是沒有算出正確答案。

另外，還有一點是我這次深刻認知到的，也是老師經常提醒的，就是確保每個參數都要有值，這樣在推倒當前的總和或是平均時會比較清楚。

當然，初始化也由其重要，對我而言需要思考是：什麼時候要把值初始化（尤其是那些參與計算的參數們）。做作業初期，就為了方便把所有值都放在一起初始化（都放在clk裡），導致計算一開始就錯誤了。

總而來說，這次的作業讓我對verilog 的語法有更深的了解（因為一直錯）。下次對於blocking 跟 non-blocking 兩種應該可以又用得更好。