NANDだけで作る自作16bitCPU「NLP-16A」 ISA

■命令ビットフィールド

	15 12	? 11 8	7	4 3 0
	命	令名	内部動作(太字は	命令名 の動作を参照)
IR1	OP Code 4/2bit	ALU op code 4/6bit	Flag 4bit	Reg Address1(RA1)
IR2	Reg Address2(RA2)	Reg Address3(RA3)	┃8bit 即値(RA2, 3ど ⁻	ちらかで 0x01を指定時)
IR3		16bit即値(RA2, 3どち	5らかで0x03を指定時)	

命令は可変長で, IR1, 2, 3はそれぞれ1, 2, 3ワード目

■Flagフィールド 仕様

	Flagフィールド			
	フラグが真で実行		フラグが偽で実行	
<u> </u>	サフィックス	値	サフィックス	值
NOP(No Operation)	. nop	0x0	無し	0x1
CarryもしくはBorrow	. c	0x9	. nc	0x8
演算結果がオーバーフロー	. v	0xB	. nv	0xA
演算結果が0	. Z	0xD	. nz	0xC
演算結果が負	.s	0xF	.ns	0xE

0x1(サブィックス無し)は常に実行(通常)

■ALU op codeフィールド 仕様

演算機能	ALU 6bit opcode	ALU 4bit opcode	補足
ADD	0x0A	0x0A	
ADC	0x0E	0x0E	carry付
SUB	0x09	0x09	
SBB INC	0x0D 0x1B	0x0D	borrow付
INCC	0x16 0x1F		carry付
DEC	0x18		Carryry
DECB	0x1C		borrow付
AND	0x06		
OR NOT	0x12		
NOT	0x14		
XOR	0x16	1	<u> </u>
SHL	0x20		 論理シフト
SHR	0x20 0x30		
SAL	0x24		 算術シフト
SAR	0x34		
ROL	0x22		ロール
ROR	0x32		
			
転送	0x00	0x00	

■Reg Addressフィールド 仕様

レジスタ種類	記号 アドレス	
汎用レジスタ	RegA 0x5 RegB 0x6 RegC 0x7 RegD 0x8	
ポインタレジスタ	IP 0xD SP 0xE IV 0x2	IVは割込みベクタ
命令レジスタ	IR1 0x0 IR2 0x1 IR3 0x3	IR2は8bit定数 IR3は16bit定数
特殊レジスタ	ZR OxF Addr OxC Flag Ox4	ZRはゼロレジスタ Addrはアクセス不可
MEM, MMIO	MEM 0xB	MEM, I/Oアクセス用
	レーアウトは命令内で使用不可	

	アセツ	•						
							大字は命令名の重	
		1 /01 1 :	命令	名			op codeで演算	
IR1		<u>de 4/2bit</u>			code 4/6bit			Address 1
IR2	Re	g Address	2		Address 3	8bit 即値(RA2,		0x01を指定時)
IR3				16bit即	P値(RA2, 3と	゛ちらかで0x03を指	定時)	
			\	- ^ ^		510 (\ 5.0	
			演算系				<u>(LU op) RA3 ⇒</u>	
IR1	0	0	ALU	<mark>J op code</mark>		Flag		RA1
IR2		RÁ2			RA3	8bit 即値(RA2,		0x01を指定時)
IR3				16bit則	D値(RA2, 3と	「ちらかで0x03を指	<u>定時) </u>	
		1		實算命令_			<u>ALU op) Acc ⇒</u>	
IR1	0	1	ALU	<mark>J op code</mark>	: 6bit	Flag		RA1
			令(即值	代入も含			RA2 ⇒ RA1	
IR1	0	0 0	0	0 0	<u> </u>	Flag		RA1
IR2		RA2		ХХ	(X X			0x01を指定時)
IR3				16bit即	D値(RA2, 3と	゛ちらかで0x03を指2	定時)	
			JMP1	命令		RA2 ((ALU op) RA3 =	⇒ IP
IR1	0	0	ALU	J op code	6bit	Flag	1	1 0 1
IR2		RA2			RA3	8bit 即値(RA2,	3どちらかで(0x01を指定時)
IR3				16bit即	D値(RA2, 3と	うらかで0x03を指摘	定時)	
			PUSH	命令		SP,	$RA1 \Rightarrow MEM$	N[SP]
IR1	1	1 0	1	0 0	0 0	Flag		RA1
							•	
			P0P1	命令		MEM[S	$P] \Rightarrow RA1,$	SP++
IR1	1	1 0	0	0 0	0 0	Flag	_	RA1
							•	
			CALL	命令		PUSH IP,	RA2 (ALU op)	$RA3 \Rightarrow IP$
IR1	1	0 1	1		code 4bit	Flag	1 1	1 0 1
IR2		RA2			RA3	8bit 即値(RA2,	3どちらかで(0x01を指定時)
IR3				16bit則	D値(RA2, 3と	ちらかで0x03を指		
					, ,	•		
			RET ₁	命令		MEM[S	$[SP] \Rightarrow [P, \dots]$	SP++
IR1	1	1 Λ	0	0 0	0 0		1	1 0 1
		1 0	U	0 0	, , ,	Flag		
		1 0	U	0 0	<u> </u>	Flag		1 0 1
TD1		1 0		000	<u>) </u>		(ALU op) RA3]	
IR1	1	0 0		命令	code 4bit		(ALU op) RA3]	
	1	· •	LOAD	命令		MEM[RA2 Flag		⇒ RA1 RA1
IR2	1	0 0	LOAD	命令 ALU or	code 4bit	MEM[RA2	3どちらかで(⇒ RA1 RA1
	1	0 0	LOAD	命令 ALU or	code 4bit	MEM[RA2 Flag 8bit 即値(RA2,	3どちらかで(⇒ RA1 RA1
IR2	1	0 0	LOAD	命令 ALU or 16bit即	code 4bit	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指	3どちらかで(⇒ RA1 RA1 0x01を指定時)
IR2 IR3	1	0 0	LOAD 0	命令 ALU or 16bit即	code 4bit	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指,	 3どちらかで(定時)	⇒ RA1 RA1 0x01を指定時)
IR2 IR3 IR1	1	0 0 RA2	LOAD 0	命令 ALU or 16bit即	o code 4bit RA3 P値(RA2, 3と	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, RA1 ⇒ N	3どちらかで(定時) IEM[RA2(ALU o	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1
IR2 IR3	1	0 0 RA2	LOAD 0	命令 ALU op 16bit即 命令 ALU op	o code 4bit RA3 P値(RA2, 3と o code 4bit RA3	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指,	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1
IR2 IR3 IR1 IR2	1	0 0 RA2	LOAD 0	命令 ALU op 16bit即 命令 ALU op	o code 4bit RA3 P値(RA2, 3と o code 4bit RA3	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指) RA1 ⇒ M Flag 8bit 即値(RA2,	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1
IR2 IR3 IR1 IR2	1	0 0 RA2	LOAD 0 STORI	命令 ALU op 16bit即 命令 ALU op	o code 4bit RA3 P値(RA2, 3と o code 4bit RA3	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 ⇒ M Flag 8bit 即値(RA2,	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(定時)	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3		0 0 RA2	LOAD 0 STORI	命令 ALU op 16bit即 命令 ALU op	o code 4bit RA3 P値(RA2, 3と o code 4bit RA3 P値(RA2, 3と	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → M Flag 8bit 即値(RA2,	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3		0 0 RA2	LOAD 0 STORI	命令 ALU or 16bit即 命令 ALU or 16bit即	o code 4bit RA3 P値(RA2, 3と o code 4bit RA3 P値(RA2, 3と	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2	3どちらかで(定時) //EM[RA2 (ALU o) // 3どちらかで(定時) // 2 >/= RA3 ⇒ F	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2		0 0 RA2 0 0 RA2	LOAD 0 STORI	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → M Flag 8bit 即値(RA2,	3どちらかで(定時) //EM[RA2 (ALU o) 3どちらかで(定時) // RA3 ⇒ F 1 1 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3		0 0 RA2 0 0 RA2	LOAD 0 STORI	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2 Flag 8bit 即値(RA2,	3どちらかで(定時) //EM[RA2 (ALU o) 3どちらかで(定時) // RA3 ⇒ F 1 1 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2		0 0 RA2	LOAD 0 STORI 1 CMP(LL:	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 0	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, RA1 → M Flag 8bit 即値(RA2, ちらかで0x03を指, RA2 Flag 8bit 即値(RA2,	3どちらかで(定時) MEM[RA2(ALU of 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時)	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 0 0 RA2	LOAD 0 STORI 1 CMP(LL:	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 0	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指; RA1 → M Flag 8bit 即値(RA2, ちらかで0x03を指; RA2 Flag 8bit 即値(RA2,	3どちらかで(定時) //EM[RA2 (ALU o) 3どちらかで(定時) // RA3 ⇒ F 1 1 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2		0 0 RA2	LOAD 0 STORI 1 CMP(LL:	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 0	o code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 1 RA3 P値(RA2, 3と	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, RA1 → M Flag 8bit 即値(RA2, ちらかで0x03を指, RA2 Flag 8bit 即値(RA2,	3どちらかで(定時) MEM[RA2(ALU of 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時)	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 (X 0 RA2 INT(ソフ 1 1	LOAD 0 STORI 1 CMP(比i 0	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 0	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と D 0 1 RA3 P値(RA2, 3と み)命令 0 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 PUSH IF	3どちらかで(定時) MEM[RA2(ALU of 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時)	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 (X 0 RA2 INT(ソフ 1 1	LOAD 0 STORI 1 CMP(比i 0	命令 ALU or 16bit即 命令 ALU or 16bit即 1 (0 16bit即 ア割り込る 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と O 0 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 PUSH IF	3どちらかで(主時) MEM[RA2 (ALU o) 3どちらかで(主時) 2 >/= RA3 ⇒ F 1 3どちらかで(主時) 2 -/= RA3 ⇒ F 1 1 3どちらかで(またり 1 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時) JMP IV X X X
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 (X 0 RA2 INT(ソフ 1 1	LOAD 0 STORI 1 CMP(比I 0 トウェ 1	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 (0 16bit即 ア割り込み 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と D 0 1 RA3 P値(RA2, 3と み)命令 0 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 PUSH IF	3どちらかで(主時) MEM[RA2 (ALU o) 3どちらかで(主時) 2 >/= RA3 ⇒ F 1 3どちらかで(主時) 2 -/= RA3 ⇒ F 1 1 3どちらかで(またり 1 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時)
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 RA2 RA2 INT(ソフ 1 1 IRET(書 1 1	LOAD 0 STORI 1 CMP(比) 0 トウェ 1	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 (0 16bit即 ア割り込る 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と O 0 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 PUSH IF Flag	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時) P, PUSH Flag, 、 X	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時) JMP IV X X X
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 RA2 RA2 INT(ソフ 1 1 IRET(書 1 1	LOAD 0 STORI 1 CMP(比) 0 トウェ 1	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 (0 16bit即 ア割り込み 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と O 0 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, RA1 → M Flag 8bit 即値(RA2, ちらかで0x03を指, Flag 8bit 即値(RA2, ちらかで0x03を指, Flag Flag Flag	3どちらかで(主時) MEM[RA2 (ALU o) 3どちらかで(主時) 2 >/= RA3 ⇒ F 1 3どちらかで(主時) 2 -/= RA3 ⇒ F 1 1 3どちらかで(またり 1 3どちらかで(⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時) JMP IV X X X Reg
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2 RA2 RA2 INT(ソフ 1 1 IRET(書 1 1	LOAD 0 STORI 1 CMP(比) 0 トウェ 1	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 (0 16bit即 ア割り込る 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と O 0 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 RA1 → N Flag 8bit 即値(RA2, ちらかで0x03を指 RA2 Flag 8bit 即値(RA2, ちらかで0x03を指 PUSH IF Flag	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時) P, PUSH Flag, 、 X	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時) JMP IV X X X
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2	LOAD O STORI 1 CMP(比 O トウェ 1 引込み O 割り込 1	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 (bit即 下割り込 1 1 1 Jターン) 0 (by許可)命 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と O 0 0 の 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, RA1 → M Flag 8bit 即値(RA2, ちらかで0x03を指, RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, Flag Flag Flag	3どちらかで(定時) MEM[RA2(ALU of 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時) 2 PUSH Flag, X POP Flag, RET X	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時) JMP IV X X X X X X eg X X X X
IR2 IR3 IR1 IR2 IR3 IR1 IR2 IR3		0 0 RA2	LOAD O STORI 1 CMP(比 O トウェ 1 引込み O 割り込 1	命令 ALU or 16bit即 命令 ALU or 16bit即 較)命令 1 (0 16bit即 ア割り込る 1 1	O code 4bit RA3 P値(RA2, 3と O code 4bit RA3 P値(RA2, 3と O 0 1 RA3 P値(RA2, 3と O 0 0 の 0	MEM[RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, RA1 → M Flag 8bit 即値(RA2, ちらかで0x03を指, RA2 Flag 8bit 即値(RA2, ちらかで0x03を指, Flag Flag Flag	3どちらかで(定時) MEM[RA2 (ALU o) 3どちらかで(定時) 2 >/= RA3 ⇒ F 1 3どちらかで(定時) P, PUSH Flag, 、 X	⇒ RA1 RA1 0x01を指定時) p) RA3] RA1 0x01を指定時) lag 1 1 1 0x01を指定時) JMP IV X X X X X X eg X X X X