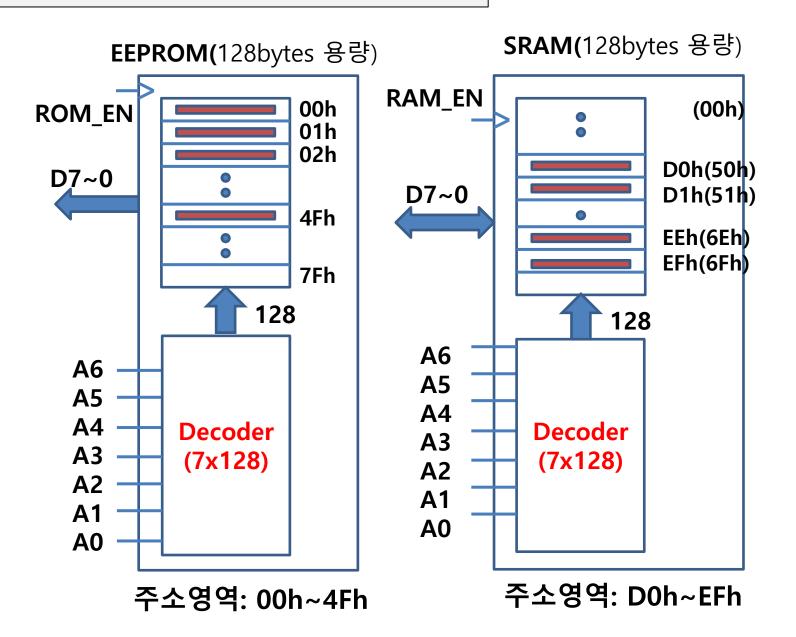
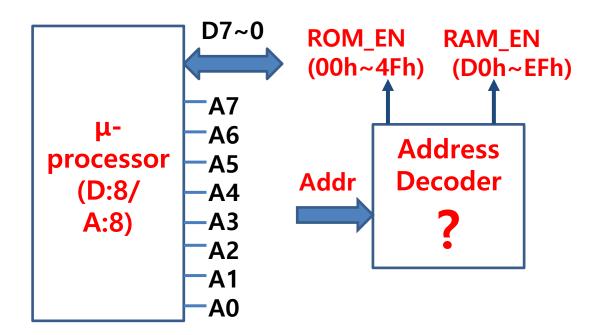
>HW2: Address Decoder 설계





(문제) 앞 쪽의 회도로를 참조하여 위 그림의 Address decoder를 설계하라.

- * 보고서에 다음의 내용을 포함한 설계과정을 자세하게 기재하시오.
- (0) 문제, (1) 진리표, (2) 카르노맵,
- (3) 카르노맵에서 유추된 Boolean eq., (4) Boolean eq. 단축과정
- (5) 최종(더 이상 단축이 안되는) Boolean eq. (AND(2-input), OR(2-input), XOR(2-input), NOT(1-input) 4가지 gate만 사용하여 최소 gate 수가 되는 식) (6) (5)번식에 의한 회로도(OrCad 로 작성된 회로도를 아래한글이나 Word
- 에 넣어 저장해서 제출))
 - * 회로도 작성시 유의사항: AND(2-input), OR(2-input), XOR(2-input), NOT(1-input) 만 사용할 것