Duty cycle of SCL : chọn chu kỳ làm việc ở chế độ FM trong thanh ghi CCR

Master cần gửi dữ liệu đến Slave thì bit R/W = 0 (Write)

Master cần nhận dữ liệu từ Slave thì bit R/W = 1 (Read)

***Master nhận dữ liệu từ Slave***

**Việc tiếp nhận dữ liệu diễn ra như thế nào ?**

Khi quá trình tạo điều kiện START thành công, và khi cờ SB được thiết lập, thì SCL được kéo dài.

Có nghĩa là SCL sẽ được kéo xuống mức thấp cho đến khi cờ SB được xóa và sau khi tổng thể đó được thực hiện ở Address Phase.

**Vậy trong Address Phase thì Master sẽ gửi địa chỉ 7 bit và bit R/W đúng không ?**

Ở trường hợp này bit R/W = 1

Slave sẽ gửi ACK đến cho Master

Clock sẽ kéo dài xuống mức thấp cho đến khi cờ ADDR được xóa. Và khi đó dữ liệu hoặc quá trình nhận sẽ xảy ra.

Khi đó thanh ghi dịch của Master sẽ lắp đầy bởi các bit dữ liệu được gởi bởi Slave. Điều đó có nghĩa là Master sẽ bắt đầu nhận dữ liệu từ Slave và khi nhận được 1 byte hoàn chỉnh trong thanh ghi dịch.

Những gì mà Master làm là gửi ACK đến Slave. Và sau ACK này, cờ RxNE được thiết lập hay cờ RxNE = 1.

Khi cờ RxNE được thiết lập, nó xác nhận để đọc byte dữ liệu từ bộ đệm nhận. Dù cờ RxNE được thiết lập, thanh ghi dịch vẫn sẽ nhận byte tiếp theo từ Slave. Ta thấy rằng điều đó xảy ra song song với nhau.

Phải chú ý đến các cờ có khả năng kéo giãn Clock xuống mức thấp. Bất cứ khi nào Clock kéo dài xuống mức thấp thì cả Master và Slave đều ở trạng thái chờ. ACK được gửi bởi Master đến Slave là dấu hiệu để Slave gửi thêm 1 byte. ACK được sử dụng cho mục đích bất cứ khi nào Slave nhận được ACK thì đó là dấu hiệu để Slave gửi thêm 1 byte.

Chỉ được đọc dữ liệu từ thanh ghi dữ liệu chỉ khi cờ RxNE được thiết lập.

Master chỉ nhận được 1 byte từ Slave :

Master nhận hơn 1 byte từ Slave : khi độ dài dữ liệu đạt đến 2 thì vô hiệu hóa ACK.

***Ngắt trong I2C***

Tổng các cờ đã biết, ví dụ như chỉ báo bit START có cờ gửi địa chỉ là cờ ADDR và cờ dừng có cờ TxE và BTF và có rất nhiều lỗi có thể xảy ra trong giao tiếp I2C như bus lỗi. Tổn thất tranh chấp, lỗi xác nhận, chạy quá tải hoặc chạy dưới mức, lỗi pec thực sự là sự không khớp của CRC. Nếu tính năng CRC được sử dụng, thời gian chờ, …

Vì vậy, tất cả các sự kiện này có khả năng làm gián đoạn bộ xử lý. Bất cứ khi nào những sự kiện này xảy ra, cờ tương ứng trong thanh ghi trạng thái sẽ được thiết lập. Việc thiếp lập các cờ chỉ có thể làm gián đoạn bộ xử lý nếu các bit được điều khiển này được kích hoạt.

* Nếu muốn ngắt cho các sự kiện này (SB, ADDR, ADD10, STOPF, BTF) thì bit điều khiển này (ITEVFEN) phải được kích hoạt trong thanh ghi điều khiển.
* Nếu muốn ngắt cho những sự kiện này (RxTE, TxE) nhận được bộ đệm không trống và bộ đệm truyền thống thì 2 bit điều khiển này (ITEVFEN và ITBUFEN) phải được kích hoạt trong thanh ghi điều khiển.
* Nếu muốn ngắt cho bất kì sự kiện lỗi nào (BERR, ARLO, AF, OVR, PECERR, TIMEOUT, SMBALLERT) thì bit điều khiển này (ITERREN) được kích hoạt trong thanh ghi điều khiển.

***Bus Error :*** Lỗi này xảy ra khi giao diện phát hiện cạnh lên hoặc cạnh xuống của SDA, trong khi SCL cao. Vì vậy, xảy ra ở 1 vị trí không hợp lệ trong quá trình chuyển byte. Trong quá trình chuyển byte nếu bất kỳ quá trình chuyển đổi không hợp lệ nào xảy ra trên đường SDA thì lỗi bus thực sự kích hoạt và cờ báo lỗi bus trong thanh ghi trạng thái sẽ được thiết lập. Và nếu ngắt được kích hoạt thì ngắt sẽ được kích hoạt trên đường IRQ ngắt.

***Arbitration loss error :*** Lỗi này có thể xảy ra khi giao diện mất quyền phân xử của bus cho một tổng thể khác. Về cơ bản điều này có thể xảy ra chỉ trong cấu hình đa bus master. Khi mạch có nhiều master.

***ACK failure error :*** Lỗi này xảy ra khi không có ACK nào được trả về cho byte được gửi và lỗi chạy quá tải. Điều này xảy ra trong quá trình tiếp nhận.

***Overrun error :*** Chạy quá tải luôn xảy ra trong quá trình tiếp nhận và quá trình truyền. Quá trình chạy sẽ xảy ra khi 1 byte mới được nhận và thanh ghi dữ liệu vẫn chưa được đọc. Byte dữ liệu mới được nhận được sẽ bị mất. Trong trường hợp đó lỗi chạy quá mức sẽ xảy ra. Lỗi này sẽ không xảy ra trong I2C nếu tính năng kéo giãn đồng hồ được bật. Bởi vì trong điều kiện này khi cả DR và SR được lấp đầy, sẽ có thêm 1 cờ nữa được gọi là BTF. BTF sẽ ngay lập tức được thiếp lập, cho biết rằng cả SR và DR đều đầy và Clock sẽ tự động kéo căng. Khi Clock được kéo căng, cả Slave và Master chuyển sang trạng thái chờ đợi. Cờ BTF sẽ bị xóa khi đọc từ thanh ghi dữ liệu. Nếu tính năng kéo giãn xung nhịp không được hỗ trợ từ thiết bị ngoại vi I2C thì lỗi chạy quá mức có thể xảy ra và phần mềm cẩn thận với điều đó.

***Under-run error :*** Xảy ra trong quá trình truyền khi 1 byte mới sẽ được gửi đi, thanh ghi dữ liệu vẫn chưa được ghi và cùng 1 byte được gửi 2 lần.

***PEC error :*** Xảy ra khi CRC không khớp. Không sử dụng tính năng CRC trong việc phát triển trình điều khiển này và lỗi PEC sẽ không xảy ra.

***Time-out error :*** Xảy ra khi Master, Slave kéo giãn đồng hồ bằng cách giữ nó ở mức thấp hơn khoản thời gian khuyến nghị. Nếu thời gian kéo dài của Clock đến mức thấp vượt qua khoảng thời gian được đề xuất thì lỗi thời gian chờ sẽ được kích hoạt bởi thiết bị ngoại vi I2C.

***Cờ BTF trong TX :*** Trong quá trình TXing của byte dữ liệu. Nếu TX = 1 thì điều đó có nghĩa là thanh ghi dữ liệu trống. Nếu firmware chưa ghi bất kỳ byte nào vào thanh ghi dữ liệu trước khi thanh ghi shift trở nên trống thì cờ BTF sẽ được thiết lập và Clock sẽ được kéo căng để ngăn chặn việc chạy thiếu.

Khi TxE = 1, phần mềm sẽ đặt 1 byte khác vào DR. Nếu không thì điều sẽ xảy ra là thanh ghi shift sẽ trở nên trống, nó lại tải 1 byte khác từ DR. Đây không phải là 1 byte hợp lệ và nó sẽ bắt đầu truyền. Về cơ bản, sẽ gửi nhầm dữ liệu ra thế giới bên ngoài.

Cờ BTF có thể tránh được điều đó. Những gì xảy ra ở đây là nếu phần mềm không ghi byte thứ 2 vào DR, thì khi thanh ghi dịch chuyển hoàn tất gửi byte này đến byte hiện tại. Những gì xảy ra là BTF sẽ được đặt thành 1 và Clock sẽ được kéo dài.

Khi TxE và BTF đều bằng 1 thì cả DR và SR đều trống, Clock sẽ được kéo dài để tránh chạy thiếu. Nếu không sử dụng tùy chọn kéo dài Clock thì điều xảy ra là BTF sẽ không được thiết lập và có khả năng chạy dưới mức.

***Cờ BTF trong RX :*** Nếu RxNE = 1 thì điều đó có nghĩa là dữ liệu mới đang đợi trong thanh ghi dữ liệu và nếu phần sụn chưa đọc byte dữ liệu trước khi thanh ghi shift được lấp đầy bằng 1 dữ liệu mới khác. Sau đó, cờ BTF cũng sẽ được thiết lập và Clock sẽ được kéo căng để ngăn chặn quá mức.

Trong I2C khi đang truyền thì không thể nhận được.

Ngắt đầu tiên sẽ được kích hoạt đầu tiên là ngắt SB. Cờ SB sẽ được thiết lập và vì đã kích hoạt bit điều khiển này rồi nên ngắt sẽ được kích hoạt trên số IRQ này và trình xử lý ngắt sẽ chạy và ở đó sẽ xử lý nó. Sau đó, gửi dữ liệu khác như địa chỉ, v.v,… Vì vậy, dữ liệu nhận với CNTT cũng tương tự như dữ liệu gửi. Chỉ có 1 điều là phải đề cập đến bộ đệm RX và phải đặt trạng thái thành bận trong RX.

ISR1 : xử lý ngắt cho các ngắt do các sự kiện I2C tạo ra.

ISR1 : xử lý ngắt đối với các ngắt do lỗi I2C tạo ra .