

Instr	RW	B	J	WB[1]	WB[0]	MR	MW	SrcA	SrcB	ALUOP
R-type	1	0	0	0	0	0	0	0	0	10
addi	1	0	0	0	0	0	0	0	1	10
load	1	0	0	0	1	1	0	0	1	00
Store	0	0	0	x	x	0	1	0	1	00
branch	0	1	0	x	x	0	0	0	0	01
jal	1	0	1	1	x	0	0	0	x	11
jalr	1	0	1	1	x	0	0	1	x	11

覺得整份作業並沒有太難，主要是在釐清變數名稱和要接哪條線，在實作過程中比起不會不如說是遇到預期外錯誤。

因為檔案太多有時候會忘記自己改了哪些沒改哪些，找了很久才發現是哪個檔沒寫到或哪個功能沒完成。但了解問題後解決並不困難。

我覺得最難找的就是 Simple_single_CPU 的接線衝突問題(同樣變數不同線)問了很多人才發現這個問題，完全沒有考慮到居然是變數有錯而不是線接錯，還好朋友有發現。

雖然不難但挫折感有點重，不知道為什麼錯也找不出問題，以為差了一步其實還有一大段距離。