

# Libre Silicon

hsank

Chipforge

*hsank@nospam.chipforge.org*

March 30, 2018

- 1 Warum Freies Silizium?
  - Stellt Euch einmal vor ..
  - Geht nicht!
  - Was also denkt der geneigte Hacker?
- 2 Wo stehen wir?
- 3 Baustellen
- 4 Vorhaben
- 5 Projektseiten

# Stellt Euch einmal vor, ihr wollt einen eigenen Chip fertigen lassen.

- Ihr geht zur Fab Eures geringsten Mißtrauens
- unterzeichnet 3 NDAs (Non-disclosure Agreements), einen für die Technologieinformationen, einen für die Eigenschaften der Standardzellen und einen für die Vertragsdetails wie Mindestabnahmemengen, Lieferfristen, Preise
- legt eine Menge Geld auf den Tisch für die Layoutentwicklung und den Maskensatz
- und wollt plötzlich die Fab wechseln.

- Die Technologie eine völlig andere ist,
- die Standardzellen eben nicht austauschbar sind,
- Ihr die Masken wohl nicht bekommt,
- der Maskensatz nicht zur Technologie in einer anderen Fab paßt.
- Sprich, die NRE-Kosten (Non-recurring engineering) noch einmal fällig werden.

# Selber machen!

- Ein freier und offener Prozess muß her!

# Was bisher geschah

- David Lanzendörfer findet einen mietbaren Reinraum an der HKUST,
- treibt etwas Geld auf,
- hält einen Lightning Talk auf dem letzten Congress.

# Was derzeit geschieht

- Wir sind mehr als ein Dutzend Leute auf einer Mailingliste,
- treffen uns auf einem Mumble Server jeden Sonntag 21 Uhr HKT,
- fressen Lehrbücher.

# 3 Baustellen:

- Entwicklung eines 1um Prozesses  
<https://github.com/leviathanch/libresiliconprocess>
- Entwicklung einer Standardzellenbibliothek  
<https://github.com/chipforge/stdcelllib>
- Pipe-cleaning der Layoutsoftware  
<https://github.com/leviathanch/qtflow>



# nächsten Schritte:

- Entwurf eines Testwavers
- Ausmessen der Prozessparameter
- Anpassung der Werte für SPICE
- Umsetzung der Standardzellen
- Prozess einfahren
- Fertigung eines ersten Chips zum nächsten Congress?

# Mumbel:

- Jeden Sonntag 21 Uhr Hong Kong Time
- Server 109.109.202.102, Port 64738

# Mailingliste:

- <https://list.o2s.ch/mailman/listinfo/libre-silicon-devel>

# Danke!

**Vielen herzlichen Dank!**  
**Thank you very much!**

# Mailingliste:

- Mailingliste <https://list.o2s.ch/mailman/listinfo/libre-silicon-devel>
- Prozessentwicklung  
<https://github.com/leviathanch/libresiliconprocess>
- Standardzellenbibliothek <https://github.com/chipforge/stdcelllib>
- Layoutsoftware <https://github.com/leviathanch/qtflow>

# The End