

$$f_{CLK} = 8MHz$$

$$MOD = 2^n - 2^5 = 32$$

auto cycle 50%

Câu 1: Thêm một flip-flop vào kí đếm G8 tần số xung CLK 8MHz, 50% duty cycle

a) $F(Fr-E) = F_{Finish} = f_{CLK} / MOD (MOD) = 8/32$

Khi MOD = 2^n

Duty cycle

lưu trữ FF

lưu bằng 50%

mod 2^n

duty cycle

chỉ số lưu

phụ thuộc vào

chỉ số lưu

Duty cycle:

b) F không bị ảnh hưởng bởi duty cycle của clk $\Rightarrow F(Fr-E) = 8/32$

Khi MOD = 2^n \Rightarrow duty cycle của các FF luôn bằng 50% \Rightarrow duty cycle = 50%

c) Qua mỗi lặp FF, tăng số $\sqrt{2}$ lần

$$F_c = f_{CLK}/8 = 8/8 + 1$$

$$d) \text{ Tần số} \frac{\text{tần số}}{\text{độ} \text{đếm} \text{MOD}} = 2^n - 2^5 = 32$$

Câu 2: Cho một bộ đếm bit dày 10 bit, trang thái ban đầu là 0000000000
phụ thuộc vào Trang thái bộ đếm lùi bao nhiêu sau 144 xung CLK

$$\text{xung} = \text{tần số} \% 2^5 = 144/32 = 16$$

Sau 144xung, trạng thái bộ đếm là 1000000000

Câu 3: Cho bộ đếm Ripple Counter 10 bit, tần số ngõ vào là 2MHz

$$a) MOD = 2^{10} = 1024$$

$$b) F_{Finish} = f_{CLK}/MOD = 2MHz/1024$$

c) Duty cycle = 50%

$$d) \text{xung} = \frac{1024}{1000} = \frac{1000 \% \text{ MOD}}{1024} = 1000$$

Sau 1000 xung là 1000 HEX - 3E8

Câu 4:

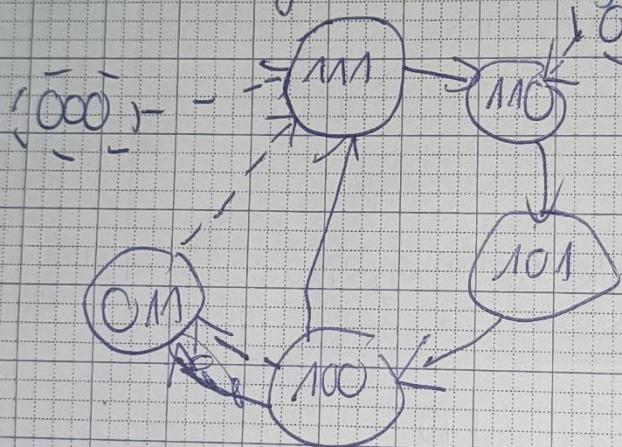
CLR↓

Q₀

Q₁

Q₂

b) Tùy ý để kí thuỷ bộ đếm (bộ đếm này)



c) Mod của bộ đếm là Mod 8

$$\text{tần số} \approx \text{bộ đếm} \times \frac{10}{3} = 333,3 \text{ kHz}$$

25

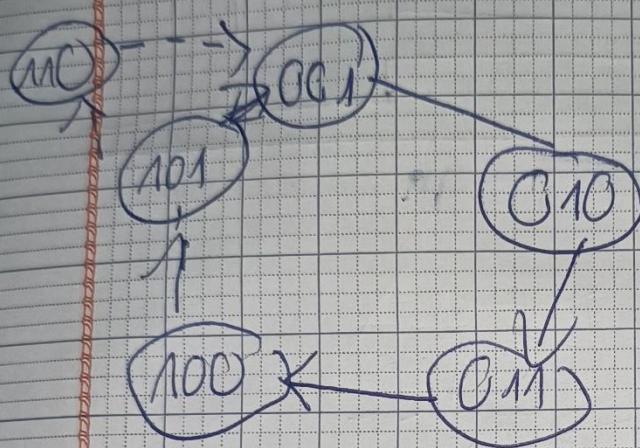
$$\beta \rightarrow \text{IG} \rightarrow \text{O}$$

~~EF~~

16827 27-16 =
17816

11

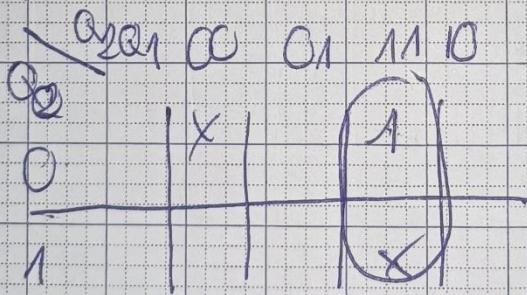
Câu 6: Thiết kế bộ đếm bit bằng bộ MoolB dùng FFT có xung đột kinh cạnh rẽ
và ngõ và Pre, CLE tích cực cạnh cao. Thời gian ban đầu của bộ đếm là 1



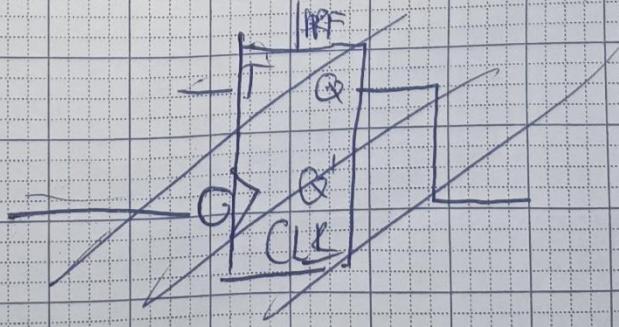
Trạng thái reset MC

Trạng thái khai có thể trạng: $Q_3Q_2Q_1Q_0 = 0000 / 111$

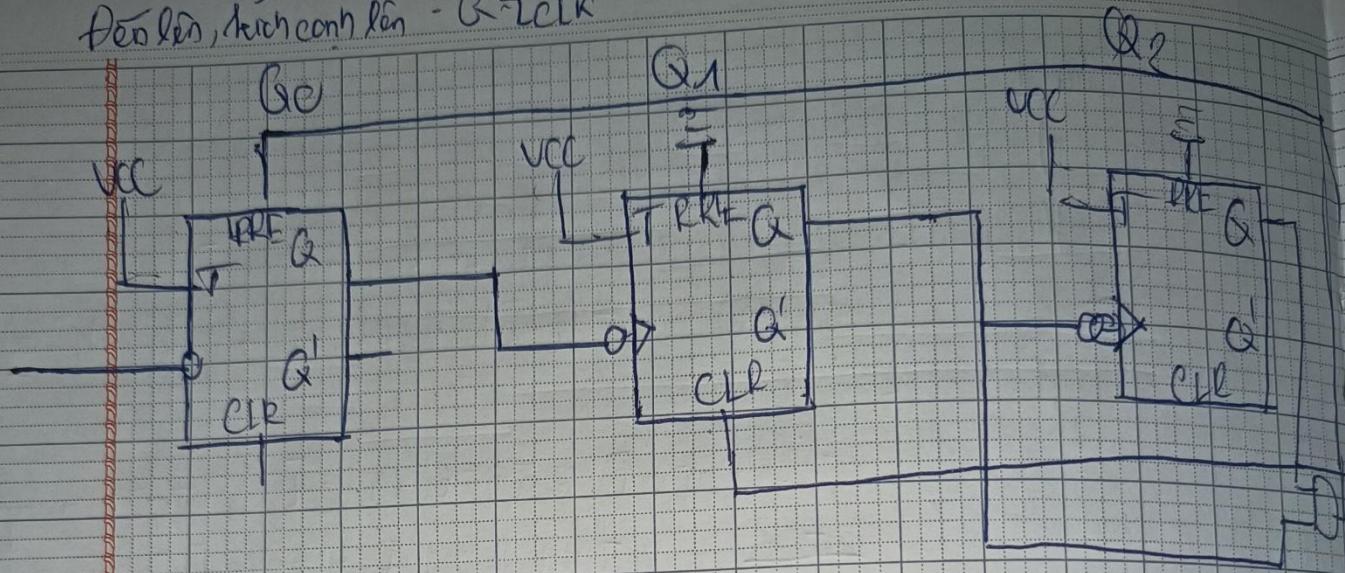
Mạch reset



$$Z = Q_2Q_1$$



Đèn lèn, kích cỡ xoay $\rightarrow Q_1, Q_2$
 Đèn lèn, kích cỡ lèn - $\rightarrow Q_2$

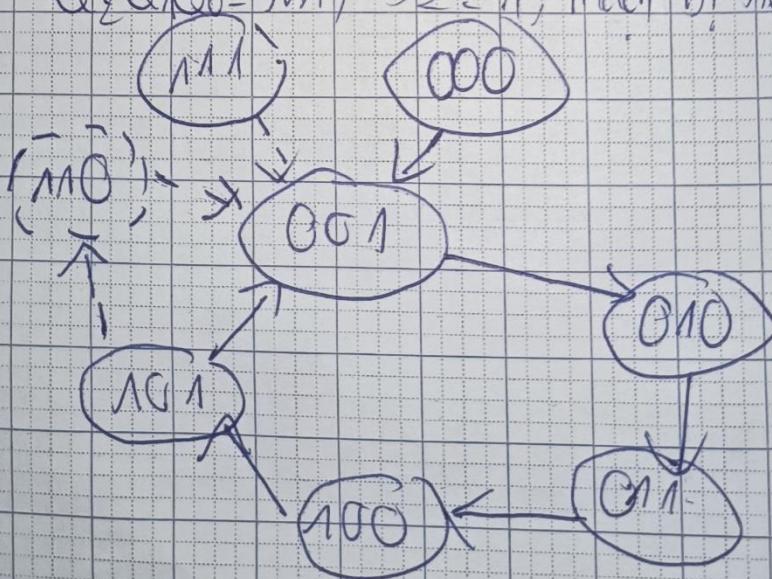


Ưu điểm: tốn thời gian chính

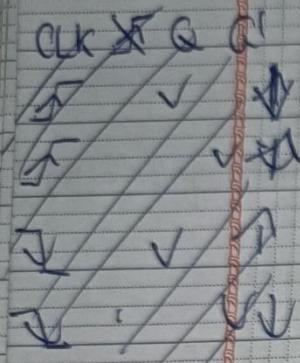
Triạng thái không có trạng thái trung $Q_2 Q_1 Q_0 = 000, 111$

$Q_2 Q_1 Q_0 = 000 \Rightarrow Z = C$, mạch không bị reset

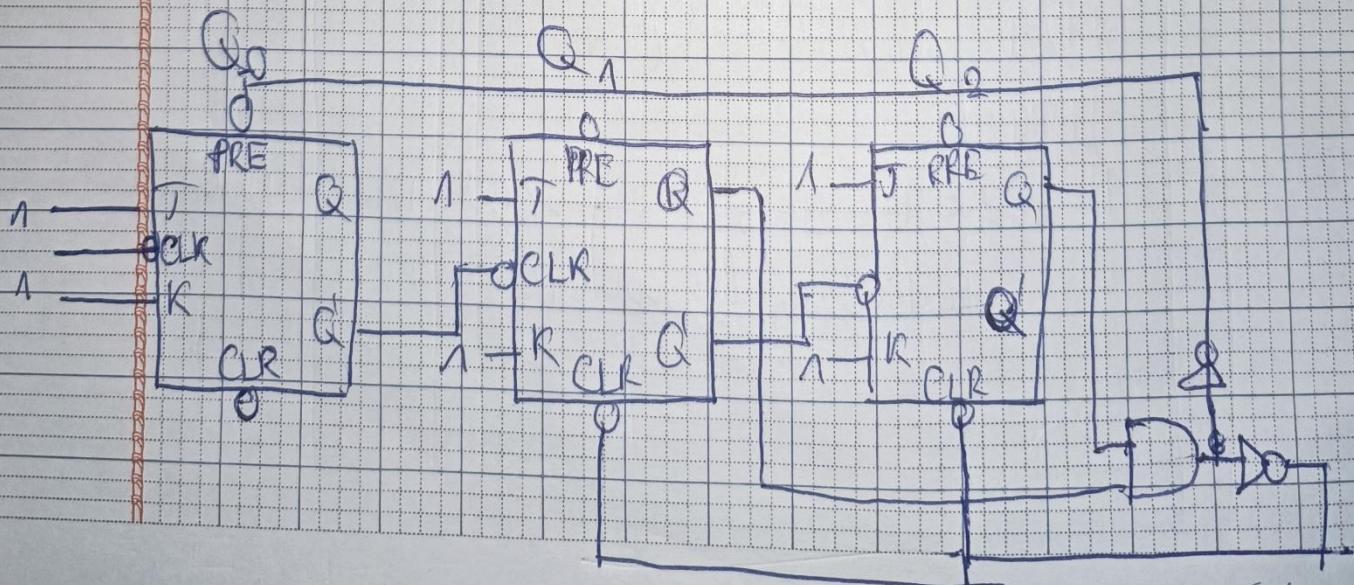
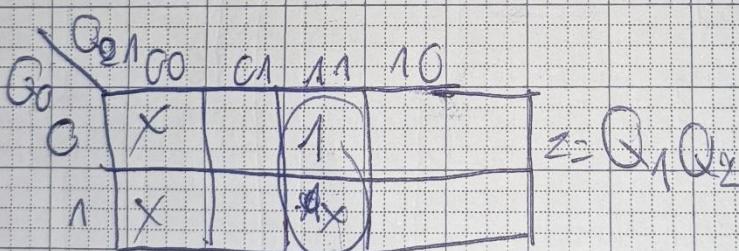
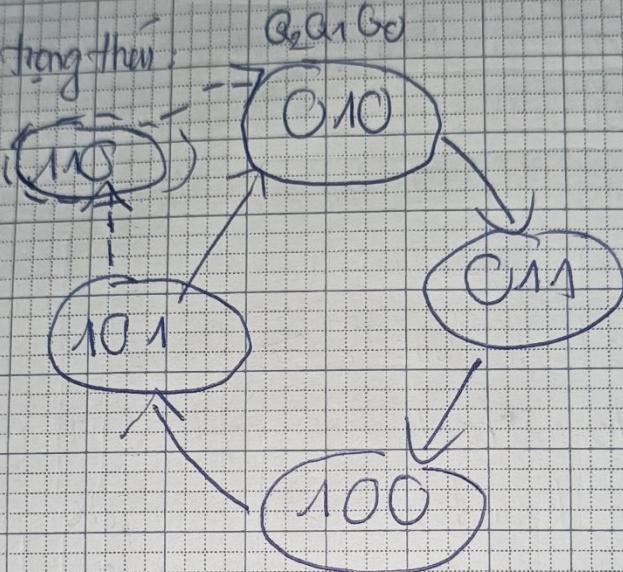
$Q_2 Q_1 Q_0 = 111 \Rightarrow Z = 1$, mạch bị reset



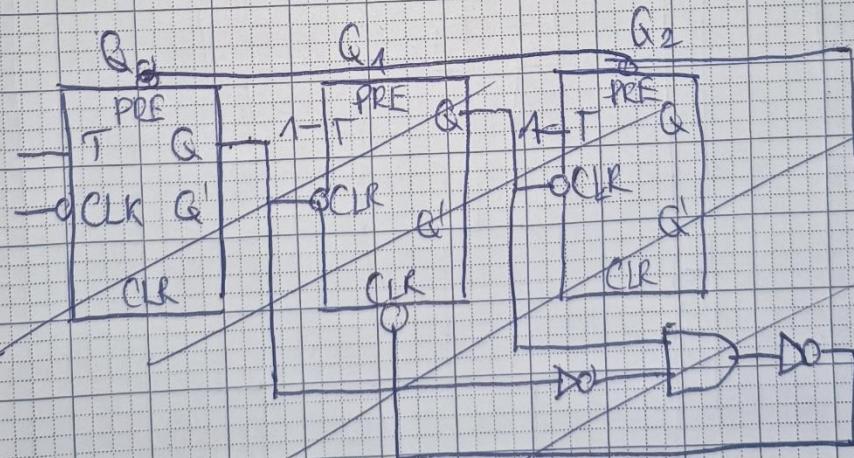
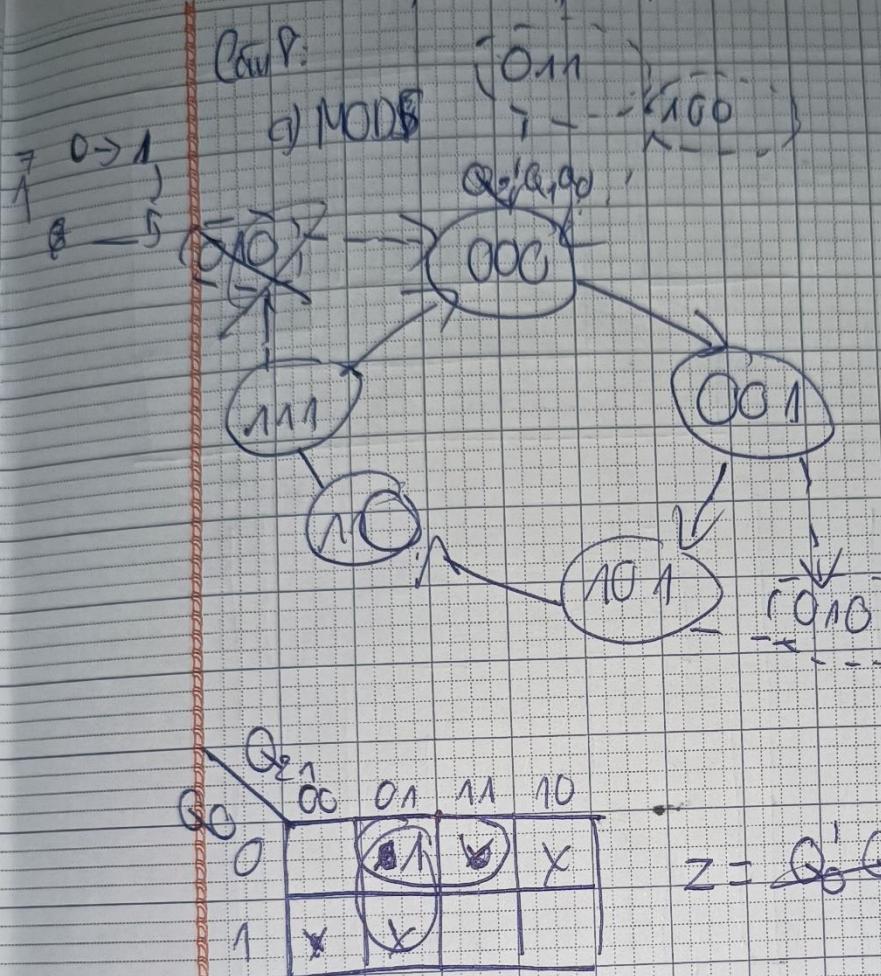
Câu 7: Thiết kế bộ đếm ba bit đồng bộ MCD-5 dùng T-K FF
 có quay ngược kinh doanh quay và nút PRE, CLR tích cực. Hãy
 biết rõ trạng thái ban đầu của bộ đếm là?

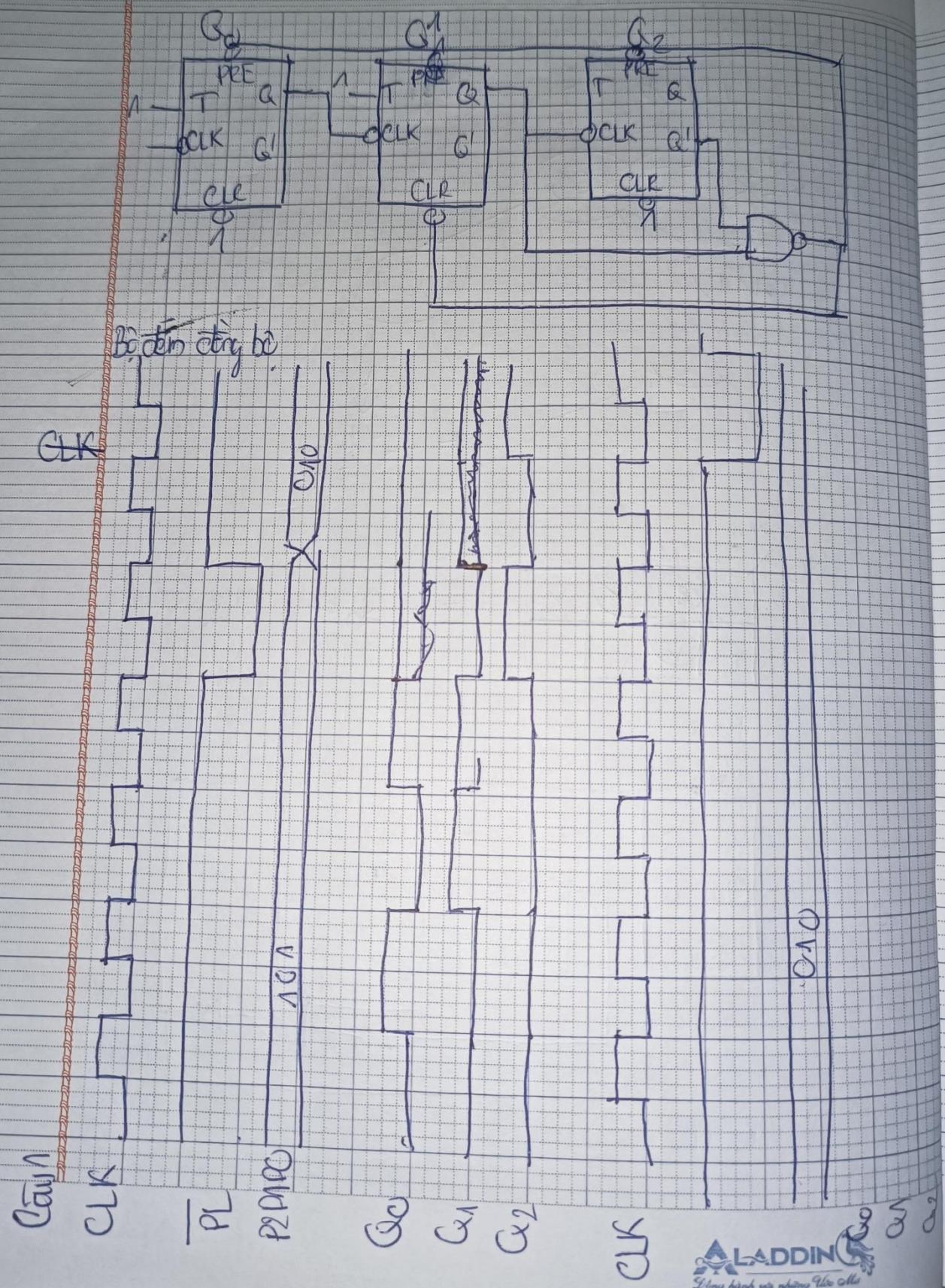


Sостояние



Điều khiển
FFT, elk xem, PRE, CLR





a) $Q_2 Q_1 Q_0$

011

Câu 2:

a) $D_0 = 0$

$D_1 = Q_1$

$D_2 = Q_1 \oplus Q_2$

	Q_2	Q_1	Q_0	D_2	D_1	D_0	Q_2'	Q_1'	Q_0'
0	0	0	0	0	1	0	0	1	0
0	0	1	0	0	1	0	0	1	0
0	1	0	1	0	0	1	0	0	1
0	1	1	1	0	0	1	0	0	1
1	0	0	1	1	0	1	1	0	0
1	0	1	1	1	0	1	1	0	0
1	1	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0

c) Giá trị bù đếm bằng 3

Câu 3:

a) $D_0 = (Q_1 \oplus Q_0 \oplus r)$

$D_1 = Q_0'$

c) $X = 0$ đếm rück

$X = 1$ đếm lên

	Q_1	Q_0	D_1	D_0	Q_1'	Q_0'
0	0	0	1	1	1	1
0	0	1	0	0	0	0
0	1	1	1	0	0	1
1	0	0	1	0	1	1
1	0	1	1	0	1	0
1	1	0	1	1	1	1
1	1	1	0	0	0	0

ĐỀ 2:

$$JC = AB \quad KC = B$$

$$JB = A \quad KB = A + C$$

$$JA = \overline{BC} \quad KA = 1$$

Bảng chuyển trạng thái

C	B	A	JC	KC	JB	KB	JA	KA	C'	B'	A'
0	0	0	0	0	0	0	1	1	0	0	1
0	0	1	0	0	0	0	1	1	1	0	0
0	1	0	0	1	0	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	0	0	0
1	0	0	0	0	1	1	1	1	1	1	0
1	0	1	0	0	1	1	1	1	1	1	0
1	1	0	0	1	1	1	1	1	0	0	1
1	1	1	0	1	1	1	1	1	1	0	0
1	1	1	1	0	1	1	1	0	0	0	0

(m)

110 → 000

001

101

100

011

010

NDB = 7

Câu 10

$C = B + A' C' + B' A' \bar{C} K C J B K B T A K A$

0	0	0	0	1	0	X	0	X	0	1	X
0	0	1	0	0	1	X	0	X	1		
0	1	0	0	1	1	1	X	X	0	1	X
0	1	1	1	1	0	1	X	X	0	X	1
1	0	0	1	1	0	X	0	1	X	0	X
1	0	1	0	0	1	X	1	0	X	X	0
1	1	0	1	1	1	X	0	X	0	1	X
1	1	1	0	0	0	X	1	X	1	X	1

$J = C_B$

A	00	01	11	10
C	1	X	A	
1	X	*	A	X

$$JC = A + B \quad KC = A$$

$$JB = AC \quad KB = A + C$$

$$JA = B + C \quad KA = B - C$$

