Chương 5: Vi xử lý 8086-4



Duy Phan 09/2015



Mục tiêu



- Hiểu được cách ghép nối 8086 với bộ nhớ và các thiết bị ngoại vi
- Biết được cách giải mã địa chỉ bộ nhớ và thiết bị ngoại vi
- □ Biết được các kiểu giao tiếp I/O với vi xử lý 8086
- Biết và thiết kế được một hệ thống sử dụng vi xử lý 8086



Nội dung

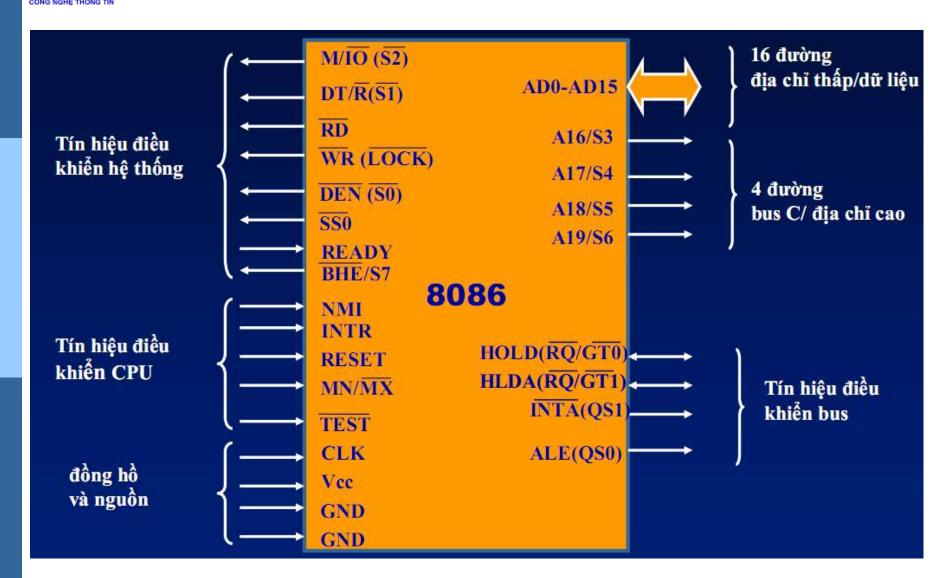


- □ Ghép nối bộ nhớ và ngoại vi
 - Ghép nối bộ nhớ
 - □ Giải mã địa chỉ nhớ
 - Ghép nối thiết bị ngoại vi
 - □ Các kiểu giao tiếp I/O
 - □ Giải mã địa chỉ thiết bị ngoại vi



Các chân tín hiệu của 8086



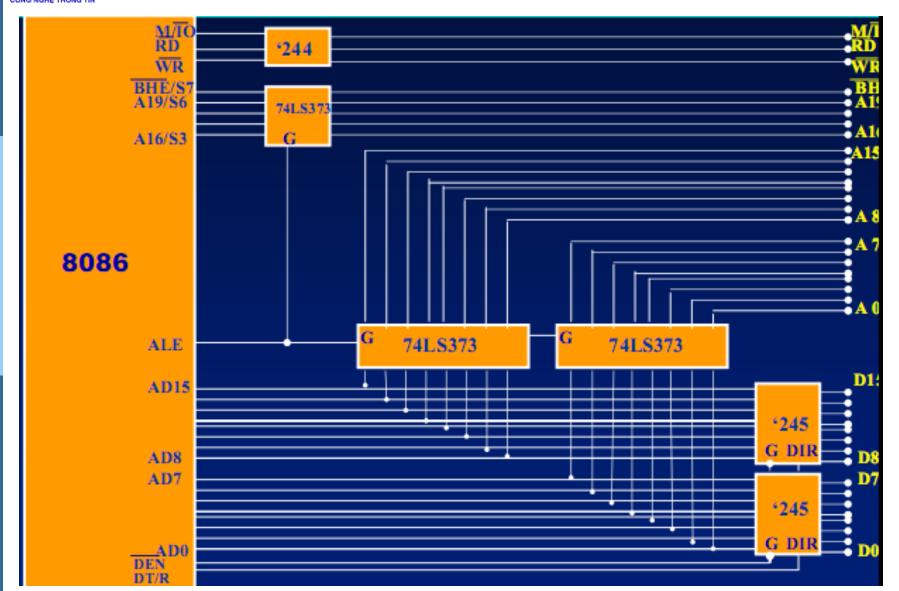




Phân kênh và đệm cho các bus



TRUÒNG ĐẠI HỌC





Phân kênh và đệm cho các bus(tt) cdio



- □ Vì sao phải phân kênh và đệm:
 - Các bus địa chỉ và dữ liệu dùng chung chân
 - □ Nâng cao khả năng tải của bus
- Các vi mạch (IC) phân kênh và đệm:
 - □ 74LS373: phân kênh
 - □ 74LS245: đêm dữ liêu 2 chiều
 - □ 74LS244: đệm 3 trạng thái theo 1 chiều



Chu kỳ ghi/đọc lệnh của CPU: 4 chu kỳ



□ T1:

□ CPU đưa ra địa chỉ của bộ nhớ hoặc I/O, DT/R', M/IO', ALE

□ T2:

- CPU đưa ra RD' hoặc WR', DEN' và dữ liệu trên DO-D15 nếu là lệnh ghi
- CPU đọc tín hiệu READY tại cuối chu kỳ của T2 để xử lý trong chu kỳ tiếp theo khi nó làm việc với bộ nhớ hay I/O chậm



Chu kỳ ghi/đọc lệnh của CPU: 4 chu kỳ (tt) cdio



□ T3:

- □ Nếu READY = 0 thì T3 trở thành chu kỳ đơi: Tw=n*T
- □ Tại cuối T3, CPU sẽ đọc dữ liệu nếu là lệnh đọc dữ liệu

□ T4:

- Các tín hiệu trên bus được giải phóng
- WR' chuyển từ 0 lên 1 kích hoạt quá trình ghi của bộ nhớ



Các loại bộ nhớ - non volatile



- □ ROM (Read Only Memory)
- □ PROM (Programmable ROM)
- □ EPROM (Electrically programmable ROM)
- □ Flash
- EEPROM (Electrically Erasable Programmable ROM)
- MRAM (Magnetoelectronic Random Access Memory)



Các loại bộ nhớ - volatile

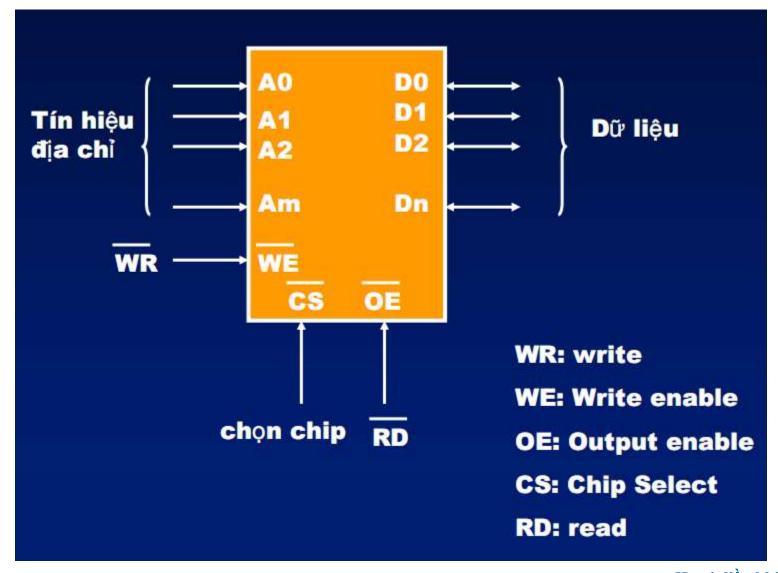


- □ SRAM (Static RAM)
- □ SBSRAM (Synchronous Burst RAM)
- □ DRAM (Dynamic RAM)
- FPDRAM (Fast Page mode Dynamic RAM)
- EDO DRAM (Extended Data Out Dynamic RAM)
- □ SDRAM (Synchronous Dynamic RAM)
- □ DDR-SDRAM (Double Data Rate SDRAM)
- □ RDRAM (Rambus Dynamic RAM)



Sơ đồ chân của bộ nhớ

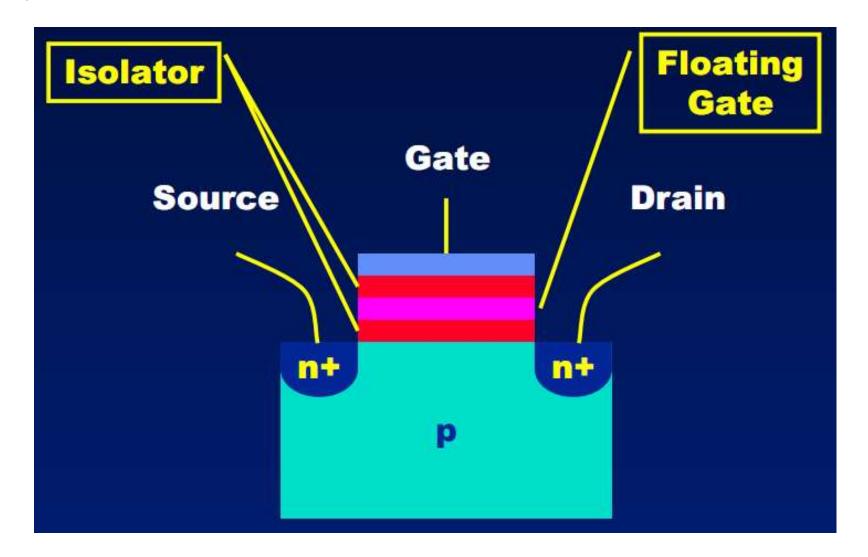














So sánh EPROM



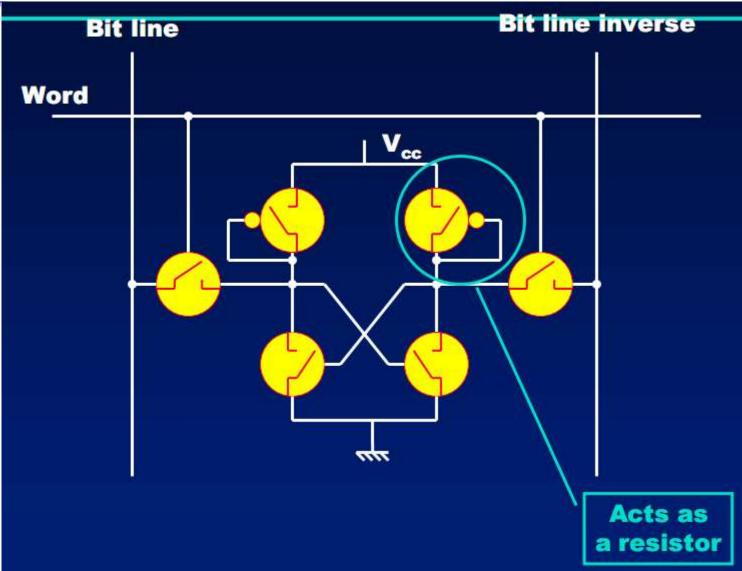
Loại ROM	Thời gian ghi	Thời gian đọc	số lần ghi	Kích thước
ROM	NA	35 ns	0	Mbits
PROM	1μs/bit	35 ns	1	128 Kbits
EPROM	1ms/bit	45 ns	3	16 Mbits
Flash	1μs/2 KB	35 ns	1 triệu	GBits
EEPROM	10 ms/page	200 ns	10000	Mbit
FeRAM	60 ns	50 ns	1000 tỉ	32 Mbits
MRAM	5ns	5ns	10 ¹⁵	4 Mbits



SRAM



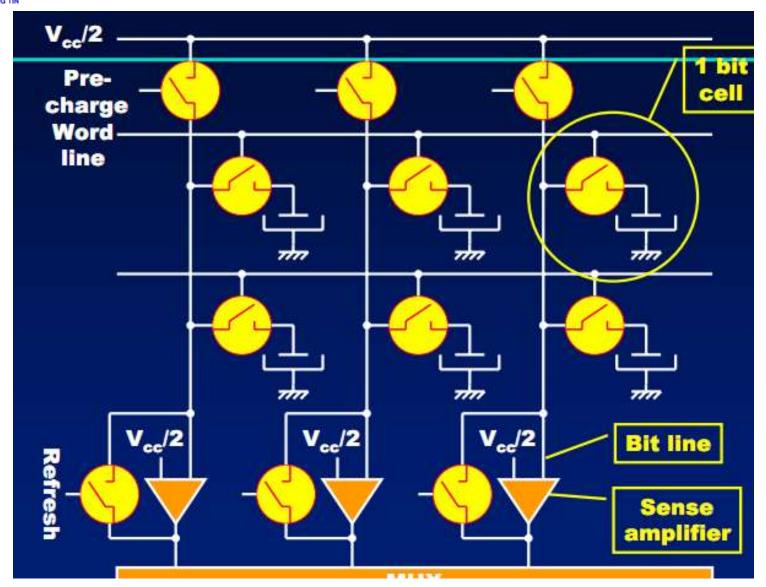
TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG T







TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG TIN





DRAM (tt)

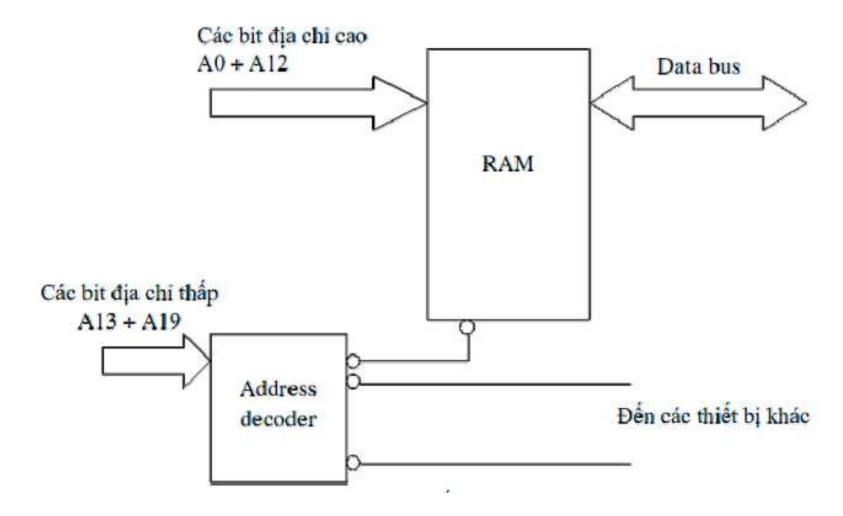






Ghép nối bộ nhớ

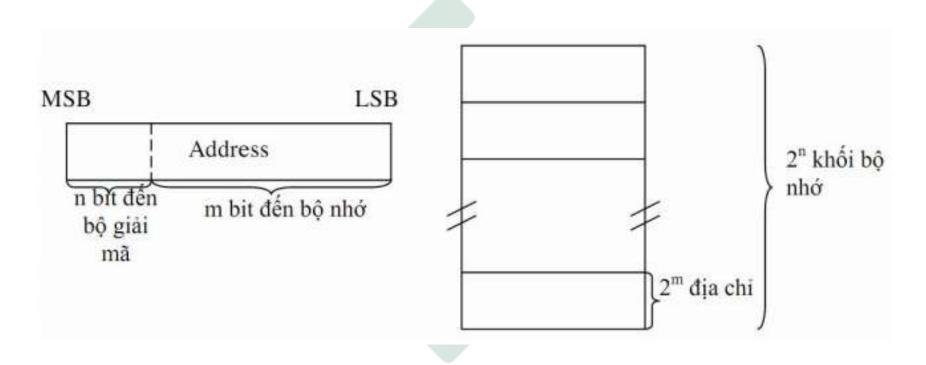






Ghép nối bộ nhớ (tt)

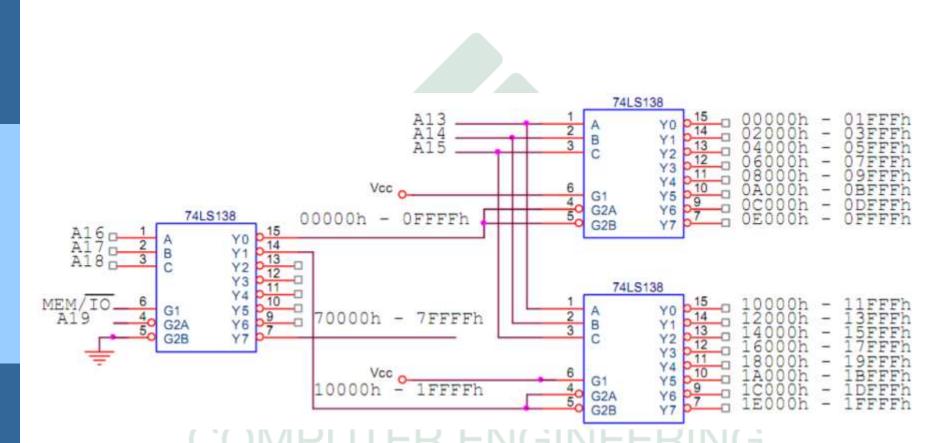






Giải mã địa chỉ

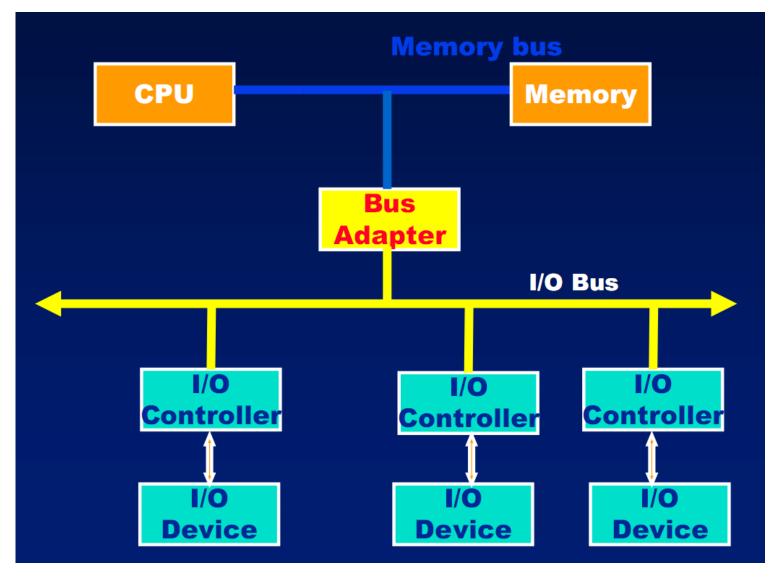






Ghép nối thiết bị ngoại vi







Ghép nối thiết bị ngoại vi (tt)



- Giao tiếp kiểu thăm dò, móc nối
- Giao tiếp bằng ngắt
- □ Giao tiếp bằng truy cập bộ nhớ trực tiếp



Giao tiếp kiểu thăm dò, móc nối



- CPU kiểm tra trạng thái của thiết bị ngoại vi
- Nếu thiết bị ngoại vi sẵn sàng trao đổi dữ liệu, việc trao đổi dữ liệu sẽ được thực hiện bởi tín hiệu móc nối
- □ Nếu thiết bị ngoại vi chưa sẵn sàng, CPU sẽ thực hiện công việc khác và quay lại bước 1



Giao tiếp bằng ngắt



- Thiết bị ngoại vi muốn trao đổi dữ liệu với CPU thì nó sẽ gửi tín hiệu yêu cầu ngắt tới chân INTR của CPU
- □ CPU chấp nhận yêu cầu ngắt bằng cách gửi tín hiệu INTA tới thiết bị ngoại vi
- CPU thực hiện chương trình con phục vụ ngắt



Giao tiếp bằng truy cập bộ nhớ trực tiếp (DMA)



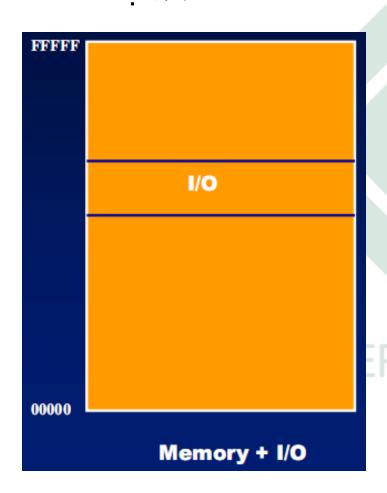
- Thiết bị ngoại vi muốn truy cập trực tiếp bộ nhớ ko thông qua CPU, nó đưa tín hiệu yêu cầu tới chân HOLD của CPU thông qua khối điều khiển DMA
- □ CPU chấp nhận và gửi tín hiệu HLDA tới khối điều khiển DMA và treo các bus
- Khối điều khiển DMA sẽ điều khiển việc trao đổi dữ liệu giữa thiết bị ngoại vi và bộ nhớ



Các kiểu giao tiếp I/O



Thiết bị vào ra có cùng không gian địa chỉ với bộ nhớ



$$M/IO' = 1$$

Vào ra dữ liệu bằng bất kỳ lệnh di chuyển dữ liệu nào giữa CPU và bộ nhớ

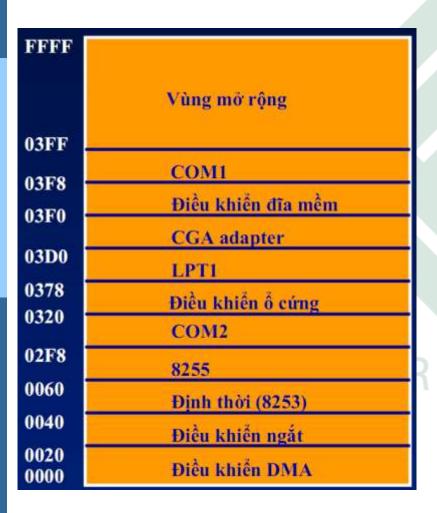
VD: MOV AX,[0FF1]H



Các kiểu giao tiếp I/O



□ Thiết bị vào ra có không gian địa chỉ cách biệt



Địa chỉ: 0000H-FFFFH

M/IO' = 0

Vào ra dữ liệu bằng lệnh IN,OUT

VD: IN AX,01H IN AX, DX OUT F1H,AL

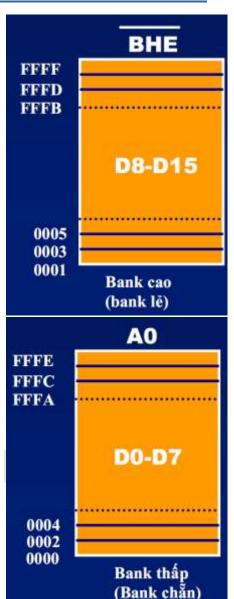
OUT DX,AX



Giải mã địa chỉ cho thiết bị I/O



- □ Sử dụng 8 bit địa chỉ hay 16 bit
 - □ Tổng số thiết bị <256: 8 bit A0-A7
 - □ Tổng số thiết bị >256: 16 bit A0-A15
- □ Sử dụng 8 bit dữ liệu hay 16 bit
 - Nếu cổng là 8 bit: chọn 1 trong 2 bank
 - Nếu cổng là 16 bit: chọn cả 2 bank



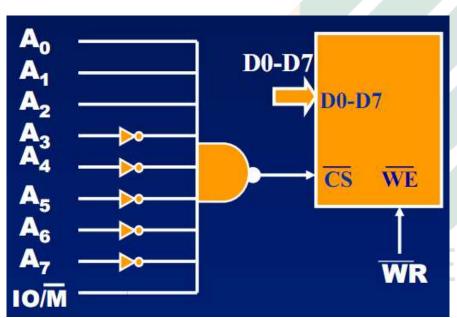


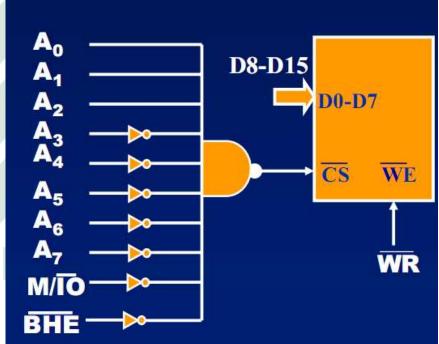
Giải mã địa chỉ cho thiết bị I/O (tt)



VD: Giải mã địa chỉ cho thiết bị ra 8 bit với địa chỉ 07H

07H = 0000 0111





Bank thấp

Bank cao



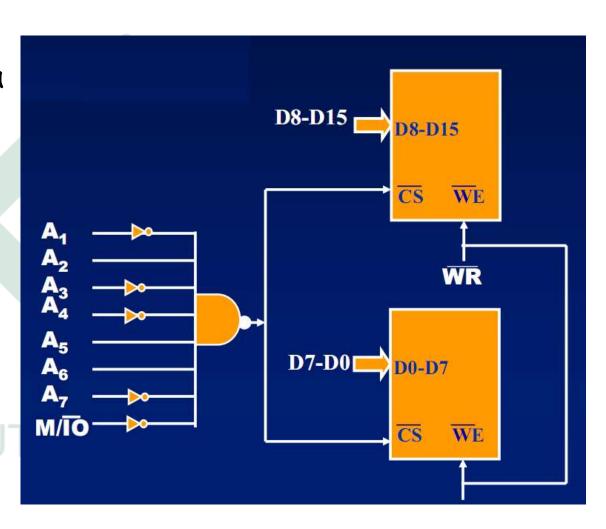
Giải mã địa chỉ cho thiết bị I/O (tt)



VD: Giải mã địa chỉ cho thiết bị ra 16 bit với địa chỉ cổng 64H và 65H

 $64H = 0110 \ 0100$

65H = 0110 0101

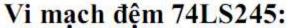


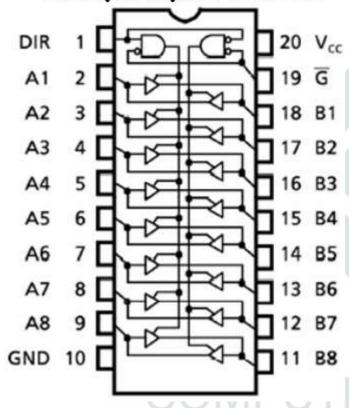
Duy Phan 29 Họ vi điều khiển 8051



Các mạch cổng đơn giản







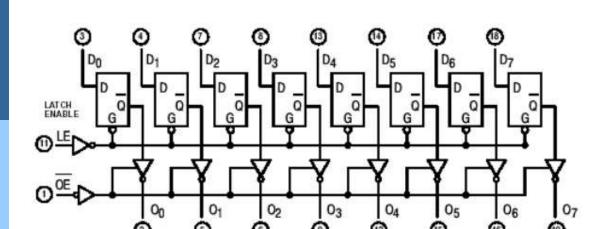
Inputs		Fun	Outputs	
\overline{G}	DIR	A bus	B bus	Outputs
L	L	Output	Input	A = B
L	Н	Input	Output	B = A
Н	X	High In	Z	

- G' là tín hiện cho phép hoạt động của IC
 - DIR = 1 dữ liệu được truyền từ *A s*ang B, và ngược lại.



Các mạch cổng đơn giản (tt)





L33/3						
Dn	LE	OE	on			
Η	Н	L	Н			
L	Н	L	L			
Х	L	L	Q ₀			
Χ	Х	Н	Z*			

1 6272

H = HIGH Voltage Level

L = LOW Voltage Level

X = Immaterial

Z = High Impedance

- □ OE' là tín hiện cho phép hoạt động của IC
- □ LE là tín hiệu cho phép chốt
 - □ khi LE = 1 tín hiệu được đưa từ D sang Q

31

khi LE = 0 tín hiệu ở Q được chốt lại



Ôn tập



- □ Ghép nối bộ nhớ
- □ Giải mã địa chỉ nhớ
- □ Ghép nối thiết bị ngoại vi
- □ Các kiểu giao tiếp I/O
- □ Giải mã địa chỉ thiết bị ngoại vi



Câu hỏi và bài tập



- Viết CT nhập vào 1 ký tự, và xuất ra ký tự đó.
- 2. Viết CT xuất ra màn hình dòng chữ "Khoa KTMT"
- 3. Viết CT nhập vào 1 ký tự, xuất ra ký tự liền trước, và liền sau
- 4. Viết CT nhập <mark>vào</mark> 1 ký tự thường, in ra ký tự hoa
- 5. Viết chương trình nhập vào 2 số nguyên dương x1,x2 < 9, và xuất ra kết quả của các phép toán:
 - a. x1 x2

c. x1/x2

b. x1.x2

d. x1 + x2

Kết thúc chương 5



Duy Phan 09/2015