



西安电子科技大学 计算机学院 计算机专业实践中心

数字系统设计基础实验

2024年3月18日
15:49:37



西安电子科技大学
XIDIAN UNIVERSITY

计算机学院

School of Computer Science and Technology

实验三 组合逻辑电路设计二

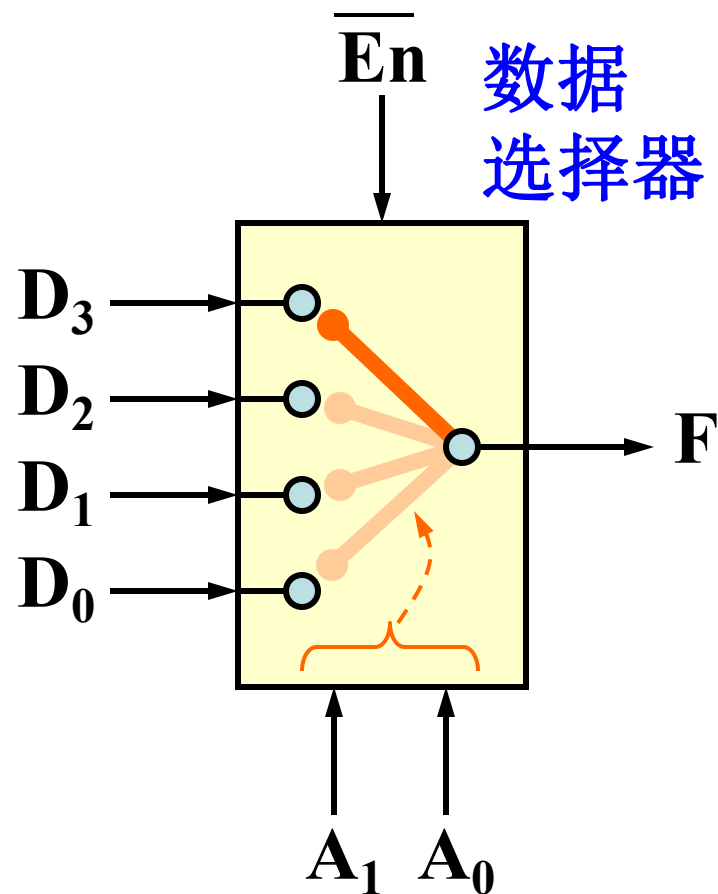


- 一、设计并实现4选1的数据选择器电路。(必做)
 - 二、设计并实现1到4的数据分配器电路。(必做)
 - 三、设计并实现数据比较器。
 - 四、设计并实现三人表决器。(三、四题二选一)
- 在 Quartus-II 环境下输入原理图(一、二用基本逻辑门实现)，并进行波形仿真。



一、设计一个四选一的数据选择器电路

数据选择器又称输入多路选择器、多路开关。它的功能是在选择信号的控制下，从若干路输入数据中选择某一路输入数据作为输出。





四选一数据选择器功能表：

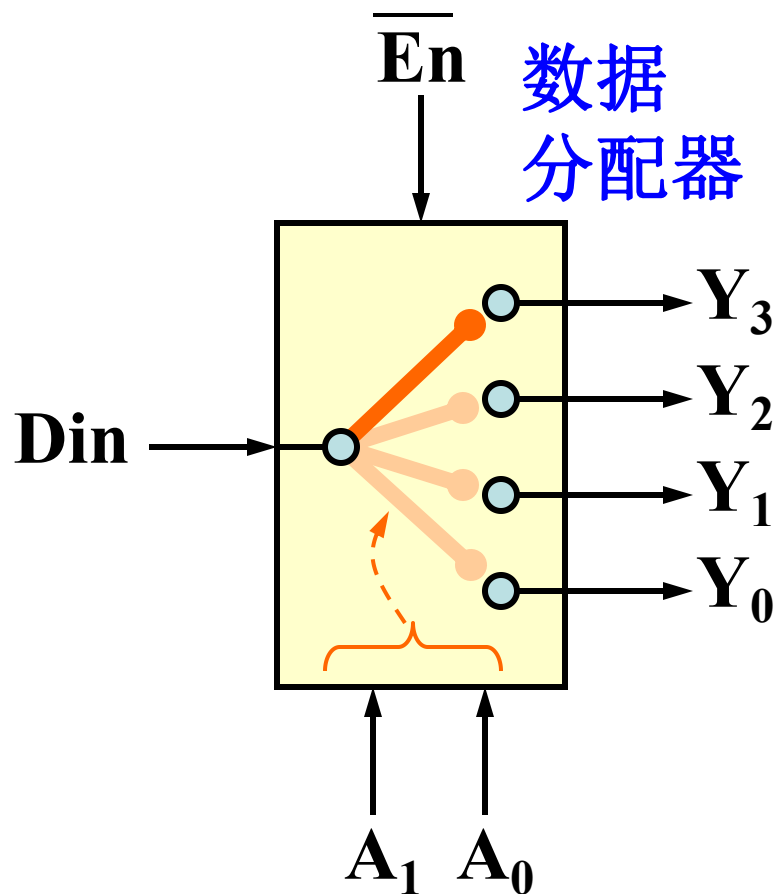
选通	选择信号		四路数据	输出
E	A1	A0	D	F
1	Φ	Φ	Φ	0
0	0	0	D0~D3	D0
0	0	1	D0~D3	D1
0	1	0	D0~D3	D2
0	1	1	D0~D3	D3

E是选通使能端，A1、A0分别是选择信号端，D0、D1、D2、D3分别是四路数据，F是输出端。



二、设计一个一到四的数据分配器电路

数据分配器的功能是在选择信号的控制下，将输入信号分配到某一路输出。





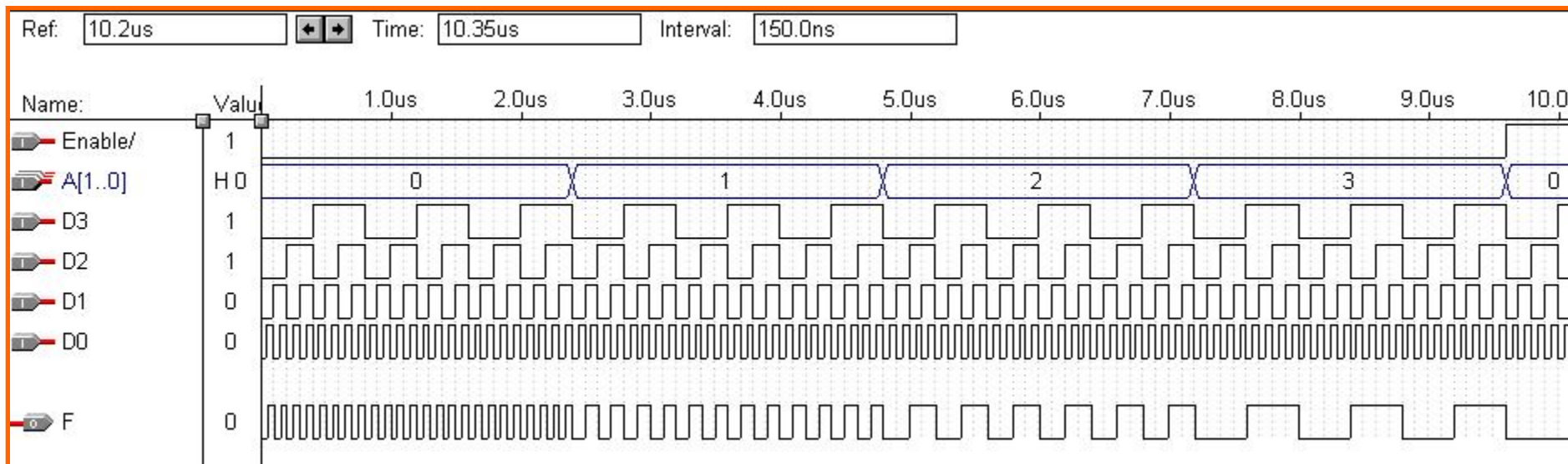
一到四数据分配器功能表：

输入				输出			
G	S1	S0	D	Y0	Y1	Y2	Y3
1	Φ	Φ	Φ	1	1	1	1
0	0	0	D	D	1	1	1
0	0	1	D	1	D	1	1
0	1	0	D	1	1	D	1
0	1	1	D	1	1	1	D

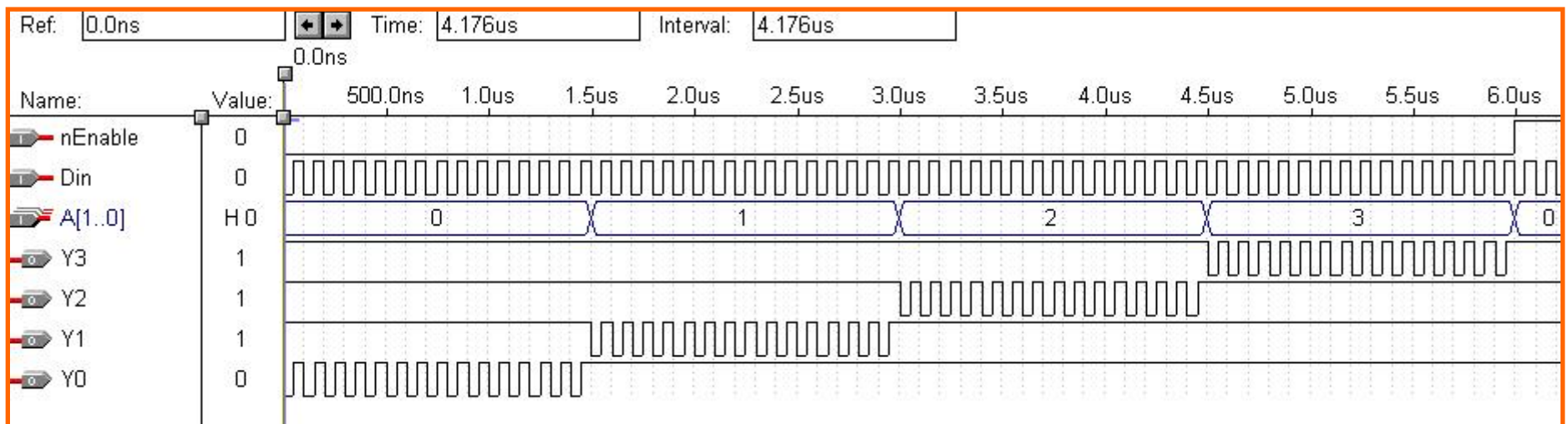
G 是选通使能端，S1、S0分别是选择端，D是一路输入数据，Y0、Y1、Y2、Y3分别是选择的输出。



4⇨1 数据选择器仿真波形：



1⇨4 数据分配器仿真波形：



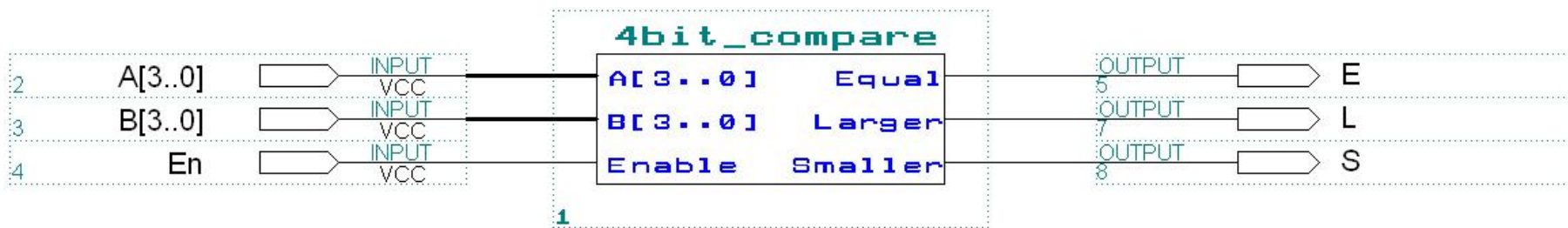


三、设计并实现4位的二进制数字比较器

功能描述：比较 $A_3A_2A_1A_0$ 和 $B_3B_2B_1B_0$ 两个4位二进制数：

- ◆ E_n 使能端， $E_n = 1$ 有效； $E_n = 0$ 输出均为0。
- ◆ 当 $A_3A_2A_1A_0 = B_3B_2B_1B_0$ 时，电路输出端 $E=1$ ，其它情况时 $E=0$ ；
- ◆ 当 $A_3A_2A_1A_0 > B_3B_2B_1B_0$ 时，电路输出端 $L=1$ ，其它情况时 $L=0$ ；
- ◆ 当 $A_3A_2A_1A_0 < B_3B_2B_1B_0$ 时，电路输出端 $S=1$ ，其它情况时 $S=0$ ；

对设计的电路进行波形仿真，记录并分析结果。





四、设计并实现一个三人表决器

环节1：“需求分析—翻译”

评 委			选 手
A	B	C	Y
×	×	×	😞
×	×	✓	😞
×	✓	×	😞
×	✓	✓	✌️
✓	×	×	😞
✓	×	✓	✌️
✓	✓	×	✌️
✓	✓	✓	✌️



三人表决器

多数人同意的提议即获通过，否则不通过。列出真值表，画出卡诺图、电路图，写出表达式。

在 Quartus-II 环境下输入原理图，并进行波形仿真。



三人表决器波形图

