

電機一乙 數位邏輯實習

第四週實習作業報告

I. 實驗目的與原理

A. 作業 1

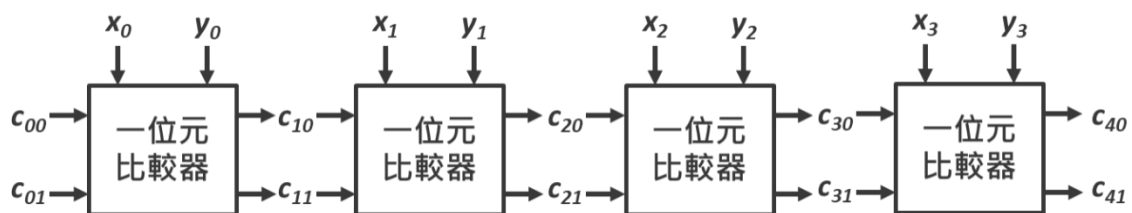
設計一個將 BCD 碼轉換為 6-3-1-1 碼的電路。且本題至少採用兩種製作方式，第一種方式為設計 NAND 或 NOR 電路，第二種方式為以 ROM 或 Decoder 完成電路。

Decimal Digit	8-4-2-1 Code (BCD)	6-3-1-1 Code
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0100
4	0100	0101
5	0101	0111
6	0110	1000
7	0111	1001
8	1000	1011
9	1001	1100

圖一：BCD 碼、6-3-1-1 碼真值表對照

B. 作業 2

設計一個四位元 ($X_3X_2X_1X_0$ 、 $Y_3Y_2Y_1Y_0$) 的比較器，將兩個四位元的輸入 A 與 B 進行比較，並輸出比較結果。本題亦須至少採用兩種製作方式，第一種方式為設計 NAND 或 NOR 電路，第二種方式為以 ROM 或 Decoder 製作一位元比較器。



圖二：四位元比較器連接示意圖

表一：一位元比較器腳位功能說明

$c_{(i+1)0}$	$c_{(i+1)1}$	所代表的功能
0	0	$x_i = y_i$ 與 $c_{i0} = c_{i1} = 0$ (x 與 y 在 i 位元(包含)之前都一樣)
0	1	$x_i < y_i$ (x 在 i 位元小於 y) $x_i = y_i$ 與 $c_{i0} = 0, c_{i1} = 1$ (x 在 i 位元等於 y，但在之前的位元中 x 小於 y)
1	0	$x_i > y_i$ (x 在 i 位元大於 y) $x_i = y_i$ 與 $c_{i0} = 1, c_{i1} = 0$ (x 在 i 位元等於 y，但在之前的位元中 x 大於 y)

II. 實驗過程

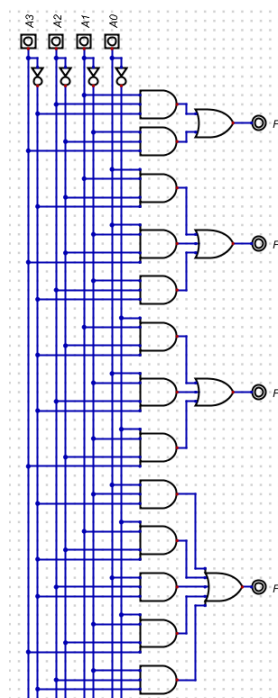
A. 作業 1

方法一(NAND)：

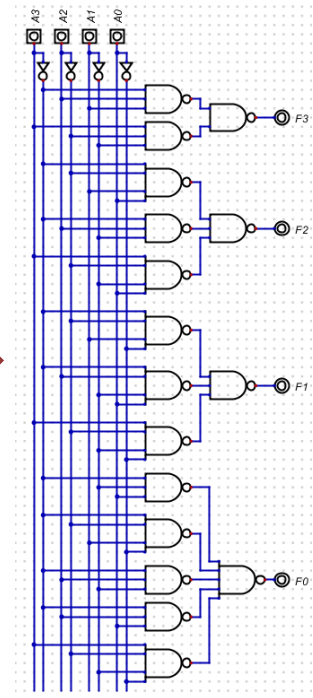
參考圖一將真值表輸入 Digital，以 BCD 碼為輸入，6-3-1-1 碼為輸出，Create circuit 後得圖四。我們發現圖四的電路是 SOP 的形式，依據上學期所學此電路可以直接轉為全 NAND 電路(如圖五)，而不需變換任何輸入或增加邏輯閘。

BCD 碼				6-3-1-1 碼			
A3	A2	A1	A0	F3	F2	F1	F0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	1
0	1	1	0	1	0	0	0
0	1	1	1	1	0	0	1
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
1	0	1	0	0	0	0	0
1	0	1	1	0	0	0	0
1	1	0	0	0	0	0	0
1	1	0	1	0	0	0	0
1	1	1	0	0	0	0	0
1	1	1	1	0	0	0	0

圖三：真值表 1



圖四：原始電路 1



圖五：全 NAND 電路 1

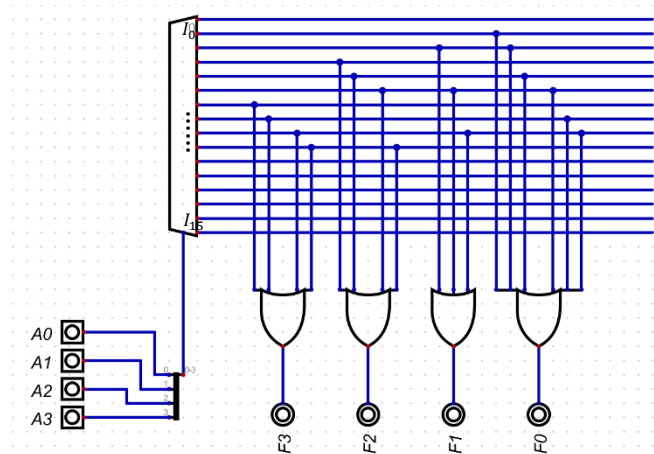
方法二(Decoder)：

在方法二我們選擇 Decoder 來製作電路，同樣以 BCD 碼作為 Decoder 輸入，輸出則為 6-3-1-1 碼各位元為 1 之值所對應 Decoder 之輸出($I_0 \sim I_{15}$)相加，例：

$F_3 = I_6 + I_7 + I_8 + I_9$ ，電路如下圖七。

Decimal Digit	8-4-2-1 Code (BCD)	6-3-1-1 Code
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0100
4	0100	0101
5	0101	0111
6	0110	1000
7	0111	1001
8	1000	1011
9	1001	1100

圖六：轉換示意圖



圖七：Decoder 電路 1

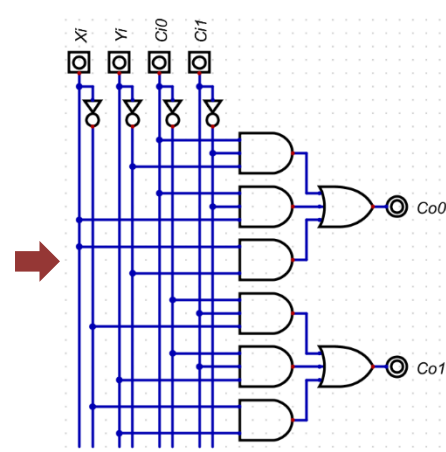
B. 作業 2

方法一(NAND)：

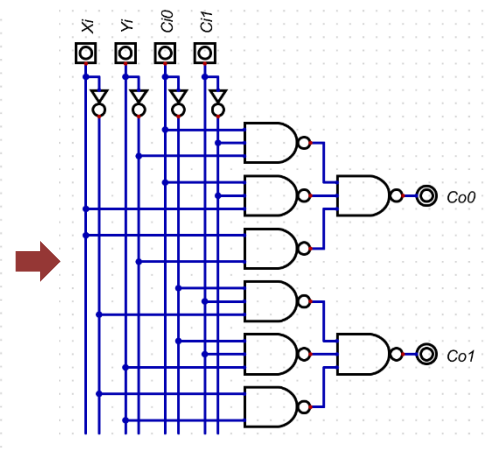
依照功能製作出一位元比較器之真值表（圖八），當輸入兩數 X_i 、 Y_i 相等時比較前一級的大小 C_{i0} 、 C_{i1} ，輸出與 C_{i0} 、 C_{i1} 相同(例外： $C_{i0}C_{i1} = 11$ 時輸出為 00)。 X_i 、 Y_i 不相等時則不須理會 C_{i0} 、 C_{i1} ，輸出與 X_i 、 Y_i 相同。電路如下圖九，同樣為 SOP 可直接轉成全 NAND 電路(圖十)。

X_i	Y_i	C_{i0}	C_{i1}	$Co0$	$Co1$
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	1
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	1	0	1
1	1	1	0	1	0
1	1	1	1	0	0

圖八：真值表 2



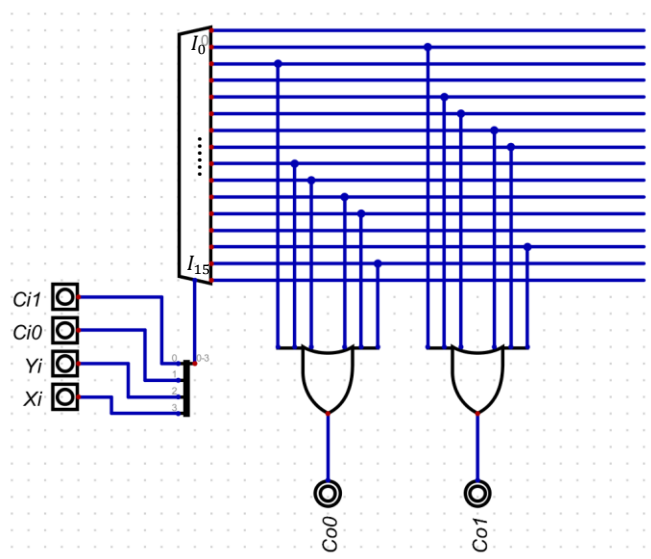
圖九：原始電路 2



圖十：全 NAND 電路 2

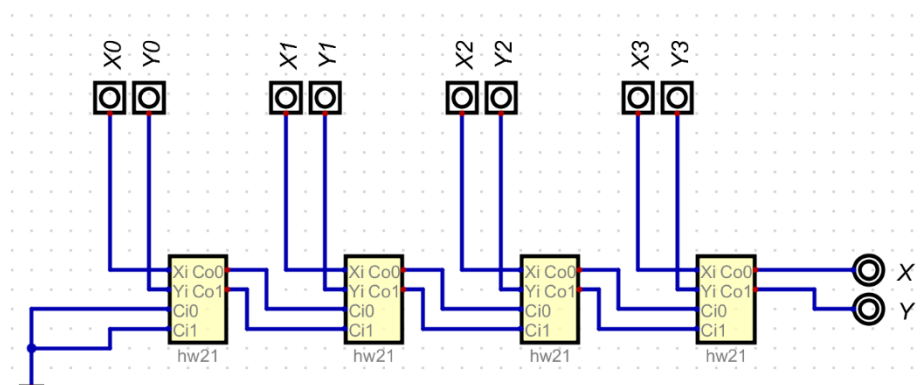
方法二(Decoder)：

同作業 1 的方法二，以 $X_i Y_i C_{i0} C_{i1}$ 作為 Decoder 輸入，輸出 C_{o0} 、 C_{o1} 則為所需解碼器輸出之和，電路如下圖十一。



圖十一：Decoder 電路

將一位元比較器設計出來後，把四個一位元比較器個別之前級 C_{o0} 、 C_{o1} 與原級 C_{i0} 、 C_{i1} 相連，完成四位元比較器，如下圖。



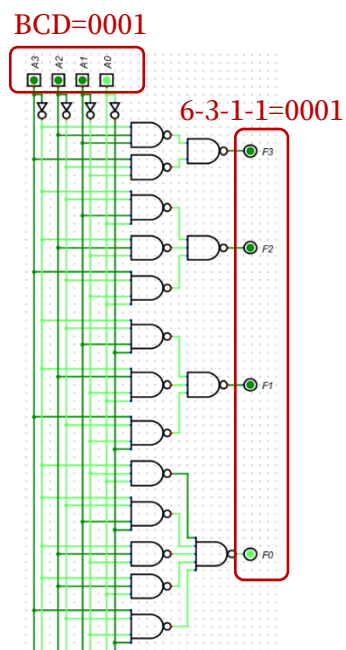
圖十二：四位元比較器電路

III. 模擬驗證

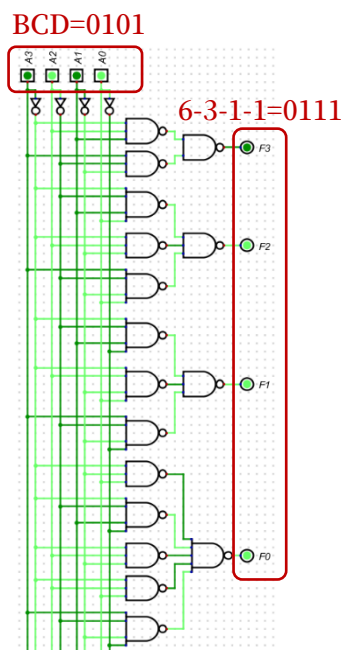
A. 作業 1

利用 Digital 進行模擬，驗證方法一及方法二的電路執行結果與真值表相同。測試結果如下圖。

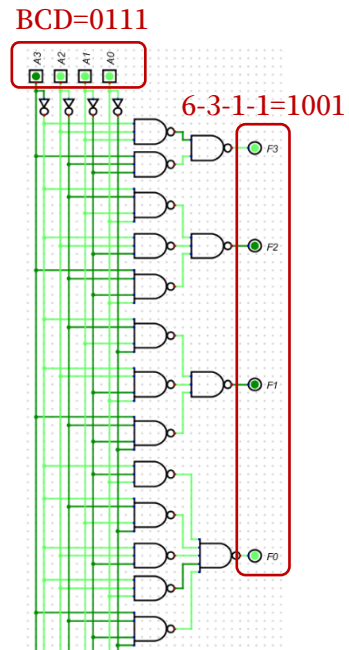
方法一：



圖十三：模擬 1-a

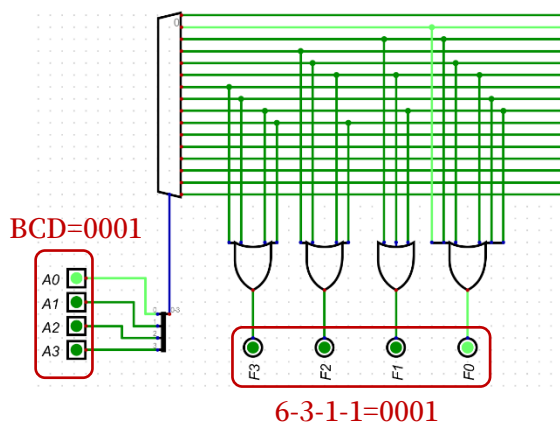


圖十四：模擬 1-b

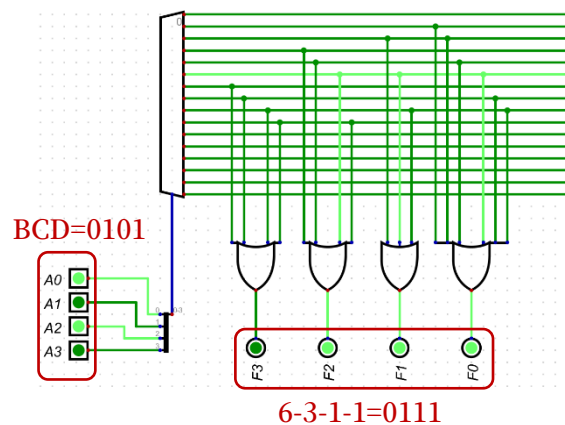


圖十五：模擬 1-c

方法二：



圖十六：模擬 1-d



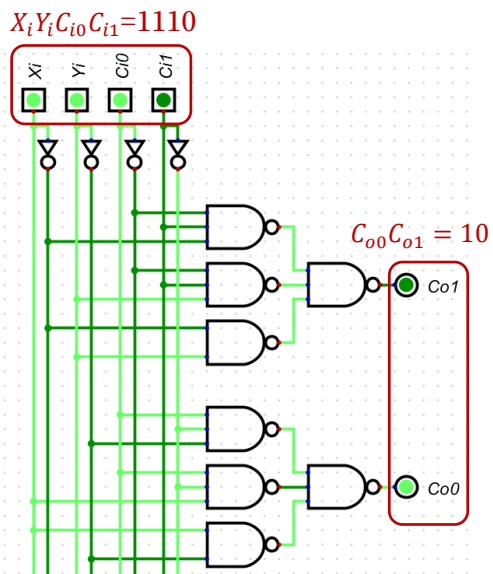
圖十七：模擬 1-e

B. 作業 2

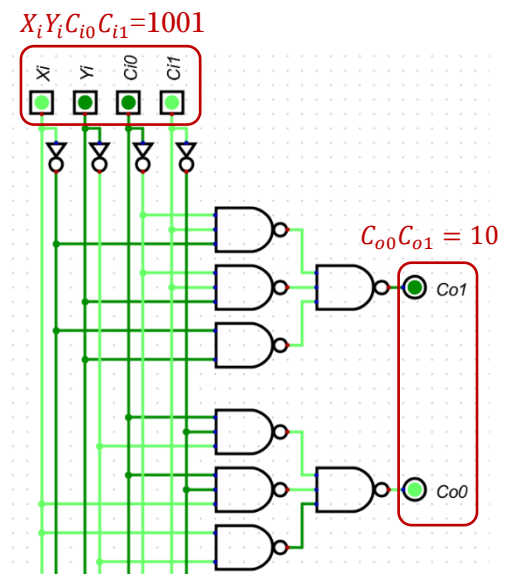
同樣利用 Digital 進行測試，確認結果與預期相符。

一位元比較器：

方法一：

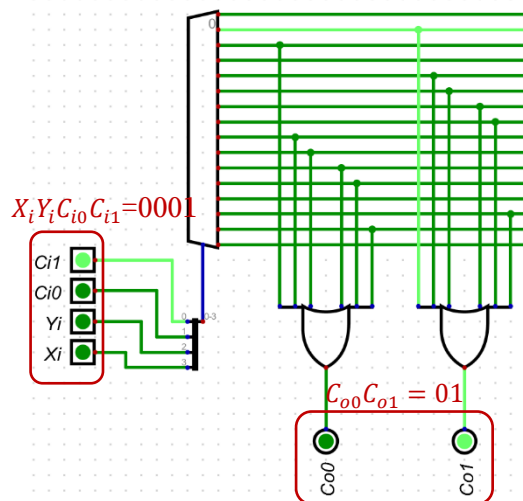


圖十八：一位元比較器模擬 a

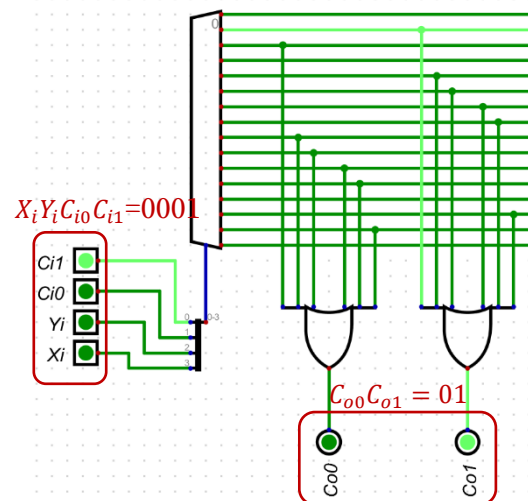


圖十九：一位元比較器模擬 b

方法二：

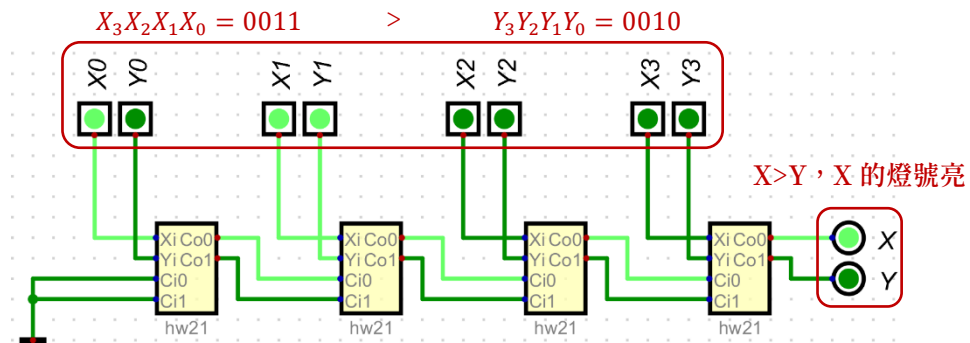


圖二十：一位元比較器模擬 c

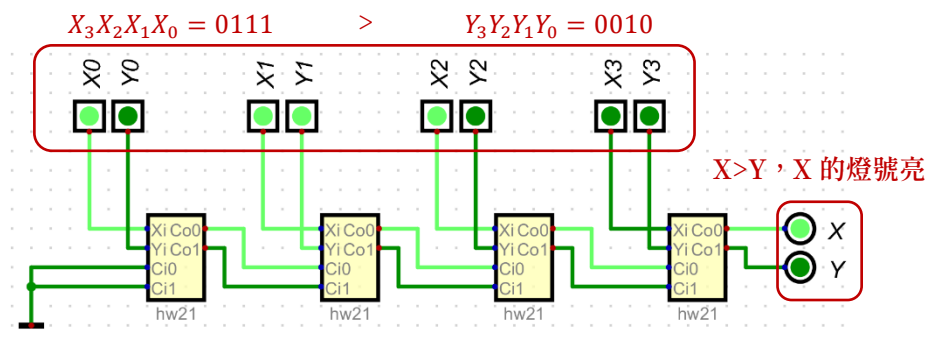


圖二十一：一位元比較器模擬 d

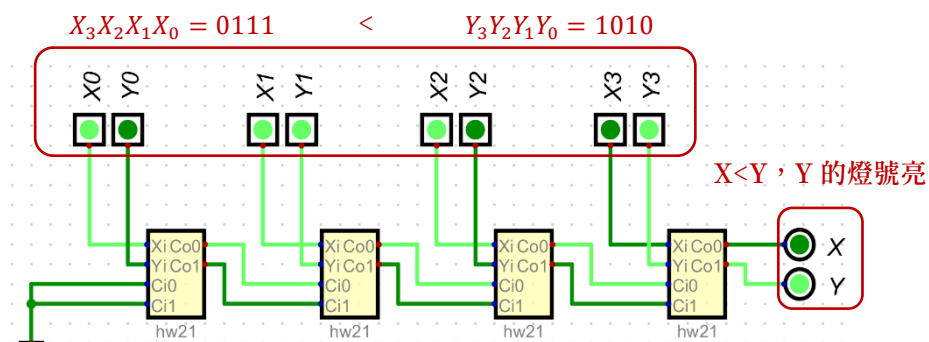
四位元比較器：



圖二十二：四位元比較器模擬 a



圖二十三：四位元比較器模擬 b



圖二十四：四位元比較器模擬 c

IV. 實驗結果與成果討論

A. 作業 1

將電路實際燒錄至電路板後，我們以開關來代表 BCD 碼，LED 來表示轉換出的 6-3-1-1 碼，成果如下。



$$6-3-1-1 = 0000$$

$$\text{BCD} = 0000$$

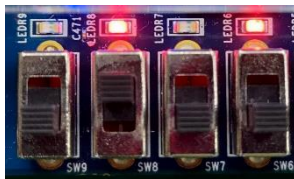
圖二十五：作業一實際操作 a



$$6-3-1-1 = 0001$$

$$\text{BCD} = 0001$$

圖二十六：作業一實際操作 b



$$6-3-1-1 = 0101$$

$$\text{BCD} = 0100$$

圖二十七：作業一實際操作 c



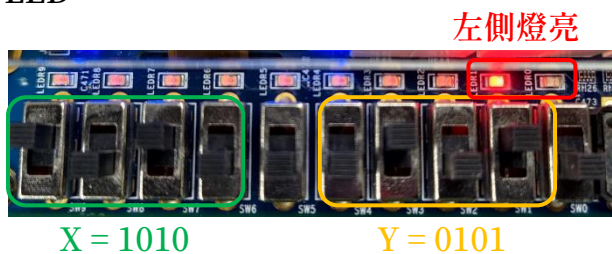
$$6-3-1-1 = 0111$$

$$\text{BCD} = 0101$$

圖二十八：作業一實際操作 d

B. 作業 2

同樣將電路燒進電路板後，以開關 SW9~6 為 $X_3X_2X_1X_0$ ，SW4~1 為 $Y_3Y_2Y_1Y_0$ ，輸出為 LED。



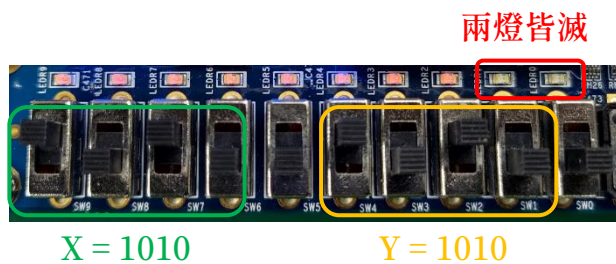
當 $X > Y$ 時，左側表示 X 的燈號亮。

圖二十九：作業二實際操作 a



當 $X < Y$ 時，右側表示 Y 的燈號亮。

圖三十：作業二實際操作 b



當 $X=Y$ 時，則兩燈皆滅。

圖三十一：作業二實際操作 c

V. 實驗心得

在本次實驗中，由於一開始在設計電路時沒有把空的輸入腳位接地，也沒有定義，導致在燒錄後出現功能異常。經過老師及同學提醒，我們將兩個腳位定義為開關，以固定開關為低位 0 來代替接地，順利的解決問題。