

Міністерство освіти і науки України
Національний технічний університет України
«Київський політехнічний інститут»

Кафедра КЕОА

Лабораторна робота №1

**з курсу: «Апаратні прискорювачі обчислень на
мікросхемах програмованої логіки»**

Виконав:
студент III-го курсу
ФЕЛ
група ДК-02

Чіжмодій Іван
01.11.2022

Київ-2022

Хід роботи

1. В Simulink реалізувати підсистему, що розраховує функцію:

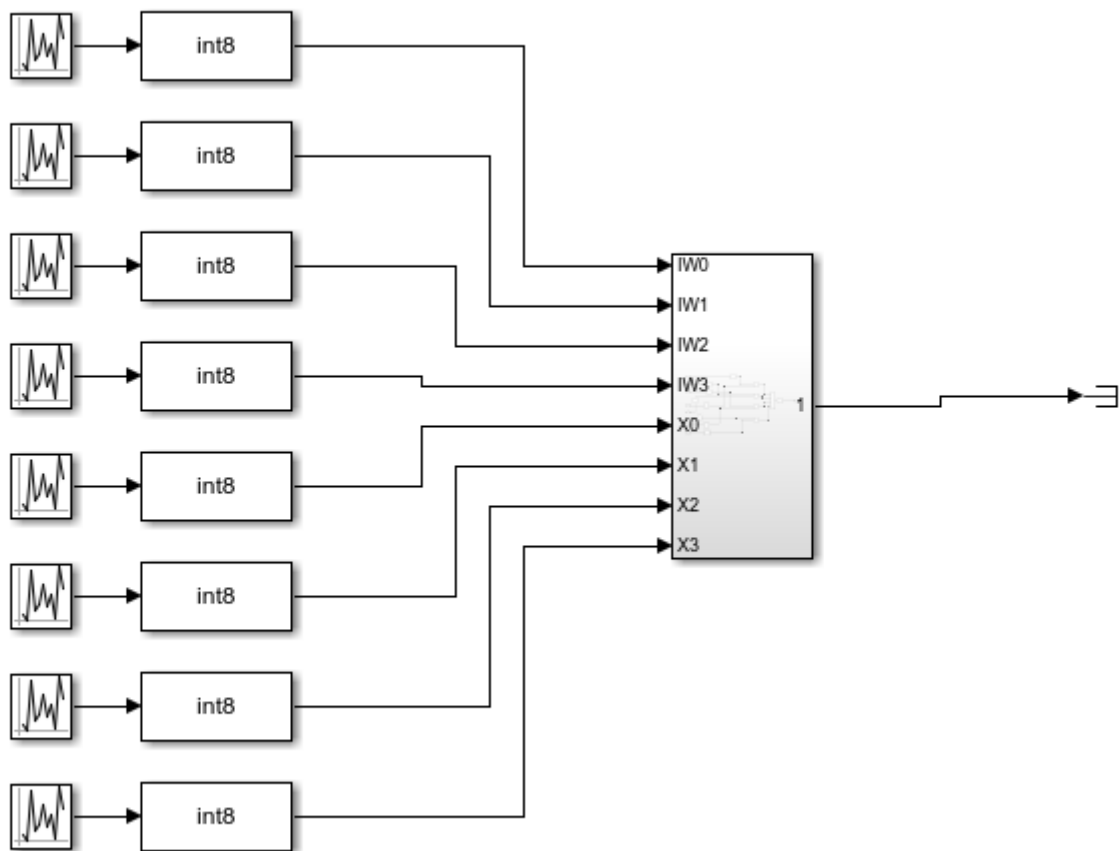
$$Y = W0*X0 + W1*X1 + W2*X2 + W3*X3$$

Типи даних входів: int8

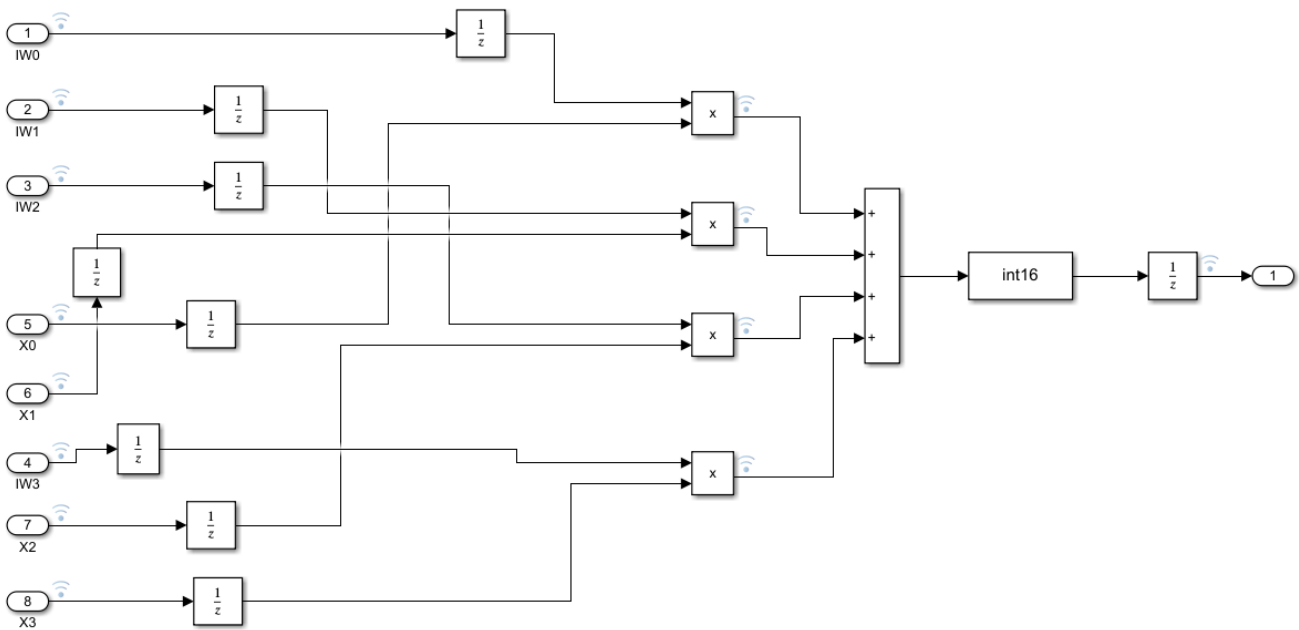
Тип даних виходу: int16

На входах і виході поставити регістри (блок затримки на 1 такт)

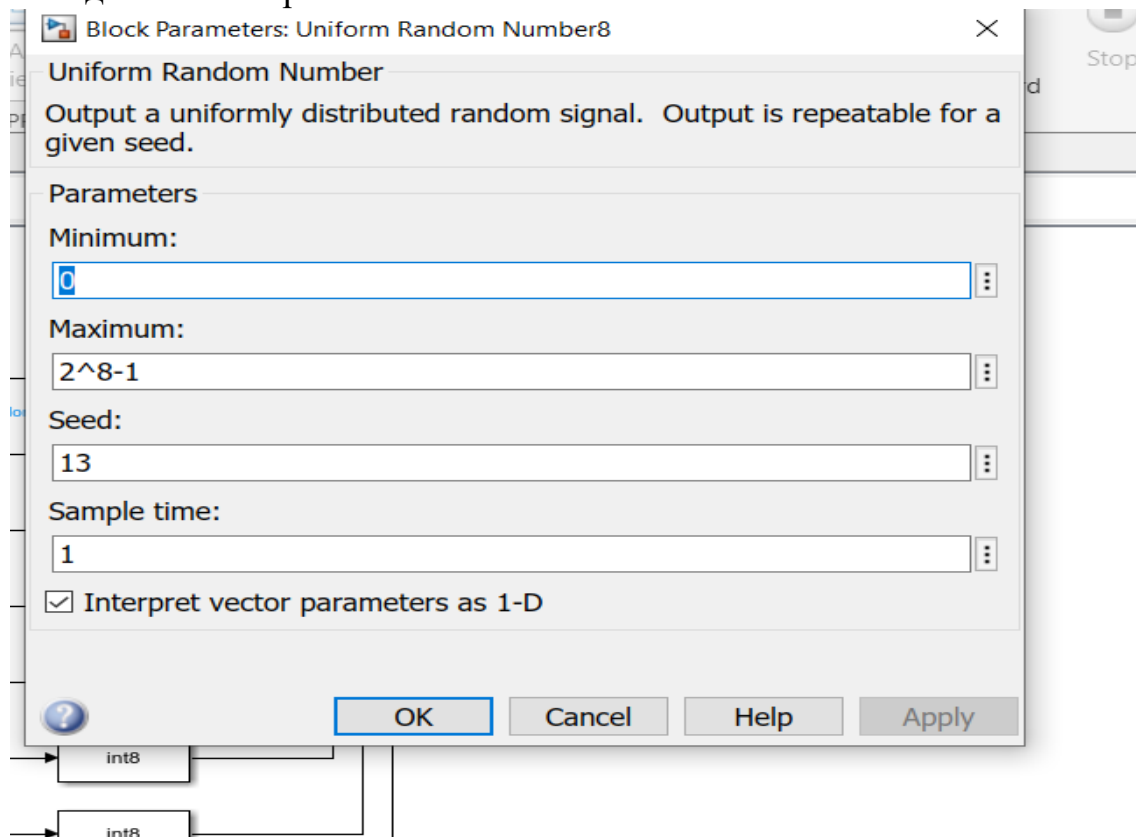
Схема:



Блок Subsystem:



Налаштування одного з блоків “Uniform Random Number” (seed = 13, згідно мого варіанту, надалі збільшую значення кожного на 1) інші параметри вказані, як у методичних матеріалах:



2. В логічному аналізаторі переглянути дані на входах і на виході створеної підсистеми у знаковому десятковому поданні (форматі).

Приклад результату:

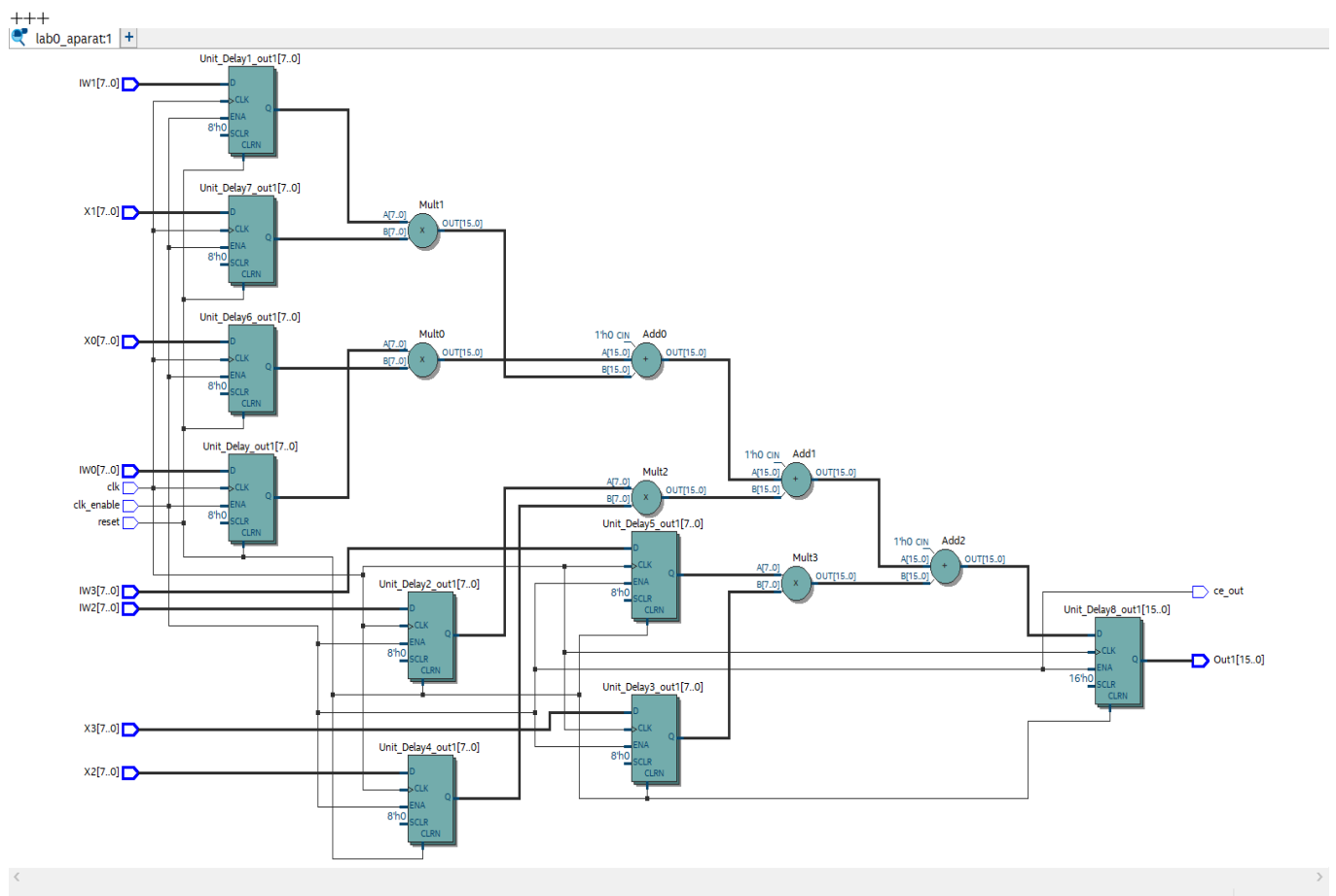
► Subsystem/IW0	-86	-86	-5	-115	60	-94	56	-127	3	-52	111	126
► Subsystem/X0	-73	-73	-45	-13	-99	94	14	-9	83	70	-111	67
► Subsystem/Product	0	0	6278	225	1495	-5940	-8836	784	1143	249	-3640	-12321
► Subsystem/IW1	46	46	113	-26	84	18	-20	-97	23	43	120	-81
► Subsystem/X1	59	59	73	78	-75	-51	-61	22	103	-92	-102	116
► Subsystem/Product1	0	0	2714	8249	-2028	-6300	-918	1220	-2134	2369	-3956	-12240
► Subsystem/IW2	-80	-80	-25	65	108	-128	-94	-68	43	-119	-128	-32
► Subsystem/X2	-66	-66	-65	-89	-51	61	121	51	123	4	-94	-91
► Subsystem/Product2	0	0	5280	1625	-5785	-5508	-7808	-11374	-3468	5289	-476	12032
► Subsystem/IW3	52	52	93	-102	-124	-17	88	-38	63	-25	-119	18
► Subsystem/X3	65	65	53	2	-27	-85	47	81	-113	98	-85	-42
► Subsystem/Product3	0	0	3380	4929	-204	3348	1445	4136	-3078	-7119	-2450	10115
► Subsystem/Unit Delay8	0	0		17652	15028	-6522	-14400	-16117	-5234	-7537	788	-10522

Перевірка:

$$(-86 * -73) + (46 * 59) + (-80 * -66) + (52) * (65) = 6278 + 2714 + 5280 + 3380 = 17652$$

як і на скріншоті результату.

3. Додати у звіт згенерований код на Verilog та результат синтезу згенерованого коду в Quartus для створеної підсистеми (звіт по апаратним витратам, результат виклику RTL Viewer).



Висновок

Ознайомився із виконанням за допомогою методичних вказівок , створив підсистему у середовищі Matlab і перевіряв її на працездатність , була виконана симуляція за допомогою matlab та qartus prime .

